

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2014-526146  
(P2014-526146A)

(43) 公表日 平成26年10月2日(2014.10.2)

(51) Int.Cl.	F 1	テーマコード (参考)
<b>H01L 21/301</b> (2006.01)	H01L 21/78	S 4E168
<b>H01L 21/3065</b> (2006.01)	H01L 21/302	105A 5FO04
<b>H01L 21/302</b> (2006.01)	H01L 21/302	201B 5FO63
<b>B23K 26/351</b> (2014.01)	H01L 21/78	B
<b>B23K 26/067</b> (2006.01)	B23K 26/351	

審査請求 未請求 予備審査請求 未請求 (全 29 頁) 最終頁に続く

(21) 出願番号	特願2014-520222 (P2014-520222)	(71) 出願人	390040660 アプライド マテリアルズ インコーポレイテッド APPLIED MATERIALS, INCORPORATED アメリカ合衆国 カリフォルニア州 95054 サンタクララ バウアーズ アベニュー 3050
(86) (22) 出願日	平成24年7月5日 (2012.7.5)	(72) 発明者	100101502 弁理士 安齋 嘉章 リ ウェイシェン
(85) 翻訳文提出日	平成26年3月8日 (2014.3.8)	(74) 代理人	アメリカ合衆国 カリフォルニア州 130 サンノゼ デュバル ドライブ 1786
(86) 國際出願番号	PCT/US2012/045603		
(87) 國際公開番号	W02013/009575		
(87) 國際公開日	平成25年1月17日 (2013.1.17)		
(31) 優先権主張番号	13/180,021		
(32) 優先日	平成23年7月11日 (2011.7.11)		
(33) 優先権主張国	米国(US)		

最終頁に続く

(54) 【発明の名称】 プラズマエッチングを伴うハイブリッド分割ビームレーザスクライビングプロセスを用いたウェハダイシング

## (57) 【要約】

各ウェハが複数の集積回路を有する半導体ウェハをダイシングする方法が記載される。本方法は、半導体ウェハの上方にマスクを形成する工程を含む。マスクは、集積回路を覆い、保護する層から成る。マスクは、分割ビームレーザスクライビングプロセスによってパターニングされ、これによってギャップを有するパターニングされたマスクを提供する。パターニングは、集積回路間の半導体ウェハの領域を露出させる。その後、半導体ウェハは、パターニングされたマスク内のギャップを貫通してエッチングされ、これによって集積回路を個片化する。

## FLOWCHART 100

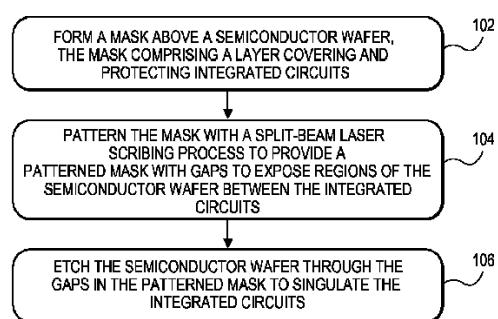


FIG. 1

**【特許請求の範囲】****【請求項 1】**

複数の集積回路を含む半導体ウェハをダイシングする方法であって、集積回路を覆い、保護する層を含むマスクを、半導体ウェハの上方に形成する工程と、分割ビームレーザスクライビングプロセスでマスクをパターニングし、これによって集積回路間の半導体ウェハの領域を露出させるギャップを有するパターニングされたマスクを提供する工程と、

パターニングされたマスク内のギャップを貫通して半導体ウェハをエッチングし、これによって集積回路を個片化する工程を含む方法。

**【請求項 2】**

分割ビームレーザスクライビングプロセスでマスクをパターニングする工程が、レーザビームを  $M \times N$  の点列に分割する工程を含み、 $M$  又は  $N$  のうちの 1 つは 1 より大きい請求項 1 記載の方法。

**【請求項 3】**

$M$  と  $N$  の両方が 1 より大きい請求項 2 記載の方法。

**【請求項 4】**

$M \times N$  の点列の全ての点が同じ出力を有する請求項 2 記載の方法。

**【請求項 5】**

第 1 の点が、第 2 の点とは異なる出力を有する請求項 2 記載の方法。

**【請求項 6】**

$M = 2$  かつ  $N = 2$  であり、 $M \times N$  の点列は、正方形及び長方形から成る群から選択される形状を有する請求項 3 記載の方法。

**【請求項 7】**

分割ビームレーザスクライビングプロセスでマスクをパターニングする工程は、フェムト秒ベースのレーザを使用する工程を含む請求項 1 記載の方法。

**【請求項 8】**

複数の集積回路を含む半導体ウェハをダイシングする方法であって、集積回路を覆い、保護する層を含むマスクを、半導体ウェハの上方に形成する工程と、分割ビームレーザスクライビングプロセスでマスクをパターニングし、これによって集積回路間の半導体ウェハの領域を露出させるギャップを有するパターニングされたマスクを提供する工程であって、分割ビームレーザスクライビングプロセスは、レーザビームを  $M \times N$  の点列に分割する工程を含み、 $M$  と  $N$  の両方が 1 より大きい工程と、

パターニングされたマスク内のギャップを貫通して集積回路を個片化する工程を含む方法。

**【請求項 9】**

$M \times N$  の点列の全ての点が同じ出力を有する請求項 8 記載の方法。

**【請求項 10】**

第 1 の点が、第 2 の点とは異なる出力を有する請求項 8 記載の方法。

**【請求項 11】**

$M = 2$  かつ  $N = 2$  であり、 $M \times N$  の点列は、正方形及び長方形から成る群から選択される形状を有する請求項 8 記載の方法。

**【請求項 12】**

分割ビームレーザスクライビングプロセスでマスクをパターニングする工程は、フェムト秒ベースのレーザを使用する工程を含む請求項 8 記載の方法。

**【請求項 13】**

パターニングされたマスク内のギャップを貫通して集積回路を個片化する工程は、分割ビームレーザスクライビングプロセスを使用する工程を含む請求項 8 記載の方法。

**【請求項 14】**

パターニングされたマスク内のギャップを貫通して集積回路を個片化する工程は、分割ビームレーザスクライビングプロセスとは異なるプロセスを使用する工程を含む請求項 8

10

20

30

40

50

記載の方法。

【請求項 1 5】

複数の集積回路を含む半導体ウェハをダイシングするためのシステムであって、  
ファクトリインターフェースと、  
ファクトリインターフェースと結合され、ビームスプリッタに結合されたレーザを含むレーザスクライプ装置と、  
ファクトリインターフェースと結合されたプラズマエッチングチャンバを含むシステム。

【発明の詳細な説明】

【背景】

【0 0 0 1】

1 ) 分野

本発明の実施形態は、半導体処理の分野に関し、特に、各ウェハが複数の集積回路を上に有する半導体ウェハをダイシングする方法に関する。

【0 0 0 2】

2 ) 関連技術の説明

半導体ウェハ処理では、集積回路は、シリコン又は他の半導体材料からなるウェハ（基板ともいう）上に形成されている。一般に、半導体、導電体又は絶縁体のいずれかである様々な材料の層が、集積回路を形成するために利用される。これらの材料は、様々な周知のプロセスを用いてドープされ、堆積され、エッチングされ、これによって集積回路を形成する。各ウェハは、ダイとして知られる集積回路を含む多数の個々の領域を形成するよう処理される。

【0 0 0 3】

集積回路形成プロセスに続いて、ウェハは「ダイシング」され、これによってパッケージ化するために、又はより大規模な回路内でパッケージ化されていない形態で使用するために、互いに個々のダイに分離される。ウェハダイシング用に使用される2つの主要な技術は、スクライビングとソーイングである。スクライビングでは、ダイヤモンドを先端に付けたスクライプが、予め形成されたスクライブラインに沿ってウェハ表面を横切って移動する。これらのスクライブラインは、ダイ間の空間に沿って延びている。これらの空間は、一般に「ストリート」と呼ばれている。ダイヤモンドスクライプは、ストリートに沿って、ウェハ表面に浅い傷を形成する。ローラなどによる圧力の印加時に、ウェハは、スクライブラインに沿って分離する。ウェハ内での破断は、ウェハ基板の結晶格子構造に従う。スクライビングは、約10ミル（1インチの1000分の1）又はそれ以下の厚さであるウェハに対して使用することができる。より厚いウェハに対しては、ソーイングが、現在のところ、ダイシングするのに好適な方法である。

【0 0 0 4】

ソーイングでは、1分当たり高回転数で回転するダイヤモンドが先端に付いた鋸（ソー）が、ウェハ表面に接触し、ストリートに沿ってウェハを切断（ソーイング）する。ウェハは、支持部材（例えば、フィルムフレーム全域に亘って伸ばされた接着フィルム）上に取り付けられ、鋸が垂直及び水平の両方のストリートに繰り返し印加される。スクライビング又はソーイングのいずれにおいても1つの問題は、チップ（欠け）及びゴージ（削り溝）が切断されたダイ端部に沿って形成される可能性があることである。また、亀裂が形成され、ダイの端部から基板内へと伝播し、集積回路を動作不能にする可能性がある。正方形又は長方形のダイの片側のみが結晶構造の<110>方向にスクライブ可能であるので、チッピング（欠け）及びクラッキング（割れ）は、スクライビングにおいて特に問題である。その結果、ダイのもう一方の側の劈開は、ギザギザの分離ラインをもたらす。チッピング及びクラッキングのために、集積回路への損傷を防止するための追加の間隔がウェハ上のダイ間に必要となる（例えば、チップ及びクラックが実際の集積回路からある距離に維持される）。間隔要件の結果として、標準サイズのウェハ上にはそれほど多くのダイを形成することはできず、もしもそうでないならば回路用に使用可能であったウェハの実質的な領域が無駄になる。鋸の使用は、半導体ウェハ上の実質的な領域の無駄を悪化さ

10

20

30

40

50

せる。鋸の刃は、約15ミクロンの厚さである。このように、鋸によって作られた切り口を取り巻く割れ及びその他の損傷が、集積回路に悪影響を及ぼさないことを保証するために、300～500ミクロンはしばしばダイのそれぞれの回路を分離しなければならない。更に、切断後、各ダイは、ソーキングプロセスから生じる粒子及び他の汚染物質を除去するために実質的なクリーニングを必要とする。

#### 【0005】

プラズマダイシングもまた使用されてきたが、同様に制限を有するかもしれない。例えば、プラズマダイシングの実施を妨げる1つの制限は、コストであるかもしれない。レジストをパターニングするための標準的なリソグラフィ操作は、実行コストが桁違いに高くなる可能性がある。プラズマダイシングの実施を妨げる可能性のあるもう一つの制限は、一般的に遭遇する金属（例えば、銅）のプラズマ処理は、ストリートに沿ってダイシングする際に、製造の問題又はスループットの限界を作る可能性があることである。

10

#### 【概要】

#### 【0006】

本発明の実施形態は、各ウェハが複数の集積回路を上に有する半導体ウェハをダイシングする方法を含む。

#### 【0007】

一実施形態では、複数の集積回路を有する半導体ウェハをダイシングする方法は、集積回路を覆い、保護する層から成るマスクを、半導体ウェハ上に形成する工程を含む。マスクはその後、分割ビームレーザスクライビングプロセスによってパターニングされ、これによって集積回路間の半導体ウェハの領域を露出させるギャップを有するパターニングされたマスクを提供する。その後、半導体ウェハは、パターニングされたマスク内のギャップを貫通してエッチングされ、これによって集積回路を個片化する。

20

#### 【0008】

別の一実施形態では、複数の集積回路を有する半導体ウェハをダイシングする方法は、集積回路を覆い、保護する層から成るマスクを、半導体ウェハの上方に形成する工程を含む。その後、マスクは、分割ビームレーザスクライビングプロセスによってパターニングされ、これによって集積回路間の半導体ウェハの領域を露出させるギャップを有するパターニングされたマスクを提供する。分割ビームレーザスクライブプロセスは、レーザビームをM×Nの点列に分割する工程を含み、MとNの両方は1よりも大きい。集積回路は、パターニングされたマスク内のギャップを貫通して個片化される。

30

#### 【0009】

別の一実施形態では、半導体ウェハをダイシングするためのシステムは、ファクトリインターフェースを含む。レーザスクライブ装置は、ファクトリインターフェースに結合され、ビームスプリッタに結合されたレーザを含む。プラズマエッチングチャンバもまた、ファクトリインターフェースに連結される。

#### 【図面の簡単な説明】

#### 【0010】

【図1】本発明の一実施形態に係る、複数の集積回路を含む半導体ウェハをダイシングする方法における操作を示すフローチャートである。

40

【図2A】本発明の一実施形態に係る、図1のフローチャートの操作102に対応する、半導体ウェハをダイシングする方法を実施する間の、複数の集積回路を含む半導体ウェハの断面図を示す。

【図2B】本発明の一実施形態に係る、図1のフローチャートの操作104に対応する、半導体ウェハをダイシングする方法を実施する間の、複数の集積回路を含む半導体ウェハの断面図を示す。

【図2C】本発明の一実施形態に係る、図1のフローチャートの操作106に対応する、半導体ウェハをダイシングする方法を実施する間の、複数の集積回路を含む半導体ウェハの断面図を示す。

【図3】本発明の一実施形態に係る、分割ビームレーザスクライビングプロセスの概略図

50

を示す。

【図4】本発明の一実施形態に係る、ビームスプリッタの概略図を示す。

【図5】本発明の一実施形態に係る、フェムト秒範囲のレーザパルス幅とより長いパルス幅を使用した場合の効果の比較を示す。

【図6】本発明の一実施形態に係る、半導体ウェハ又は基板のストリート領域内で使用することができる材料のスタックの断面図である。

【図7A】~

【図7D】本発明の一実施形態に係る、半導体ウェハをダイシングする方法における様々な操作の断面図を示す。

【図8】本発明の一実施形態に係る、ウェハ又は基板のレーザ・プラズマダイシング用のツールレイアウトのブロック図を示す。

【図9】本発明の一実施形態に係る、例示的なコンピュータシステムのブロック図を示す。

【詳細な説明】

【0011】

各ウェハが複数の集積回路を上に有する半導体ウェハのダイシング方法が記載される。以下の説明では、本発明の実施形態の完全な理解を提供するために、多数の特定の詳細（例えば、分割ビームレーザスクライビングのアプローチ、プラズマエッチング条件及び材料レジーム）が記載される。本発明の実施形態は、これらの特定の詳細なしに実施できることが、当業者には明らかであろう。他の例では、周知の態様（例えば、集積回路の製造）は、本発明の実施形態を必要に曖昧にしないために、詳細には説明されない。更に、図に示される様々な実施形態は、例示であり、必ずしも縮尺通りに描かれていないことを理解すべきである。

【0012】

初めのレーザスクライブと、後続のプラズマエッチングを含むハイブリッドなウェハ又は基板のダイシングプロセスは、ダイの個片化のために実施することができる。レーザスクライブプロセスは、マスク層、有機・無機誘電体層、及びデバイス層をきれいに除去するために使用することができる。その後、レーザエッチングプロセスは、ウェハ又は基板の露出又は部分的なエッチング時に終了することができる。ダイシングプロセスのプラズマエッチング部分は、その後、ダイ又はチップを個片化又はダイシングするために、ウェハ又は基板のバルクを貫通して（例えば、バルクの単結晶シリコンを貫通して）エッチングするために用いることができる。本発明の一実施形態では、分割されたビームのアレイを用いたウェハのフェムト秒レーザスクライビングのための方法及びシステムが提供される。このような一実施形態では、必要なプロセスのスループットを維持しつつ、クリーンなレーザスクライビングが達成される。

【0013】

ポリマー、誘電体及び金属は、典型的には、（例えば、シリコン基板又は薄化されたシリコン基板からの）シリコンと比べて、エッチング除去するのがより困難である。メカニズムは不明なままであるが、過溶融したシリコンもまた、規則的なシリコンよりもエッチングすることがより困難であることが見出されている。ハイブリッドダイシング方式の成功したプラズマエッチング部を確実にするために、及びウェハ全体にわたって再現性よく一貫したトレンチ幅及び全厚さにわたるエッチングを達成するために、特定の条件を適用する必要があるかもしれない。例えば、一実施形態では、クリーンなハイブリッドダイシングのアプローチのために、ポリマー、誘電体（例えば、酸化物）層及び金属層は、スクライブされる溝内に残される残渣を最小限にして、きれいに除去する必要がある。このアプローチは、スクライブされるトレンチの底部にシリコンの最大利用可能な表面積を露出させることができる。また、一実施形態では、レーザの態様は、一貫したスクライビングカーフ幅を提供すべきである。

【0014】

レーザスクライビングのための上記の条件又は要件を達成するために、典型的には、マ

10

20

30

40

50

ルチパスのためにスクリーブラインに沿って单一ビームを前後に走査するマルチパススクリーピング技術が使用される。最初のパスは、通常、材料の大部分を除去し、一方、後続のパスは、スクリーピングされた溝をきれいにし、これによって各チャネルに沿った清浄度を確保する。しかしながら、マルチパスのアプローチは、レーザスクリーピングのスループット又は有効スクリーピング速度に（例えば、シングルパスのスクリーピング速度と同等程度に）大きく影響を与える可能性がある。例えば、1ラインを2パスで約800ミリメートル/秒でスクリーピングするならば、有効スクリーピング速度は、約400ミリメートル/秒に過ぎない。

#### 【0015】

レーザスクリーピング速度は、レーザのパルス繰り返しレートと一致する必要がある可能性があるので、マルチパススクリーピングのアプローチは、典型的には、より高いパルス繰り返しレートを要求する。例えば、使用中のレーザのパルス繰り返しレートが低い場合、スクリーピング速度は、典型的には、連続的な切断ラインを形成するために、高いスポット間の重複を生成するために低減される。ダイオード励起固体（DPS）レーザを用いた場合のように、フェムト秒レーザは、パルス繰り返しレートの増加に伴ってパルスエネルギーが減少する同様の傾向を示す可能性がある。レーザスクリーピングプロセスのために必要なパルスエネルギーは、適用可能なパルス繰り返しレートの上限を提供することができる。

#### 【0016】

こうして、本発明の一態様では、分割ビームレーザスクリーピングプロセスとプラズマエッチングプロセスの組合せが使用され、これによって半導体ウェハを個片化された集積回路にダイシングすることができる。図1は、本発明の一実施形態に係る、複数の集積回路を含む半導体ウェハをダイシングする方法における操作を示すフローチャート100である。図2A～図2Cは、本発明の一実施形態に係る、フローチャート100の操作に対応する、半導体ウェハをダイシングする方法を実施する間の、複数の集積回路を含む半導体ウェハの断面図を示す。

#### 【0017】

フローチャート100の操作102及び対応する図2Aを参照すると、マスク202が、半導体ウェハ又は基板204の上方に形成される。マスク202は、半導体ウェハ204の表面上に形成された集積回路206を覆い、保護する層でできている。マスク202は、集積回路206のそれぞれの間に形成された介在するストリート207も覆う。

#### 【0018】

本発明の一実施形態によると、マスク202を形成する工程は、例えば、フォトレジスト層又はI線パターニング層が挙げられるが、これらに限定されない層を形成する工程を含む。例えば、ポリマー層（例えば、フォトレジスト層）は、リソグラフィプロセスで使用するのに適したそれ以外の材料で構成されてもよい。一実施形態では、フォトレジスト層は、例えば、248ナノメートル（nm）レジスト、193nmレジスト、157nmレジスト、極紫外（EUV）レジスト、又はジアゾナフトキノン増感剤を加えたフェノール樹脂マトリックスが挙げられるが、これらに限定されないポジ型フォトレジスト材料で構成される。別の実施形態では、フォトレジスト層は、例えば、ポリ-シス-イソブレン及びポリ-ビニル-シンナメートが挙げられるが、これらに限定されないネガ型フォトレジスト材料で構成される。

#### 【0019】

一実施形態では、半導体ウェハ又は基板204は、製造プロセスに耐えるのに適しており、その上に半導体処理層を好適に配置することができる材料で構成される。例えば、一実施形態では、半導体ウェハ又は基板204は、IV族系材料（例えば、結晶シリコン、ゲルマニウム又はシリコン/ゲルマニウムが挙げられるが、これらに限定されない）で構成される。特定の一実施形態では、半導体ウェハ204を提供する工程は、単結晶シリコン基板を提供する工程を含む。特定の一実施形態では、単結晶シリコン基板は、不純物原子によってドープされる。別の実施形態では、半導体ウェハ又は基板204は、III

10

20

30

40

50

- V 族材料（例えば、発光ダイオード（L E D）の製造に使用される I I I - V 族材料基板など）から構成される。

【0020】

一実施形態では、半導体ウェハ又は基板 204 は、半導体デバイスのアレイが集積回路 206 の一部として、その上又は中に配置される。このような半導体デバイスの例としては、シリコン基板内に製造され、誘電体層に囲まれたメモリデバイス又は相補型金属酸化膜半導体（C M O S）トランジスタを含むが、これらに限定されない。複数の金属相互接続が、誘電体層を取り囲んで、デバイス又はトランジスタの上方に形成され、集積回路 206 を形成するようにデバイス又はトランジスタを電気的に結合するのに使用することができる。ストリート 207 を構成する材料は、集積回路 206 を形成するために使用される材料と類似又は同じであることができる。例えば、ストリート 207 は、誘電材料、半導体材料、メタライゼーションの層から構成することができる。一実施形態では、1 以上のストリート 207 は、集積回路 206 の実際のデバイスと類似のテストデバイスを含む。

10

【0021】

フローチャート 100 の操作 104 及び対応する図 2B を参照すると、マスク 202 は、分割レーザスクライビングプロセスでパターニングされ、これによって集積回路 206 間の半導体ウェハ又は基板 204 の領域を露出させるギャップ 210 を有するパターニングされたマスク 208 を提供する。このように、レーザスクライビングプロセスは、集積回路 206 間にもともと形成されていたストリート 207 の材料を除去するために使用される。本発明の一実施形態によると、分割レーザスクライビングプロセスによってマスク 202 をパターニングする工程は、図 2B に示されるように、集積回路 206 間の半導体ウェハ 204 の領域内に部分的にトレンチ 212 を形成する工程を含む。一実施形態では、分割ビームレーザスクライビングプロセスでマスク 202 をパターニングする工程は、例えば、ナノ秒レーザ、ピコ秒レーザ、又はフェムト秒レーザが挙げられるが、これらに限定されないレーザを使用する工程を含む。

20

【0022】

一例として、図 3 は、本発明の一実施形態に係る、分割ビームレーザスクライビングプロセスの概略図 300 を示す。図 3 を参照すると、レーザ 302 は、ビームエキスパンダ・コリメータ 304 にビームを提供する。オプションで、例えば、ビームがガウシアン形状のビームである場合には、ビームは、ガウシアン-トップハットビーム整形モジュール 306 を通過させることができる。ビームエキスパンダ・コリメータ 304 から、又はガウシアン-トップハットビーム整形モジュール 306 のいずれか又は両方から得られたビームは、ビーム分割モジュール 308 を通過し、これによって分割ビームを提供する。分割ビームは、テレセントリックレンズ 310 を通過し、ワークピース 312 をスクライプするために使用される。また、概略図 300 内で示される A-A 図及び B-B 図が図 3 に示されている。また、図 3 では正方形のパターンとして示されるが、A-A 図及び B-B 図は、矩形のパターンであってもよいことを理解すべきである。

30

【0023】

一例として、図 4 は、本発明の一実施形態に係る、ビームスプリッタ 400 の概略図を示す。回折型ビームスプリッタの動作原理は、回折素子（D O E）404 を通過した入射レーザ 402 に作用する。複数の焦点を有する集光レンズ 406 は、作業領域 408 に複数のビーム、点又はスポットを提供する。一実施形態では、回折型ビームスプリッタは、十分に特定された角度で一次元又は二次元アレイ内に配置された複数のビームにマスター ビームを複製するために使用される。特定の一実施形態では、各複製ビームに対して、入力直径は、出力直径に等しい。

40

【0024】

本発明の一実施形態によると、レーザの出力レーザビームは、ビーム分割光学モジュールを介して  $M \times N$ （ただし、M と N の一方又は両方は 2 以上の正の整数）のドットマトリクスパターンに分割される。その後、ドットマトリクスパターンは、テレセントリック焦

50

点レンズを通して作業面に結像され、作業面上では、集束スポット間の距離が、個片化のために必要なダイのサイズに等しい。一実施形態では、レーザは、 $M \times N$  のドットマトリクスの各焦点に必要なパルスエネルギーを送出する最大パルス繰り返しレートで、又は最大パルス繰り返しレート近くで運転される。 $M = N$  である特定の一実施形態では、レーザビームはワークピースに対して移動され、合計  $N$  本のラインをスクライビングし、これによって単一のパス内で ( $N - 1$ ) 個のダイの個片化を行う。

#### 【0025】

一実施形態では、回折型光学素子 (DOE) は、ビームスプリッタとして使用される。DOE は、入力ビームの発散角、プロファイル、直径、及び偏光を保持することができる。このように、いくつかの実施形態では、各分割ビームが同じ量のパルスエネルギーを伝えることができ、作業面上に名目上等しい焦点とフルエンスを送出するだろう。しかしながら、他の実施形態では、ビームを分割するために等しくない出力分布を有するビームが提供される。一実施形態では、テレセントリック焦点レンズが使用され、これによって例えば、回折型ビームスプリッタを介してレーザビームを分割した後で、非ゼロの分割角度が存在し得るので、入射ビーム点が作業面に垂直に送出されることを確実にする。

10

#### 【0026】

一実施形態では、二次元ビーム分割は、予め指定された間隔及びビームパターンの対称性を有する  $N \times N$  のビームに、単一のレーザビームを分割する。このような一実施形態では、適切な焦点距離に整合したテレセントリック焦点レンズが使用され、これによって個片化されるダイサイズに等しいピッチを有するように  $N \times N$  のビームを提供する。特定の一実施形態では、レーザビームは、そのガウス分布内で使用される。あるいはまた、別の特定の一実施形態では、入力ビームは、ビーム分割光学装置に入力される前に、まずビーム整形光学モジュールを介してトップハットビームプロファイルに変換される。

20

#### 【0027】

一実施形態では、分割ビームのアプローチは、シングルパス・マルチスポットのスクライビングプロセスを可能にする。一実施形態では、連続したマルチスポットのアブレーションは、個片化を受けるウェハ全域に亘って一貫してきれいなスクライプトレンチ形成を確実にする。一実施形態では、このようなアプローチを用いることによって、スループットが大幅に改善される。例えば、特定の一実施形態では、作業面をスクライビングするためにビームあたり約 5  $\mu$ J が必要とされると仮定して、レーザは、約 100 kHz で約 45  $\mu$ J、約 200 kHz で約 20  $\mu$ J、約 300 kHz で約 10  $\mu$ J、約 400 kHz で約 5  $\mu$ J を送出する。スクライビングプロセスのために約 1 ミクロンスポットの分離が必要とされる可能性があると仮定して、例えば、約 100 kHz でレーザを動作させながら、スクライビング速度は毎秒約 100 ミリメートル（又は約 200 kHz でのスクライビングに対して毎秒約 200 ミリメートル等）である。

30

#### 【0028】

上記の例では、従来のアプローチは、毎秒約 400 ミリメートルで複数回（例えば、2 パス）スクライプするため約 400 kHz で約 5  $\mu$ J の単一のビームを使用することができる。単一パス当たりの相当スクライビング速度は、毎秒約 200 ミリメートル（= 每秒 400 ミリメートル / 2）である。対照的に、一実施形態では、ビームは、事前に定義された間隔をもつ  $2 \times 2 = 4$  のビームに分割され、各分割ビーム内において約 200 kHz で約 5  $\mu$ J を送出する。単一パス内において毎秒約 200 ミリメートルでウェハをスクライプするのに  $2 \times 2$  の分割ビームを使用すると、2 本のスクライプされた線が同時に生成される。単一ビーム当たりの相当スクライビング速度は、およそ毎秒 200 ミリメートル  $\times$  2 = 每秒 400 ミリメートルであり、これは 400 kHz のスクライビングでの従来のアプローチの 2 倍である。

40

#### 【0029】

別の一実施形態では、入力レーザビームは、事前に定義された間隔をもつ  $3 \times 3 = 9$  のビームに分割され、約 100 kHz で各分割ビームに約 5  $\mu$ J を送出する。このような一実施形態では、 $3 \times 3$  の分割ビームは、単一パス内において毎秒約 100 ミリメートルで

50

、同時に3本のスクライプされたラインを生成してウェハをスクライプするのに使用される。単一ビーム当たりの相当スクライビング速度は、毎秒約100ミリメートル×3で、約300ミリメートル/秒を必要とする。一実施形態では、3×3の分割ビームが使用され、これによってスクライプされたトレンチの清浄度の一貫性を提供する。

#### 【0030】

このように、一実施形態では、分割ビームレーザスクライビングプロセスでマスクをパターニングする工程は、M又はNのいずれかが1よりも大きいM×Nの点列にレーザビームを分割する工程を含む。このような一実施形態では、MとNの両方が1よりも大きい。別のこのように一実施形態では、M×Nの点列のすべての点が、同じ出力を有する。別のこのように一実施形態では、第1の点は第2の点とは異なる出力を有し、例えば、出力分割比が点ごとに異なることができる。特定の一実施形態では、M=2かつN=2であり、M×Nの点列は、正方形、長方形などの形状を有するが、これらに限定されない。

10

#### 【0031】

一実施形態では、レーザパルスの分割された列（トレイン）は、フローチャート100の操作104を参照して使用することができる。アブレーション加工される層の複雑さに応じて、単一パルスの分割された列は、アブレーション性能に対して最適なエネルギーを提供しないかもしれない。しかしながら、単一パルスにより大きな強度を提供することは、欠陥形成につながる可能性がある。その代わりに、一実施形態では、複数のパルスのバーストの分割された列がアブレーション加工のために使用される。

20

#### 【0032】

分割ビームレーザスクライビングの使用に関連して、フェムト秒ベースのレーザの使用は（例えば、ピコ秒ベースのレーザ又はナノ秒ベースのレーザと比較して）、個片化プロセスを受ける複雑な層スタックのアブレーション性能を更に最適化するために使用することができる。このように、一実施形態では、レーザスクライビングプロセスでマスク206をパターニングする工程は、フェムト秒範囲内のパルス幅を有するレーザを使用する工程を含む。具体的には、可視スペクトルに加えて紫外線（UV）及び赤外線（IR）範囲内の波長（合わせて、広帯域光スペクトル）を有するレーザが使用され、これによってフェムト秒ベースのレーザ、すなわちフェムト秒（10<sup>-15</sup>秒）オーダーのパルス幅を有するレーザを提供することができる。一実施形態では、アブレーションは、波長に依存しない、又は本質的には波長に依存しないので、複雑な膜（例えば、マスク202、ストリート207、及びひょっとすると半導体ウェハ又は基板204の一部の膜）に適している。

30

#### 【0033】

図5は、本発明の一実施形態に係る、フェムト秒範囲内のレーザパルス幅とより長いパルス幅を使用した場合の効果の比較を示す。図5を参照すると、フェムト秒範囲内のパルス幅を有するレーザを用いることによって、より長いパルス幅（例えば、ピア500Bのピコ秒処理による損傷502B、及びピア500Aのナノ秒処理による顕著な損傷502A）と比較して、熱損傷の問題が軽減又は取り除かれる（例えば、ピア500Cのフェムト秒処理では僅かな損傷から損傷無し502C）。ピア500Cの形成中の損傷の除去又は軽減は、図5に示されるように、（ピコ秒ベースのレーザアブレーションに対して見られるような）低エネルギー再結合又は（ナノ秒ベースのレーザアブレーションに対して見られるような）熱平衡の欠如に起因する可能性がある。

40

#### 【0034】

レーザパラメータの選択（例えば、パルス幅）は、クリーンなレーザスクライプ切断を実現するために、チッピング、マイクロクラック、層間剥離を最小化する、成功したレーザスクライビング・ダイシングプロセスを開発するのに重要である可能性がある。レーザスクライプ切断がクリーンであればあるほど、最終的なダイカット化のために実行することができるエッチングプロセスはよりスムーズになる。半導体デバイスウェハにおいては、異なる材料の種類（例えば、導体、絶縁体、半導体）及び厚さの多くの機能層が、典型的には、その上に配置される。このような材料は、有機材料（例えば、ポリマー）、金属、

50

又は無機誘電体（例えば、二酸化ケイ素及び窒化ケイ素）を含むことができるが、これに限定されない。

【0035】

ウェハ又は基板上に配置された個々の集積回路の間のストリートは、集積回路自身と類似又は同じ層を含むことができる。例えば、図6は、本発明の一実施形態に係る、半導体ウェハ又は基板のストリート領域内で使用することができる材料のスタックの断面図を示す。

【0036】

図6を参照すると、ストリート領域600は、シリコン基板の上部602、第1二酸化ケイ素層604、第1エッチトップ層606、（例えば、二酸化ケイ素の誘電率4.0よりも低い誘電率を有する）第1低K誘電体層608、第2エッチトップ層610、第2低K誘電体層612、第3エッチトップ層614、非ドープシリカガラス（USG）層616、第2二酸化ケイ素層618、及びフォトレジスト620の層を、図示の相対的な厚さで含む。銅メタライゼーション622は、第1及び第3のエッチトップ層606及び614の間に、第2エッチトップ層610を貫通して配置される。特定の一実施形態では、第1、第2、第3エッチトップ層606、610、614は、窒化シリコンで構成され、一方、低K誘電体層608及び612は、炭素ドープ酸化シリコン材料で構成される。

【0037】

従来のレーザ照射（例えば、ナノ秒ベース又はピコ秒ベースのレーザ照射）の下では、ストリート600の材料は、光吸収及びアブレーションメカニズムの面で、かなり異なって振る舞う。例えば、二酸化ケイ素などの誘電体層は、通常の条件下では市販されているレーザのすべての波長に対して基本的に透明である。対照的に、金属、有機物（例えば、低K材料）及びシリコンは、（特に、ナノ秒ベース又はピコ秒ベースのレーザ照射に応答して）非常に容易に光子に結合可能である。一実施形態では、分割ビームレーザスクライビングプロセスは、低K材料の層及び銅の層をアブレーション加工する前に、二酸化ケイ素の層をアブレーション加工することによって、フェムト秒ベースのレーザスクライビングプロセスで、二酸化ケイ素の層、低K材料の層、及び銅の層をパターニングするために使用される。

【0038】

本発明の一実施形態によると、好適なフェムト秒ベースのレーザプロセスは、通常、様々な材料内で非線形相互作用をもたらす高いピーク強度（照度）によって特徴付けられる。このような一実施形態では、フェムト秒レーザ光源は、約10フェムト秒～500フェムト秒の範囲内のパルス幅を有するが、好ましくは100フェムト秒～400フェムト秒の範囲内である。一実施形態では、フェムト秒レーザ光源は、約200ナノメートル～1570ナノメートルの範囲内の波長を有するが、好ましくは250ナノメートル～540ナノメートルの範囲内である。一実施形態では、レーザ及び対応する光学系は、作業面で約3ミクロン～15ミクロンの範囲内の焦点を提供するが、好ましくは、約5ミクロン～10ミクロンの範囲内である。

【0039】

最終的に分割された空間ビームプロファイルは、シングルモード（ガウシアン）であるか、又は整形されたトップハットプロファイルを有していてもよい。一実施形態では、レーザ光源は、作業面で約0.5μJ～100μJの範囲内のパルスエネルギーを送出するが、好ましくは約1μJ～5μJの範囲内である。一実施形態では、レーザスクライビングプロセスは、ワークピース表面に沿って約300mm/s～5m/sの範囲内の速度で走るが、好ましくは、約500mm/s～2m/sの範囲内である。

【0040】

分割ビームスクライビングプロセスは、単一のパスのみ又は複数のパスで実行することができるが、一実施形態では、1～2パスが好ましい。一実施形態では、ワークピース内のスクライビング深さは、約5ミクロン～50ミクロンの深さの範囲内であるが、約10

10

20

30

40

50

ミクロン～20ミクロンの深さの範囲内が好ましい。一実施形態では、生成されたレーザームのカーフ幅は、約2ミクロン～15ミクロンの範囲内であるが、シリコンウェハのスクライビング／ダイシングでは、デバイス／シリコン界面で測定して、約6ミクロン～10ミクロンの範囲内が好ましい。

#### 【0041】

無機誘電体（例えば二酸化ケイ素）のイオン化を達成し、無機誘電体の直接的なアブレーションの前に下地の損傷によって引き起こされる層間剥離及び欠けを最小限に抑えるのに十分に高いレーザ強度を提供するなどの利益及び利点によって、レーザパラメータを選択することができる。また、パラメータは、正確に制御されたアブレーション幅（例えば、カーフ幅）及び深さと共に、産業用途に意味のあるプロセスループットを提供するよう選択することができる。上述したように、ピコ秒ベース及びナノ秒ベースのレーザアブレーションプロセスと比較して、フェムト秒ベースのレーザは、このような利点を提供するのにはるかにより適している場合がある。

10

#### 【0042】

しかしながら、フェムト秒ベースのレーザアブレーションのスペクトル内においてさえ、特定の波長が他よりも優れたパフォーマンスを提供する場合がある。例えば、一実施形態では、近紫外又は紫外範囲内の波長を有するフェムト秒レーザベースのプロセスは、近赤外又は赤外範囲内の波長を有するフェムト秒ベースのレーザプロセスよりもクリーンなアブレーションプロセスを提供する。このような特定の一実施形態では、半導体ウェハ又は基板のスクライビングに適したフェムト秒ベースのレーザプロセスは、約540ナノメートル以下の波長を有するレーザに基づく。このような特定の一実施形態では、約540ナノメートル以下の波長を有するレーザの、パルスは約400フェムト秒以下が使用される。しかしながら、代替の一実施形態では、デュアルレーザ波長（例えば、赤外線レーザと紫外線レーザの組み合わせ）が使用される。

20

#### 【0043】

フローチャート100の操作106及び対応する図2Cを参照すると、半導体ウェハ204は、パターニングされたマスク208内のギャップ210を貫通してエッチングされ、これによって個片化された集積回路206を形成する。本発明の一実施形態によると、半導体ウェハ204をエッチングする工程は、分割ビームレーザスクライビングプロセスによって初めに形成されたトレンチ212をエッチングすることによって、図2Cに示されるように、最終的に、半導体ウェハ204を完全に貫通してエッチングする工程を含む。

30

#### 【0044】

一実施形態では、半導体ウェハ204をエッチングする工程は、プラズマエッチングプロセスを使用する工程を含む。一実施形態では、スルーシリコンピア型のエッチングプロセスが使用される。例えば、特定の一実施形態では、半導体ウェハ204の材料のエッチング速度は、毎分25ミクロンよりも大きい。超高密度プラズマ源を、ダイの個片化プロセスのプラズマエッチング部分用に使用してもよい。このようなプラズマエッチングプロセスを行うのに適したプロセスチャンバの一例は、米国カリフォルニア州サンベールのアプライドマテリアルズ（Applied Materials）から入手可能なApplied Centura（商標名）Silvia（商標名）Etchシステムである。Applied Centura（商標名）Silvia（商標名）Etchシステムは、容量性及び誘導性RF結合を組み合わせ、これによって容量結合のみで可能であったものよりも、イオン密度及びイオンエネルギーをはるかに独立して制御し、更に磁気強化による改善も提供される。この組み合わせは、イオン密度をイオンエネルギーから効果的に分離することを可能にし、これによって非常に低い圧力でさえ、高く、潜在的に損傷を与えるDCバイアスレベル無しで、相対的に高い密度のプラズマを達成することができる。これは、非常に広いプロセスウインドウをもたらす。しかしながら、シリコンをエッチングすることができる任意のプラズマエッチングチャンバを用いることができる。例示的な一実施形態では、基本的に正確なプロファイル制御と事実上スカラップの無い側壁を

40

50

維持しながら、従来のシリコンのエッティング速度を約40%上回るエッティング速度で単結晶シリコン基板又はウェハ404をエッティングするのに、ディープシリコンエッティングが使用される。特定の一実施形態では、スルーシリコンビア型のエッティングプロセスが使用される。エッティングプロセスは、一般的にフッ素系ガス（例えば、SF<sub>6</sub>、C<sub>4</sub>F<sub>8</sub>、CHF<sub>3</sub>、XeF<sub>2</sub>）である反応ガス又は比較的速いエッティング速度でシリコンをエッティングすることができる任意の他の反応ガスから生成されたプラズマに基づく。一実施形態では、図2Cに示されるように、マスク層208は、個片化プロセス後に除去される。

【0045】

したがって、フローチャート100及び図2A～図2Cを再び参照すると、ウェハのダイシングは、マスク層を貫通し、（メタライゼーションを含む）ウェハのストリートを貫通し、部分的にシリコン基板内へアブレーション加工する分割ビームレーザスクライビングプロセスを用いた最初のアブレーションによって実行することができる。その後、ダイの個片化は、後続のスルーシリコンディーププラズマエッティングによって完了することができる。本発明の一実施形態に係る、ダイシング用材料スタックの具体例が、図7A～図7Dに関連して後述される。

10

【0046】

図7Aを参照すると、ハイブリッドレーザアブレーション・プラズマエッティングダイシング用の材料スタックは、マスク層702、デバイス層704、及び基板706を含む。マスク層、デバイス層、及び基板は、バッキングテープ710に貼り付けられたダイアタッチフィルム708の上方に配置される。一実施形態では、マスク層702は、マスク202に関連して上述したフォトレジスト層などのフォトレジスト層である。デバイス層704は、1以上の金属層（例えば、銅層）及び1以上の低K誘電体層（例えば、炭素ドープの酸化物層）の上方に配置された無機誘電体層（例えば、二酸化ケイ素）を含む。デバイス層704はまた、集積回路間に配置され、集積回路と同一又は類似の層を含むストリートを含むことができる。基板706は、バルクの単結晶シリコン基板である。

20

【0047】

一実施形態では、バルクの単結晶シリコン基板706は、ダイアタッチフィルム708に貼り付けられる前に、裏側から薄化される。薄化は、裏面研削プロセスによって実行することができる。一実施形態では、バルクの単結晶シリコン基板706が、約50～100ミクロンの範囲内の厚さまで薄化される。なお、一実施形態では、薄化は、レーザアブレーション・プラズマエッティングダイシングプロセスの前に実行されることに留意することが重要である。一実施形態では、フォトレジスト層702は、約5ミクロンの厚さを有し、デバイス層704は、約2～3ミクロンの範囲内の厚さを有する。一実施形態では、ダイアタッチフィルム708（又は薄化された又は薄いウェハ又は基板をバッキングテープ710に接着可能な任意の適した代替物）は、約20ミクロンの厚さを有する。

30

【0048】

図7Bを参照すると、マスク702、デバイス層704、及び基板706の一部が、分割ビームレーザスクライビングプロセス712によってパターニングされ、これによって基板706内にトレンチ714を形成する。図7Cを参照すると、スルーシリコンディーププラズマエッティングプロセス716が、ダイアタッチフィルム708までトレンチ714を拡張するために使用され、ダイアタッチフィルム708の上部を露出させ、シリコン基板706を個片化する。デバイス層704は、スルーシリコンディーププラズマエッティングプロセス716中に、フォトレジスト層702によって保護される。

40

【0049】

図7Dを参照すると、個片化プロセスは、ダイアタッチフィルム708をパターニングする工程と、バッキングテープ710の上部を露出させる工程と、ダイアタッチフィルム708を個片化する工程を更に含むことができる。一実施形態では、ダイアタッチフィルムは、レーザプロセスによって、又はエッティングプロセスによって個片化される。更なる実施形態は、続いてバッキングテープ710から（例えば、個々の集積回路として）基板706の個片化された部分を除去する工程を含むことができる。一実施形態では、個片化

50

されたダイタッチフィルム 708 は、基板 706 の個片化された部分の背面側に保持される。他の実施形態は、デバイス層 704 からマスキングフォトレジスト層 702 を除去する工程を含むことができる。代替の一実施形態では、基板 706 が約 50 ミクロンよりも薄い場合は、レーザアブレーションプロセス 712 を使用して、追加のプラズマ処理を用いることなく、基板 706 を完全に個片化する。

【0050】

ダイタッチフィルム 708 の個片化に続いて、一実施形態では、マスキングフォトレジスト層 702 がデバイス層 704 から除去される。一実施形態では、個片化された集積回路がパッケージングのためにパッキングテープ 710 から除去される。このような一実施形態では、パターニングされたダイタッチフィルム 708 は、各集積回路の裏面に保持され、最終パッケージに含まれる。しかしながら、別の一実施形態では、パターニングされたダイタッチフィルム 708 は、個片化プロセスの間又は後に除去される。

10

【0051】

単一のプロセスツールは、分割ビームレーザアブレーション・プラズマエッチング個片化プロセスによるハイブリッドレーザトレンイン内の多くの又はすべての操作を実行するように構成することができる。例えば、図 8 は、本発明の一実施形態に係る、ウェハ又は基板のレーザ・プラズマダイシング用のツールレイアウトのブロック図を示す。

【0052】

図 8 を参照すると、プロセスツール 800 は、複数のロードロック 804 が結合されたファクトリインタフェース 802 (F I) を含む。クラスタツール 806 は、ファクトリインタフェース 802 に結合される。クラスタツール 806 は、1 以上のプラズマエッチングチャンバ (例えば、プラズマエッチングチャンバ 808) を含む。レーザスクライプ装置 810 もまた、ファクトリインタフェース 802 に結合される。プロセスツール 800 全体の設置面積は、一実施形態では、図 8 に示されるように、約 3500 ミリメートル (3.5 メートル) × 約 3800 ミリメートル (3.8 メートル) であることができる。

20

【0053】

一実施形態では、レーザスクライプ装置 810 は、分割ビームレーザスクライピングプロセスを実行するように構成されたレーザ装置を収容する。レーザは、ハイブリッドレーザ・エッチング個片化プロセスのレーザアブレーション部分 (例えば、上述したレーザアブレーションプロセス) を実行するのに適しているかもしれない。一実施形態では、ビームスプリッタもまた、レーザスクライプ装置 810 に含まれる。特定の一実施形態では、ビームスプリッタは図 3 及び 4 に関連して説明されたビームスプリッタのうちの 1 つと同様である。レーザスクライプ装置 810 全体の設置面積は、一実施形態では、図 8 に示されるように、約 2240 ミリメートル × 約 1270 ミリメートル であることができる。

30

【0054】

一実施形態では、レーザスクライプ装置 810 のビームスプリッタは、M 又は N の一方が 1 より大きい  $M \times N$  の点列にレーザからのレーザビームを分割するように構成されている。このような一実施形態では、M と N の両方が 1 よりも大きい。別のこのような一実施形態では、 $M \times N$  の点列のすべての点が同じ出力を有する。別のこのような一実施形態では、第 1 の点は第 2 の点とは異なる出力を有する。特定の一実施形態では、 $M = 2$  かつ  $N = 2$  であり、 $M \times N$  の点列は、正方形又は長方形などの形状を有するが、これらに限定されない。

40

【0055】

一実施形態では、1 以上のプラズマエッチングチャンバ 808 は、パターニングされたマスク内のギャップを貫通してウェハ又は基板をエッチングして、これによって複数の集積回路を個片化するように構成される。このような一実施形態では、1 以上のプラズマエッチングチャンバ 808 は、ディープシリコンエッチングプロセスを行うように構成される。特定の一実施形態では、1 以上のプラズマエッチングチャンバ 808 は、米国カリフォルニア州サンベールのアプライドマテリアルズから入手可能な Applied Centura (商標名) Silvia (商標名) Etch システムである。エッチングチ

50

チャンバは、単結晶シリコン基板又はウェハの上又は中に収容された個別の集積回路を作成するために使用されるディープシリコンエッティング用に具体的に設計されてもよい。一実施形態では、高密度プラズマ源が、プラズマエッティングチャンバ808に含まれ、これによって高いシリコンエッティング速度を促進する。一実施形態では、複数のエッティングチャンバが、プロセスツール800のクラスタツール806の部分に含まれ、これによって個片化又はダイシングプロセスの高い製造スループットを可能にする。

#### 【0056】

ファクトリインターフェース802は、レーザスクライプ装置810を有する外部の製造施設とクラスタツール806との間をインターフェース接続するのに適した大気ポートであってもよい。ファクトリインターフェース802は、ウェハ(又はそのキャリア)を格納ユニット(例えば、正面開口式カセット一体型搬送・保管箱(FOUP))からクラスタツール806又はレーザスクライプ装置810のいずれか又はその両方へ搬送するためのアーム又はブレードを備えたロボットを含むことができる。

10

#### 【0057】

クラスタツール806は、個片化の方法において機能を実行するのに適した他のチャンバを含むことができる。例えば、一実施形態では、追加のエッティングチャンバの代わりに、堆積チャンバ812が含まれる。堆積チャンバ812は、ウェハ又は基板のレーザスクライピングの前に、ウェハ又は基板のデバイス層の上又は上方へのマスク堆積用に構成することができる。このような一実施形態では、堆積チャンバ812は、フォトレジスト層を堆積するのに適している。別の一実施形態では、追加のエッティングチャンバの代わりに、ウェット/ドライステーション814が含まれる。ウェット/ドライステーションは、基板又はウェハのレーザスクライプ・プラズマエッティング個片化プロセスの後、残留物及び断片を洗浄する又はマスクを除去するのに適している場合がある。一実施形態では、計測ステーションもまた、プロセスツール800の構成要素として含まれる。

20

#### 【0058】

本発明の実施形態は、本発明の実施形態に係るプロセスを実行するように、コンピュータシステム(又は他の電子デバイス)をプログラミングするために使用することができる命令を内部に格納したマシン可読媒体を含むことができる、コンピュータプログラム製品、又はソフトウェアとして提供することができる。一実施形態では、コンピュータシステムは、図8に関連して説明された処理ツール800に結合される。マシン可読媒体は、マシン(例えば、コンピュータ)によって読み取り可能な形式で情報を記憶又は伝送する任意の機構を含む。例えば、マシン可読(例えば、コンピュータ可読)媒体は、マシン(例えば、コンピュータ)で読み取り可能な記憶媒体(例えば、リードオンリーメモリ('ROM')、ランダムアクセスメモリ('RAM')、磁気ディスク記憶媒体、光記憶媒体、フラッシュメモリデバイス等)、マシン(例えば、コンピュータ)で読み取り可能な伝送媒体(電気的、光学的、音響的又はその他の形式の伝搬信号(例えば、赤外線信号、デジタル信号等))等を含む。

30

#### 【0059】

図9は、本明細書に記載される任意の1以上の方法をマシンに実行させるための命令セットを内部で実行することができるコンピュータシステム900の例示的な形態におけるマシンの図表示を示す。代替の実施形態では、マシンは、ローカルエリアネットワーク(LAN)、インターネット、エクストラネット、又はインターネット内で他のマシンに接続(例えば、ネットワーク接続)することができる。マシンは、クライアント-サーバネットワーク環境におけるサーバ又はクライアントマシンの機能で、又はピアツーピア(又は分散)ネットワーク環境におけるピアマシンとして動作することができる。マシンは、パーソナルコンピュータ(PC)、タブレットPC、セットトップボックス(STB)、パーソナルデジタルアシスタント(PDA)、携帯電話、ウェブアプライアンス、サーバ、ネットワークルータ、スイッチ又はブリッジ、又はそのマシンによって取られる動作を特定する命令のセット(シーケンシャル又はそれ以外)を実行することができる任意のマシンであることができる。更に、单一のマシンのみが示されているが、用語「マシン」は

40

50

また、本明細書内に記載される任意の1以上 の方法を実行する命令のセット（又は複数のセット）を個々に又は共同で実行するマシン（例えば、コンピュータ）の任意の集合を含むと解釈すべきである。

#### 【0060】

例示的なコンピュータシステム900は、プロセッサ902、メインメモリ904（例えば、リードオンリーメモリ（ROM）、フラッシュメモリ、ダイナミックランダムアクセスメモリ（DRAM）（例えば、シンクロナスDRAM（SDRAM）又はラムバスDRAM（RDRAM）など）、スタティックメモリ906（例えば、フラッシュメモリ、スタティックランダムアクセスメモリ（SRAM）など）、及び二次メモリ918（例えば、データ記憶装置）を含み、これらはバス930を介して互いに通信する。

10

#### 【0061】

プロセッサ902は、1以上の汎用処理装置（例えば、マイクロプロセッサ、中央処理装置など）を表す。より具体的には、プロセッサ902は、複合命令セットコンピューティング（CISC）マイクロプロセッサ、縮小命令セットコンピューティング（RISC）マイクロプロセッサ、超長命令語（VLIW）マイクロプロセッサ、他の命令セットを実行するプロセッサ、又は命令セットの組み合わせを実行するプロセッサであることができる。プロセッサ902は、1以上の特殊目的処理装置（例えば、特定用途向け集積回路（ASIC）、フィールドプログラマブルゲートアレイ（FPGA）、デジタル信号プロセッサ（DSP）、ネットワークプロセッサなど）であることも可能である。プロセッサ902は、本明細書に記載の操作を実行するための処理ロジック926を実行するように構成される。

20

#### 【0062】

コンピュータシステム900は更に、ネットワークインターフェースデバイス908を含むことができる。コンピュータシステム900は、ビデオディスプレイユニット910（例えば、液晶ディスプレイ（LCD）、発光ダイオードディスプレイ（LED）、又は陰極線管（CRT））、英数字入力装置912（例えば、キーボード）、カーソル制御装置914（例えば、マウス）、及び信号生成装置916（例えば、スピーカ）も含むことができる。

#### 【0063】

二次メモリ918は、本明細書に記載の1以上の方法又は機能の何れかを具現化する1以上の命令セット（例えば、ソフトウェア922）を格納するマシンアクセス可能な記憶媒体（又は、より具体的には、コンピュータ可読記憶媒体）931を含むことができる。ソフトウェア922はまた、コンピュータシステム900、メインメモリ904及びプロセッサ902（これらもまたマシン可読記憶媒体を構成している）によるその実行中に、メインメモリ904内及び/又はプロセッサ902内に、完全に又は少なくとも部分的に常駐することもできる。ソフトウェア922は更に、ネットワークインターフェースデバイス908を介してネットワーク920上で送信又は受信されることができる。

30

#### 【0064】

マシンアクセス可能な記憶媒体931は、例示的な一実施形態では単一の媒体であることが示されているが、用語「マシン可読記憶媒体」は、1以上の命令セットを格納する単一の媒体又は複数の媒体（例えば、集中型又は分散型データベース、及び/又は関連するキャッシュ及びサーバ）を含むように解釈されるべきである。用語「マシン可読記憶媒体」はまた、マシンによる実行用命令セットを格納又はエンコードすることができ、本発明の1以上の方法の何れかをマシンに実行させる任意の媒体を含むようにも解釈されるべきである。したがって、用語「マシン可読記憶媒体」は、固体メモリ、光・磁気メディアを含むが、これらに限定されないように解釈されるべきである。

40

#### 【0065】

本発明の一実施形態によれば、マシンアクセス可能な記憶媒体は、複数の集積回路を有する半導体ウェハをダイシングする方法をデータ処理システムに実行させる命令を内部に記憶している。この方法は、集積回路を覆い、保護する層からなるマスクを、半導体ウェ

50

ハの上に形成する工程を含む。その後、マスクは、分割ビームレーザスクライブプロセスによってパターニングされ、これによってギャップを有するパターニングされたマスクを提供する。半導体ウェハの領域は、集積回路間で露出される。その後、半導体ウェハは、パターニングされたマスク内のギャップを貫通してエッチングされ、これによって集積回路を個片化する。

【 0 0 6 6 】

このように、各ウェハが複数の集積回路を有する半導体ウェハをダイシングする方法が開示された。本発明の一実施形態によると、複数の集積回路を有する半導体ウェハをダイシングする方法は、集積回路を覆い、保護する層からなるマスクを半導体ウェハの上方に形成する工程を含む。本方法はまた、分割ビームレーザスクライビングプロセスでマスクをパターニングし、これによって集積回路間の半導体ウェハの領域を露出させるギャップを有するパターニングされたマスクを提供する工程を含む。本方法はまた、パターニングされたマスク内のギャップを貫通して半導体ウェハをエッチングし、これによって集積回路を個片化する工程を含む。一実施形態では、分割ビームレーザスクライビングプロセスでマスクをパターニングする工程は、M又はNのうちの1つが1より大きい $M \times N$ の点列にレーザビームを分割する工程を含む。一実施形態では、分割ビームレーザスクライビングプロセスでマスクをパターニングする工程は、フェムト秒ベースのレーザを使用する工程を含む。

【図1】

フローチャート 100

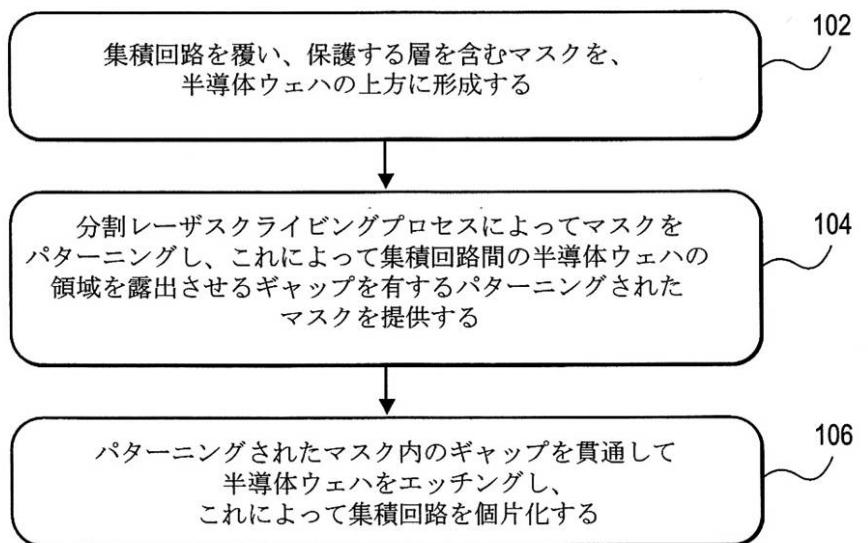


FIG. 1

【図2A】

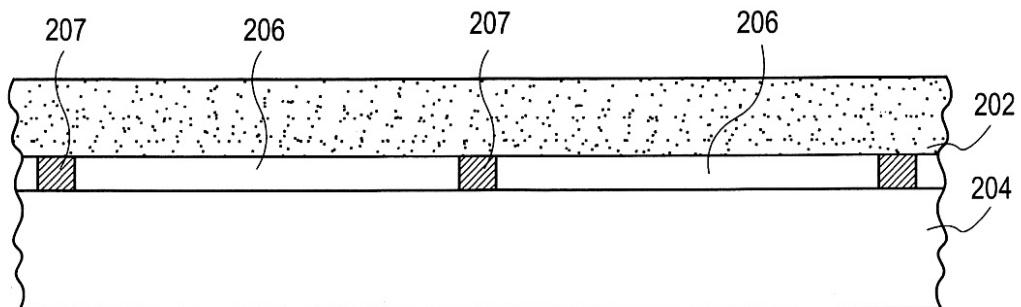
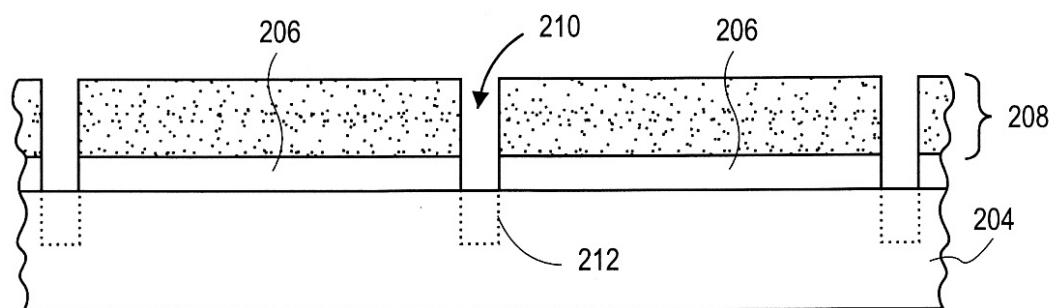
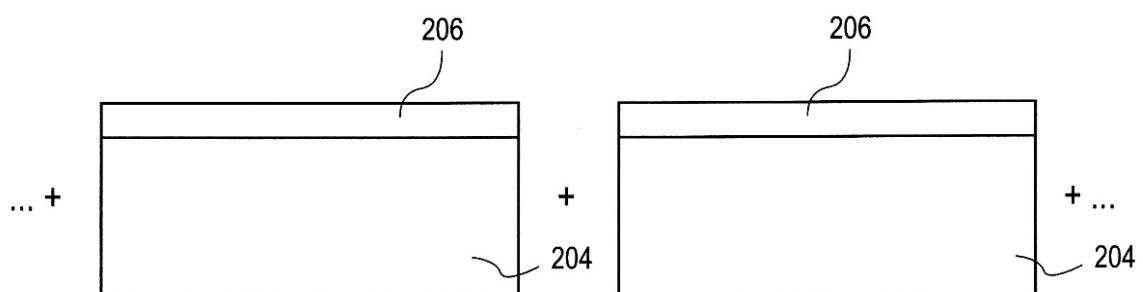


FIG. 2A

【図 2 B】

**FIG. 2B**

【図 2 C】

**FIG. 2C**

【図3】

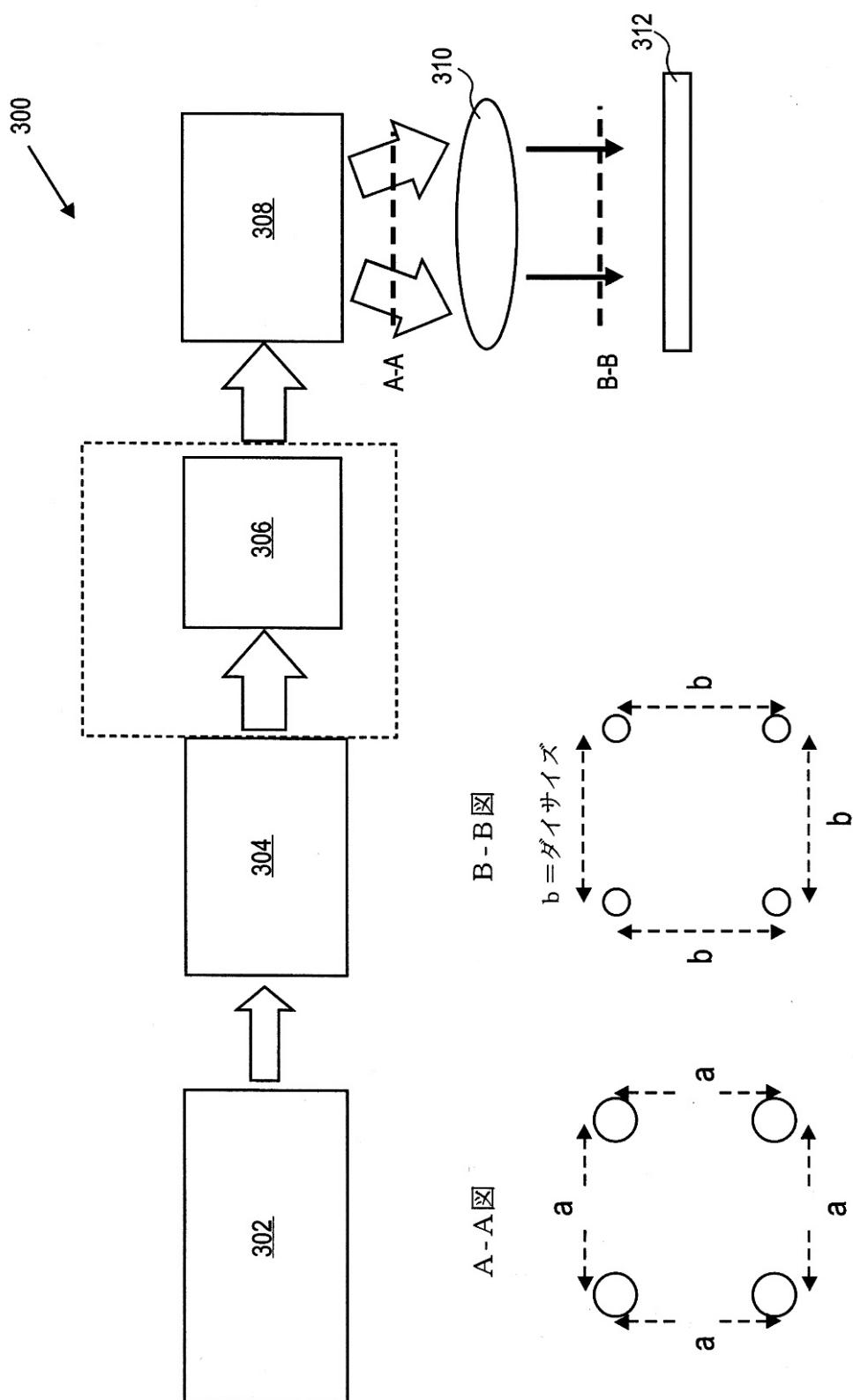
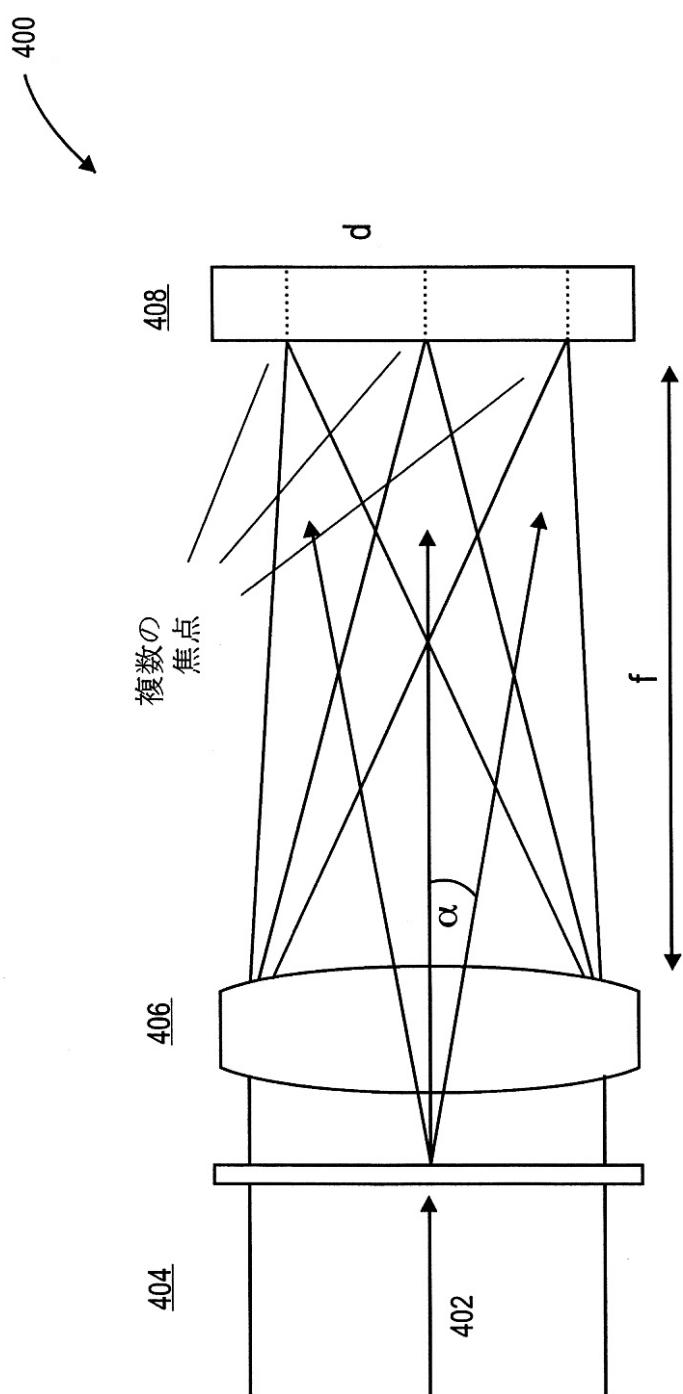


FIG. 3

【図4】



$\alpha$  分離角  
 $f$  レンズの焦点距離  
 $d$   $\alpha$  及び  $f$  によるスポット距離

FIG. 4

【図5】

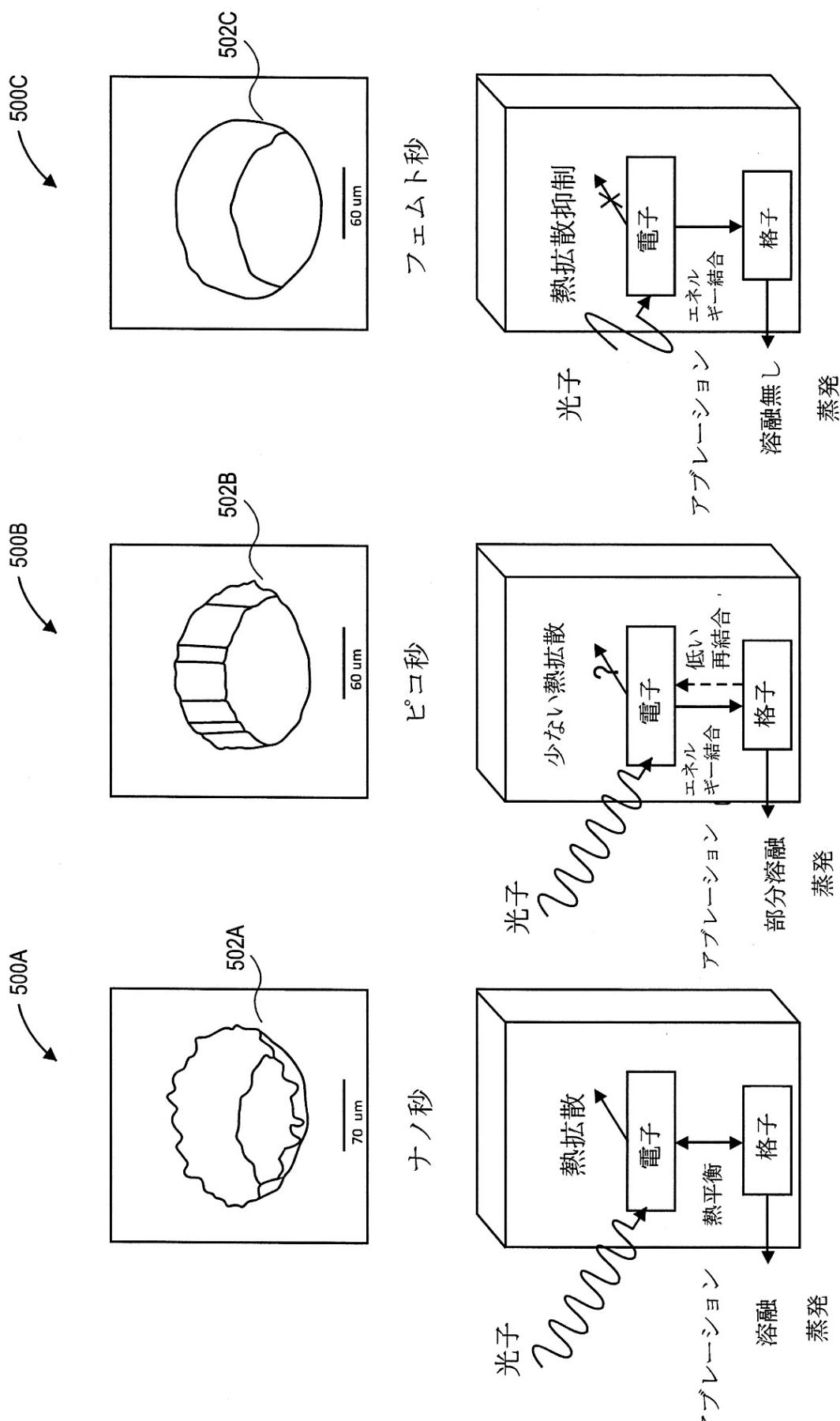
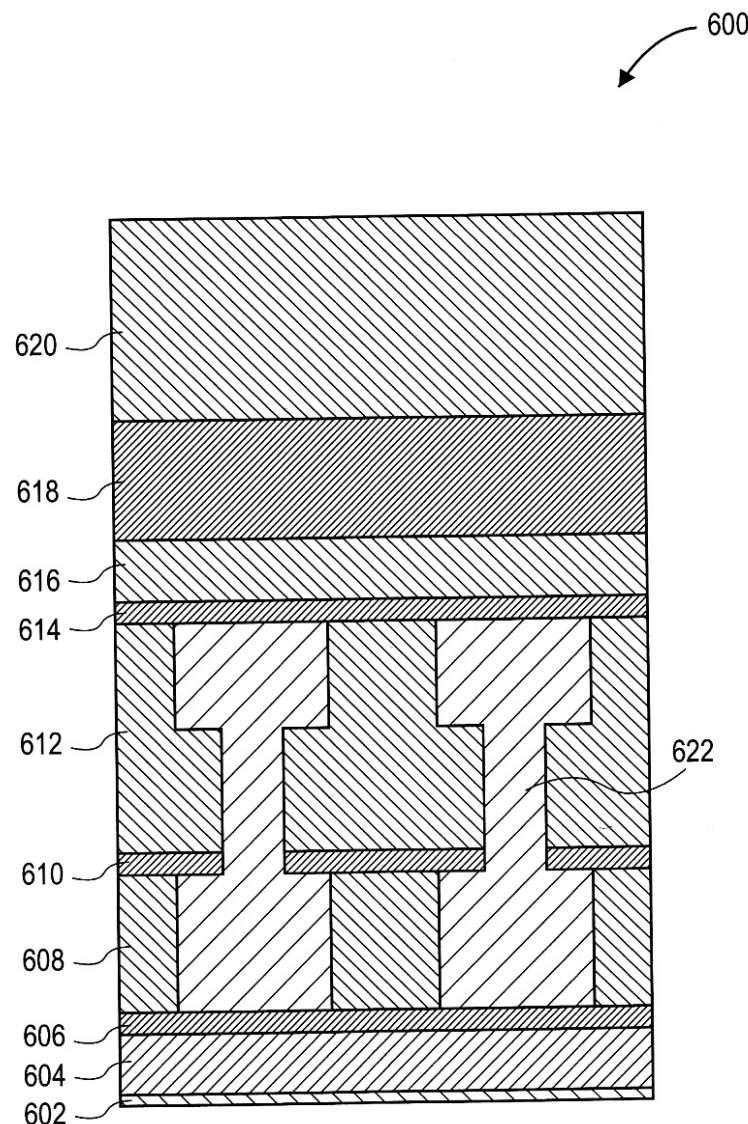
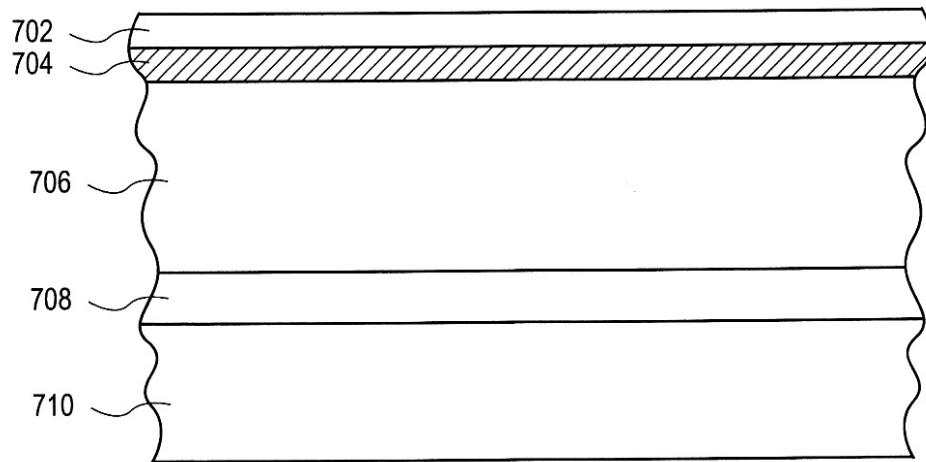


FIG. 5

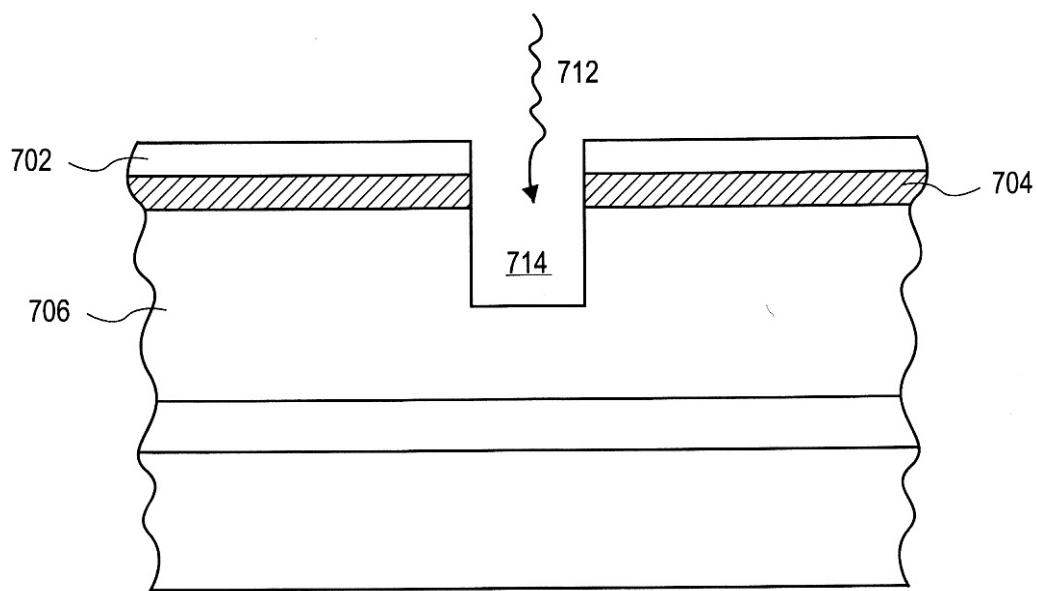
【図6】

**FIG. 6**

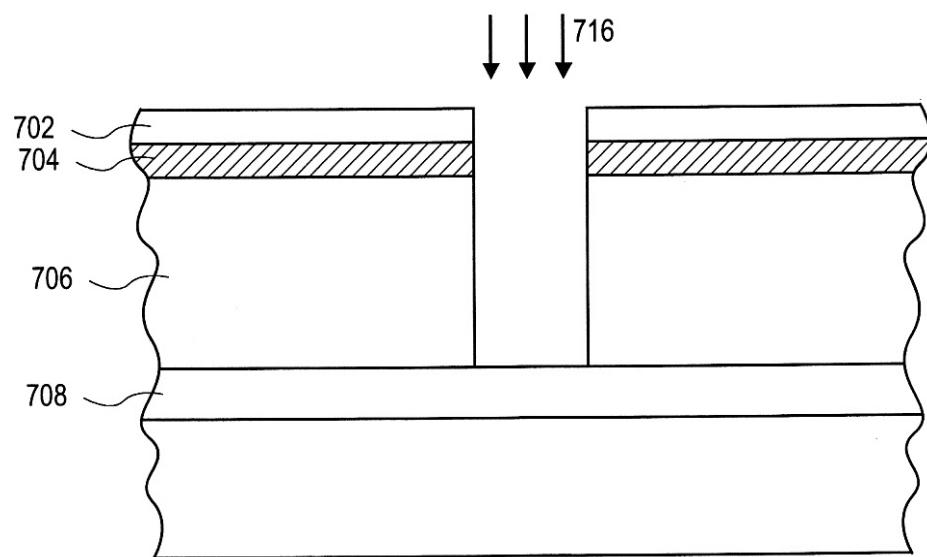
【図 7 A】

**FIG. 7A**

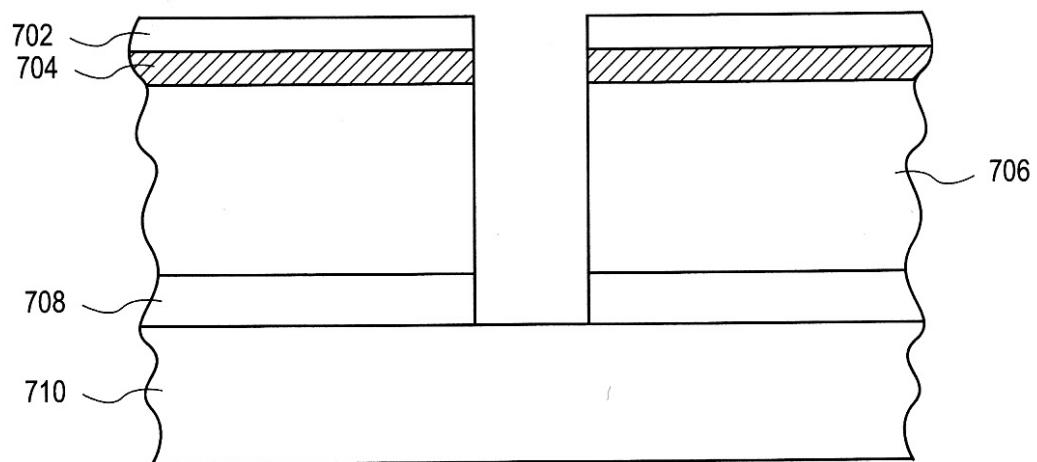
【図 7 B】

**FIG. 7B**

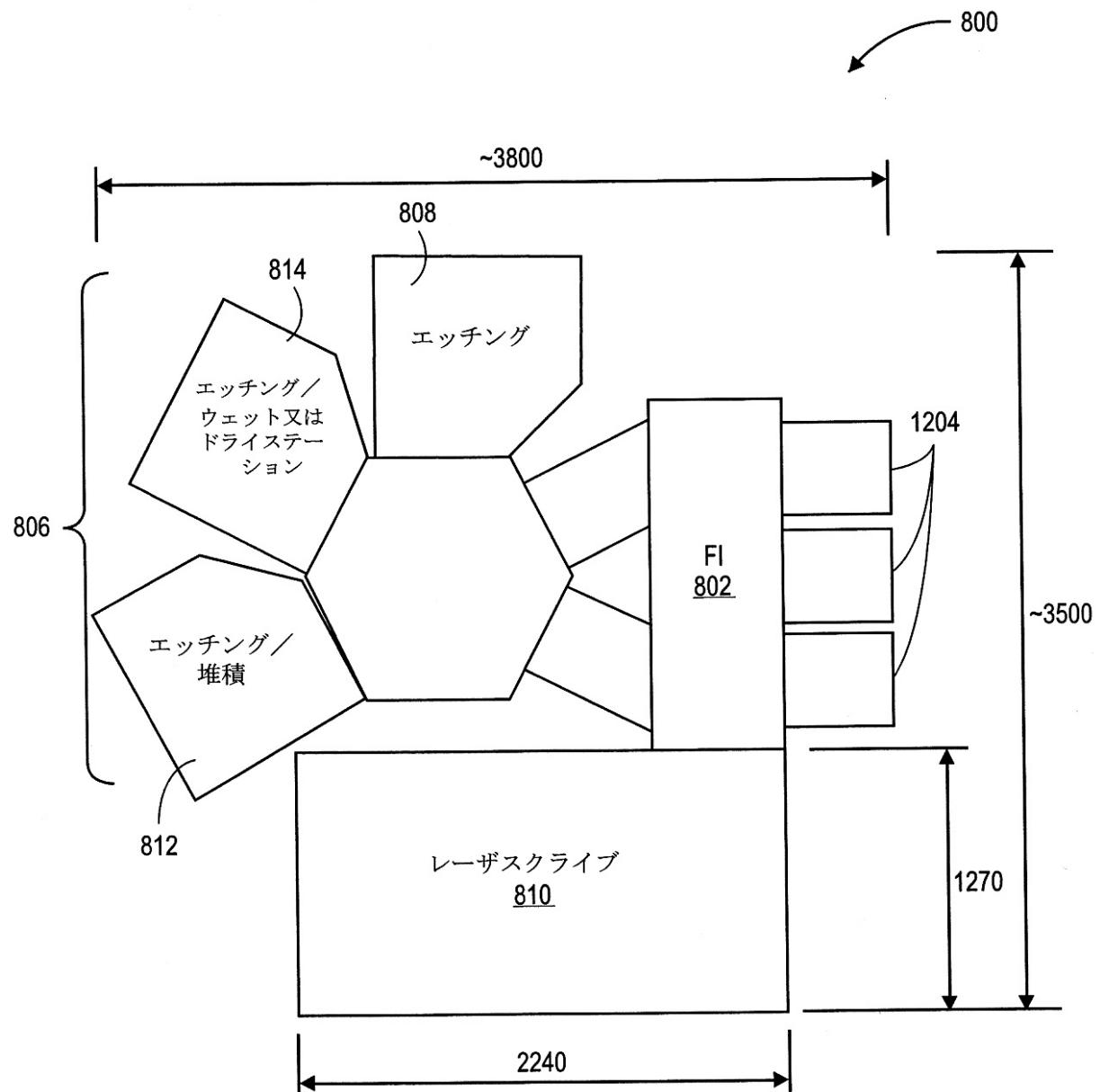
【図 7 C】

**FIG. 7C**

【図 7 D】

**FIG. 7D**

【図 8】

**FIG. 8**

【図9】

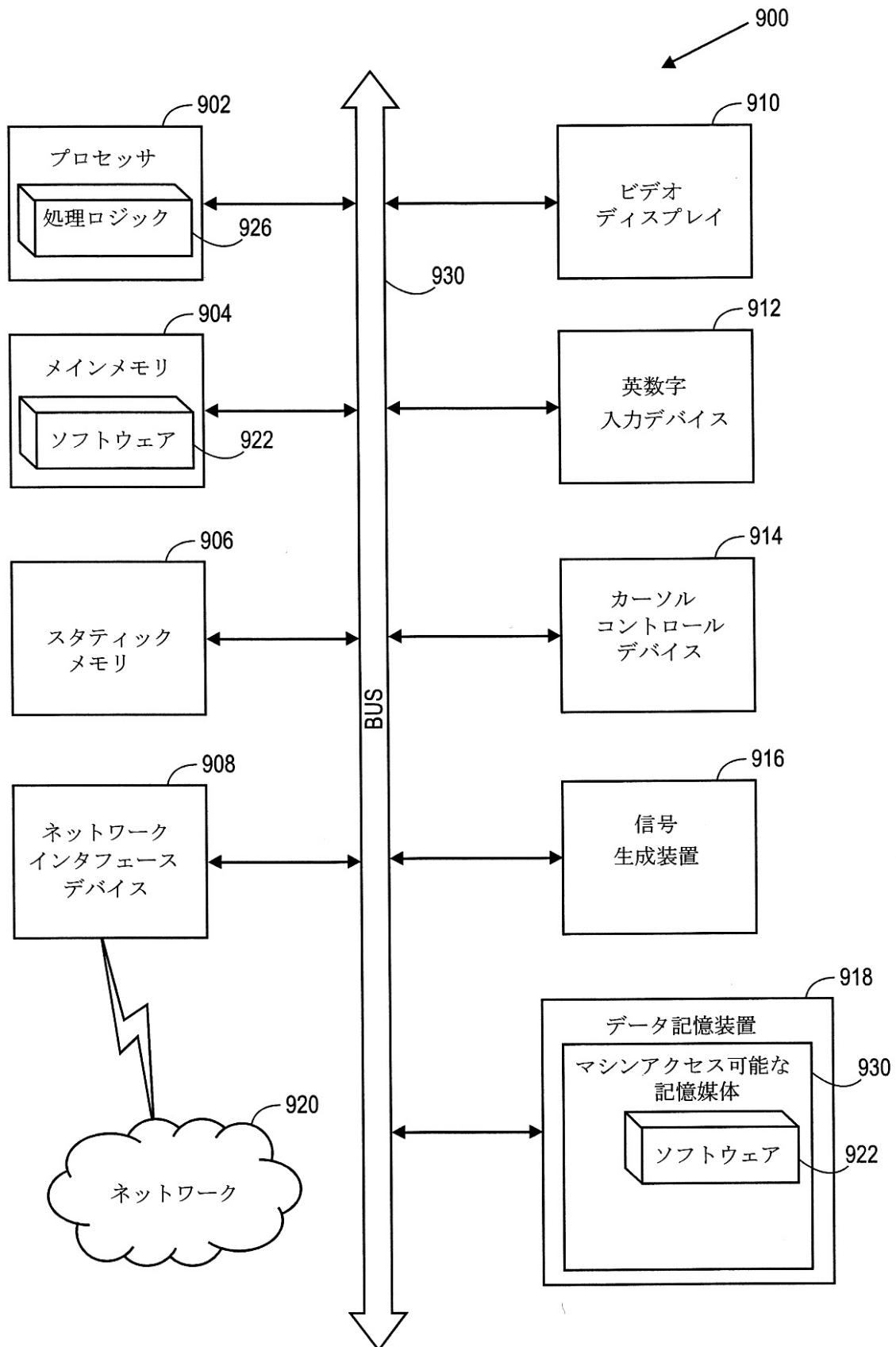


FIG. 9

## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. <b>PCT/US2012/045603</b>
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b><i>H01L 21/78(2006.01)i, H01L 21/301(2006.01)i, H01L 21/3065(2006.01)i</i></b>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L 21/78; H01L 21/304; H01L 21/50; B23K 26/38; H01L 21/301; B23K 26/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: wafer, dicing, laser scribing, plasma etch, split-beam laser, mask		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2001-0035401 A1 (MANOR; RAN) 01 November 2001 See paragraphs [0041]–[0042], [0056]; and figures 4A–4C, 10.	1–15
Y	JP 2007-281526 A (MATSUSHITA ELECTRIC IND. CO. LTD.) 25 October 2007 See paragraphs [0016]–[0036]; claim 1; and figures 2–4.	1–7, 14, 15
Y	US 05373137A A (MC LAUGHLIN; JOSEPH L.) 13 December 1994 See column 2 line 46–column 6 line 68; and figure 1.	2–6, 8–14
A	US 2006-0024924 A1 (HAJI; HIROSHI et al.) 02 February 2006 See paragraphs [0089]–[0098]; and figures 1–2.	1–15
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p>		
Date of the actual completion of the international search 23 JANUARY 2013 (23.01.2013)	Date of mailing of the international search report <b>24 JANUARY 2013 (24.01.2013)</b>	
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. 82-42-472-7140	Authorized officer Lee Seok Joo Telephone No. 82-42-481-8681	

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2012/045603**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2001-0035401 A1	01.11.2001	EP 1255280 A2 EP 1255280 A3 EP 1389158 A1 EP 1389158 B1 JP 2002-329686 A JP 2004-526335 A JP 2008-066751 A TW 512451 A TW 512451 B TW 548733 A TW 548733 B US 2001-0054606 A1 US 2002-0031899 A1 US 6420245 B1 US 6555447 B2 US 6562698 B2 WO 00-75983 A1 WO 02-076699 A1 WO 02-094528 A1	06.11.2002 02.01.2004 18.02.2004 03.08.2005 15.11.2002 26.08.2004 21.03.2008 01.12.2002 01.12.2002 21.08.2003 21.08.2003 27.12.2001 14.03.2002 16.07.2002 29.04.2003 13.05.2003 14.12.2000 03.10.2002 28.11.2002
JP 2007-281526 A	25.10.2007	JP 4488037 B2	23.06.2010
US 05373137A A	13.12.1994	None	
US 2006-0024924 A1	02.02.2006	CN 100576504 C CN 101002315 A CN 101002315 C0 EP 1782464 A1 EP 1782464 B1 JP 04018088 B2 JP 2006-049404 A KR 10-1141877 B1 KR 10-2007-0036128A MY 140100A US 7629228 B2 WO 2006-013910 A1	30.12.2009 18.07.2007 18.07.2007 09.05.2007 11.04.2012 05.12.2007 16.02.2006 08.05.2012 02.04.2007 30.11.2009 08.12.2009 09.02.2006

## フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
<b>B 2 3 K 26/00</b>	<b>(2014.01)</b>	<b>B 2 3 K 26/067</b>
		<b>B 2 3 K 26/00 N</b>

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA

(72) 発明者 イートン ブラッド  
アメリカ合衆国 カリフォルニア州 94025 メンロ パーク エイス アベニュー 563

(72) 発明者 ヤラマンチリ マドハバ ラオ  
アメリカ合衆国 カリフォルニア州 95037 モルガン ヒル アベニダ デ ロス パドレス 1660

(72) 発明者 シン サラブジート  
アメリカ合衆国 カリフォルニア州 95051 サンタ クララ カイリー ブルバード 1000 #74

(72) 発明者 クマー アジャイ  
アメリカ合衆国 カリフォルニア州 95014 クパチーノ マンザニタ コート 10457

(72) 発明者 アイヤー アパルナ  
アメリカ合衆国 カリフォルニア州 94087 サニーベール キャッスルトン テラス 1035 シー

F ターム(参考) 4E168 AD04 AD18 DA02 DA03 DA04 DA32 DA38 DA40 DA45 DA46  
DA47 EA05 EA06 EA11 GA01 GA02 GA03 JA11 JA12 JA13  
JA17 JA28  
5F004 AA16 BA04 BA20 BB03 DA00 DA16 DA18 DA19 DB01 EA38  
5F063 AA36 AA37 AA43 CA01 CA06 CB02 CB06 CB22 CB27 CC25  
CC31 CC33 CC51 DD26 DD32 DD42 DD46 DD59 DF02 EE11  
EE21