

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97131951

※ 申請日期：97.8.21

※IPC分類：H01L 45/00 (2006.01)

H01L 27/24 (2006.01)

一、發明名稱：(中文/英文)

相位變化記憶體結構

PHASE CHANGE MEMORY STRUCTURES

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商飛思卡爾半導體公司

FREESCALE SEMICONDUCTOR, INC.

代表人：(中文/英文)

珍妮佛 B 伍艾梅特

WUAMETT, JENNIFER B.

住居所或營業所地址：(中文/英文)

美國德州奧斯丁市威廉坎嫩道西6501號

6501 WILLIAM CANNON DRIVE WEST, AUSTIN, TEXAS 78735,

U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 拉瑪琴倫 慕瑞黎赫
MURALIDHAR, RAMACHANDRAN
2. 圖沙 P 莫錢特
MERCHANT, TUSHAR P.
3. 拉傑許 A 羅
RAO, RAJESH A.

國 籍：(中文/英文)

1. 美國 U.S.A.
2. 美國 U.S.A.
3. 印度 INDIA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年09月28日；11/864,246

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明提供一種相位變化記憶單元，其具有一第一電極(1301)、複數個柱(301)及一第二電極。該複數個柱係被電力耦合於該第一電極。該等柱之每一者包含一相位變化材料部分(303)及一加熱器材料部分(305)。該第二電極係被電力耦合至該等柱之每一者。在一些實例中，該等柱具有一小於20奈米之厚度。

六、英文發明摘要：

A phase change memory cell has a first electrode (1301), a plurality of pillars (301), and a second electrode. The plurality of pillars are electrically coupled with the first electrode. Each of the pillars comprises a phase change material portion (303) and a heater material portion (305). The second electrode is electrically coupled to each of the pillars. In some examples, the pillars have a width less than 20 nanometers.

七、指定代表圖：

(一)本案指定代表圖為：第(13)圖。

(二)本代表圖之元件符號簡單說明：

101	晶圓
103	基板
105	介電層
107	第一金屬層
108	傳導電極
110	電介質
112	傳導電極
303	相位變化材料結構
305	加熱器結構
1301	電極
1303	接觸件
1305	電極
1307	接觸件
1311	相位變化記憶單元
1313	相位變化記憶單元

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明大致上係關於半導體裝置，且更特定言之，本發明係關於相位變化記憶體。

此申請案已於2007年9月28日在美國以專利申請案第11/864,246號提出申請。

此申請案係與一名為"相位變化記憶體結構"之專利申請案相關，該專利申請案具有一代理人檔案號碼MT10690TP，具有共同之發明者，具有一共同受讓人且與此案一起申請，該案之全文以引用的方式併入本文中。

【先前技術】

一相位變化記憶體係一利用相位變化材料以儲存資訊之記憶體。資訊係儲存於相位變化材料之一結構中，其中相位變化材料之相位係記憶單元中所儲存之值的指示。在一種類型之相位變化記憶體中，一記憶單元之相位變化材料可處於一用於儲存一第一值的非晶階段中及處於一用於儲存一第二值的晶相中。此等不同之相位每一者提供一不同之電阻值，其可被測定以決定儲存之值。

一些類型之相位變化記憶體包括加熱器結構以用於產生足以改變記憶單元之相位變化結構之相位的熱。熱係藉由電流流過加熱器結構而產生，其中加熱器結構之相對高的電阻率由於流過其之電流而產生熱。在一些類型之相位變化記憶體中，加熱器結構中熱產生的總量及持續時間控制相位變化材料是被改變為一非晶相或是一晶相。

所期望的係一種經改良之相位變化記憶單元。

【實施方式】

下文闡述一用於實行本發明之模式的詳細描述。該描述應視為說明本發明且不應認為係限制的。

已發現提供一具有多個柱結構之相位變化記憶單元的加熱器結構可在一些實施例中為一相位變化記憶單元提供更有效之加熱以改變一相位變化材料的相態。

圖1係用以製造相位變化記憶單元之晶圓101的一剖視側面圖。晶圓101包括一基板103。基板103可由多種材料製成，例如半導體材料(矽、矽鍺)或介電材料。在一些實施例中，基板103可包括一塊體材料或可包括多層不同之材料諸如一絕緣體上半導體(SOI)基板。

在一實施例中，基板103包括活性半導體材料，電晶體及二極體(未顯示)形成於其中。

一介電層105係位於基板103之上。在一實施例中，層105包括一介電材料例如二氧化矽、TEOS。在一些實施例中，電晶體閘及接觸件可與層105位於相同水平面上。

在所示之實施例中，層107係晶圓101之一互連部分的第一金屬層。在其他實施例中，層107可在互連部分之第一及最後金屬層之間之一較高水平面金屬層處。層107包括傳導電極108及112，其等係藉由電介質110而分離。電極108及112係由一傳導材料諸如銅、鋁或金製成。電極108及112可包括障壁層(未顯示)。在一些實施例中，第一金屬層包括傳導互連線以用於將記憶單元電力耦合至晶圓之電

晶體。

加熱器材料層 109 係位於層 107 之上。層 109 係由一加熱器材料製成，該加熱器材料在電流流過其時產生一總量相對高的熱。加熱器材料之實例包括氮化鈦、氮化鈦鋁、鎢鈦、氮化鈮、氮矽鈮、氮化鎢。加熱器材料之一些實例包括鈦、鋁、氮、矽、鈮或鎢。在一些實例中，加熱器材料傳導電流但其有一相對高之電阻使得當電流流過時產生一總量相對高之熱。在一實施例中，層 109 具有一範圍在 50-500 奈米之厚度，但在其他實施例中可具有其他厚度。

在一實施例中，層 109 可包括一傳導障壁及/或黏合層例如五氧化鈮、氮矽鈮或氮化鈮(例如 3-5 nm)，其係在加熱器材料沉積之後沉積。

相位變化材料層 111 係位於層 109 之上。相位變化材料層係由一回應自加熱器材料層 109 產生之熱而改變相位(例如在一非晶階段及晶相之間)的材料製成。相位變化材料取決於其相位而提供一不同之電阻值。在一實施例中，相位變化材料包括至少二種材料的組合，其中第一材料係一由一 IB 族材料、一 III 族材料、一 IV 族材料、一 V 族材料及一 VI 族材料組成之類族的一種，且第二材料係該類族之一種但與第一材料之類族不是同一族。相位變化材料之實例包括鍺銻碲、碲化鍺、銻化鍺、鎳銻碲、銀銻銻碲、錫碲、錫硫、銻碲、銻銻碲。在一實施例中，層 111 具有一範圍在 20-100 奈米之厚度，但在其他實施例中可具有其他厚度。

披覆層 (cap layer) 114 係位於層 111 之上且其由例如氮化物製成。披覆層 114 在後續處理中被用作一拋光停止層。披覆層 114 具有一範圍在 50-200 奈米之厚度，但在其他實施例中可具有其他厚度。

層 113 係位於層 114 之上。層 113 在後續處理中被用作用於圖案化層 111 及 109 的一遮罩層。在一實施例中，層 113 係由氧化矽製成且具有一 10-100 奈米之厚度，但在其他實施例中可具有其他厚度。

奈米簇 115 係位於層 113 之上。奈米簇 115 係一材料之不連續結構。在一實施例中，奈米簇 115 係矽奈米簇，但在其他實施例中可由其他材料 (例如鍍或金屬諸如金、鈹、鉑) 製成。在一實施例中，奈米簇具有一範圍在 3-20 奈米之寬度 119，但在其他實施例中可具有其他寬度。在一些實施例中，奈米簇以一 3-50 奈米之範圍間隔開 (間距 117)，但在其他實施例中可以其他間距間隔開。

在一實施例中，奈米簇可使用矽烷或二矽烷作為前驅體藉由化學氣相沉積而形成。寬度 119 及間距 117 係藉由控制沉積溫度及處理時間而控制。奈米簇可藉由增加沉積時間而製成較大且可藉由增加沉積溫度而間隔開較寬。在奈米簇係矽之一實施例中，奈米簇係在一 450-500°C 之溫度及一 50-250 秒之時間下藉由一化學氣相沉積處理而形成，以提供具有一 10 nm 之寬度及一 12 nm 之間距的矽奈米簇。

在其他實施例中，奈米簇 115 可被預製並旋塗於層 113 之上。

圖2顯示層113已依照層113上之奈米簇115之圖案被圖案化以形成奈米柱遮罩結構201後之晶圓101的一側視圖。在一實施例中，結構201具有一類似於寬度119之寬度及一類似於間距117之間隔。在一實施例中，結構201係藉由以一蝕刻化學作用各向異性地蝕刻層113而形成，該蝕刻化學作用係選用於層113之材料且係相對於奈米簇115之材料而選用。

圖3顯示層114、111及109已依照自結構201所形成之圖案而圖案化後之晶圓101的一部分剖視側面圖。如圖3中所示，相位變化結構303及加熱器結構305之多個柱301係由圖案化形成。此等結構具有與寬度119基本相同之寬度及與間距117相同之間距。柱301係藉由以蝕刻化學作用各向異性地蝕刻層114、111及109而形成，該蝕刻化學作用係選用於該等材料。舉例而言，若層111係由鍺銻碲製成，則可使用氫、氯及 CF_4 之蝕刻化學作用。當層109係由氮化鈦製成時，可使用 CF_4 及氫或 BCl_3 及氫之蝕刻化學作用。

圖4顯示結構201及奈米簇115被移除後之晶圓101的一視圖。在結構201係由氧化物製成的一實施例中，該等柱可用稀HF酸藉由蝕刻而移除。

在圖5中，一介電材料(例如氧化矽、TEOS)層501形成於晶圓101之上。在一實施例中，層501係藉由一化學氣相沉積處理(CVD)而形成，但可藉由其他處理而形成。層501形成至奈米柱301上方之水平面。

圖6顯示晶圓101受到一平坦化處理(例如化學機械拋光

(CMP))之後的晶圓 101，該平坦化處理利用層 114 之結構 304 作為一平坦化停止層。

圖 7 顯示一遮罩層 701 (例如氮化物) 沉積於晶圓 101 之平坦化表面上之後的晶圓 101。在一實施例中，層 701 具有一範圍在 50-100 nm 之厚度，但在其他實施例中可具有其他厚度。

圖 8 顯示層 701 已被圖案化以形成遮罩結構 801 及 803 之後的晶圓 101，遮罩結構 801 及 803 分別用於定義二個相位變化記憶單元之加熱器結構及相位變化材料結構。

在圖 9 中，未被遮罩結構 801 及 803 覆蓋之柱 301 及層 501 之區域被移除以曝露電極 108 及 112 並曝露電介質 110 部分。在一實施例中，此等結構係以選用於該等結構之蝕刻劑來移除。在一些實施例中，用於移除層 501 之蝕刻劑亦可移除電介質 110 之一些。

圖 10 顯示一介電層 1001 形成於晶圓 101 上且其後使用遮罩結構 801 及 803 作為平坦化停止層而平坦化後之晶圓 101 的一視圖。在一實施例中，層 1001 係由氧化矽或 TEOS 製成，但在其他實施例中可由其他材料製成。

圖 11 顯示遮罩結構 801 及 803 及披覆結構 304 已被移除 (例如用一選用於氮化物之濕蝕刻) 以曝露柱 301 之結構 303 之頂端後之晶圓 101 的一視圖。

圖 12 顯示形成開口 1201 及 1203 以分別曝露電極 108 及 112 之後的晶圓 101。在形成開口 1201 及 1203 中，一遮罩層 (未顯示) 形成於晶圓 101 之上並被圖案化以形成該等開口。

圖 13 顯示一傳導材料層(例如銅、鋁或金)沉積於晶圓 101 之上且其後被平坦化以形成電極 1301 及 1305 和接觸件 1303 及 1307 之後的晶圓 101。在一實施例中，此等結構可包括障壁層(未顯示)。在一實施例中，電極 1301 及 1305 可形成為晶圓 101 之一上部金屬層(例如第二或第三金屬層)之傳導互連結構的部分。在其他實施例中，一上部金屬層可包括位於電極 1301 及 1305 之上並被電力耦合至該等電極的傳導互連線。

圖 13 顯示二個相位變化記憶單元 1311 及 1313，其等具有一包括柱 301 之多個加熱器結構 305 的加熱器以及具有實施於柱 301 之多個相位變化結構 303 中的相位變化材料。

在所示之實施例中，單元 1311 之記憶體結構係藉由對電極 108 施加一寫電流而寫入，該寫電流流過加熱器結構 305 及相位變化結構 303 至電極 1301。提供至電極 108 之電流的一部分穿過單元之柱 301 的每一加熱器結構 305，以產生熱以改變其柱之其各自相位變化結構 303 之相位。在一實施例中，為了使結構 303 係非晶的，一相對高之電流穿過電極 108 並持續一相對短的時間週期。此高電流在結構 305 產生相對較高總量的熱並持續相對較短的持續時間。為了使結構 303 結晶，一相對低之電流穿過電極 108 並持續一相對較長的持續時間。此電流在結構 305 中產生相對較低總量的熱並持續相對較長的時間週期。

在一實施例中，在一單元中提供包括加熱器結構及相位變化結構二者的多個柱提供了相位變化結構之更有效的加

熱及更完全的非晶化。此外，在此實施例中，相位變化材料不具有位於單元之一加熱器結構之橫向的任何組件。舉例而言，在圖13中，每一相位變化結構303僅位於一對應之加熱器結構305之上。不存在自一加熱器結構305之區域橫向延伸的相位變化結構303部分。

在所示之實施例中，結構303至結構305之橫向相位變化材料的缺乏在一些實施例中可減少當相位變化材料係在一非晶態時藉由嵌埋於一非晶基質中之晶體材料的多個核所引起之電流洩漏路徑的可能性。舉例而言，若單元1311之所有相位變化結構303被連接於一單層中，則可能存在位於柱301之加熱器結構之橫向的相位變化材料。在此種情況下，在加熱器結構305之橫向的材料更不可能被非晶化。此種條件可導致更多的洩漏電流。

此外，當期望一非晶相時在一材料中具有晶體結構可導致位元完整性隨時間而損耗(尤其係在提高操作溫度下)。晶體結構可用作用於非晶材料之非期望結晶的晶種。以一更完整之非晶化，非期望之結晶的可能性減少。

在一實施例中，電極108及112被電力耦合至一電晶體(未顯示)，該電晶體之閘被連接至字線。電極1301及1305可被電力連接至位元線。然而，在其他實施例中，一記憶單元之電極可被不同地組態。舉例而言，在一些實施例中，電極108及112可被電力耦合至一電晶體的一電流電極(例如一FET之源極或汲極)。在一實施例中，加熱器材料層109可形成於一電晶體之一電流電極之上。在一此種實

例中，層 109 可形成於一電流電極之一矽化物上。

在另一實施例中，傳導電極 108 及 112 可位於一晶圓之較高金屬層中。

在圖 13 所示之階段之後，可在晶圓 101 上執行進一步處理。舉例而言，在晶圓 101 上可形成其他結構諸如層間電介質及附加金屬層。又，在晶圓 101 上可形成接合墊或其他外部電導體及鈍化層。其後，晶圓 101 可被單切(例如用一晶圓鋸)為多個積體電路，其中每一積體電路包括多個類似於記憶單元 1311 及 1313 之記憶單元。在一些實施例中，記憶單元將被配置在一個或多個陣列中。然而，在其他實施例中，其他積體電路可具有其他配置或包括其他結構。

在一些實施例中，使用奈米簇以圖案化柱 301 可使柱形成為具有一小於 20 nm 之寬度。此種小柱的形成可使非晶化一相位變化記憶單元所需要之電流減少。加熱器結構之較小寬度提供了該等結構之較高電阻，從而與具有較大加熱器結構之一記憶單元相較，其以相同總量之電流產生更多熱。此外，使用奈米簇以用於圖案化允許相位變化結構具有小於 20 nm 之寬度。

在另一實施例中，層 113 可藉由使用雙團聯共聚物(diblock copolymer)代替奈米簇 115 而圖案化。在此種實施例中，雙團聯共聚物被旋塗於層 113 之上且其後被軔化，在軔化中二種聚合物相位分成定義良好之結構。該等聚合物之一者的結構被蝕刻掉，留下第二聚合物之孤立結構。

此等孤立結構其後被用於圖案化下伏層以形成柱。以利用共聚物之實施例，可達成具有一低達20奈米之寬度的柱。

在一些實施例中，為了使相位變化材料結構303在程式化期間結晶，施加一高電流以完全熔化所有相位變化材料結構303，接著緩慢斜降電流以使相位變化材料結晶。在一實施例中，電流係為足以產生一超過相位變化材料之熔化溫度之溫度的值。斜降時間亦將視材料而定。

圖14至圖22顯示本發明之另一實施例的不同部分側視圖。在此實施例中，相位變化材料不以每一柱形成，而是沉積為形成於加熱器結構之柱之間的一材料層。

圖14顯示晶圓1400的一部分側視圖。晶圓1400包括一基板1401、一介電層1403、一包括一藉由電介質1406隔離之傳導電極1405的第一金屬層1404。一加熱器材料層1407係位於層1404之上。層1407可類似於層109。一遮罩層1409(例如氮化物)形成於層1407之上。奈米簇1411係位於層1409之上。在一實施例中，奈米簇1411係類似於奈米簇115，包括具有類似之寬度及間距。

圖15顯示層1409及1407已依照奈米簇1411之圖案而圖案化以形成柱1501之後的晶圓1400。每一柱1501包括一遮罩結構1503及一加熱器結構1505。

圖16顯示結構1503及奈米簇1411已被移除(例如藉由一選用於層1409之材料的蝕刻劑之濕蝕刻)之後的晶圓1400。

圖17顯示一層相位變化材料層1701沉積於晶圓1400之

上，接著沉積一封頂材料層 1703(例如氮化物)之後的晶圓 1400。在一實施例中，層 1701 係由一類似於上述用於層 111 之材料製成。在一實施例中，層 1701 係藉由物理氣相沉積 (PVD) 而沉積，其中相位變化材料係沉積於加熱器結構 1505 之間。在一實施例中，層 1701 具有一足以覆蓋加熱器結構 1505 之頂端 3-5 nm 的厚度。然而，在其他實施例中可使用其他厚度。

圖 18 顯示層 1703、層 1701 及結構 1505 被圖案化從而使電極 1405 及電介質 1406 部分被曝露之後的晶圓 1400。

圖 19 顯示一介電材料層 1901 形成於晶圓 1400 之上且使用層 1703 作為平坦化停止層而被平坦化之後的晶圓 1400。

圖 20 顯示層 1703 被移除以曝露層 1701 之後的晶圓 1400。在一些實施例中，層 1701 可包括一傳導障壁封頂層諸如氮化鎢或氮化鈦。在此種情況下，用於移除層 1703 之蝕刻處理在傳導障壁封頂層上停止，從而保護層 1701 之下伏材料使其免於蝕刻化學作用。

圖 21 顯示形成一開口 2101 以曝露電極 1405 之後的晶圓 1400。此電極係藉由圖案化一遮罩層(未顯示)以形成一開口且其後使用該圖案化遮罩層移除層 1901 之材料而曝露。其後，該圖案化遮罩層被移除。

圖 22 顯示電極 2201 及接觸件 2203 形成之後的晶圓 1400。電極 2201 及接觸件 2203 係藉由在晶圓 1400 上沉積一傳導材料層(例如銅、金、鋁)，接著使用層 1901 作為平坦化停止層來平坦化而形成。在一些實施例中，接觸件 2203 及電極

2201可包括障壁層(未顯示)。

記憶單元2200包括一具有多個加熱器結構1505之結構，每一加熱器結構係被相位變化材料層1701所環繞。為一加熱器提供以多個由相位變化材料所環繞之柱結構，此對加熱器表面接觸提供一更大總量的相位變化材料表面。因此，在一非晶化寫處理期間，相位變化層1701可係更為非晶化，因為相對於層1701係位於加熱器結構之上的情形，該層之較大部分係與加熱器結構接觸。在一些實施例中，使相位變化材料更好地非晶化之此能力導致單元在高溫下之可靠性更好。另外，此組態為藉由加熱器結構1505產生之熱提供一更有效之用途，因為一加熱器結構既加熱位於其橫向之相位變化材料又加熱位於其上方之相位變化材料(與圖13之實施例的一樣)。在一些實施例中，加熱器材料之多個柱可減少非晶化相位變化層1701所需要之電流的總量。

對圖22之實施例可做出修改。舉例而言，圖23顯示類似於晶圓1400之晶圓2300，其中基板2301、層2303、電介質2307、電極2305、電介質2323、接觸件2321及電極2319分別類似於基板1401、層1403、電介質1406、電極1405、電介質1901、接觸件2203及電極2201。

然而，在圖23之實施例中，加熱器材料層2311(其可係一類似於圖14之層1407的材料)並不被完全蝕刻至電極2305。代替地，加熱器層2311被蝕刻一預定持續時間以提供位於未蝕刻層部分2313上的加熱器柱結構2315。以此實

施例，相位變化材料2317並不接觸電極2305。因此，所有寫電流在流過層2317之前必須流過層2311之加熱器材料。

在一些實施例中，層2311可由加熱器材料(例如鈦鎢及氮化鈦)之二個蝕刻可選層製成，其中頂層將被蝕刻以形成柱結構(例如，與結構2315相似)且底層將不被蝕刻使得其看似部分2313。在此實施例中，用以形成加熱器柱結構2315之蝕刻不應是一定時蝕刻或一時間臨界蝕刻。

在一些實施例中，圖13之柱301係位於加熱器材料之類似於部分2313之一部分上。

在圖22之另一實施例中，層1701可被平坦化。在一些實施例中，一平坦化停止材料將位於結構1505之每一者上。在一些實施例中，電極2201將接觸該平坦化停止材料。在一些實施例中，此平坦化停止材料將係一介電材料使得電極2201不接觸結構1505。對圖23之實施例可做出此等相同之修改。

作為圖13、22及23的進一步修改，加熱器結構及相位變化結構之位置可被反轉。論及圖13，在具有此種修改的一實例中，柱結構305可由一相位變化材料製成且柱結構303可由一加熱器材料製成。論及圖22，在具有此種修改的另一實例中，結構1505可由一相位變化材料製成且層1701可由一加熱器材料製成。論及圖23，在具有此種修改的另一實例中，層2311可由一相位變化材料製成且層2317可由一加熱器材料製成。

對多個柱之間提供以小於20 nm之間距，此提供大量加

熱器柱以被併入每一單元中。因此，在一非晶化寫處理期間，相位變化層 1701 可係更為非晶化，因為相對於其中相鄰加熱器柱間之间距係大的之情況，較大量之加熱器柱係與層 1701 接觸。在其他實施例中，一相位變化記憶單元中之柱的數量可係較小數量。

在一實施例中，一相位變化記憶單元包括一第一電極、一第二電極，及位於該第一電極及該第二電極之間的複數個柱。該複數個柱之每一者的一第一端電力耦合至該第一電極且一第二端電力耦合至該第二電極。該複數個柱之每一者包括一加熱器材料部分及一相位變化材料部分。

在另一實施例中，一種用於形成一相位變化記憶單元之方法包括在一基板上形成一第一電極層，在該第一電極層上形成電力耦合至該第一電極層的複數個柱。該複數個柱之每一者包括一相位變化材料部分及一加熱器材料部分。該方法亦包括形成電力耦合至該複數個柱之每一者的一第二電極。

在另一實施例中，一相位變化記憶單元包括一第一電極、一第二電極，及在該第一電極及該第二電極之間的複數個柱。該複數個柱之每一者包括一電力耦合至該第一電極的第一端及一電力耦合至該第二電極的第二端。該複數個柱之每一者包含一加熱器材料部分及一相位變化材料部分，且該複數個柱之每一者具有一小於 20 奈米之寬度。該相位變化記憶單元亦包括一圍繞該複數個柱之每一者的絕緣材料。

雖然已顯示並描述本發明之特定實施例，但基於本文之示教，熟習此項技術者應認識到在不脫離本發明及其較廣態樣下，可做出其他變化和修改，且因此，附加請求項意欲將所有此種變化及修改均涵蓋於其等之範疇內同時亦在本發明之真實精神及範疇內。

【圖式簡單說明】

藉由參考圖式，熟習此項技術者可更充分理解本發明，且可明白其許多目的、特徵及優點。

圖 1-13 顯示根據本發明之一實施例之相位變化記憶單元的製造中之不同階段的側面剖視圖。

圖 14-22 顯示根據本發明之另一實施例之一相位變化記憶單元的製造中之不同階段的側面剖視圖。

圖 23 顯示根據本發明之另一實施例之一相位變化記憶單元的製造中之一階段的側面剖視圖。

除非另有註釋，否則不同圖中相同參考符號的使用指示相同項目。圖式不必按比例繪製。

【主要元件符號說明】

101	晶圓
103	基板
105	介電層
107	第一金屬層
108	傳導電極
109	加熱器材料層
110	電介質

111	相位變化材料層
112	傳導電極
113	層
114	披覆層
115	奈米簇
117	間距
119	寬度
201	奈米柱結構
301	奈米柱
303	相位變化材料結構
304	披覆結構
305	加熱器結構
501	介電材料層
701	遮罩層
801	遮罩結構
803	遮罩結構
1001	介電層
1201	開口
1203	開口
1301	電極
1303	接觸件
1305	電極
1307	接觸件
1311	相位變化記憶單元

1313	相位變化記憶單元
1400	晶圓
1401	基板
1403	介電層
1404	第一金屬層
1405	傳導電極
1406	電介質
1407	加熱器材料層
1409	遮罩層
1411	奈米簇
1501	柱
1503	遮罩結構
1505	加熱器結構
1701	相位變化材料層
1703	封頂材料層
1901	介電材料層
2101	開口
2200	記憶單元
2201	電極
2203	接觸件
2300	晶圓
2301	基板
2303	層
2305	電極

2307	電介質
2311	加熱器材料層
2313	未蝕刻層部分
2315	加熱器柱結構
2317	相位變化材料層
2319	電極
2321	接觸件
2323	電介質

十、申請專利範圍：

1. 一種相位變化記憶單元，其包含：

一第一電極；

一第二電極；

位於該第一電極及該第二電極之間的複數個柱，該複數個柱之每一者具有一第一端電力耦合至該第一電極及一第二端電力耦合至該第二電極，其中該複數個柱之每一者包括一加熱器材料部分及一相位變化材料部分。

2. 如請求項1之記憶單元，其中對於該複數個柱之每一者，該相位變化材料部分係在該加熱器材料部分之上。

3. 如請求項1之記憶單元，其中該相位變化材料部分包括由鉻、銻及碲組成之群的至少一者。

4. 如請求項1之記憶單元，其進一步包含一在該複數個柱及該第一電極之間的加熱器材料基底。

5. 如請求項1之記憶單元，其中該複數個柱之每一者具有一小於20奈米之寬度。

6. 如請求項1之記憶單元，其中該複數個柱之每一者具有一小於20奈米之間距。

7. 如請求項1之記憶單元，其進一步包含環繞該複數個柱的一絕緣材料。

8. 如請求項1之記憶單元，其中：

該相位變化材料包含一包括一第一材料及一第二材料之組合；

該第一材料係一由一IB族材料、一III族材料、一IV族

材料、一V族材料及一VI族材料組成之類族的一個；

該第二材料係該類族之一但與該第一材料之該類族不是同一族。

9. 一種形成一相位變化記憶單元之方法，其包含：

在一基板上形成一第一電極層；

在該第一電極層上形成電力耦合至該第一電極層的複數個柱，其中該複數個柱之每一者包括一相位變化材料部分及一加熱器材料部分；及

形成電力耦合至該複數個柱之每一者的一第二電極。

10. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為該相位變化材料部分係在該加熱器材料部分之上。

11. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為該相位變化材料部分包含由鍺、銻及碲組成之群的至少一者。

12. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為：

在該第一電極層上形成加熱器材料層；

在該加熱器材料層上形成一相位變化材料層；

蝕刻穿該相位變化材料層；及

至少部分蝕刻穿該加熱器材料層。

13. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為：

在該第一電極層上形成加熱器材料層；

在該第一電極層上形成一相位變化材料層；

在該加熱器材料層上及該相位變化材料層上提供奈米簇，其中該等奈米簇定義一圖案；

依照該圖案，蝕刻穿該相位變化材料層；及

依照該圖案，至少部分蝕刻穿該加熱器材料層。

14. 如請求項9之方法，其進一步包含：

形成一加熱器材料層，其中該複數個柱之每一柱的該加熱器材料部分係自該加熱器材料層形成；

形成一相位變化材料層，其中該複數個柱之每一者的該相位變化材料部分係自該相位變化材料層形成；

在該加熱器材料層上及該相位變化材料層上提供奈米簇，其中該等奈米簇定義一圖案；

其中該複數個柱之一位置係依照該圖案而定義。

15. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為該複數個柱每一者具有一小於20奈米之寬度。

16. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為該複數個柱具有一小於20奈米之間距。

17. 如請求項9之方法，其進一步包含形成一環繞該複數個柱之每一者的一絕緣材料。

18. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為，該相位變化材料部分包含一包括一第一材料及一第二材料之組合，其中：

該第一材料係一由一IB族材料、一III族材料、一IV族材料、一V族材料及一VI族材料組成之類族的一個；

該第二材料係該類族之一但與該第一材料之該類族不是同一族。

19. 如請求項9之方法，其中形成該複數個柱之步驟之進一步特徵為，該加熱器材料部分包括由鈦、鋁、氮、矽、鉭及鎢組成之群的至少一者。

20. 一種相位變化記憶單元，其包含：

一第一電極；

一第二電極；

位於該第一電極及該第二電極之間的複數個柱，該複數個柱之每一者包括一電力耦合至該第一電極的第一端及一電力耦合至該第二電極的第二端，其中該複數個柱之每一者包含一加熱器材料部分及一相位變化材料部分，且該複數個柱之每一者具有一小於20奈米之寬度；

一圍繞該複數個柱之每一者的絕緣材料。

十一、圖式：

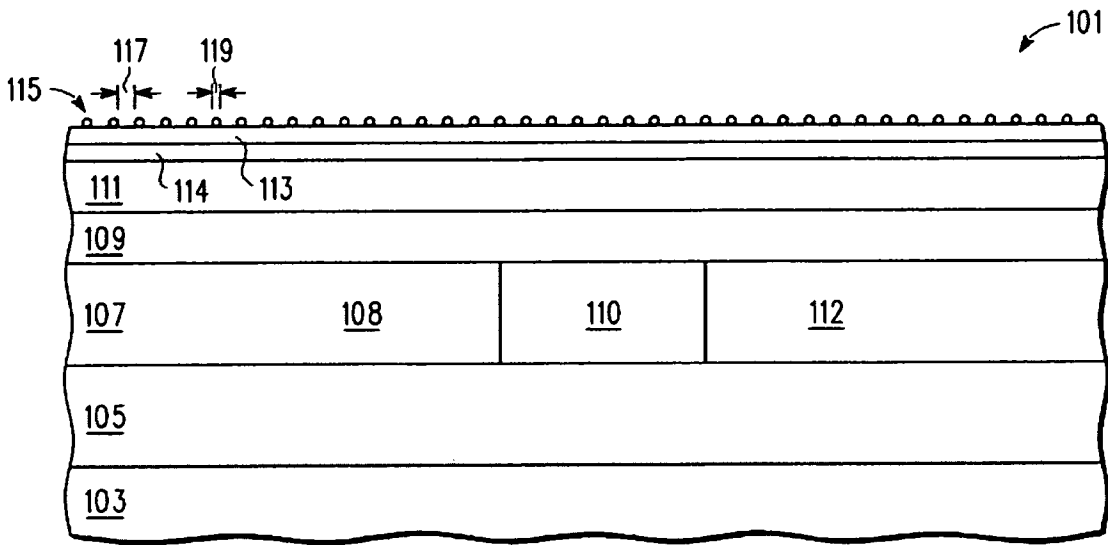


圖 1

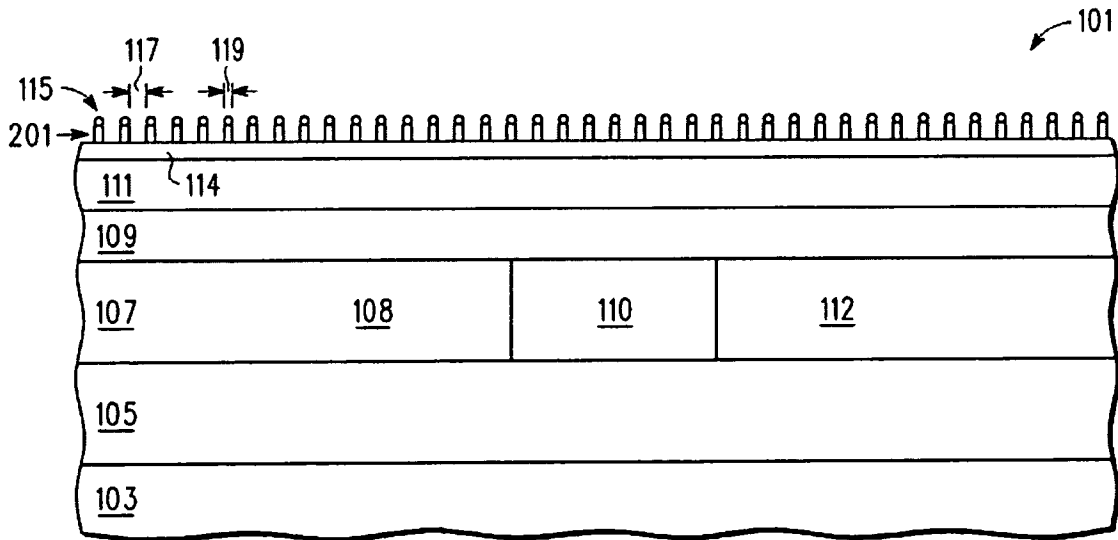


圖 2

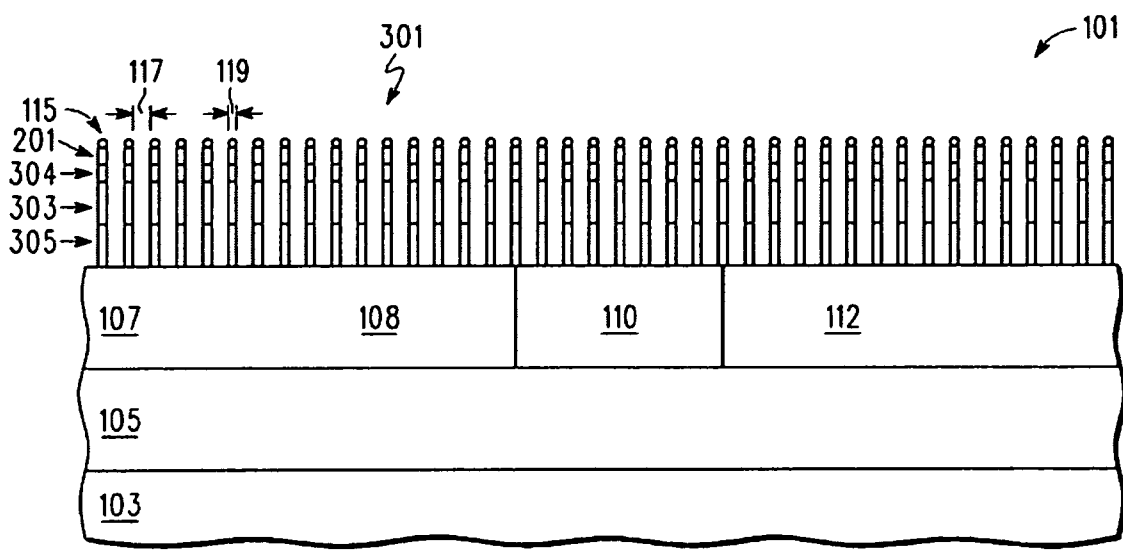


圖 3

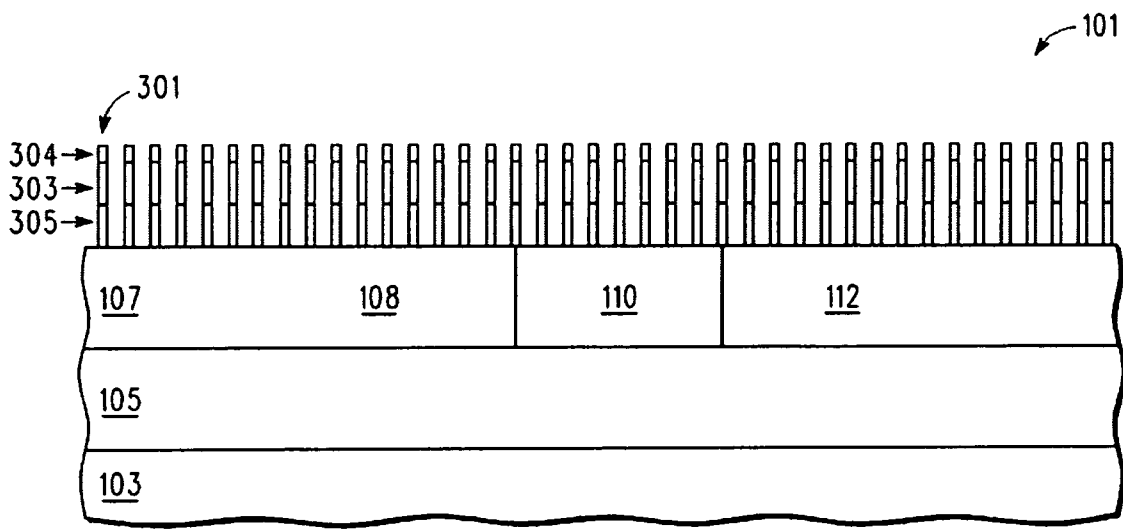


圖 4

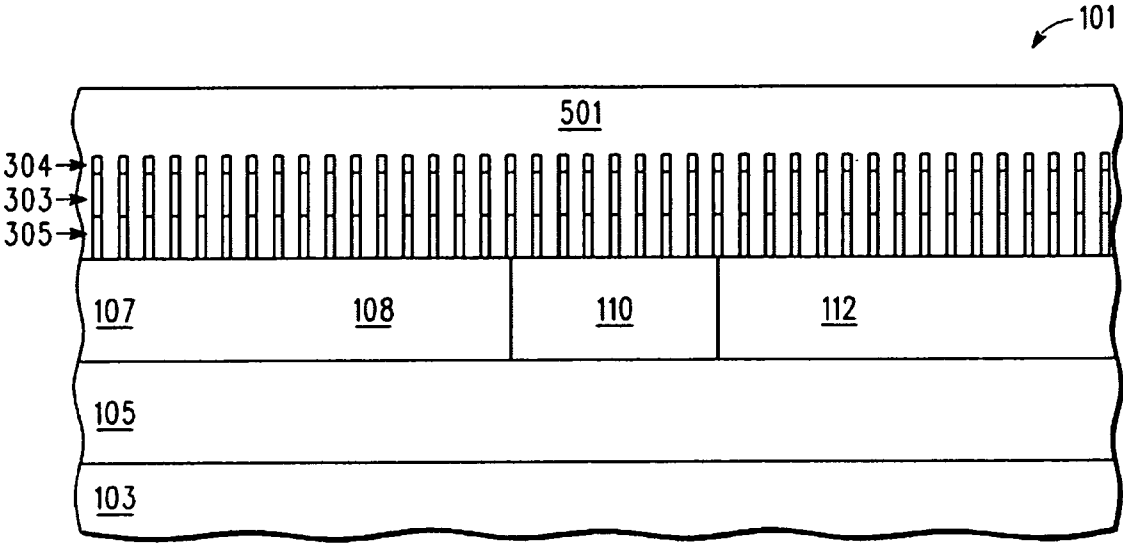


圖 5

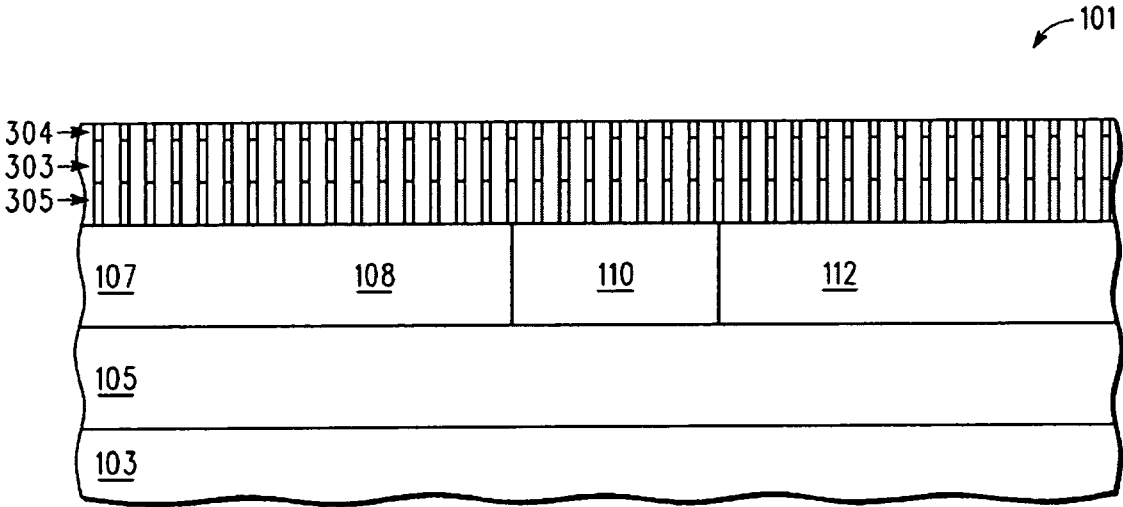


圖 6

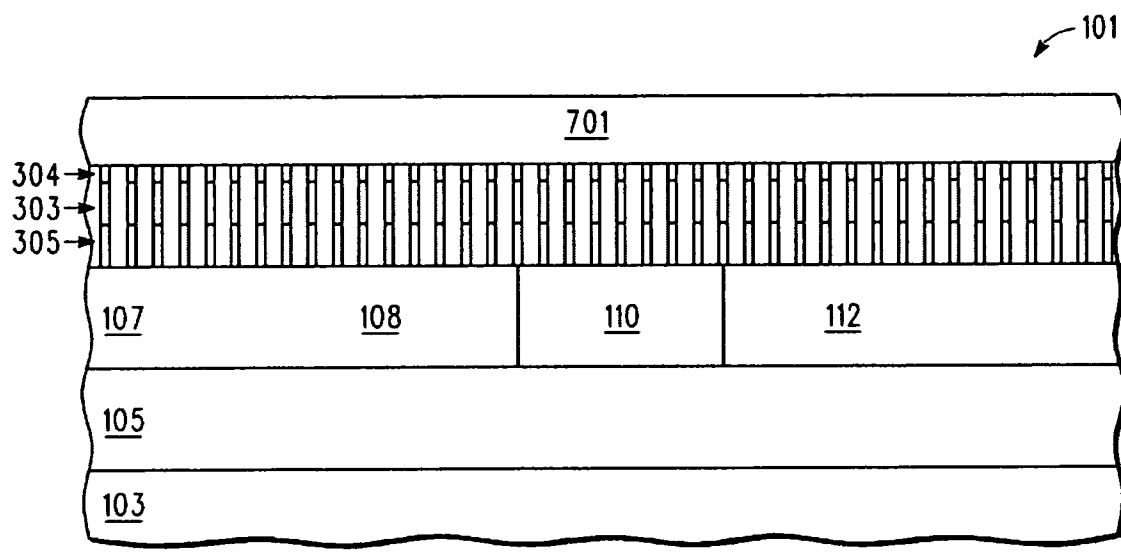


圖 7

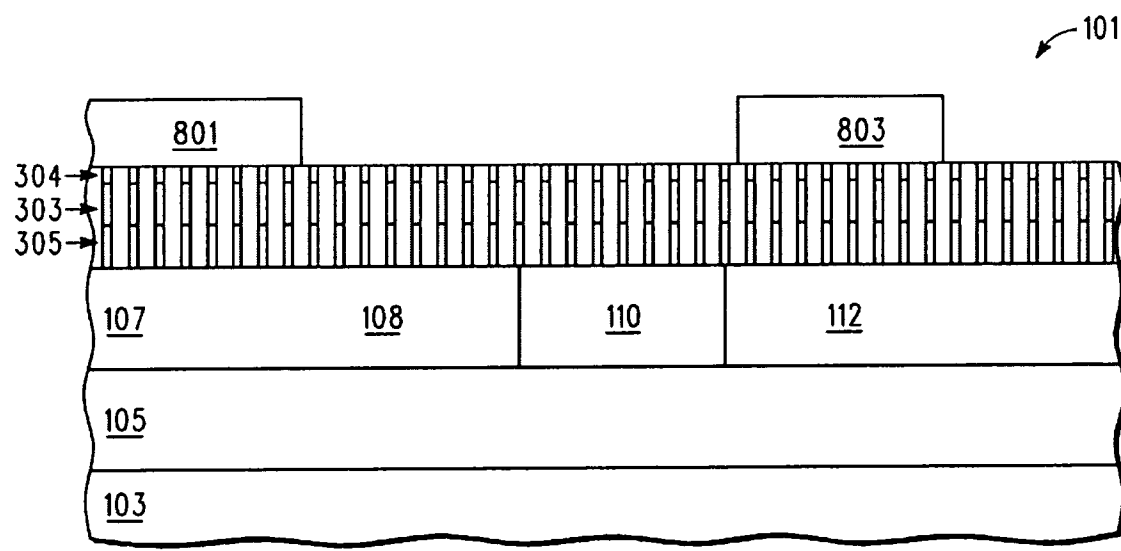


圖 8

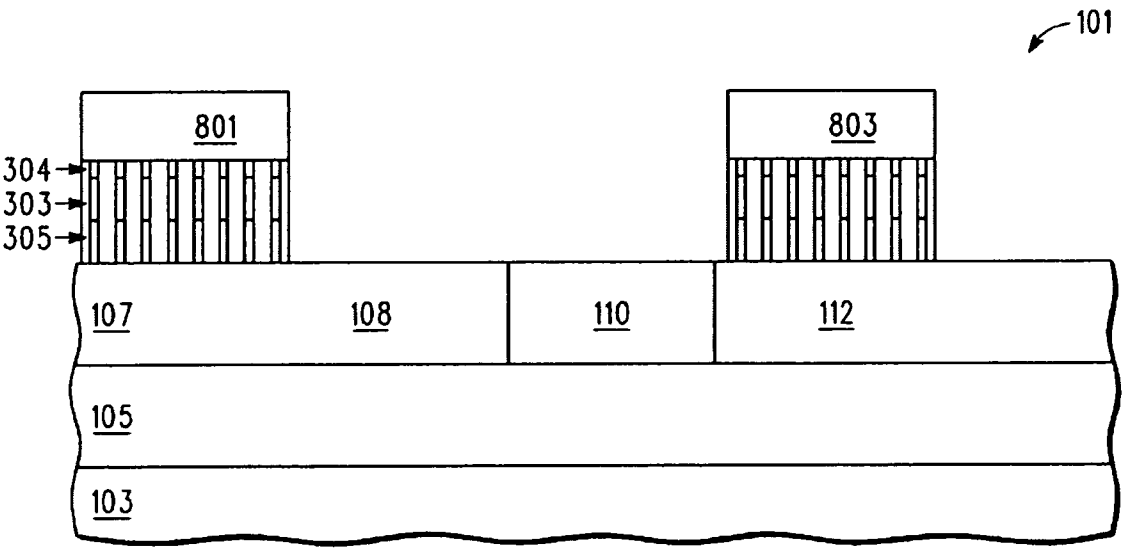


圖 9

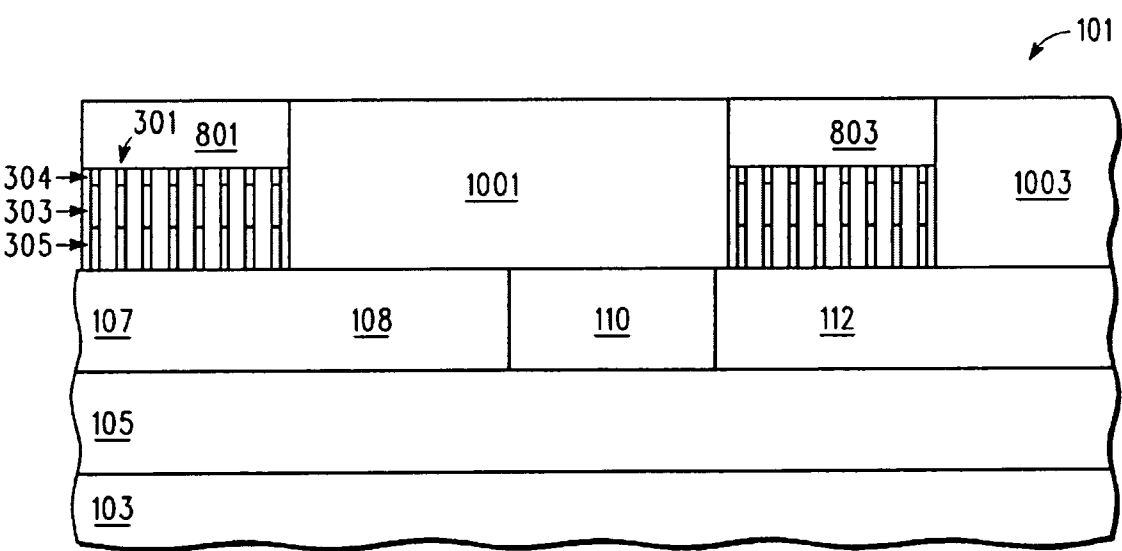


圖 10

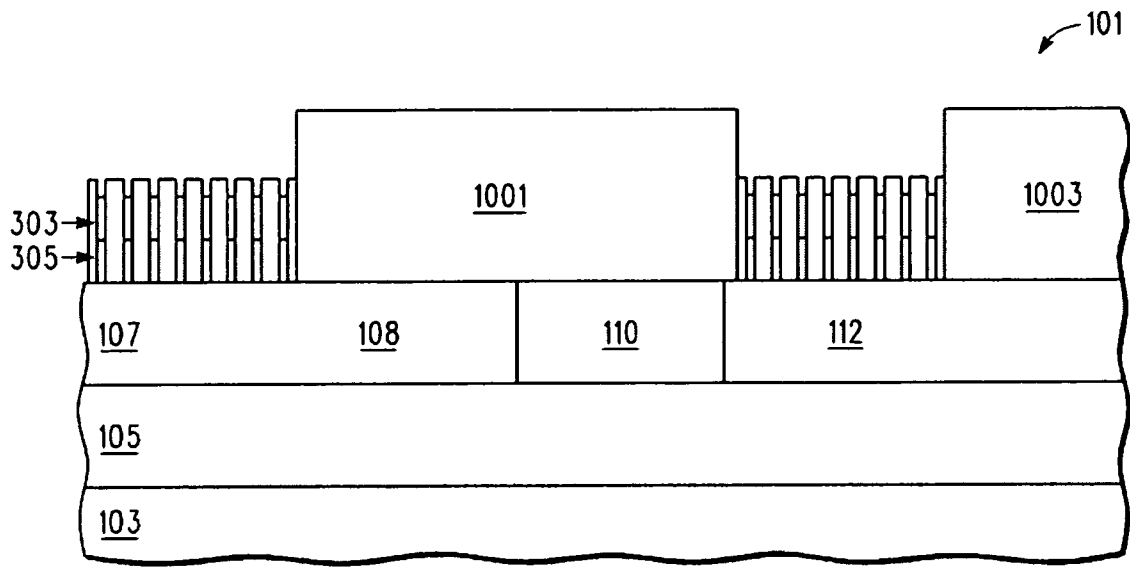


圖 11

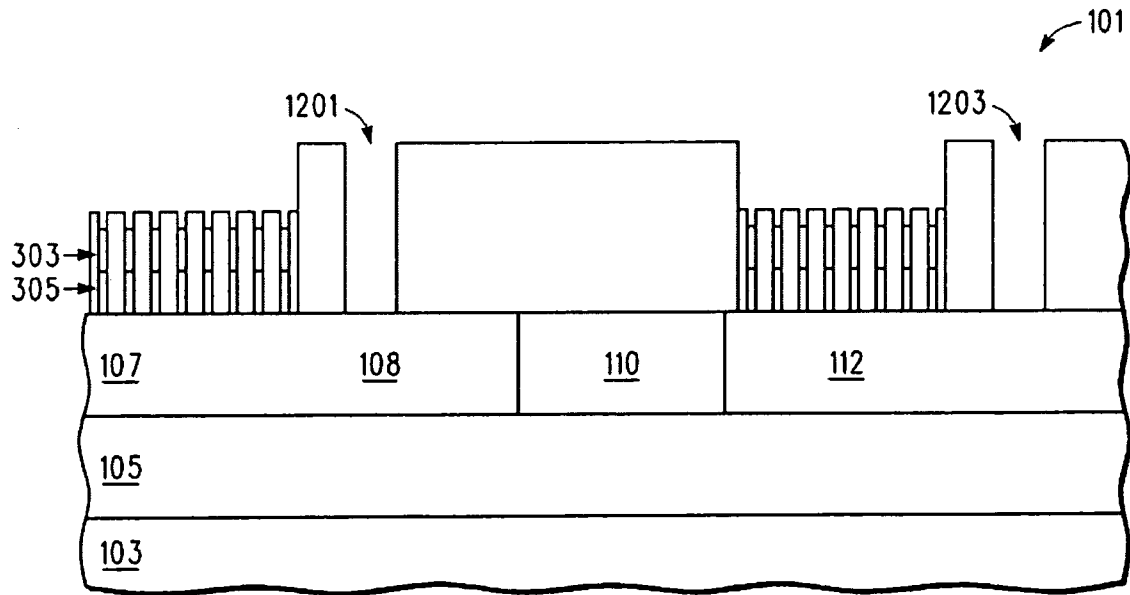


圖 12

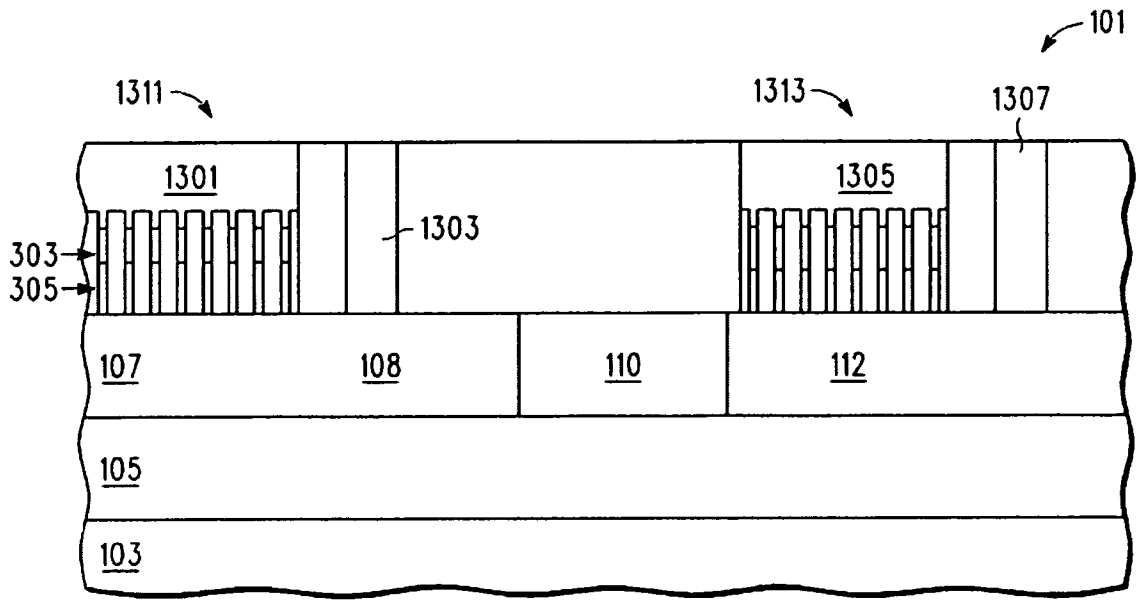


圖 13

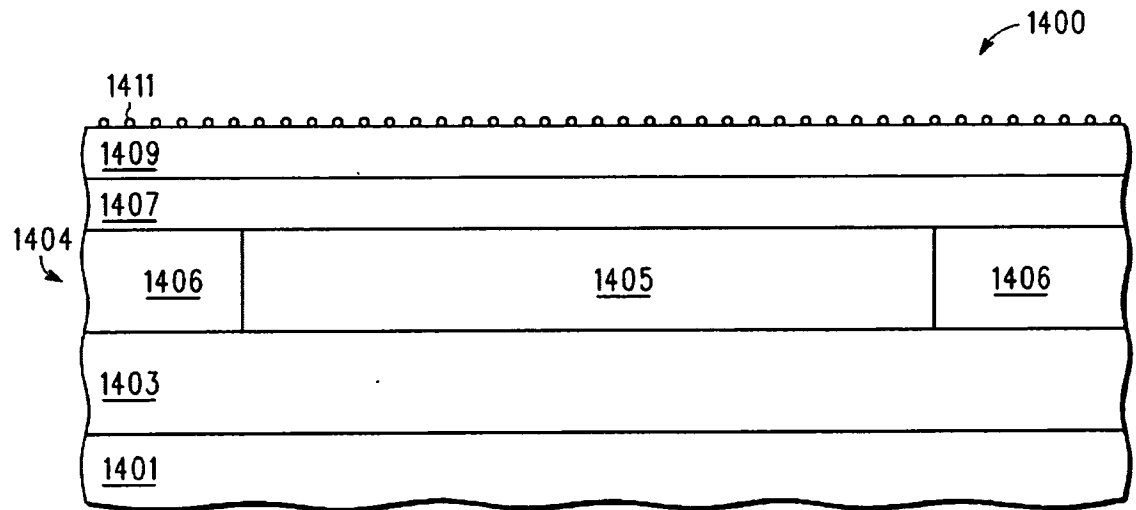


圖 14

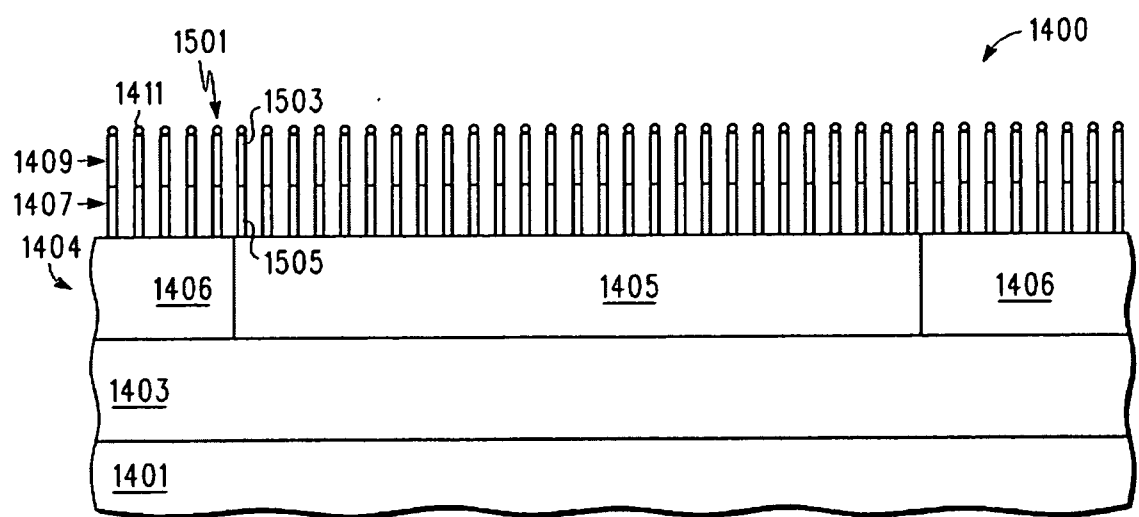


圖 15

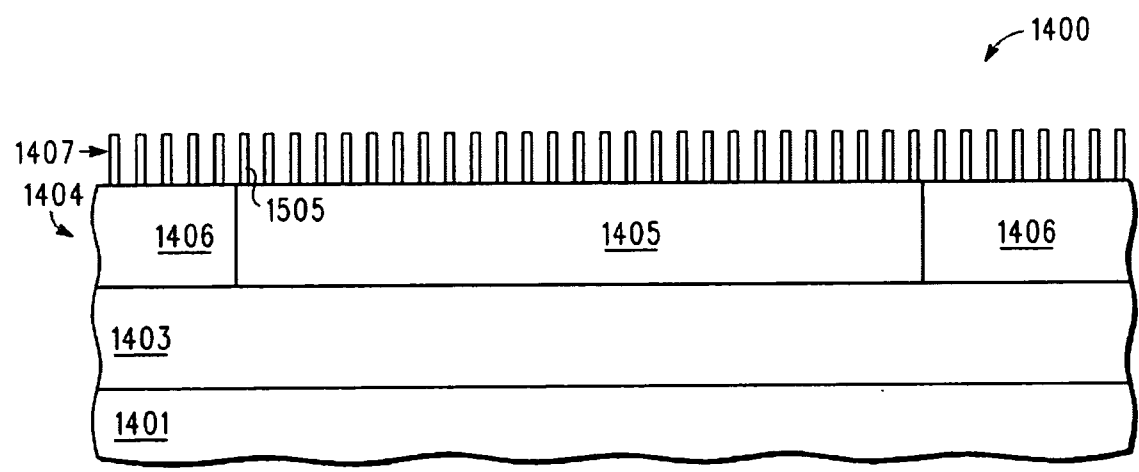


圖 16

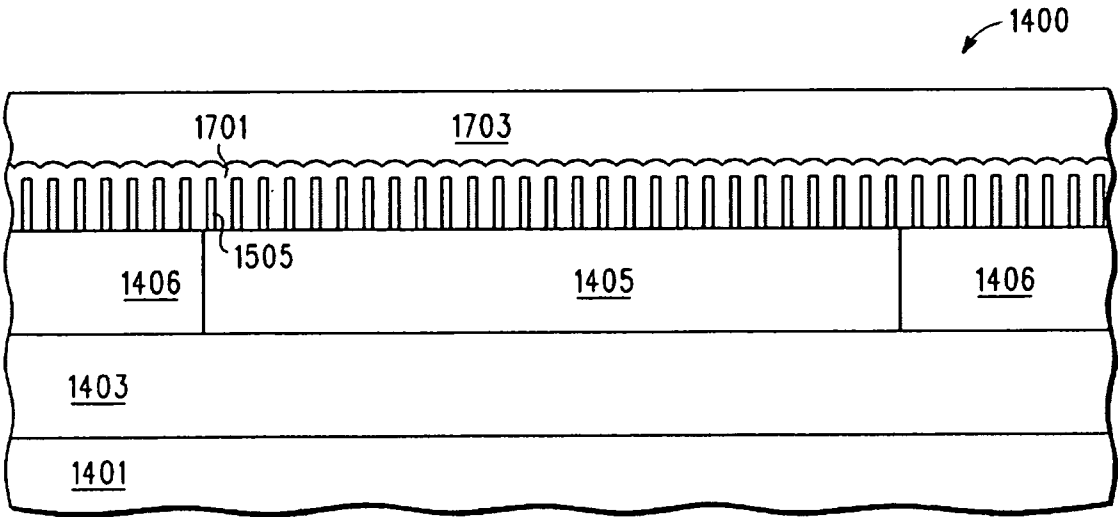


圖 17

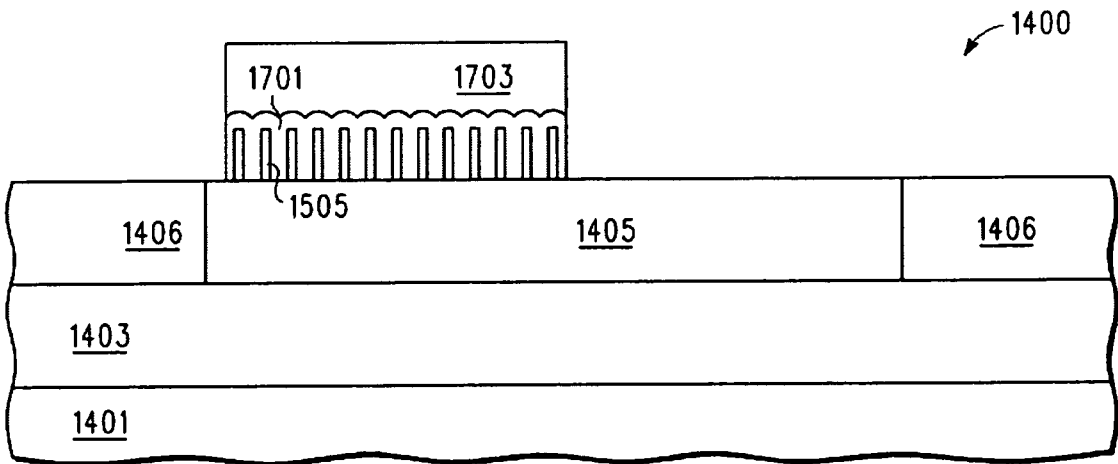


圖 18

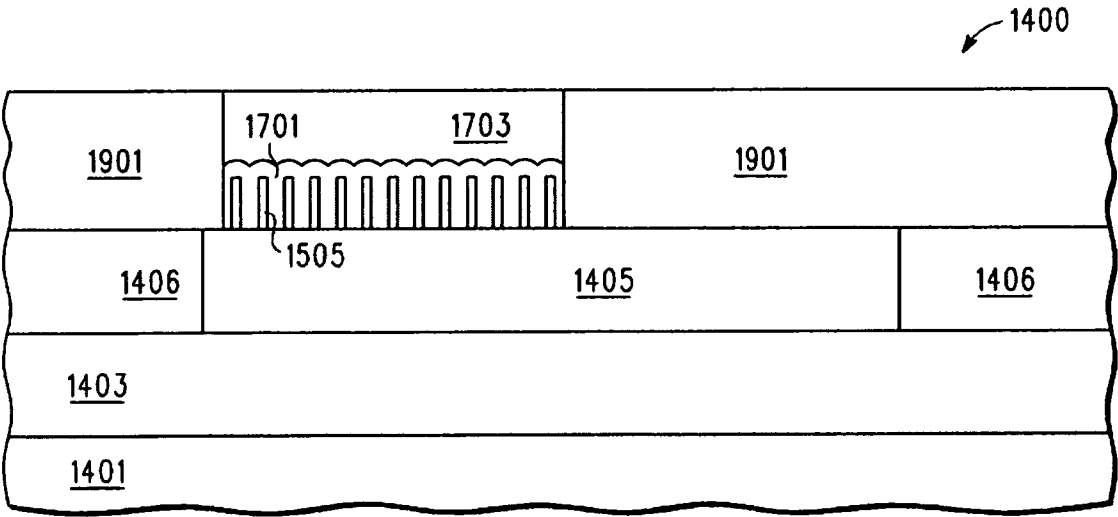


圖 19

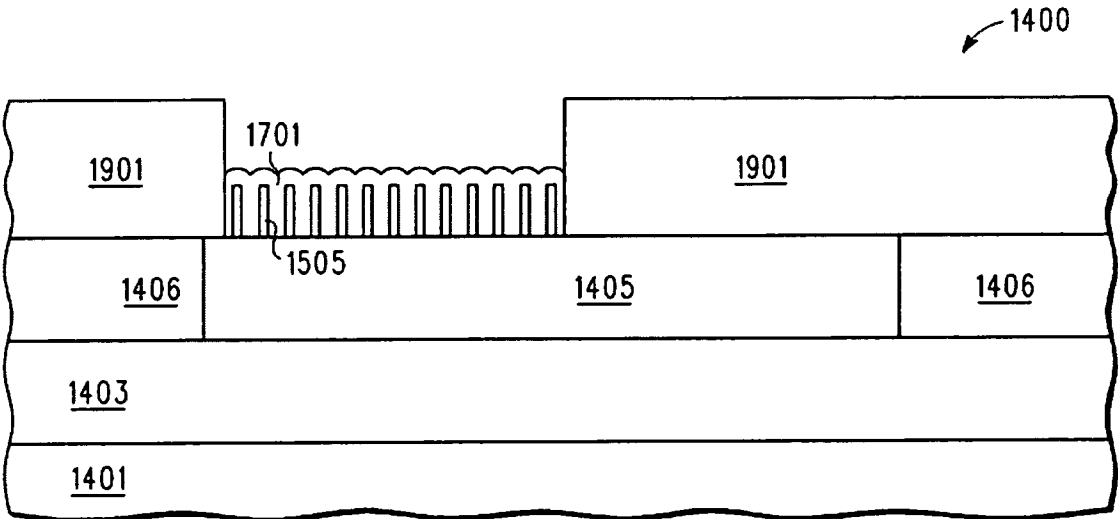


圖 20

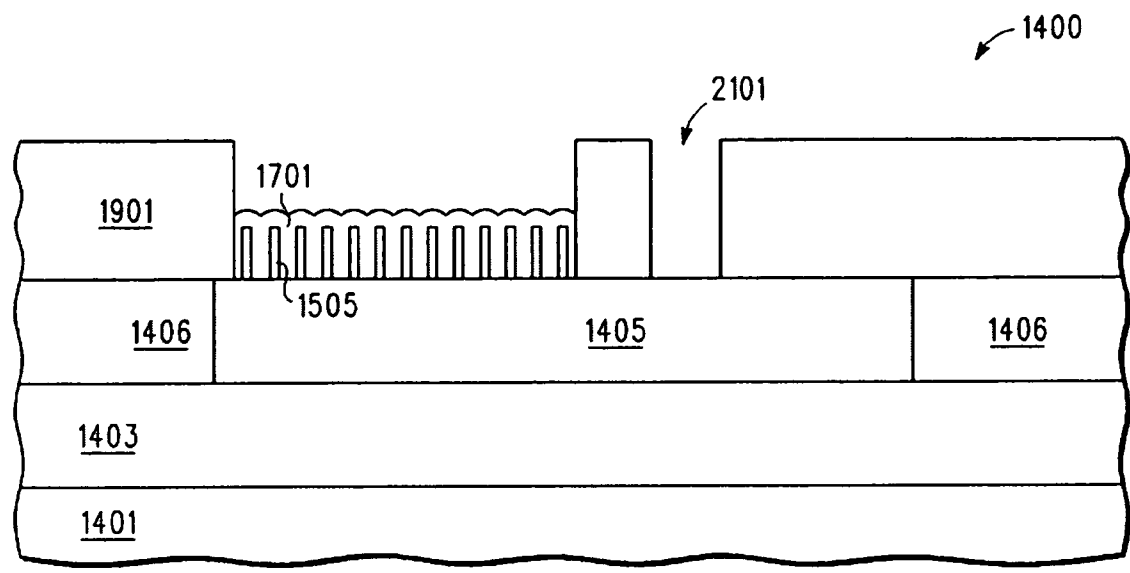


圖 21

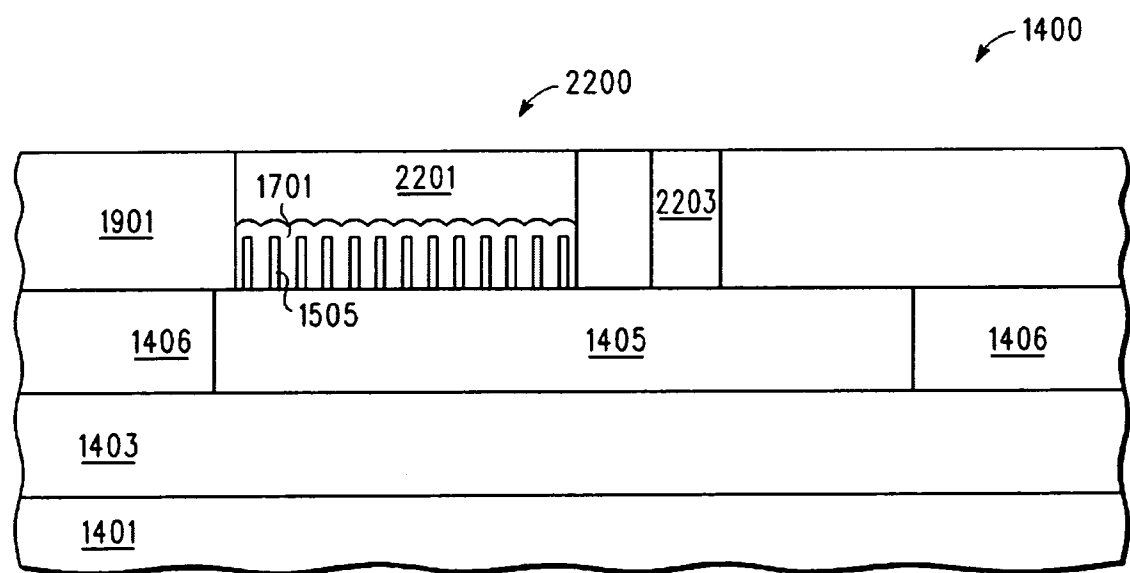


圖 22

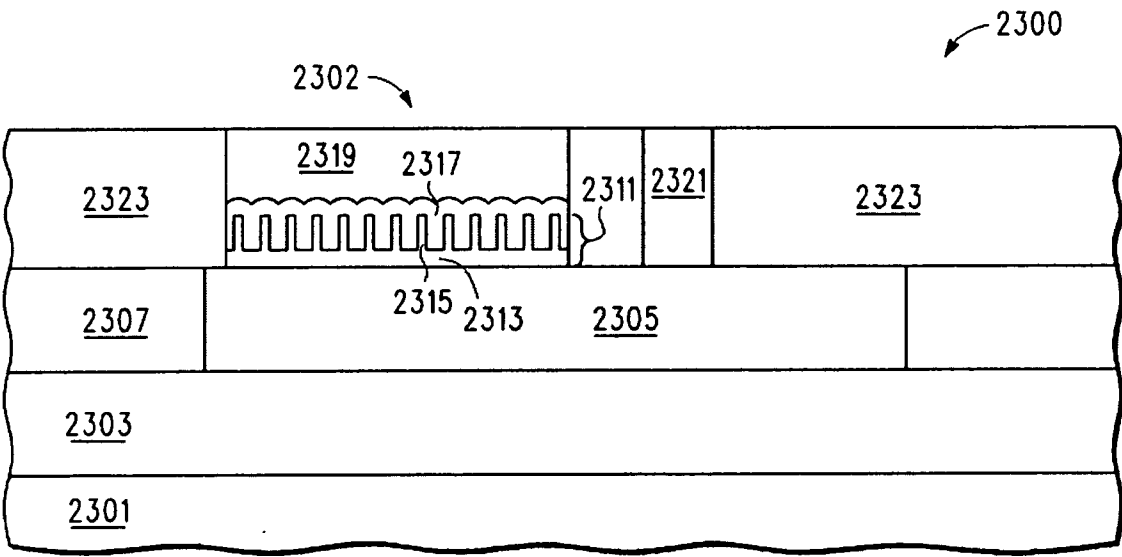


圖 23