

公告本

申請日期	90.5.3
案號	90110659
類別	H01L 21/306

A4
C4

512453

(以上各欄由本局填註)

發明專利說明書

一、發明名稱 新型	中文	具有複數個地路徑橋之電漿輔助式半導體基材處理室
	英文	PLASMA ASSISTED SEMICONDUCTOR SUBSTRATE PROCESSING CHAMBER HAVING A PLURALITY OF GROUND PATH BRIDGES
二、發明人 創作	姓名	1.賴肯奮 2.麥克巴恩斯 3.麥克聖地牙哥卡克斯 4.龐莉莉 L.
	國籍	1.中華民國 2.美國 3.美國 4.美國
三、申請人	住、居所	1.美國加州佛蒙特霍伊特街 47615 號 2.美國加州聖利蒙聖塔特瑞莎大道 12215 號 3.美國加州達分波特中央街 40 號 4.美國加州佛蒙特坎布里羅大道 35694 號
	姓名 (名稱)	美商·應用材料股份有限公司
	國籍	美國
	住、居所 (事務所)	美國加州聖大克勞拉市波爾斯大道 3050 號
	代表人姓名	瓊西 J. 史維尼

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

本案已向美國申請專利；申請日：2000年5月24日 案號：09/577,104號

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明()

發明領域：

本發明係關於一種電漿輔助式半導體基材處理室。較特別的是，本發明係關於一種具有複數個電導橋之電漿輔助式半導體基材處理室，這些電導橋連接至部分基材支撐元件及部分反應室壁。

發明背景：

在電漿輔助式半導體基材處理室中，可能會發生電子放電或電弧現象，特別是當使用高頻率射頻(RF)功率源來運轉基材支撐元件中之基材電極時及當反應室是較大時(例如，能夠處理300mm基材)。電弧可能會造成反應室壁物質的濺鍍，而沉積在及污染反應室中之基材或之後被傳入到反應室中之基材。

舉例來說，在電漿輔助式化學氣相沉積(CVD)反應室中觀察到之電弧被設計用來處理300mm基材。反應室具有DC接地之電導壁。一個RF功率源被用於電漿產生，而另一個RF功率源則用於運轉基材支撐元件中之基材電極，以提供處理期間之基材偏壓。單一電導橋連接基材支撐元件之接地部分及部分接地反應室壁，以提供從基材支撐元件至反應室壁之一RF地路徑。在此種反應室內，當耦接基材電極之RF功率源被觸發時，觀察從電漿至反應室側壁之電弧。

從電漿至反應室壁之電弧被限定作為反應室幾何之結果，使得最大的電子RF返回路徑長度超過反應室內部

五、發明說明 ()

之表面 RF 波之大約 1/4 波長。依照 RF 理論，可被用在實際 CVD 反應室中之高密度、無磁場電漿源，會產生無法被 0-200MHz 之頻率範圍內之 RF 場穿透的電漿。由於這個原因，故 RF 電流會沿著電漿之表面流動。結果，電漿之表面形成一個電極，反應室壁形成波導之另一個電極。波導之寬度是電漿覆蓋物之寬度，及波導之長度是反應室之內部周圍。當最大的電子 RF 返回路徑長度超過反應室內部之表面 RF 波長之大約 1/4 時，一駐波將會形成“RF 節點”。此 RF 節點會出現在沿著反應室壁表面之任意位置中。在 RF 節點與反應室內之電漿間會產生過度的高電壓，造成電漿與反應室壁間之電子放電，其如同習知之電弧或單極電弧。

依照表面波理論，在電漿之存在中，沿著導電反應室表面傳播之 RF 波變成表面波之形式，且其波長及相位速度會以相對於自由空間之大約五的倍數減少 [方程式 (1,2)]。如上所述，當最大的電子 RF 返回路徑長度超過反應室內部之表面 RF 波長之大約 1/4 時，電弧將會發生。若反應室中之表面 RF 波長是大約 1/5 之自由空間波長，當反應室之內部周圍超過自由空間 RF 波長之大約 $(1/4) \cdot (1/5)$ 或 1/20 時，電弧將會發生。

下述表面波理論方程式顯示，如上所述，RF 波長及沿著反應室表面之相位速度(亦即，在形成於電漿與反應室壁間之波導中)會以相對於自由空間之大約五的倍數減少，且限制為 $\omega_{pe}/\omega \gg 1$ ，及 $\delta > d$ ，

9/年 8 月 27 日 修正
補充

A7

B7

五、發明說明()

$$V_{\text{phase}} = c / (\delta/d + 1)^{1/2} \quad (1)$$

其中：

V_{phase} 是沿著傳導表面之 RF 相位速度；

c 是光之速度；

$\delta = c/\omega_{pe}$ 是 RF 覆蓋深度，其中 ω_{pe} 是電漿頻率；

$d = V_{te}/\omega_{pe} f(V_{rf}, T_e)$ 是電漿覆蓋物厚度， V_{te} 是電熱速度，及 $f(V_{rf}, T_e)$ 依據覆蓋物模型而定，且其是電子溫度 T_e 及 RF 電壓 V_{rf} 之功能。

對 $T_e = 5\text{eV}$ 及 $f(V_{rf}, T_e) = 10$ (d 是 10 倍於德拜長度)，

$$V_{\text{phase}} = c / (\delta/d + 1)^{1/2} = c/5 \quad (2)$$

方程式 (1) 及 (2) 也可被寫成：

$$\lambda_{\text{surface}} = \lambda_0 / (\delta/d + 1)^{1/2} = \lambda_0/5 \quad (3)$$

其中， λ_{surface} 是沿著反應室壁之 RF 波長，及 λ_0 是 RF 信號之自由空間波長。

因此，當最大的電子 RF 返回路徑長度超過反應室內部之大約 1/4 表面 RF 波長或 1/20 自由空間 RF 波長時，電弧可能會發生，並且可能會造成反應室壁物質的濺鍍。在具有從部分基材支撐元件引導至 DC 接地、導電反應室壁之單一導電橋之反應室中，最大的電子 RF 返回路徑是至少大約等於反應室壁之內部周圍。因此，在此種單一橋反應室中，內部反應室壁周圍超過大約 1/4 表面 RF 波長時，電弧可能會發生。此外，在單一橋反應室中，假如內部反應室壁周圍超過 1/20 自由空間 RF 波長時，電弧可能會發生。

五、發明說明 ()

在設計及用於供應 300mm 直徑基材之較大的電漿輔助式反應室中，電弧特別變成是一個問題。供應大基材之反應室，一般具有相稱較大的內部反應室壁周圍。因此，對使用一特定 RF 功率頻率來說，當反應室之設計夠大，使得功率反應室壁內部周圍超過大約 1/4 表面 RF 波長或大約 1/20 自由空間 RF 波長，並用以運轉基材支撐元件中之基材電極之最高頻率 RF，反應室中可能會發生電弧。

此外，在一些情況中，反應室內部之表面波之一第二或更高的調波頻率具有足夠能量來引導 RF 節點及造成電弧。若各數字較高的調波具有相當於先前調波之波長的一半，反應室壁內部周圍可能會使先前調波一半之各後續調波的電弧增加。

因此，一種可消除經由表面波效應所造成之電弧的電漿輔助式半導體基材處理室是有需要存在的。

發明目的及概述：

本發明提供一種具有複數個電導橋之電漿輔助式半導體基材處理室，這些電導橋連接至部分基材支撐元件及部分反應室壁。此複數個電橋可防止發生在反應室中之電弧，特別是當一高頻率、射頻 (RF) 功率源被用來運轉大型反應室內之基材支撐元件中之基材電極時。在一觀點中，本發明提供一種具有複數個電導橋之電漿輔助式反應室，這些電導橋連接至部分基材支撐元件及部分 DC 接地反應室壁。

五、發明說明 ()

圖式簡單說明：

本發明的教導可經由往後之詳細說明文字中輔以下列圖形而輕易明瞭，其中：

第 1 圖為具有複數個電橋之反應室的剖面側視圖；

第 2 圖為沿著第 1 圖之線 2-2 之反應室的剖面透視圖；及

第 3 圖為包含本發明第二實施例之反應室的剖面透視圖。

為了容易瞭解，圖中之相同的參考標號是代表相同的元件。

圖號對照說明：

100,300	反應室	102	頂蓋
104	線圈天線	106	氣體入口
108	第一 RF 功率源	110	基材支撐元件
112	氣體出口	114	第二 RF 功率源
116	電橋	118,202	側壁
120	底部	121	處理區
122,124	端點	140	卡盤功率源
142	介電質	144	絕緣質
150	接地電導桶	151	靜電卡盤
152	基材電極	154	基材
201	外部表面	204	內部表面
301	同心鐵絲環	302	鐵絲電橋

五、發明說明()

310 金屬鐵絲網

發明詳細說明：

本發明提供一種具有複數個電導橋之電漿輔助式半導體基材處理室。在一實施例中，本發明提供一種在一觀點中，本發明提供一種具有複數個電導橋之反應室，這些電導橋連接至部分基材支撐元件及 DC 接地反應室壁，用以防止反應室中之電弧。

在考量以下的說明之後，任何熟習此技藝者，將能清楚的得知本發明之教導可輕易地防止電漿輔助式半導體基材處理室中之電弧，特別是當高頻 RF 功率源被用於運轉相對大型反應室內之基材支撐元件中之基材電極時。

第 1 圖為具有複數個電橋 116(顯示一個)之電漿輔助式化學氣相沉積(CVD)反應室 100 的剖面側視圖。電漿輔助式 CVD 反應室是熟習此技藝者所知。反應室 100 通常包括被底部 120 包圍之一處理區 121、一側壁 118 及一頂蓋 102。氣體入口 106 被形成在側壁 118 中，而氣體出口 112 被形成在底部 120 中。線圈天線 104 被安裝在頂蓋 102 上，且耦接至第一 RF 功率源 108。當 RF 功率源 108 驅動線圈天線 104 時，線圈天線 104 連接能量至氣體或反應室 100 中之氣體，以在反應室 100 中形成電漿。側壁 118 與底部 120 是 DC 及 RF 接地。

基材支撐元件 110 被配置在處理區 121 中。基材支撐

五、發明說明 ()

元件 110 可包括一接地電導桶 150 及一靜電卡盤 151，靜電卡盤 151 被配置在桶 150 內。靜電卡盤 151 可包括一絕緣質 144 及電導基材電極 152，電導基材電極 152 被配置在形成於絕緣質 144 中之凹室中。介電質 142 之薄層被配置在基材電極 152 之頂部上。第二 RF 功率源 114 及卡盤功率源 140 都耦接至基材電極 152。第二 RF 功率源 114 在基材處理期間提供基材偏壓，及卡盤功率源 140 在基材處理期間提供 DC 電源及用來緊握或卡夾基材 154 至介電質 142。複數個(較佳是三個)電導之電橋 116 之第一端 122 連接至桶 150 及其第二端 124 連接至部分反應室側壁 118。

第 2 圖為沿著第 1 圖之線 2-2 之電漿輔助式反應室 100 的剖面透視圖。三個電橋 116 彼此相互具有同等間隔。各電橋 116 之第一端 122 連接至桶 150 之側壁 202 之部分外部表面 201，及其第二端 124 連接至 DC 與 RF 接地反應室側壁 118 之部分內部表面 204。各個電橋 116 藉以形成介於基材支撐元件 110 之桶 150 及接地反應室側壁 118 間之一電子接地路徑。電橋 116 是可傳導的，且其製造物質可以例如是鋁。電橋 116 具有實質尺寸並形成表面區，以充分負載從基材支撐元件 110 至反應室壁之預期 RF 電流。在實施例中顯示，電橋 116 是 4 英吋寬及 2 英吋厚。電橋之各種實施例是可能的，包括圖示之立體或網狀結構(將於往後並配合第 3 圖描述)。

在操作中，當第二 RF 功率源 114 被觸發時，電橋 116

五、發明說明 ()

會防止可能意外發生的電弧。電弧是一種電子放電，其可能發生在介於反應室 100 中之電漿及沿著反應室側壁 118 之內部表面 204 之形成 RF 節點之一位置間。若反應室 100 具有三個電橋 116，最大的電子 RF 返回路徑是反應室側壁 118 之內部表面 204 周圍的大約 1/3，亦即，電橋 116 提供沿著經由電漿及反應室壁形成之波導的接地位置。因此，對一特定第二 RF 功率源 114 頻率來說，複數個電橋 116 可降低最大的電子 RF 返回路徑至實質小於 1/4 表面 RF 波長，或實質小於 1/20 自由空間 RF 波長，並藉以增加可利用之內部反應室壁周圍而不會在反應室中造成電弧。因此，經由使用複數個電橋來取代僅有一個電橋，可增加反應室大小及避免電弧。額外增加反應室大小可容納加入更多的電橋。假如調波頻率中之能量之電弧是預期的，附加的電橋可被用以降低電橋間之距離至實質小於 1/4 調波頻率之表面波長。如此，假如第二調波被預期會造成電弧，則可在反應室中使用六個電橋來緩和電弧。

第 3 圖為第二實施例之反應室 300 的剖面透視圖。反應室 300 類似於第 1 及 2 圖之反應室 100，除了反應室 300 具有一金屬鐵絲網 310 之外，金屬鐵絲網 310 被配置於桶 150 及反應室側壁 118 之間。在一實施例中，鐵絲網 310 包括複數個放射狀延伸的鐵絲電橋 302，電橋 302 具有複數個同心鐵絲環 301，鐵絲環 301 連接電橋 302。電橋係由如上述相同方式之金屬鐵絲網功能所形成。由金屬鐵絲網形成之電橋提供從桶 150 至接地反應室側壁 118 之接地

五、發明說明 ()

路徑，以消除駐波之形成。此外，若鐵絲網 310 是非立體，則氣體會透過鐵絲網 310 之空間流動。

雖然本發明已以各種實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：)

具有複數個地路徑橋之電漿輔助式半導體基材處理室

一種具有複數個電導橋之電漿輔助式半導體基材處理室，用以防止反應室中之電弧。較特別的是，反應室具有複數個電導橋，這些電導橋連接至部分基材支撐元件及部分反應室壁。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱：)

**PLASMA ASSISTED SEMICONDUCTOR SUBSTRATE PROCESSING
CHAMBER HAVING A PLURALITY OF GROUND PATH BRIDGES**

A plasma assisted semiconductor substrate processing chamber having a plurality of electrically conductive bridges for preventing electrical arcing in the chamber. More particularly, the chamber has a plurality of electrically conductive bridges that connect a portion of a substrate support member with a portion of the chamber walls.

訂

線

六、申請專利範圍

1. 一種電漿輔助式半導體基材處理室，該電漿輔助式半導體基材處理室至少包括：
 - 一圍繞物，包括導電壁；
 - 一基材支撐物，配置於該圍繞物內；及
 - 複數個電導元件，連接至部份該基材支撐物及部分該壁。
2. 如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該壁包括具有一內部表面之一側壁，及其中該基材支撐物包括具有一外部表面之一側壁，以其中該電導元件連接至該壁之該側壁之部分該內部表面及該基材支撐物之該側壁之部分該外部表面。
3. 如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中一 RF 功率源及一 DC 功率源都耦接至該基材支撐物中之一基材電極，及其中該壁是接地。
4. 如申請專利範圍第 3 項所述之電漿輔助式半導體基材處理室，其中一絕緣質被配置在該基材支撐物之該側壁及該基材電極間。
5. 如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電導元件彼此相互具有同等間隔。

六、申請專利範圍

- 6.如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置以防止該圍繞物內之電弧。
- 7.如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置以防止該反應室內之一個或多個駐波之形成。
- 8.如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置以防止該反應室內之一個或多個 RF 節點之形成。
- 9.如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置使得該圍繞物內之一最大的電子 RF 返回路徑長度不會超過該圍繞物中形成之最小的表面 RF 波長的大約 $1/4$ 。
- 10.如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置使得該圍繞物內之一最大的電子 RF 返回路徑長度不會超過對應一驅動頻率及該圍繞物中形成之該驅動頻率之駐波之一最小的自由空間 RF 波長的大約 $1/20$ 。
- 11.如申請專利範圍第 1 項所述之電漿輔助式半導體基材

六、申請專利範圍

處理室，其中該電導元件係由金屬所製成。

12. 如申請專利範圍第 11 項所述之電漿輔助式半導體基材處理室，其中該電導元件係由金屬鐵絲網所製成。

13. 如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電漿輔助式半導體基材處理室是一化學氣相沉積反應室。

14. 如申請專利範圍第 1 項所述之電漿輔助式半導體基材處理室，其中該電漿輔助式半導體基材處理室是一蝕刻反應室。

15. 如申請專利範圍第 2 項所述之電漿輔助式半導體基材處理室，其中該基材支撐元件包括一靜電卡盤。

16. 一種電漿輔助式半導體基材處理室，該電漿輔助式半導體基材處理室至少包括：

一圍繞物，包括具有一內部表面之一接地側壁；

一基材支撐元件，配置於該圍繞物內，該基材支撐元件具有一側壁，該側壁具有一外部表面；

一 RF 功率源及一 DC 功率源，耦接至該基材支撐元件；及

複數個電導元件，連接至該圍繞物之該側壁之部份

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

該內部表面及該基材支撐元件之該側壁之部分該外部表面，其中該電導元件提供從該基材支撐元件之該側壁至該圍繞物之該側壁之 RF 接地路徑，及其中該電導元件被配置以防止該圍繞物內之電弧。

17. 如申請專利範圍第 16 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置使得該圍繞物內之一最大的電子 RF 返回路徑長度不會超過該圍繞物中形成之最小的表面 RF 波長的大約 1/4。

18. 如申請專利範圍第 16 項所述之電漿輔助式半導體基材處理室，其中該電導元件被配置使得該圍繞物內之一最大的電子 RF 返回路徑長度不會超過該圍繞物中形成之一最小的自由空間 RF 波長的大約 1/20。

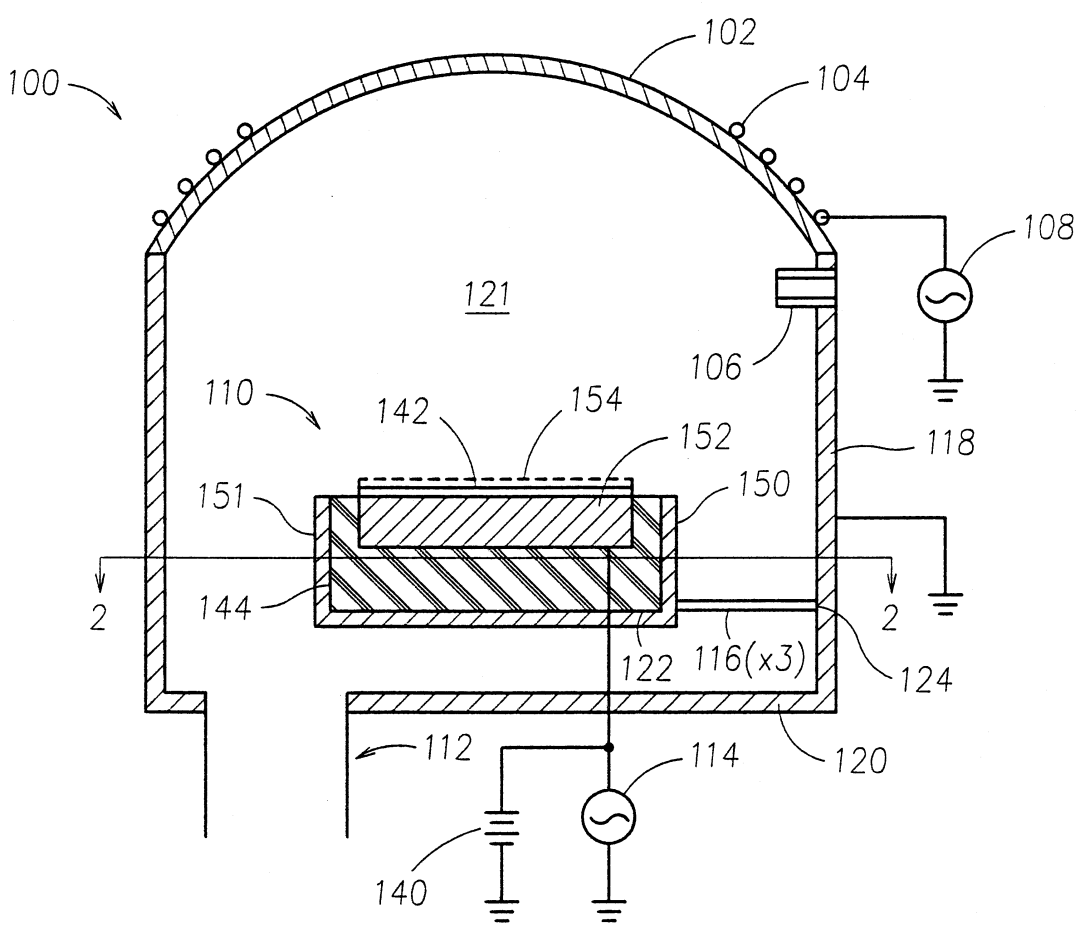
(請先閱讀背面之注意事項再填寫本頁)

裝

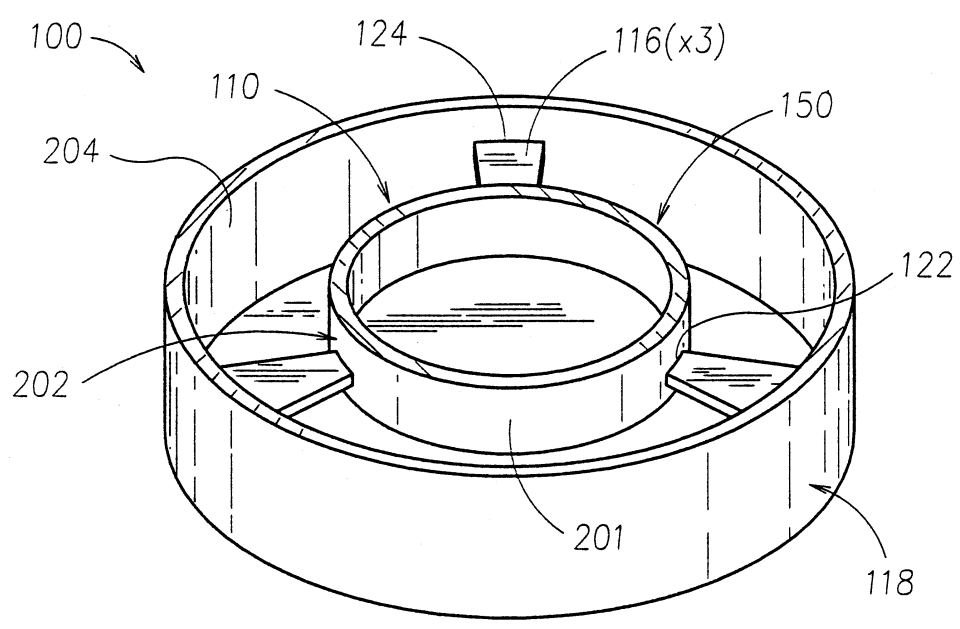
訂

線

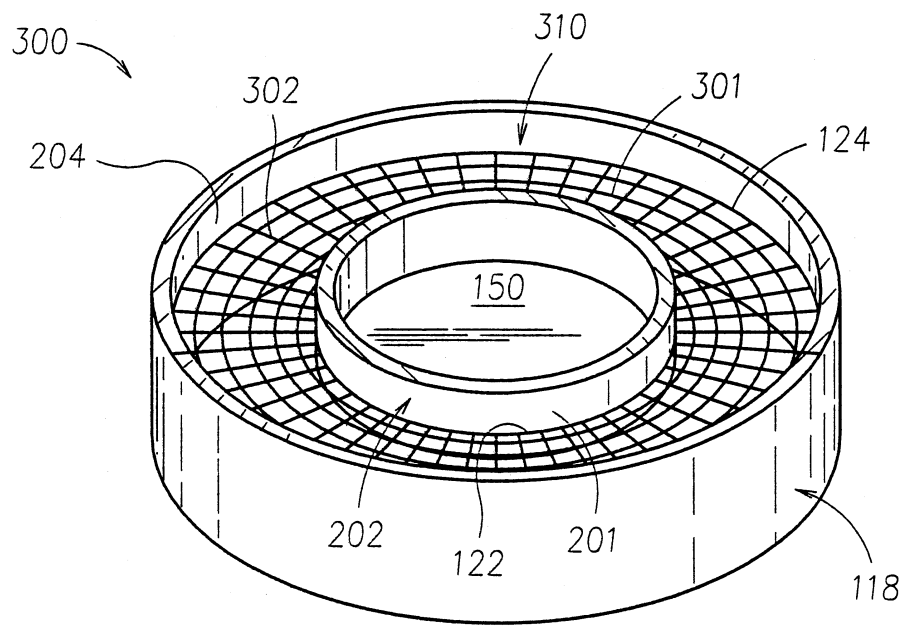
91年8月27日修正
補充



第1圖



第2圖



第3圖