

(12) 发明专利申请

(10) 申请公布号 CN 102262857 A

(43) 申请公布日 2011.11.30

(21) 申请号 201110138862.7

(22) 申请日 2011.05.26

(30) 优先权数据

120197/2010 2010.05.26 JP

(71) 申请人 精工爱普生株式会社

地址 日本东京都

(72) 发明人 小泽德郎

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 周春燕 陈海红

(51) Int. Cl.

G09G 3/34 (2006.01)

G09G 3/30 (2006.01)

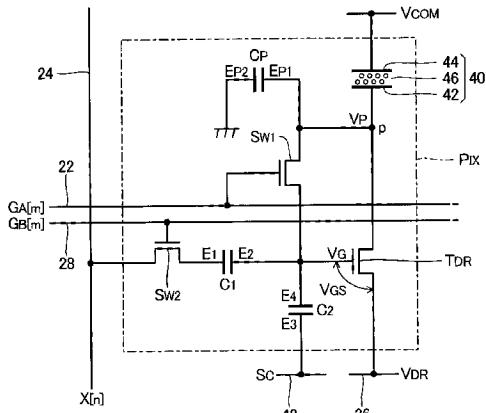
权利要求书 3 页 说明书 17 页 附图 14 页

(54) 发明名称

电光装置、电光装置的驱动方法、控制电路及
电子设备

(57) 摘要

本发明提供一种电光装置、电光装置的驱动方法、控制电路以及电子设备。电光装置其像素电路包括：驱动晶体管、电光元件、第1电容元件、第1开关和第2开关；驱动电路，在第1期间，使控制端子的电位变化，在第2期间，将前述控制端子的电位设定为补偿初始值，在第3期间，以驱动晶体管成为导通状态的方式驱动电位从第1电位变化为第2电位，在第4期间，将与指定灰度等级相应的灰度等级电位供给于前述信号线，并且将第2开关控制为导通状态，在第5期间，使控制端子与第1端子之间的电压历时地变化。



1. 一种电光装置,具备像素电路和驱动电路;

前述像素电路包括:

驱动晶体管,其包含连接于被供给驱动电位的驱动电位线的第1端子、连接于电路点的第2端子和对两端子间的连接状态进行控制的控制端子;

电光元件,其连接于前述电路点;

第1电容元件,其包含第1电极和连接于前述控制端子的第2电极;

第1开关,其对前述电路点与前述控制端子的连接进行控制;以及

第2开关,其对信号线与前述第1电极的连接进行控制;

前述驱动电路,

在前述驱动电位被设定为第1电位的第1期间,将前述第1开关控制为截止状态,以前述驱动晶体管成为导通状态的方式使前述控制端子的电位变化;

在前述第1期间经过后的第2期间,通过将前述第1开关控制为导通状态,将前述控制端子的电位设定为补偿初始值;

在前述第2期间经过后的第3期间,将前述第1开关控制为导通状态,以前述驱动晶体管成为导通状态的方式使前述驱动电位从前述第1电位变化为第2电位;

在前述第3期间经过后的第4期间,将与指定灰度等级相应的灰度等级电位供给于前述信号线,并且将前述第2开关控制为导通状态;

在前述第4期间经过后的第5期间,使前述控制端子与前述第1端子之间的电压历时地变化。

2. 根据权利要求1所述的电光装置,其中:

包括连接于前述信号线的多个前述像素电路;

前述驱动电路对于前述多个像素电路并列地执行以下工作:在前述第2期间将前述控制端子的电位设定为前述补偿初始值的工作和在前述第3期间在将前述第1开关控制为导通状态下使前述驱动电位从前述第1电位变化为前述第2电位的补偿工作。

3. 根据权利要求1或2所述的电光装置,其中:

前述驱动电路,在前述第2期间,在将前述第1开关控制为导通状态之后,通过使前述控制端子的电位向与前述第1期间中的变化相反的方向变化,将该控制端子的电位设定为前述补偿初始值。

4. 根据权利要求1或2所述的电光装置,其中:

前述驱动电路,在前述第2期间的开始前,使前述控制端子的电位向与前述第1期间中的变化相反的方向变化,在前述第2期间通过将前述第1开关控制为导通状态而将该控制端子的电位设定为前述补偿初始值。

5. 根据权利要求1~4中的任意一项所述的电光装置,其中:

前述像素电路具备第2电容元件,该第2电容元件包括连接于被供给电容电位的电容线的第3电极和连接于前述控制端子的第4电极;

前述驱动电路,在前述第5期间,通过使前述电容电位变化,利用前述第2电容元件的电容耦合使前述控制端子的电位历时地变化。

6. 根据权利要求1~5中的任意一项所述的电光装置,其中:

前述驱动电路,以在前述第5期间之中的与指定灰度等级相应的时刻使前述驱动晶体

管从截止状态变化为导通状态的方式,使前述控制端子与前述第 1 端子之间的电压历时地变化。

7. 根据权利要求 1 ~ 5 中的任意一项所述的电光装置,其中:

前述驱动电路,以在前述第 5 期间之中的与指定灰度等级相应的时刻使前述驱动晶体管从导通状态变化为截止状态的方式,使前述控制端子与前述第 1 端子之间的电压历时地变化。

8. 根据权利要求 1 ~ 7 中的任意一项所述的电光装置,其中:

前述驱动电路,在前述第 1 期间,对前述电光元件施加与在前述第 5 期间前述驱动晶体管处于导通状态的情况相反极性的电压。

9. 根据权利要求 8 所述的电光装置,具备:

多个前述像素电路面状地排列而成的显示部;

其中,在将由前述显示部形成的显示图像从包含第 1 灰度等级和第 2 灰度等级的第 1 图像改变为第 2 图像的情况下,设定分别包含前述第 1 期间、前述第 2 期间、前述第 3 期间、前述第 4 期间和前述第 5 期间的第 1 单位期间和第 2 单位期间;

前述驱动电路,在前述第 1 单位期间的前述第 4 期间,对前述多个像素电路之中与前述第 1 图像内的前述第 1 灰度等级的像素对应的第 1 像素电路供给与前述第 1 灰度等级相应的灰度等级电位,并且对前述多个像素电路之中与前述第 1 图像内的前述第 2 灰度等级的像素对应的第 2 像素电路供给与前述第 2 灰度等级相应的灰度等级电位,在前述第 2 单位期间的前述第 4 期间,对各像素电路供给与前述第 2 图像的灰度等级相应的灰度等级电位。

10. 一种电子设备,具备权利要求 1 ~ 9 中的任意一项所述的电光装置。

11. 一种电光装置的驱动方法,该电光装置具备像素电路,所述像素电路包括:驱动晶体管,其包含连接于被供给驱动电位的驱动电位线的第 1 端子、连接于电路点的第 2 端子和对两端子间的连接状态进行控制的控制端子;电光元件,其连接于前述电路点;第 1 电容元件,其包含第 1 电极和连接于前述控制端子的第 2 电极;第 1 开关,其对前述电路点与前述控制端子的连接进行控制;以及第 2 开关,其对信号线与前述第 1 电极的连接进行控制;

该电光装置的驱动方法包括:

在前述驱动电位被设定为第 1 电位的第 1 期间,将前述第 1 开关控制为截止状态,以前述驱动晶体管成为导通状态的方式使前述控制端子的电位变化;

在前述第 1 期间经过后的第 2 期间,通过将前述第 1 开关控制为导通状态,将前述控制端子的电位设定为补偿初始值;

在前述第 2 期间经过后的第 3 期间,将前述第 1 开关控制为导通状态,以前述驱动晶体管成为导通状态的方式使前述驱动电位从前述第 1 电位变化为第 2 电位;

在前述第 3 期间经过后的第 4 期间,将与指定灰度等级相应的灰度等级电位供给于前述信号线,并且将前述第 2 开关控制为导通状态;

在前述第 4 期间经过后的第 5 期间,使前述控制端子与前述第 1 端子之间的电压历时地变化。

12. 一种电光装置的控制电路,其利用于具备像素电路和驱动电路的电光装置,所述像素电路包括:驱动晶体管,其包含连接于被供给驱动电位的驱动电位线的第 1 端子、连接于电路点的第 2 端子和对两端子间的连接状态进行控制的控制端子;电光元件,其连接于前

述电路点；第1电容元件，其包含第1电极和连接于前述控制端子的第2电极；第1开关，其对前述电路点与前述控制端子的连接进行控制；以及第2开关，其对信号线与前述第1电极的连接进行控制；所述驱动电路对前述像素电路进行驱动；

该电光装置的控制电路以下述方式控制前述驱动电路：

在前述驱动电位被设定为第1电位的第1期间，将前述第1开关控制为截止状态，以前述驱动晶体管成为导通状态的方式使前述控制端子的电位变化；

在前述第1期间经过后的第2期间，通过将前述第1开关控制为导通状态，将前述控制端子的电位设定为补偿初始值；

在前述第2期间经过后的第3期间，将前述第1开关控制为导通状态，以前述驱动晶体管成为导通状态的方式使前述驱动电位从前述第1电位变化为第2电位；

在前述第3期间经过后的第4期间，将与指定灰度等级相应的灰度等级电位供给于前述信号线，并且将前述第2开关控制为导通状态；

在前述第4期间经过后的第5期间，使前述控制端子与前述第1端子之间的电压历时地变化。

电光装置、电光装置的驱动方法、控制电路及电子设备

技术领域

[0001] 本发明涉及对像素电路内的晶体管的特性（特别是阈值电压）的误差进行补偿的技术。

背景技术

[0002] 在专利文献1中，公开了对用于有机EL元件的驱动的驱动晶体管的特性（阈值电压和 / 或迁移率）的误差进行补偿的技术。图23是专利文献1(图11)中所公开的像素电路90的电路图。在与指定灰度等级相应的灰度等级电位经由开关91被供给于电容元件92的电极93的写入期间，在驱动晶体管94维持为导通的状态下栅与漏由开关95连接（连接为二极管）。因而，驱动晶体管94的栅 - 源间的电压，被设定为对自身的阈值电压VTH的误差进行补偿的电压Vrst。并且，在写入期间经过后的驱动期间通过对各像素电路90的电极93供给三角波状的驱动电位，连接于电路点96的发光元件97的发光时间相应于指定灰度等级可变地被进行控制。

[0003] 【专利文献1】特开2009-48202号公报

[0004] 但是，对将电泳元件和 / 或液晶元件等高电阻的电光元件连接于电路点96的结构，应用专利文献1的技术是困难的。这是因为，由于在电光元件中几乎不流动电流所以电路点96的电位不确定，因而，即使在写入期间将驱动晶体管94及开关95控制为导通状态，驱动晶体管94的栅 - 源间的电压也不会收敛为目标电压Vrst。考虑以上的情况，本发明的目的在于对驱动晶体管的特性的误差有效地进行补偿。

发明内容

[0005] 为了解决以上的问题，本发明的电光装置，具备像素电路和驱动电路；像素电路包括：驱动晶体管，其包含连接于被供给驱动电位的驱动电位线的第1端子、连接于电路点的第2端子和对两端子间的连接状态进行控制的控制端子；电光元件，其连接于电路点；第1电容元件，其包含第1电极（例如电极E1）和连接于控制端子的第2电极（例如电极E2）；第1开关（例如开关SW1），其对电路点与控制端子的连接进行控制；第2开关（例如开关SW2），其对信号线与第1电极的连接进行控制；驱动电路，在驱动电位被设定为第1电位（例如高位侧电位VDR_H）的第1期间（例如初始化期间TRST），将第1开关控制为截止状态，以驱动晶体管成为导通状态的方式使控制端子的电位变化；在第1期间经过后的第2期间（例如补偿准备期间QA），通过将第1开关控制为导通状态，将控制端子的电位设定为补偿初始值；在第2期间经过后的第3期间（例如补偿执行期间QB），将第1开关控制为导通状态，以驱动晶体管成为导通状态的方式使驱动电位从第1电位变化为第2电位（例如低位侧电位VDR_L）；在第3期间经过后的第4期间（例如写入期间TWRT），将与指定灰度等级相应的灰度等级电位供给于信号线，并且将第2开关控制为导通状态；在第4期间经过后的第5期间（例如工作期间TDRV），使控制端子与第1端子之间的电压历时地变化。

[0006] 在以上的结构下，在第1期间，经由相应于控制端子的电位的变化而被控制为导

通状态的驱动晶体管的第 1 端子和第 2 端子,从驱动电位线对电路点供给第 1 电位。在第 2 期间,通过将第 1 开关控制为导通状态而将控制端子的电位设定为补偿初始值。在第 3 期间,由于经由第 1 开关被连接为二极管的驱动晶体管相应于驱动电位(第 1 端子的电位)的变化而被控制为导通状态,所以控制端子的电荷经由第 1 开关、电路点、第 2 端子和第 1 端子移动到驱动电位线。因此,驱动晶体管的控制端子与第 1 端子之间的电压接近于(理想上达到)自身的阈值电压。并且,在第 4 期间,经由信号线和第 2 开关对像素电路供给灰度等级电位,在第 5 期间,通过使控制端子与第 1 端子之间的电压历时地变化,在第 5 期间之中与灰度等级电位相应的时刻使驱动晶体管从截止状态及导通状态的一方变化为另一方,可变地控制对于电光元件的电压的施加及停止。

[0007] 在以上的结构中,由于在第 1 期间将电路点的电位确定为第 1 电位,所以如果适当地选定第 1 电位,则在第 3 期间可以在驱动晶体管中可靠地流动电流。因此,在高电阻的被驱动元件连接于电路点的状态下,也可以通过第 3 期间中的补偿工作对驱动晶体管的特性的误差有效地进行补偿。另外,电光元件是将电作用(电压的施加和/或电流的供给)和光学的作用(灰度等级和/或亮度的变化)的一方变换为另一方的被驱动元件。例如,优选采用电泳元件和/或液晶元件等高电阻的被驱动元件作为本发明的电光元件。

[0008] 本发明的优选的方式所涉及的电光装置,包括连接于信号线的多个像素电路;驱动电路对于多个像素电路并列地执行以下工作:在第 2 期间将控制端子的电位设定为补偿初始值的工作和在第 3 期间在将第 1 开关控制为导通状态的状态下使驱动电位从第 1 电位变化为第 2 电位的补偿工作。在以上的方式中,由于第 2 期间及第 3 期间中的工作关于多个像素电路并列地执行,所以例如与关于连接于 1 条信号线的多个像素电路的各个(例如像素电路排列为行列状的结构中的以行为单位)设定第 2 期间及第 3 期间的结构比较,具有缩短多个像素电路的补偿工作所需的时间的优点。

[0009] 另外,在第 2 期间将控制端子的电位设定为补偿初始值的方法是任意的。例如,方式 A1(例如第 1 实施方式)中的驱动电路,在第 2 期间,在将第 1 开关控制为导通状态之后,通过使控制端子的电位向与第 1 期间中的变化相反的方向变化,将该控制端子的电位设定为补偿初始值。在方式 A1 中,由于电路点所附带的电容分量在第 1 期间与控制端子绝缘、相对于此在第 2 期间连接于控制端子,所以第 2 期间中的控制端子的电位的变化量低于第 1 期间中的变化量。利用以上说明的变化量的不同,可以在第 3 期间驱动晶体管容易转变为导通状态的方式设定补偿初始值(例如如果驱动晶体管是 N 沟道型则将补偿初始值设定为高电位)。

[0010] 另一方面,方式 A2(例如第 2 实施方式)中的驱动电路,在第 2 期间的开始前,使控制端子的电位向与第 1 期间中的变化相反的方向变化,在第 2 期间通过将第 1 开关控制为导通状态而将该控制端子的电位设定为补偿初始值。在方式 A2 中,在第 2 期间的开始前使控制端子的电位向与第 1 期间中的变化相反的方向变化,若在第 2 期间将电路点与控制端子经由第 1 开关连接,则通过使电路点所附带的电容分量在第 1 期间所蓄积的电荷移动到控制端子而设定补偿初始值。因此,可以在第 3 期间驱动晶体管容易转变为导通状态的方式设定补偿初始值(例如如果驱动晶体管是 N 沟道型则将补偿初始值设定为高电位)。

[0011] 根据如以上例示的方式 A1 及方式 A2 那样以在第 3 期间驱动晶体管容易转变为导通状态的方式设定补偿初始值的结构,具有可缩小在第 3 期间使驱动晶体管变化为导通状

态所需的驱动电位的振幅（第 1 电位与第 2 电位的差异）的优点。另外，为了在使第 1 开关变化为导通状态时使控制端子的电位成分地变化，特别优选将独立于电光元件的附加电容元件连接于电路点的结构。

[0012] 在着眼于在第 5 期间使控制端子与第 1 端子之间的电压历时地变化的方法的优选例中，像素电路具备第 2 电容元件，该第 2 电容元件包括连接于被供给电容电位的电容线的第 3 电极（例如点击 E3）和连接于控制端子的第 4 电极（例如第 4 电极 E4）；驱动电路，在第 5 期间，通过使电容电位变化，利用第 2 电容元件的电容耦合使控制端子的电位历时地变化。此外，也可以采用在第 5 期间通过使驱动电位线的驱动电位（驱动晶体管的第 1 端子的电位）变化而使控制端子与第 1 端子之间的电压历时地变化的结构。

[0013] 在以上的各方式所涉及的电光装置中，可以采用下述方式：驱动电路，以在第 5 期间之中的与指定灰度等级相应的时刻使驱动晶体管从截止状态变化为导通状态的方式，使控制端子与第 1 端子之间的电压历时地变化的方式；以及以在第 5 期间之中的与指定灰度等级相应的时刻使驱动晶体管从导通状态变化为截止状态的方式，使控制端子与第 1 端子之间的电压历时地变化的方式。但是，若从缩短从第 5 期间的开始直至观察者能够识别显示图像的内容为止的时间的观点出发，则显示图像的内容从第 5 期间的初始成为能够被观察者感知的状态的前一种方式特别优选。

[0014] 在本发明的优选的方式 B 中，驱动电路，在第 1 期间，对电光元件施加与在第 5 期间驱动晶体管处于导通状态的情况相反极性的电压。在以上的方式中，由于在第 1 期间对电光元件施加与在第 5 期间驱动晶体管处于导通状态的情况的施加电压（正方向偏压）相反极性的电压（反方向偏压），所以与在第 1 期间对电光元件不施加电压的结构比较，可降低对于电光元件的直流成分的施加。因此，可以抑制因直流成分的施加引起的电光元件的特性的劣化。

[0015] 方式 B 的优选例所涉及的电光装置（例如第 3 实施方式），具备多个像素电路面状地排列而成的显示部；其中，在将由显示部形成的显示图像从包含第 1 灰度等级和第 2 灰度等级的第 1 图像改变为第 2 图像的情况下，设定分别包含第 1 期间、第 2 期间、第 3 期间、第 4 期间和第 5 期间的第 1 单位期间和第 2 单位期间；驱动电路，在第 1 单位期间的第 4 期间，对多个像素电路之中与第 1 图像内的第 1 灰度等级的像素对应的第 1 像素电路供给与第 2 灰度等级相应的灰度等级电位，并且对多个像素电路之中与第 1 图像内的第 2 灰度等级的像素对应的第 2 像素电路供给与第 1 灰度等级相应的灰度等级电位，在第 2 单位期间的第 4 期间，对各像素电路供给与第 2 图像的灰度等级相应的灰度等级电位。在以上的方式中，通过在第 1 单位期间的第 4 期间对第 1 像素电路及第 2 像素电路双方施加反方向偏压的工作以及在第 1 单位期间的第 4 期间将第 2 灰度等级的灰度等级电位供给于第 1 像素电路并且将第 1 灰度等级的灰度等级电位供给于第 2 像素电路的工作，蓄积于电光元件的电荷量（蓄积电荷量）在第 1 像素电路与第 2 像素电路一致。并且，通过在第 2 单位期间的第 1 期间施加反方向偏压，将第 1 像素电路和第 2 像素电路双方中的电光元件的电荷量设定为 0。因此，可以有效地抑制对于电光元件的直流成分的施加。

[0016] 以上的各方式所涉及的电光装置，例如能够作为显示图像的显示设备搭载于各种电子设备。本发明的电光装置优选采用于便携式的信息终端例如（便携电话机和 / 或手表）和 / 或电子纸等电子设备。

[0017] 本发明也作为以上的各方式所涉及的电光装置的驱动方法而确定。具体地，本发明所涉及的电光装置的驱动方法，使具备像素电路的电光装置的驱动方法，所述像素电路包括：驱动晶体管，其包含控制端子，连接于被供给驱动电位的驱动电位线的第1端子、连接于电路点的第2端子和对两端子间的连接状态进行控制的控制端子；电光元件，其连接于电路点；第1电容元件，其包含第1电极和连接于控制端子的第2电极；第1开关，其对电路点与控制端子的连接进行控制；以及第2开关，其对信号线与第1电极的连接进行控制；该电光装置的驱动方法包括：在驱动电位被设定为第1电位的第1期间，将第1开关控制为截止状态，以驱动晶体管成为导通状态的方式使控制端子的电位变化；在第1期间经过后的第2期间，通过将第1开关控制为导通状态，将控制端子的电位设定为补偿初始值；在第2期间经过后的第3期间，将第1开关控制为导通状态，以驱动晶体管成为导通状态的方式使驱动电位从第1电位变化为第2电位；在第3期间经过后的第4期间，将与指定灰度等级相应的灰度等级电位供给于信号线，并且将第2开关控制为导通状态；在第4期间经过后的第5期间，使控制端子与第1端子之间的电压历时地变化。根据以上的驱动方法，可实现与本发明所涉及的电光装置同样的作用及效果。

[0018] 此外，本发明也作为利用于以上的各方式所涉及的电光装置的驱动电路（例如图1的控制电路12）而确定。本发明所涉及的控制电路，利用于具备像素电路和驱动电路的电光装置，所述像素电路包括：驱动晶体管，其包含连接于被供给驱动电位的驱动电位线的第1端子、连接于电路点的第2端子和对两端子间的连接状态进行控制的控制端子；电光元件，其连接于电路点；第1电容元件，其包含第1电极和连接于控制端子的第2电极；第1开关，其对电路点与控制端子的连接进行控制；以及第2开关，其对信号线与第1电极的连接进行控制；所述驱动电路对像素电路进行驱动；该电光装置的控制电路以下述方式控制驱动电路：在驱动电位被设定为第1电位的第1期间，将第1开关控制为截止状态，以驱动晶体管成为导通状态的方式使控制端子的电位变化；在第1期间经过后的第2期间，通过将第1开关控制为导通状态，将控制端子的电位设定为补偿初始值；在第2期间经过后的第3期间，将第1开关控制为导通状态，以驱动晶体管成为导通状态的方式使驱动电位从第1电位变化为第2电位；在第3期间经过后的第4期间，将与指定灰度等级相应的灰度等级电位供给于信号线，并且将第2开关控制为导通状态；在第4期间经过后的第5期间，使控制端子与第1端子之间的电压历时地变化。根据以上的控制电路，可实现与本发明所涉及的电光装置同样的作用及效果。

附图说明

- [0019] 图1是第1实施方式所涉及的电光装置的框图；
- [0020] 图2是第1实施方式的像素电路的电路图；
- [0021] 图3是电泳元件的示意图；
- [0022] 图4是第1实施方式的工作的说明图；
- [0023] 图5是第1实施方式中的初始化期间及补偿期间的工作的说明图。
- [0024] 图6是第1实施方式中的写入期间及工作期间的工作的说明图。
- [0025] 图7是第1实施方式中的初始化期间的像素电路的说明图。
- [0026] 图8是第1实施方式中的补偿准备期间（前半期间）的像素电路的说明图。

- [0027] 图 9 是第 1 实施方式中的补偿准备期间（后半期间）的像素电路的说明图。
- [0028] 图 10 是第 1 实施方式中的补偿执行期间中的像素电路的说明图。
- [0029] 图 11 是第 1 实施方式中的补偿执行期间的终点的像素电路的说明图。
- [0030] 图 12 是第 1 实施方式中的写入期间的像素电路的说明图。
- [0031] 图 13 是第 1 实施方式中的工作期间的像素电路的说明图。
- [0032] 图 14 是第 1 实施方式中的驱动晶体管的驱动时刻与灰度等级电位的关系的说明图。
- [0033] 图 15 是第 1 实施方式中的灰度等级电位和驱动晶体管的通过电荷量的曲线图。
- [0034] 图 16 是第 2 实施方式的工作的说明图。
- [0035] 图 17 是第 2 实施方式中的初始化期间及补偿期间的工作的说明图。
- [0036] 图 18 是第 3 实施方式的工作的说明图。
- [0037] 图 19 是驱动晶体管的驱动与显示图像的识别性的关系的说明图。
- [0038] 图 20 是变形例所涉及的像素电路的电路图。
- [0039] 图 21 是电子设备（信息终端）的立体图。
- [0040] 图 22 是电子设备（电子纸）的立体图。
- [0041] 图 23 是专利文献 1 的像素电路的电路图。
- [0042] 符号说明
- [0043] 100…电光装置, 10…显示面板, 12…控制电路, 20…显示部, 22、28…控制线, 24…信号线, 26…驱动电位线, 30…驱动电路, 32…行驱动电路, 34…列驱动电路, 36…电位控制电路, PIX…像素电路, TDR…驱动晶体管, SW1、SW2…开关, C1、C2…电容元件, CP…附加电容元件, 40…电泳元件, 42…像素电极, 44…对置电极, 46…电泳层, 462(462B、462W)…带电微粒, 464…分散介质, 48…电容线。

具体实施方式

[0044] A : 第 1 实施方式

[0045] 图 1 是本发明的第 1 实施方式所涉及的电光装置 100 的框图。电光装置 100 是利用带电微粒的电泳显示图像的电泳显示装置, 其如图 1 所示具备显示面板 10 和控制电路 12。显示面板 10 构成为包括平面状地排列有多个像素电路 PIX 的显示部 20 和驱动各像素电路 PIX 的驱动电路 30。控制电路 12 通过对显示面板 10 (驱动电路 30) 进行控制而使显示部 20 显示图像。

[0046] 在显示部 20, 形成有相互并行的 M 条控制线 22 及 M 条控制线 28、与控制线 22 及控制线 28 交叉的 N 条信号线 24(M 及 N 是自然数)。显示部 20 内的多个像素电路 PIX, 被配置于对应于控制线 22(控制线 28) 与信号线 24 的各交叉处的位置且排列为纵 M 行 × 横 N 列的行列状。此外, 在显示部 20, 形成有驱动电位线 26 和电容线 48。驱动电位线 26 及电容线 48 是共同连接于显示部 20 内的全部的像素电路 PIX 的布线。

[0047] 驱动电路 30 在由控制电路 12 进行的控制下驱动各像素电路 PIX。如图 1 所示, 驱动电路 30 构成为包括行驱动电路 32、列驱动电路 34 和电位控制电路 36。行驱动电路 32 对各控制线 22 供给控制信号 GA[1] ~ GA[M] 并且对各控制线 28 供给控制信号 GB[1] ~ GB[M]。另外, 也可采用单独搭载有生成控制信号 GA[1] ~ GA[M] 的电路和生成控制信号

GB[1] ~ GB[M] 的电路的结构。列驱动电路 34 对各信号线 24 供给指示信号 X[1] ~ X[N]。

[0048] 电位控制电路 36 生成及输出对各像素电路 PIX 共同供给的电位（驱动电位 VDR、电容电位 SC、共用电位 VCOM）。驱动电位 VDR 被设定为高位侧电位 VDR_H 或低位侧电位 VDR_L ($VDR_H > VDR_L$)。驱动电位 VDR 被供给于驱动电位线 26，电容电位 SC 被供给于电容线 48。共用电位 VCOM 被设定为高位侧电位 VCOM_H 或低位侧电位 VCOM_L ($VCOM_H > VCOM_L$)。共用电位 VCOM 的高位侧电位 VCOM_H 与驱动电位 VDR 的高位侧电位 VDR_H 是相同电位（例如 15V），共用电位 VCOM 的低位侧电位 VCOM_L 与驱动电位 VDR 的低位侧电位 VDR_L 是相同电位（例如 0V）。

[0049] 图 2 是各像素电路 PIX 的电路图。在图 2 中，代表性地图示了位于第 m 行 ($m = 1 \sim M$) 的第 n 列 ($n = 1 \sim N$) 的 1 个像素电路 PIX。像素电路 PIX 是与显示图像的各像素对应的电子电路，如图 2 所示，其构成为包括电泳元件 40、驱动晶体管 TDR、开关 SW1、开关 SW2、电容元件 C1、电容元件 C2 和附加电容元件 CP。

[0050] 电泳元件 40 是利用带电微粒的电泳而表现灰度等级的高电阻的电光元件，具备相对的像素电极 42、对置电极 44 和两电极间的电泳层 46。如图 3 所示，电泳层 46 构成为包括带电为相反极性的白色及黑色的带电微粒 462(462W、462B) 和将各带电微粒 462 分散为可以泳动的分散介质 464。例如，优选采用将带电微粒 462 和分散介质 464 密封于微囊的内部而成的结构和 / 或将带电微粒 462 和分散介质 464 密封于由间隔壁间隔开的空间内而成的结构。

[0051] 像素电极 42 按每一像素电路 PIX 单独地形成，对置电极 44 遍及多个像素电路 PIX 连续。如图 2 所示，像素电极 42 连接于像素电路 PIX 内的电路点（节点）p。对于对置电极 44，从电位控制电路 36 供给共用电位 VCOM。另外，以下为了方便，将对置电极 44 与像素电极 42 比较是高电位的情况下电泳元件 40 的施加电压的极性表示为“正极性”。如图 3 所示，以下为了方便，例示对置电极 44 相对于像素电极 42 位于观察侧（显示图像的输出侧），使白色的带电微粒 462W 带电为正极性并使黑色的带电微粒 462B 带电为负极性的情况。因此，电泳元件 40 的灰度等级，在施加正极性的电压时成为黑色，在施加负极性的电压时成为白色。

[0052] 图 2 的驱动晶体管 TDR 是驱动电泳元件 40 的 N 沟道型的薄膜晶体管，被配置于连接电路点 p (像素电极 42) 和驱动电位线 26 的路径上。具体地，驱动晶体管 TDR 的漏连接于电路点 p (像素电极 42)，驱动晶体管 TDR 的源连接于驱动电位线 26。另外，在第 1 实施方式中，由于驱动晶体管 TDR 的漏及源的电压的高低可以对调，所以在仅着眼于电压的高低而区分漏与源的情况下驱动晶体管 TDR 的漏与源随时对调，但是在以下的说明中，为了方便，将驱动晶体管 TDR 的驱动电位线 26 侧的端子（第 1 端子）表示为源，将像素电极 42 侧的端子（第 2 端子）表示为漏。

[0053] 开关 SW1 与驱动晶体管 TDR 同样由 N 沟道型的薄膜晶体管构成，其介于驱动晶体管 TDR 的栅与电路点 p 之间（驱动晶体管 TDR 的栅 - 漏间）对两者的电连接（导通 / 非导通）进行控制。开关 SW1 的栅连接于第 m 行的控制线 22。因此，若开关 SW1 转变为导通状态则将驱动晶体管 TDR 的栅与漏相连接（即连接为二极管）。

[0054] 电容元件 C1 是包括电极 E1 和电极 E2 的静电电容。电极 E2 连接于驱动晶体管 TDR 的栅。开关 SW2 与驱动晶体管 TDR 和 / 或开关 SW1 同样由 N 沟道型的薄膜晶体管构成，

其介于第 n 列的信号线 24 与电容元件 C1 的电极 E1 之间而对两者的电连接（导通 / 非导通）进行控制。开关 SW2 的栅连接于第 m 行的控制线 28。

[0055] 电容元件 C2 是包括电极 E3 和电极 E4 的静电电容。电极 E3 连接于电容线 48，电极 E4 连接于驱动晶体管 TDR 的栅。附加电容元件 CP 是包括电极 EP1 和电极 EP2 的静电电容。电极 EP1 连接于电路点 p，电极 EP2 接地 (GND)。另外，如果电泳元件 40 附带着充分的电容分量，则电泳元件 40 的电容分量可以作为附加电容元件 CP 而利用。

[0056] 图 4 是电光装置 100 的工作的说明图。如图 4 所示，电光装置 100 以单位期间（帧）TU 为周期依次工作。第 1 实施方式的单位期间 TU 构成为包括：作为“第 1 期间”的初始化期间 TRST、作为“第 2 期间”及“第 3 期间”的补偿期间 TCMP、作为“第 4 期间”的写入期间 TRWT、作为“第 5 期间”的工作期间 TDRV。在初始化期间 TRST，执行初始化工作，该初始化工作对各像素电路 PIX 的电路点 p（像素电极 42）的电位 VP 进行初始化。初始化工作，关于显示部 20 内的全部 ($M \times N$ 个) 像素电路 PIX 并列地（一齐地）执行。

[0057] 在补偿期间 TCMP，执行补偿工作，该补偿工作将各像素电路 PIX 的驱动晶体管 TDR 的栅 - 源间的电压 VGS 设定为该驱动晶体管 TDR 的阈值电压 VTH。补偿工作，关于显示部 20 内的全部像素电路 PIX 并列地执行。如图 4 所示，补偿期间 TCMP 被划分为作为“第 2 期间”的补偿准备期间 QA 和作为“第 3 期间”的补偿执行期间 QB，所述“第 2 期间”是将驱动晶体管 TDR 的栅的电位 VG 设定为补偿工作的初始值（以下称为“补偿初始值”）VINI 的期间，所述“第 3 期间”是以补偿工作使电位 VG 从补偿初始值 VINI 变化为电位 VG_TH 的期间。电位 VG_TH 是使驱动晶体管 TDR 的栅 - 源间的电压 VGS 成为阈值电压 VTH 的电位。

[0058] 在写入期间 TWRT，执行写入工作，该写入工作将与像素电路 PIX 的指定灰度等级相应的灰度等级电位 VD[m, n] 供给于各像素电路 PIX。如图 4 所示，写入期间 TRWT 被划分为对应于像素电路 PIX 的各行的 M 个选择期间（水平扫描期间）H[1] ~ H[M]。写入工作，在各选择期间 H[m] 以行为单位依次执行。即，在选择期间 H[m]，关于第 m 行的 N 个像素电路 PIX 执行写入工作（灰度等级电位 VD[m, n] 的供给）。

[0059] 在工作期间 TDRV，相当于在写入期间 TRWT 对各像素电路 PIX 供给的灰度等级电位 VD[m, n]，对电泳元件 40 的灰度等级可变地进行控制。具体地，执行下述驱动工作（脉冲宽度调制）：通过在工作期间 TDRV 之中与灰度等级电位 VD[m, n] 相应的时间长度的期间将驱动晶体管 TDR 控制为导通状态，而控制电泳元件 40 的灰度等级。驱动工作，关于显示部 20 内的全部 ($M \times N$ 个) 像素电路 PIX 并列地（一齐地）执行。

[0060] 图 5 是位于第 m 行第 n 列的像素电路 PIX 中的驱动晶体管 TDR 的栅的电位 VG 的说明图，图 6 是选择期间 H[m] 及工作期间 TDRV 的驱动晶体管 TDR 的栅的电位 VG 的说明图。参照图 4 至图 6，对以上概述的各期间 (TRST, TCMP, TRWT, TDRV) 中的工作进行说明。如图 5 所示，设想在初始化期间 TRST 之前，将驱动晶体管 TDR 的栅的电位 VG 设定为了电位 VG0 的情况。

[0061] [1] 初始化期间 TRST

[0062] 若初始化期间 TRST 开始，则列驱动电路 34 如图 4 及图 7 所示，将各信号线 24 的指示信号 X[1] ~ X[N] 设定为基准电位 VC。行驱动电路 32，通过将控制信号 GB[1] ~ GB[M] 设定为高电平而将全部的像素电路 PIX 的开关 SW2 控制为导通状态。因此，对于各像素电路 PIX 的电容元件 C1 的电极 E1，从信号线 24 供给指示信号 X[n] 的基准电位 VC。此外，行

驱动电路 32,通过将控制信号 GA[1] ~ GA[M] 设定为低电平而将全部的像素电路 PIX 的开关 SW1 控制为截止状态。另一方面,电位控制电路 36 将驱动电位线 26 的驱动电位 VDR 设定为高位侧电位 VDR_H。

[0063] 如图 4 及图 5 所示,若到达初始化期间 TRST 内的时刻 t_a ,则电位控制电路 36 使电容线 48 的电容电位 SC 从电位 V_0 变化为初始化电位 $VRST$ 。电位 V_0 例如被设定为与基准电位 VC 相同的电位(例如接地电位(0V))。由于在电容线 48 与驱动晶体管 TDR 的栅之间介有电容元件 C_2 ,所以驱动晶体管 TDR 的栅的电位 VG 如图 5 所示,通过电容元件 C_2 的电容耦合与电容电位 SC 联动而上升到电位 VG_1 。在初始化期间 TRST,通过将开关 SW1 控制为截止状态而使附加电容元件 CP 与驱动晶体管 TDR 的栅电绝缘。因此,与电容电位 SC 联动的电位 VG 的变化量 $\delta L_H (VG_1 = VG_0 + \delta L_H)$,成为将电容电位 SC 的变化量 ($VRST - V_0$) 除以电容元件 C_1 (电容值 c_1) 和电容元件 C_2 (电容值 c_2) 而得到的电压 ($\delta L_H = \beta_2 (VRST - V_0)$, $\beta_2 = c_2(c_1+c_2)$)。

[0064] 电容电位 SC 的初始化电位 $VRST$,在将驱动电位 VDR 设定为高位侧电位 VDR_H 的状态下被设定为使驱动晶体管 TDR 成为导通状态 ($VGS = VG_1 - VDR_H > VTH$) (例如 $VRST = 30V$)。由于如以上所述在初始化期间 $VRST$ 将驱动晶体管 TDR 控制为导通状态,所以如图 7 中箭头所示,驱动电位 VDR 的高位侧电位 VDR_H 从驱动电位线 26 经由驱动晶体管 TDR 的源及漏供给于电路点 p(像素电极 42)。即,电路点 p 的电位 VP 被初始化为高位侧电位 VDR_H(初始化工作)。

[0065] 如图 4 所示,电位控制电路 36 在初始化期间 TRST 使对置电极 44 的共用电位 $VCOM$ 维持于低位侧电位 $VCOM_L$ 。因此,相当于从驱动电位线 26 对像素电极 42 供给的驱动电位 VDR 的高位侧电位 VDR_H 与对置电极 44 的低位侧电位 $VCOM_L$ 之差 ($VDR_H - VCOM_L$) 的负极性的电压(以下称为“反方向偏压”),施加于电泳元件 40。通过以上说明的反方向偏压的施加,显示部 20 内的全部电泳元件 40 的灰度等级转变为白色侧。此外,对于电极 EP1 连接于电路点 p 的附加电容元件 CP,进行与驱动电位 VDR 的高位侧电位 VDR_H 相应的电荷的充电。即,附加电容元件 CP 保持高位侧电位 VDR_H。

[0066] [2] 补偿期间 TCMP

[0067] 若补偿期间 TCMP 之中继初始化期间 TRST 之后的补偿准备期间 QA 开始(图 5 的时刻 t_b),则行驱动电路 32 如图 4 及图 8 所示,通过将控制信号 GB[1] ~ GB[M] 原样维持为高电平、将控制信号 GA[1] ~ GA[M] 设定为高电平,而将各像素电路 PIX 的开关 SW1 控制为导通状态。即,各像素电路 PIX 的驱动晶体管 TDR 被连接为二极管。由于在初始化期间 TRST 驱动晶体管 TDR 被控制为导通状态,所以被连接为二极管的驱动晶体管 TDR 的栅的电位 VG 如图 5 所示,从时刻 t_b 开始历时地下降,若驱动晶体管 TDR 的栅 - 源间的电压 VGS 到达作为阈值电压 VTH 的电位 $VG_2 (VG_2 = VDR_H + VTH)$,则驱动晶体管 TDR 转变为截止状态。因此,对电路点 p 的驱动电位 VDR(高位侧电位 VDR_H) 的供给停止。

[0068] 并且,若到达补偿准备期间 QA 之中经过时刻 t_b 后的时刻 t_c ,则电位控制电路 36 如图 4 及图 9 所示,使电容电位 SC 从初始化电位 $VRST$ 下降为电位 V_0 。因此,驱动晶体管 TDR 的栅的电位 VG ,如图 5 所示,与电容电位 SC 的变化联动而从电位 VG_2 下降为补偿初始值 $VINI$ 。在时刻 t_c ,由于经由通过控制信号 GA[m] 被控制为导通状态的开关 SW1 将附加电容元件 CP 连接于驱动晶体管 TDR 的栅,所以时刻 t_c 的电位 VG 的变化量 $\delta H_L (VINI =$

$VG2 - \delta H_L$), 成为将电容电位 SC 的变化量 ($VRST - V0$) 除以电容元件 $C1$ 、电容元件 $C2$ 和附加电容元件 CP 而得到的电压 ($\delta H_L = \gamma 2(VRST - V0)$, $\gamma 2 = c2(c1+c2+cp)$)。即, 时刻 t_c 的电位 VG 的变化量 δH_L , 低于时刻 ta 的电位 VG 的变化量 δL_H 。利用以上说明的变化量 δH_L 与变化量 δL_H 的差异, 补偿初始值 $VINI$ 被设定为高于初始化期间 $TRST$ 的开始前的栅的电位 $VG0$ 的电位 ($VINI = VG2 - \delta H_L$)。

[0069] 若补偿执行期间 QB 开始 (图 5 的时刻 td), 则电位控制电路 36 如图 4 及图 10 所示, 使驱动电位 VDR 从高位侧电位 VDR_H 变化为低位侧电位 VDR_L 。驱动电位 VDR 的高位侧电位 VDR_H 及低位侧电位 VDR_L 被设定为使补偿初始值 $VINI$ 与低位侧电位 VDR_L 之差 (即补偿执行期间 QB 的开始后的驱动晶体管 TDR 的栅 - 源间的电压 VGS) 高于阈值电压 VTH ($VINI - VDR > VTH$)。因此, 若在补偿执行期间 QB 的起始点使驱动电位 VDR 下降为低位侧电位 VDR_L , 则驱动晶体管 TDR 转变为导通状态。

[0070] 另一方面, 在补偿执行期间 QB , 开关 $SW1$ 的导通状态 (驱动晶体管 TDR 的被连接为二极管状态) 从补偿准备期间 QA 持续维持。因此, 若与补偿执行期间 QB 的开始一同驱动晶体管 TDR 转变为导通状态, 则如图 10 箭头所示, 驱动晶体管 TDR 的栅的电荷, 经由开关 $SW1$ 、电路点 p 和驱动晶体管 TDR 的漏及源被放电于驱动电位线 26。因此, 如图 5 所示, 驱动晶体管 TDR 的栅的电位 VG 从补偿初始值 $VINI$ 开始历时地下降, 在栅 - 源间的电压 VGS 到达了阈值电压 VTH 的时刻驱动晶体管 TDR 转变为截止状态 (补偿工作)。

[0071] 若补偿执行期间 QB 结束, 则行驱动电路 32 如图 4 及图 11 所示, 通过使控制信号 $GA[1] \sim GA[M]$ 及控制信号 $GB[1] \sim GB[M]$ 双方变化为低电平而将各像素电路 PIX 的开关 $SW1$ 及 $SW2$ 控制为截止状态。因此, 在补偿期间 $TCMP$ 的结束点, 如图 11 所示, 在显示部 20 内的全部像素电路 PIX 中, 在将电容元件 $C1$ 的电极 $E1$ 设定为基准电位 VC 的状态下, 驱动晶体管 TDR 的栅的电位 VG 被设定为电位 VG_TH (驱动晶体管 TDR 的电压 VGS 成为阈值电压 VTH 的电压 ($VG_TH - VDR_L = VTH$))。

[0072] [3] 写入期间 $TWRT$

[0073] 如图 4 及图 12 所示, 行驱动电路 32 在写入期间 $TWRT$ 内的选择期间 $H[1] \sim H[M]$, 将控制信号 $GB[1] \sim GB[M]$ 的各个依次设定为高电平。将控制信号 $GA[1] \sim GA[M]$ 维持为低电平。在控制信号 $GB[m]$ 成为高电平的选择期间 $H[m]$, 第 m 行的 N 个像素电路 PIX 的各个的开关 $SW2$ 转变为导通状态。另一方面, 列驱动电路 34 如图 4 及图 12 所示, 在选择期间 $H[m]$ 将各信号线 24 的指示信号 $X[n]$ 设定为灰度等级电位 $VD[m, n]$ 。因此, 第 m 行的各像素电路 PIX 中的电容元件 $C1$ 的电极 $E1$ 的电位, 从在补偿期间 $TCMP$ 设定后的基准电位 VC 变化为灰度等级电位 $VD[m, n]$ (写入工作)。灰度等级电位 $VD[m, n]$ 相应于位于第 m 行的第 n 列的像素电路 PIX 的指定灰度等级可变地被设定。

[0074] 若在选择期间 $H[m]$ 电极 $E1$ 的电位仅变化变化量 δ ($\delta = VD[m, n] - VC$), 则如图 6 及图 12 所示, 驱动晶体管 TDR 的栅的电位 VG , 通过电容元件 $C1$ 的电容耦合而变化为电位 $VG3$ 。电位 $VG3$, 是从在补偿期间 $TCMP$ 设定后的电位 VG_TH 变化了下述电压而得到的电位, 该电压是使电极 $E1$ 的电位的变化量 δ 除以电容元件 $C1$ 和电容元件 $C2$ 而得到的电压 ($VG3 = VG_TH + \beta 1 \cdot \delta$, $\beta 1 = c1(c1+c2)$)。若选择期间 $H[m]$ 结束, 则通过将控制信号 $GB[m]$ 设定为低电平而使第 m 行的各像素电路 PIX 的开关 $SW2$ 转变为截止状态。以上说明的写入工作在各选择期间 $H[m]$ 以行为单位依次执行。

[0075] [4] 工作期间 TDRV

[0076] 若写入期间 TWRT 经过后的工作期间 TDRV 开始，则电位控制电路 36 如图 4 及图 13 所示，使驱动电位线 26 的驱动电位 VDR 原样维持为低位侧电位 VDR_L，使对置电极 44 的共用电位 VCOM 变化为高位侧电位 VCOM_H。此外，通过将控制信号 GA[1] ~ GA[M] 及控制信号 GB[1] ~ GB[M] 设定为低电平，各像素电路 PIX 的开关 SW1 及开关 SW2 维持截止状态。指示信号 X[1] ~ X[N] 维持为基准电位 VC。

[0077] 如图 4 及图 13 所示，电位控制电路 36 将供给于电容线 48 的电容电位 SC 设定为电位 W(t)。电位 W(t)，如图 4 及图 6 所示，在电位 VL 与电位 VH(VH > VL) 之间历时地变化。本实施方式的电位 W(t)，从工作期间 TDRV 的起始点直至结束点，被控制为以使电位 V0 包含于变化范围内的方式（例如将电位 V0 作为中间值）从电位 VL 到电位 VH 直线地变化的斜坡波形（锯齿状波）。具体地，电位控制电路 36，在工作期间 TDRV 的起始点使电位 W(t) 从电位 V0 下降为电位 VL 后，使其历时地增加至电位 VH。

[0078] 由于电容元件 C2 介于电容线 48 与驱动晶体管 TDR 的栅之间，所以各像素电路 PIX 的驱动晶体管 TDR 的栅的电位 VG，通过电容元件 C2 的电容耦合与电容电位 SC（电位 W(t)）联动而历时地变化。首先，若在工作期间 TDRV 的起始点使电位 W(t) 从电位 V0 变化为电位 VL，则驱动晶体管 TDR 的栅的电位 VG 如图 6 所示，从在选择期间 H[m] 设定后的电位 VG3 至电位 VG4 变化变化量 v。变化量 v 是将电位 W(t) 的变化量 (V0-VL) 除以电容元件 C1 和电容元件 C2 而得到的固定值 ($v = \beta_2 (V0-VL)$, $\beta_2 = c_2(c_1+c_2)$)。

[0079] 进而，驱动晶体管 TDR 的栅的电位 VG 如图 6 所示，与工作期间 TDRV 内的电位 W(t) 的变化 (VL → VH) 联动而从前述电位 VG4 开始历时地变化。另一方面，供给于驱动晶体管 TDR 的源的驱动电位 VDR 被固定为低位侧电位 VDR_L。因此，在工作期间 TDRV，驱动晶体管 TDR 的栅 - 源间的电压 VGS 历时地增加。并且，在驱动晶体管 TDR 的栅的电位 VG 到达由补偿工作设定后的电位 VG_TH 的时刻，驱动晶体管 TDR 的栅 - 源间的电压 VGS 到达自身的阈值电压 VTH 而驱动晶体管 TDR 转变为导通状态。由于工作期间 TDRV 的开始之后的电位 VG4 依赖于在选择期间 H[m] 相应于灰度等级电位 VD[m, n] 而设定的电位 VG3，所以位于第 m 行第 n 列的像素电路 PIX 的驱动晶体管 TDR，在工作期间 TDRV 之中与该像素电路 PIX 的指定灰度等级（灰度等级电位 VD[m, n]）相应的可变的时刻从截止状态转变为导通状态。

[0080] 图 14 是例示了驱动晶体管 TDR 从截止状态转变为导通状态的时刻 (t1, t2, t3) 相应于灰度等级电位 VD[m, n] 而变化的状况的示意图。选择期间 H[m] 中的电极 E1 的电位的变化由虚线图示，选择期间 H[m] 及工作期间 TDRV 中的驱动晶体管 TDR 的栅的电位 VG 的变化由实线图示。

[0081] 在图 14 的部分 (A)，设想将灰度等级电位 VD[m, n] 设定为了电位 VD_1 的情况。电位 VD_1 与基准电位 VC 为相同电位。因此，驱动晶体管 TDR 的栅的电位 VG 在选择期间 H[m] 不变化。即，选择期间 H[m] 的结束点的电位 VG3_1，维持为与在补偿期间 TCMP 设定后的电位 VG_TH 相同的电位。若工作期间 TDRV 开始，则电位 VG 从电位 VG4_1 开始历时地增加，所述电位 VG4_1 比电位 VG3_1 低电压 v。并且，在电位 VG 到达了电位 VG_TH (= VG3_1) 的时刻 t1，驱动晶体管 TDR 从截止状态转变为导通状态。

[0082] 在图 14 的部分 (B)，设想将灰度等级电位 VD[m, n] 设定为了比基准电位 VC (VD_1) 高的电位 VD_2 的情况。若在选择期间 H[m] 指示信号 X[n] 从基准电位 VC 上升到灰度等级电

位 VD_2 , 则驱动晶体管 TDR 的栅的电位 VG 上升到与指示信号 $X[n]$ 的电位的变化量 $\delta 2 (\delta 2 = VD_2 - VC)$ 相应的电位 $VG3_2 (VG3_2 = VG_TH + \beta 1 \cdot \delta 2)$ 。在工作期间 TDRV 的起始点使电位 $VG3_2$ 下降了变化量 v 而得到的电位 $VG4_2$, 高于图 14 的部分 (A) 的电位 $VG4_1$ 。因此, 驱动晶体管 TDR, 在比图 14 的部分 (A) 的时刻 $t1$ 早的时刻 $t2$ 转变为导通状态。

[0083] 在图 14 的部分 (C), 设想将灰度等级电位 $VD[m, n]$ 设定为了比基准电位 $VC (VD_1)$ 低的电位 VD_3 的情况。由于在选择期间 $H[m]$, 驱动晶体管 TDR 的栅的电位 VG 下降到与指示信号 $X[n]$ 的电位的变化量 $\delta 3 (\delta 3 = VD_3 - VC < 0)$ 相应的电位 $VG3_3 (VG3_3 = VG_TH + \beta 1 \cdot \delta 3)$, 所以工作期间 TDRV 的起始点的电位 $VG4_3 (VG4_3 = VG3_3 - v)$, 低于图 14 的部分 (A) 的电位 $VG4_1$ 。因此, 驱动晶体管 TDR, 在比图 14 的部分 (A) 的时刻 $t1$ 迟的时刻 $t3$ 转变为导通状态。

[0084] 图 15 是灰度等级电位 $VD[m, n]$ 及基准电位 VC 的差值 $\Delta (\Delta = VD[m, n] - VC)$ 与在工作期间 TDRV 内通过驱动晶体管 TDR 的电荷的总量 (换言之, 工作期间 TDRV 之中驱动晶体管 TDR 成为导通状态的时间的比例) 的关系 (逻辑值) 的曲线图。纵轴的数值其最大值被标准化为 100%。如从图 14 及图 15 可以理解的, 在第 1 实施方式中, 灰度等级电位 $VD[m, n]$ 越高 (与基准电位 VC 的差值 Δ 越大), 工作期间 TDRV 之中驱动晶体管 TDR 成为导通状态的时间 (通过驱动晶体管 TDR 的电荷量) 越增加。

[0085] 若在工作期间 TDRV 之中与灰度等级电位 $VD[m, n]$ 相应的时刻驱动晶体管 TDR 转变为导通状态, 则由于驱动电位 VDR 的低位侧电位 VDR 从驱动电位线 26 经由驱动晶体管 TDR 供给于像素电极 42, 所以相当于驱动电位 VDR 的低位侧电位 VDR_L 与共用电位 $VCOM$ 的高位侧电位 $VCOM_H$ 之差的正极性电压 (以下称为“正方向偏压”) 施加于电泳元件 40。因此, 电泳元件 40 的黑色的带电微粒 462B 向观察侧移动并且白色的带电微粒 462W 向背面侧移动而显示灰度等级转变至黑色侧。若工作期间 TDRV 结束, 则电位控制电路 36 使共用电位 $VCOM$ 变化为低位侧电位 $VCOM_L (VCOM_L = VDR_L)$ 。因此, 对于电泳元件 40 的电压的施加结束。

[0086] 由于如以上所述以与灰度等级电位 $VD[m, n]$ 相应的可变的时间长度对电泳元件 40 施加正方向偏压 (脉冲宽度调制), 所以各像素电路 PIX 的电泳元件 40 的灰度等级相应于该像素电路 PIX 的灰度等级电位 $VD[m, n]$ 被多等级地控制。具体地, 灰度等级电位 $VD[m, n]$ 越高 (在工作期间 TDRV 内驱动晶体管 TDR 成为导通状态的时间长度越长), 电泳元件 40 的灰度等级越被控制为低灰度等级 (接近于黑色的灰度等级)。因此, 在显示部 20 显示除了白色和 / 或黑色之外还包含中间灰度等级的多灰度等级的图像。并且, 通过使单位期间 TU 随时地反复而使显示图像改变。

[0087] 在以上说明的第 1 实施方式, 在初始化期间 TRST 通过使驱动晶体管 TDR 转变为导通状态而将电路点 p 的电位 VP 初始化为高位侧电位 VDR_H 。因此, 在补偿执行期间 QB 将驱动晶体管 TDR 连接为二极管的情况下在漏 (栅)- 源间可以可靠地流动电流 (即执行补偿工作)。即, 尽管是采用了高电阻的电光元件 (电泳元件 40) 的结构, 但可以对驱动晶体管 TDR 的特性 (阈值电压 VTH) 的误差有效地进行补偿 (进而抑制显示图像的灰度等级斑)。并且, 由于通过将驱动晶体管 TDR 控制为导通状态而对电路点 p 供给高位侧电位 VDR_H , 所以无需在像素电路 PIX 中搭载专用于电路点 p 的电位 VP 的初始化 (高位侧电位 VDR_H 的供给) 的要素。因此, 还具有使像素电路 PIX 的结构简单化的优点。

[0088] 为了在补偿执行期间 QB 开始补偿工作,需要以使驱动晶体管 TDR 的栅 - 源间的电压 VGS 高于阈值电压 VTH 的方式使驱动晶体管 TDR 的源的电位(驱动电位 VDR)相对于栅的电位 VG 下降。在第 1 实施方式中,由于通过利用将附加电容元件 CP 与栅绝缘的状态下的电位 VG 的变化量 δL_H 与将附加电容元件 CP 连接于栅的状态下的电位 VG 的变化量 δH_L 的差异,将驱动晶体管 TDR 的栅的电位 VG 设定(升压)为高于初始的电位 VG0 的补偿初始值 VINI,所以若与不在补偿准备期间 QA 使电位 VG 上升的结构(以下称为“对比例”)比较,则还具有驱动电位 VDR 的低位侧电位 VDR_L 所需要的条件得以放宽的优点。

[0089] 例如,设想下述对比例的情况(即省略了补偿准备期间 QA 的结构):假定阈值电压 VTH 为 1V,在将驱动晶体管 TDR 的栅的电位 VG 设定为了 VG0 的状态下开始补偿工作。在电位 VG0 为 -3V 的情况下,在对比例下为了实现补偿工作,需要将驱动晶体管 VDR 的低位侧电位 VDR_L 设定为 -4V。另一方面,在第 1 实施方式中,由于在补偿准备期间 QA 通过将附加电容元件 CP 连接于驱动晶体管 TDR 的栅而使电位 VG 上升到例如 3V 的补偿初始值 VINI,所以只要将驱动电位 VDR 的低位侧电位 VDR_L 设定为小于等于 2V 就足够。即,由于驱动电位 VDR 的低位侧电位 VDR_L 所需要的条件被放宽,所以可以如第 1 实施方式那样将驱动电位 VDR 的各电位(VDR_H、VDR_L)设定为与共用电位 VCOM 的各电位(VCOM_H、VCOM_L)相同的电位。通过如以上那样将各电位共同化(削减电位的种类数),具有使用于生成各电位的结构简单化的优点。并且,为了补偿执行期间 QB 的补偿工作而将在补偿准备期间 QA 将驱动晶体管 TDR 连接为二极管的工作应用于补偿初始值 VINI 的设定。因此,例如与在像素电路 PIX 内特别设置有在补偿工作的执行前使电位 VG 上升为补偿初始值 VINI 的专用的要素的结构比较,也可以使像素电路 PIX 的结构简单化。

[0090] 此外,由于在补偿期间 TCMP 关于显示部 20 的全部像素电路 PIX 并列地执行补偿工作,所以与例如以行为单位执行补偿工作的结构比较,可以缩短各像素电路 PIX 的补偿工作所需要的时间。因此,还具有缩短显示于显示部 20 的图像的更新所需要的单位期间 TU。进而,由于开关 SW2 介于各像素电路 PIX 的电容元件 C1 与信号线 24 之间,所以与电容元件 C1 直接连接于信号线 24 的结构比较,削减了信号线 24 所附带的电容分量。因此,具有能够降低信号线 24 的充放电所浪费的功率。

[0091] 在对电泳元件 40 连续施加单极性的电压(直流成分)的结构中,可能会使电泳元件 40 的特性劣化。在第 1 实施方式中,在工作期间 TDRV 选择性地执行对于电泳元件 40 的正方向偏压的施加和停止(即在工作期间 TDRV 不对电泳元件 40 施加负极性的电压),但是在初始化期间 TRST 对电泳元件 40 施加与工作期间 TDRV 的施加电压相反极性的反方向偏压。因此,与不施加反方向偏压的结构比较,可以抑制因直流成分的施加引起的电泳元件 40 的劣化。并且,由于为了补偿工作的实现而在初始化期间 TRST 供给于电路点 p 的高位侧电位 VDR_H,也沿用于对于电泳元件 40 的反方向偏压的施加,所以与在像素电路 PIX 中设置有专用于反方向偏压的施加的要素的结构比较,还具有使像素电路 PIX 的结构简单化的优点。

[0092] <B:第 2 实施方式>

[0093] 接着,关于本发明的第 2 实施方式进行说明。另外,在以下例示的各方式中关于作用和 / 或功能与第 1 实施方式相同的要素,沿用在以上的说明中所参照的符号并适宜省略各个的说明。

[0094] 在第 1 实施方式中,利用电位 VG 的增加量 δL_H 与减少量 δH_L 之差 ($\delta L_H > \delta H_L$) 将电位 VG 设定为补偿初始值 VINI (高于电位 VG0 的电位)。在第 2 实施方式中,在补偿准备期间 QA 将驱动晶体管 TDR 的栅的电位 VG 设定 (升压) 为补偿初始值 VINI 的方法与第 1 实施方式不同。像素电路 PIX 的结构与第 1 实施方式相同。

[0095] 图 16 是第 2 实施方式的电光装置 100 的工作的说明图,图 17 是初始化期间 TRST 及补偿期间 TCMP 的驱动晶体管 TDR 的栅的电位 VG 的转变的说明图。与第 1 实施方式同样,电位控制电路 36,在初始化期间 TRST,通过将电容电位 SC 设定为初始化电位 VRST 并且将驱动电位 VDR 设定为高位侧电位 VDR_H,将电路点 p 的电位 VP 初始化为高位侧电位 VDR_H。若到达初始化期间 TRST 的结束点,则电位控制电路 36 如图 16 及图 17 所示,使电容电位 SC 从初始化电位 VRST 变化为电位 V0。因此,驱动晶体管 TDR 的栅的电位 VG 变化为初始化期间 TRST 的开始前的电位 VG0。

[0096] 若在初始化期间 TRST 的结束后开始补偿期间 TCMP 的补偿准备期间 QA,则行驱动电路 32 如图 16 及图 17 所示,通过将控制信号 GA[1] ~ GA[M] 设定为高电平,而将全部像素电路 PIX 的开关 SW1 控制为导通状态。因此,在初始化期间 TRST 蓄积于附加电容元件 CP 的电荷经由开关 SW1 移动到驱动晶体管 TDR 的栅,驱动晶体管 TDR 的栅的电位 VG 变化为高于之前的电位 VG0 的补偿初始值 VINI。具体地,补偿初始值 VINI 由包含与电容元件 C1 的电容值 c1、电容元件 C2 的电容值 c2 和附加电容元件 CP 的电容值 cP 相应的系数 γ_p ($\gamma_p = cP/(c1+c2+cP)$) 的以下的数学式 (1) 表示:

$$[0097] \text{VINI} = \gamma_p \cdot VDR_H + (1 - \gamma_p) VG_2. \dots \quad (1)$$

[0098] 在补偿准备期间 QA 经过后的补偿执行期间 QB,与第 1 实施方式同样,通过将驱动电位 VDR 从高位侧电位 VDR_H 变化为低位侧电位 VDR_L 而执行补偿工作。写入期间 TWRT 及工作期间 TDRV 的工作与第 1 实施方式相同。在第 2 实施方式中,也可实现与第 1 实施方式同样的效果。

[0099] C: 第 3 实施方式

[0100] 在以上的各方式中,在工作期间 TDRV 对电泳元件 40 施加正方向偏压 (正极性电压) 并且在初始化期间 TRST 对电泳元件 40 施加反方向偏转 (负极性电压)。因此,如果与在单位期间 TU 内不施加反方向偏压的结构 (例如在初始化期间 TRST 将共用电位 VCOM 维持为高位侧电位 VCOM_H 的结构) 比较,则可以抑制对于电泳元件 40 的直流成分的施加。但是,由于正方向偏压的施加时间与反方向偏压的施加时间 (初始化期间 TRST) 不同,所以完全防止对于电泳元件 40 的直流成分的施加是困难的。因此,在第 3 实施方式中,通过关于改变显示图像的情况下的多个单位期间 TU 适宜地选定灰度等级电位 $VD[m, n]$,而防止直流成分的施加。

[0101] 图 18 是第 3 实施方式的电光装置 100 的工作的说明图。如图 18 所示,设想在将显示部 20 的显示图像从图像 IMG1 改变为图像 IMG2 的情况。图像 IMG1 是在白色的背景上配置有黑色的字符“A”的静止图像,图像 IMG2 是在白色的背景上配置有黑色的字符“B”的静止图像。从显示有图像 IMG1 的状态经过单位期间 TU1 和单位期间 TU2 而将图像 IMG1 改变为图像 IMG2。

[0102] 在图 18 中,图示了蓄积于各像素电路 PIX 的电泳元件 40 的电荷量 (以下称为“蓄积电荷量”) σ 的时间上的转变。图 18 的蓄积电荷量 σ1,意味着蓄积于显示部 20 内的多

个像素电路 PIX 之中与构成图像 IMG1 的字符“A”的黑色像素对应的各像素电路（以下称为“第 1 像素电路”）PIX 的电泳元件 40 的电荷量。另一方面，蓄积电荷量 σ_2 ，意味着蓄积于显示部 20 内的多个像素电路 PIX 之中与构成图像 IMG1 的背景的白色像素对应的各像素电路（以下称为“第 2 像素电路”）PIX 的电泳元件 40 的电荷量。蓄积电荷量 σ (σ_1, σ_2) 越增加到正极性侧，电泳元件 40 的显示灰度等级越向黑色侧转变。

[0103] 在图 18 中，示意地一并记载了各像素电路 PIX 的电泳元件 40 的施加电压。在工作期间 TDRV，对于被指定了黑色的像素电路 PIX 的电泳元件 40 施加正方向偏压，对于被指定了白色的像素电路 PIX 的电泳元件 40 不施加电压（即驱动晶体管 TDR 不转变为导通状态）。另一方面，在初始化期间 TRST，对全部的像素电路 PIX 的电泳元件 40 一律地施加反方向偏压。若施加正方向偏压则对电泳元件 40 供给 $+2Q$ 的电荷而使显示灰度等级向黑色侧转变，若施加反方向偏压则从电泳元件 40 除去 Q 的电荷而使显示灰度等级向白色侧转变。在不施加电压（无电压施加）的情况下不产生电荷的移动（蓄积电荷量 σ 的变化）。如图 18 所示，在显示了图像 IMG1 的状态下（单位期间 TU1 的开始前），第 1 像素电路 PIX（黑色）的电泳元件 40 的蓄积电荷量 σ_1 为 $+2Q$ ，第 2 像素电路 PIX（白色）的电泳元件 40 的蓄积电荷量 σ_2 为 0。

[0104] 在单位期间 TU1 内的初始化工作中，对全部的像素电路 PIX 的电泳元件 40 施加反方向偏压。如图 18 所示，通过反方向偏压的施加，第 1 像素电路 PIX 的蓄积电荷量 σ_1 从 $+2Q$ 减少 Q 而变化为 $+1Q$ 。因此，各第 1 像素电路 PIX 的电泳元件 40 的灰度等级，成为从黑色按照电荷量 Q 的减少量向白色侧转变而得到的中间灰度等级（灰色）。另一方面，虽然通过反方向偏压的施加第 2 像素电路 PIX 的蓄积电荷量 σ_2 从 0 减少 Q 而变化为 $-1Q$ ，但是由于电泳元件 40 的灰度等级已到达白色（最高灰度等级），所以即使蓄积电荷量 σ_2 减少，电泳元件 40 的灰度等级也几乎不变化（覆写）。

[0105] 并且，在单位期间 TU1 内的写入工作中，控制电路 12 对显示了图像 IMG1 的黑色像素的各第 1 像素电路 PIX 指定白色的灰度等级，对显示了图像 IMG1 的白色像素的各第 2 像素电路 PIX 指定黑色的灰度等级。因此，在单位期间 TU1 内的驱动工作（工作期间 TDRV）中，如图 18 所示，对第 1 像素电路 PIX 的电泳元件 40 不施加电压，对第 2 像素电路 PIX 的电泳元件 40 施加正方向偏压。即，第 1 像素电路 PIX 的蓄积电荷量 σ_1 维持为施加反方向偏压后的 $+1Q$ ，第 2 像素电路 PIX 的蓄积电荷量 σ_2 从在初始化期间 TRST 施加反方向偏压后的 $-1Q$ 通过正方向偏压的施加增加 $2Q$ 而变化为 $+1Q$ 。如以上所述，通过单位期间 TU1 的初始化期间 TRST 的反方向偏压的施加和工作期间 TDRV 的电压施加（正方向偏压施加 / 无电压施加），第 1 像素电路 PIX 的蓄积电荷量 σ_1 与第 2 像素电路 PIX 的蓄积电荷量 σ_2 一致 ($\sigma_1 = \sigma_2 = +1Q$)。如图 18 所示，在第 1 像素电路 PIX 及第 2 像素电路 PIX 双方中，电泳元件 40 的灰度等级成为与电荷量 $+1Q$ 对应的中间灰度等级（灰色）。

[0106] 在单位期间 TU2 的初始化工作（初始化期间 TRST）中，由于与单位期间 TU1 同样对全部的像素电路 PIX 的电泳元件 40 施加反方向偏压，所以在第 1 像素电路 PIX 及第 2 像素电路 PIX 的双方中从电泳元件 40 除去 Q 电荷。因此，如图 18 所示，蓄积电荷量 σ_1 和蓄积电荷量 σ_2 双方从 $+1Q$ 变化为 0，将显示部 20 内的全部电泳元件 40 的灰度等级控制为白色。即，关于第 1 像素电路 PIX 及第 2 像素电路 PIX 双方消除对于电泳元件 40 的直流成分的施加。并且，在单位期间 TU2 的写入工作中，控制电路 12 对各像素电路 PIX 指定图像

IMG2 的各像素的灰度等级。因此,显示部 20 的显示图像从图像 IMG1 改变为图像 IMG2。

[0107] 根据以上说明的第 3 实施方式,尽管是在工作期间 TDRV 对电泳元件 40 仅施加正方向偏压且在初始化期间 TRST 对全部像素电路 PIX 的电泳元件 40 一律施加反方向偏压的结构,但可以有效地防止对电泳元件 40 的直流成分的施加。因而,具有能够有效地防止因直流成分的施加引起的电泳元件 40 的劣化的优点。

[0108] 另外,虽然在以上的说明中,在单位期间 TU1 内的写入工作中,对显示了图像 IMG1 的黑色像素的各第 1 像素电路 PIX 指定白色的灰度等级,对显示了图像 IMG1 的白色像素的各第 2 像素电路 PIX 指定黑色的灰度等级,但是图像 IMG1 不限于白色及黑色的 2 值图像。例如在图像 IMG1 包含中间灰度等级的情况下也可同样应用以上的方式。若设想改变前的图像 IMG1 包含不同的第 1 灰度等级及第 2 灰度等级的情况(无论有无其他的灰度等级),则单位期间 TU1 内的写入工作包括为以下工作:对显示了图像 IMG1 的第 1 灰度等级像素的各第 1 像素电路 PIX 供给与第 1 灰度等级相应的灰度等级电位 $VD[m, n]$,对显示了图像 IMG1 的第 2 灰度等级像素的各第 2 像素电路 PIX 供给与第 2 灰度等级相应的灰度等级电位 $VD[m, n]$ 。作为以上的表述中的“与第 1 灰度等级相应的灰度等级”,优选是第 1 灰度等级的互补灰度等级。同样地,作为以上的表述中的“与第 2 灰度等级相应的灰度等级”,优选是第 2 灰度等级的互补灰度等级。“互补灰度等级”意味着距离白色与黑色的中间值(即最高亮度与最低亮度的中间亮度)的亮度差相等的灰度等级。例如,若着眼于白色、浅灰色 (light gray)、深灰色 (dark gray) 及黑色这 4 种灰度等级,则白色与黑色的关系和 / 或浅灰色与深灰色的关系相当于互补灰度等级。根据以上的结构,在图像 IMG1 包含中间灰度等级的情况下,也可以使第 1 像素电路 PIX 及第 2 像素电路 PIX 双方的电泳元件 40 的灰度等级一致为与电荷量 $+1Q$ 对应的中间灰度等级。

[0109] D : 变形例

[0110] 对于以上的各方式能够多样地进行变形。以下例示具体变形的方式。可以将从以下的例示中任意选择的 2 种以上的方式适宜进行合并。

[0111] 1. 变形例 1

[0112] 在以上的各方式中,例示了在工作期间 TDRV 内的与指定灰度等级相应的时刻使驱动晶体管 TDR 从截止状态变化为导通状态的结构(以下称为“结构 A”),但是也能够采用在工作期间 TDRV 内的与指定灰度等级相应的时刻使驱动晶体管 TDR 从导通状态变化为截止状态的结构(以下称为“结构 B”)。在结构 B 中,在工作期间 TDRV 使电容电位 SC 从电位 VH 减小为电位 VL。可是,根据在前述的各方式中采用的结构 A,如以下所详述的,具有与结构 B 比较能够缩短从工作期间 TDRV 的开始直至使用者实际识别显示图像的内容为止的时间的优点。

[0113] 图 19 是显示部 20 的显示图像从工作期间 TDRV 的起始点到结束点历时地变化的状况的示意图。图 19 的部分 (A) 对应于结构 A,图 19 的部分 (B) 相当于结构 B。在图 19 中,设想显示包含 4 种灰度等级(白色、黑色、2 种中间灰度等级)的图像 IMG 的情况。图像 IMG,是在包括白色和中间灰度等级的背景上配置有黑色字符“A”的图像。

[0114] 如图 19 的部分 (B) 所示,在结构 B 中,通过使被指定了白色以外的灰度等级(黑色、中间灰度等级)的各像素电路 PIX 的驱动晶体管 TDR 在工作期间 TDRV 的起始点一齐变化为导通状态而使电泳元件 40 的灰度等级开始向黑色侧转变,在工作期间 TDRV 之中与各

像素电路 PIX 的指定灰度等级相应的时刻通过使驱动晶体管 TDR 从导通状态变化为截止状态而使电泳元件 40 的灰度等级的变化停止。因此,图像 IMG 的黑色的字符“A”在工作期间 TDRV 的邻近结束点的阶段初始被使用者识别。

[0115] 另一方面,如图 19 的部分 (A) 所示,在结构 A 中,在工作期间 TDRV 的起始点将各像素电路 PIX 的驱动晶体管 TDR 设定为截止状态,在与各像素电路 PIX 的指定灰度等级相应的时刻通过使驱动晶体管 TDR 从截止状态变化为导通状态而使电泳元件 40 的灰度等级开始向黑色侧转变。因此,黑色的字符“A”,从工作期间 TDRV 的较早的时刻开始被使用者感知到。即,根据结构 A,具有与结构 B 比较能够缩短从工作期间 TDRV 的起始点直至使用者实际能够感知到图像(特别是字符)为止的时间的优点。

[0116] 2. 变形例 2

[0117] 构成像素电路 PIX 的各晶体管的导电型可任意改变。例如,可以采用将第 1 实施方式(图 2)的像素电路 PIX 的各晶体管(TDR、SW1、SW2)改变为 P 沟道型的图 20 的结构。在图 20 的结构中,与图 2 的结构比较电压的高低被对调。例如,在工作期间 TDRV,将对置电极 44 的共用电位 VCOM 设定为低位侧电位 VCOM_L 并且将驱动电位线 26 的驱动电位 VDR 设定为高位侧电位 VDR_H。但是,由于本质的工作与以上的各例示是相同的,所以省略采用图 20 的像素电路 PIX 的情况的工作的说明。另外,也能够采用不同导电型的晶体管混合存在的像素电路 PIX,但是若从像素电路 PIX 的制造工序的简单化这样的观点来看,如以上所例示的那样像素电路 PIX 内的各晶体管的导电型共同化的结构特别优选。

[0118] 此外,像素电路 PIX 的各晶体管(TDR、SW1、SW2)的材料和 / 或结构和 / 或制造方法是任意的。例如,作为各晶体管的半导体层的材料,可任意采用非晶质半导体(例如非晶硅)、氧化物半导体、有机半导体、多结晶半导体(例如高温多晶硅和 / 或低温多晶硅)。

[0119] 3. 变形例 3

[0120] 虽然在以上的各方式中,在工作期间 TDRV 内通过将电容电位 SC 设定为电位 W(t) 而使驱动晶体管 TDR 的栅 - 源间的电压 VGS 历时地变化,但是在工作期间 TDRV 使电压 VGS 历时地变化的方法可适宜改变。例如,也能够采用下述结构:通过使供给于驱动晶体管 TDR 的源的驱动电位 VDR 在工作期间 TDRV 变化(下降),而使驱动晶体管 TDR 的电压 VGS 历时地变化。

[0121] 4. 变形例 4

[0122] 虽然在以上的方式中将电位 W(t) 控制为了斜坡波形(即直线性地单调增加的波形),但是电位 W(t) 的波形是任意的。例如,虽然在前述的例示中使电位 W(t) 直线性地变化,但是也可采用使电位 W(t) 曲线性地变化的结构。此外,虽然在前述的例示中,使电位 W(t) 在工作期间 TDRV 内单调增加,但是也能够采用使电位 W(t) 在工作期间 TDRV 内增减的结构。具体地,能够利用从工作期间 TDRV 的起始点开始直线性地增加(减少)且从中途的时刻开始直线性地减少(增加)的三角波和 / 或在工作期间 TDRV 内曲线性地变化的正弦波作为电位 W(t)。

[0123] 5. 变形例 5

[0124] 电泳元件 40 的施加电压与灰度等级的关系并不限于以上的例示。例如,在与图 3 的例示相反,利用了下述电泳元件 40,即该电泳元件 40 利用了带电为正极性的白色的带电微粒 462W 和带电为负极性的黑色的带电微粒 462B 的情况下,电泳元件 40 的显示灰度等

级,通过工作期间 TDRV 中的正方向偏压的施加向白色侧转变,通过初始化期间 TRST 中的反方向偏压的施加向黑色侧转变。此外,像素电极 42 和对置电极 44 的位置(观察侧 / 背面侧)也可以改变。例如,如果在图 3 的例示中将对置电极 44 设置于背面侧而将像素电极 42 配置于前面侧,则可实现电泳元件 40 的显示灰度等级通过正方向偏压的施加向白色侧转变的结构。

[0125] 电泳元件 40 的结构也可适宜改变。例如,也能够采用将白色的带电微粒 462W 分散于黑色的分散介质 464 的结构和 / 或将黑色的带电微粒 462B 分散于白色的分散介质 464 的结构(1 微粒系)。此外,构成电泳元件 40 的带电微粒 462 和 / 或分散介质 464 的色彩并不限于白色及黑色,而可任意改变。也可以采用分散有与不同的显示色对应的 3 种以上的微粒(例如 1 种不带电)的电泳元件 40。

[0126] 但是,由以上各方式的像素电路 PIX 进行驱动的对象并不限于电泳元件 40。例如,本发明能够应用于液晶元件、发光元件(例如有机 EL 元件和 / 或 LED(Light Emitting Diode, 发光二极管))、场致发射(FE, Field-Emission)元件、表面传导型电子发射(SE, Surface conduction Electron emitter)元件、弹道电子发射(BS, Ballistic electron Emitter)元件、受光元件等任意的电光元件的驱动。即,将电光元件包括为将电作用(电压的施加和 / 或电流的供给)和光学的作用(灰度等级变化和 / 或发光)的一方变换为另一方的被驱动元件。但是,从解决对驱动晶体管 TDR 的特性的误差有效地进行补偿这样的所期望的问题的观点来看,本发明特别适合于对电泳元件 40 和 / 或液晶元件等高电阻的电光元件进行驱动的情况。

[0127] E : 应用例

[0128] 以下示例应用了本发明的电子设备。在图 21 及图 22 中,图示了采用了以上例示的各方式的电光装置 100 作为显示装置的电子设备的外观。

[0129] 图 21 是利用了电光装置 100 的便携式的信息终端(电子书籍)310 的立体图。如图 21 所示,信息终端 310 构成为包括使用者操作的操作元件 312 和在显示部 20 显示图像的电光装置 100。若操作元件 312 被操作则显示部 20 的显示图像被改变。图 22 是利用了电光装置 100 的电子纸 320 的立体图。如图 22 所示,电子纸 320 构成为包括形成于可挠性的基板(片)322 的表面的电光装置 100。

[0130] 应用本发明的电子设备并不限定于以上的例示。例如,可以在便携电话机和 / 或钟表(手表)、便携式的声音再现装置、电子计算器、触摸面板搭载型的显示装置等各种电子设备中采用本发明的电光装置。

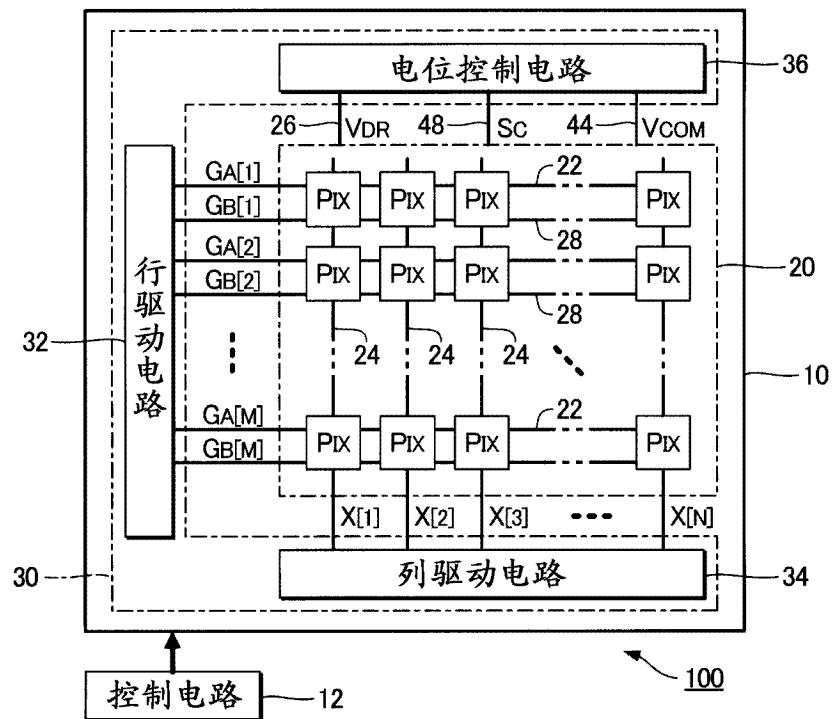


图 1

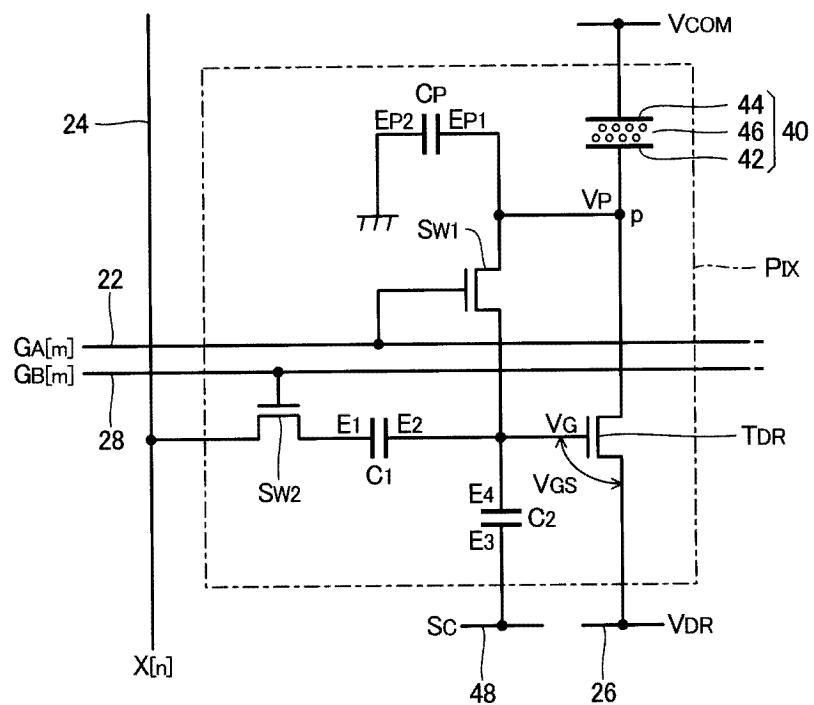


图 2

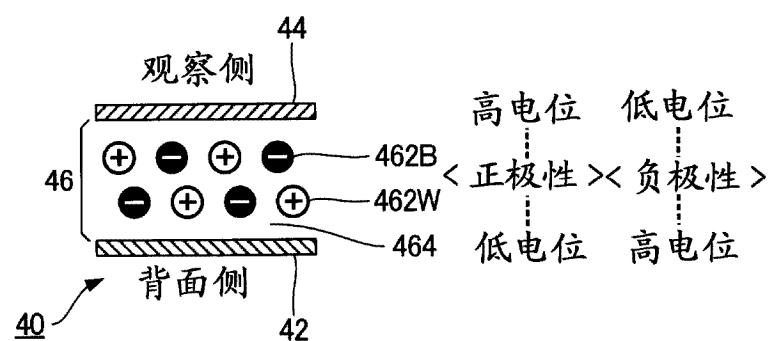


图 3

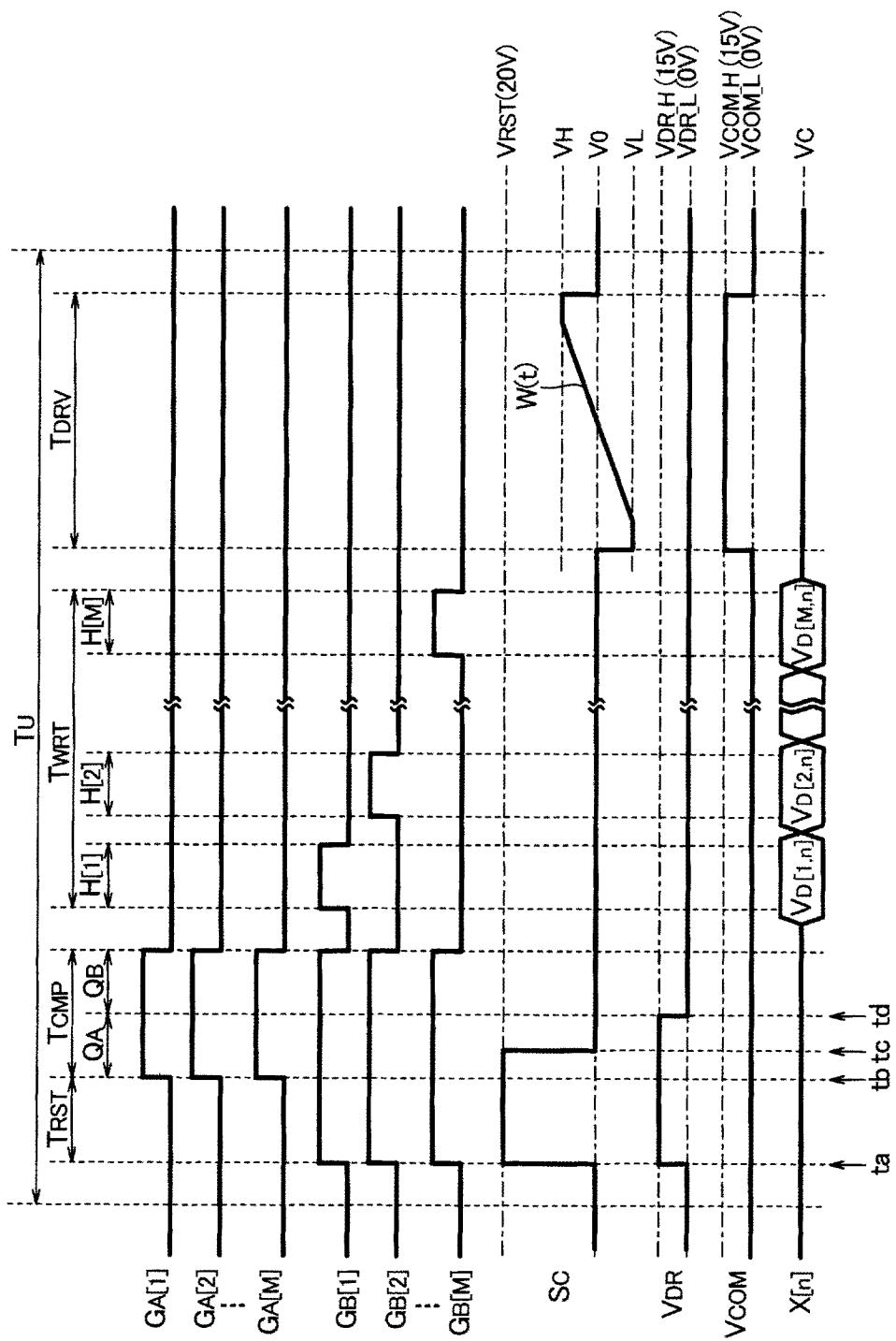


图 4

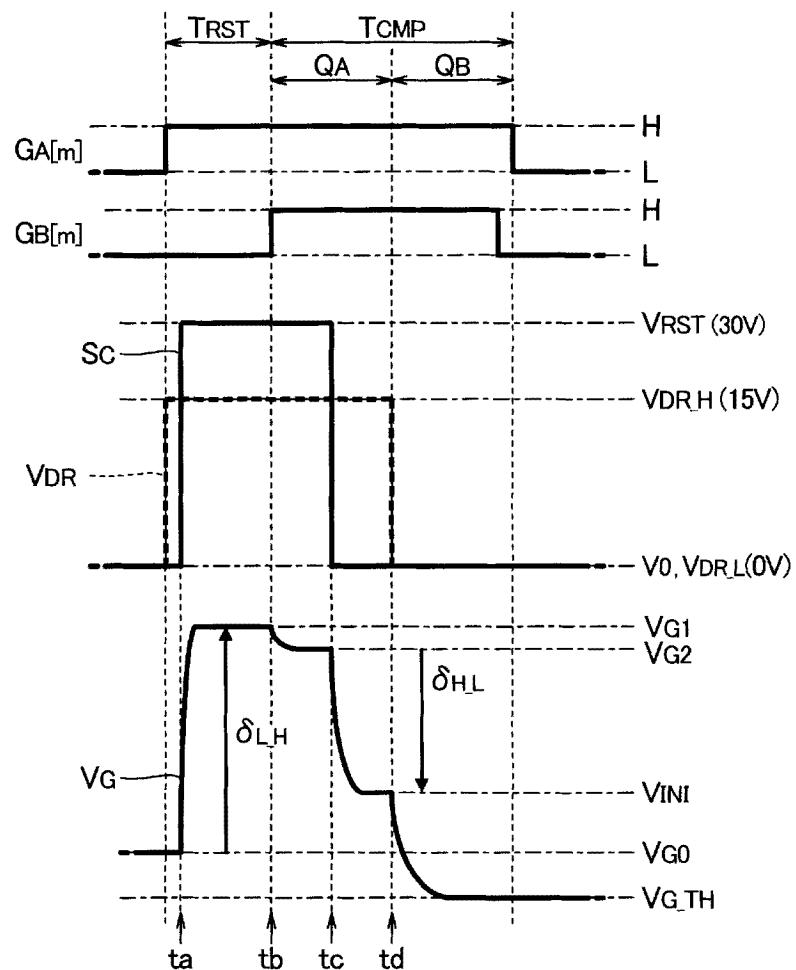


图 5

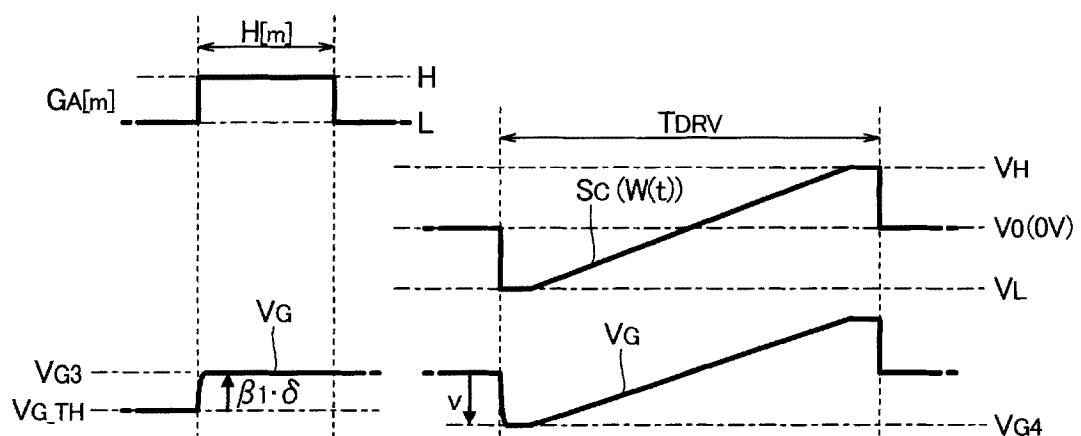


图 6

< 初始化期间 TRST (初始化工作) >

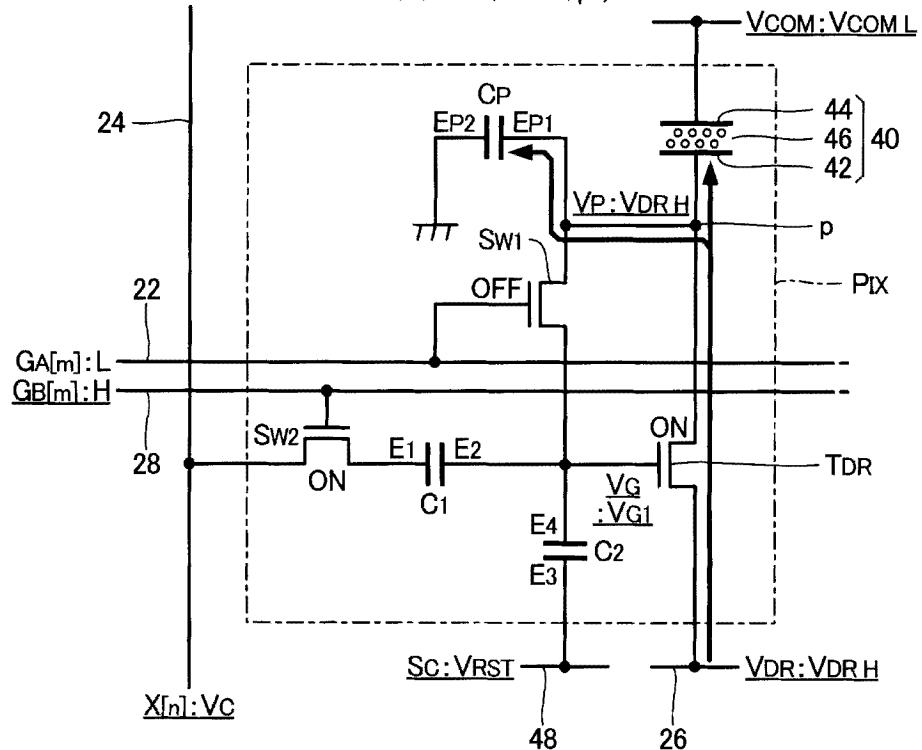


图 7

< 补偿准备期间 QA (tb-tc) >

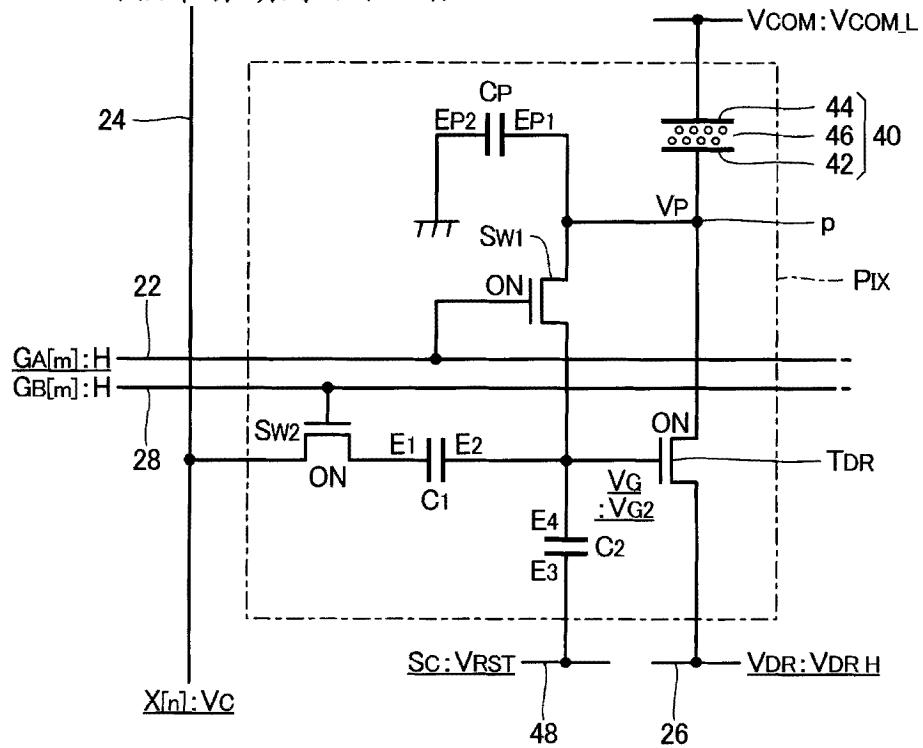


图 8

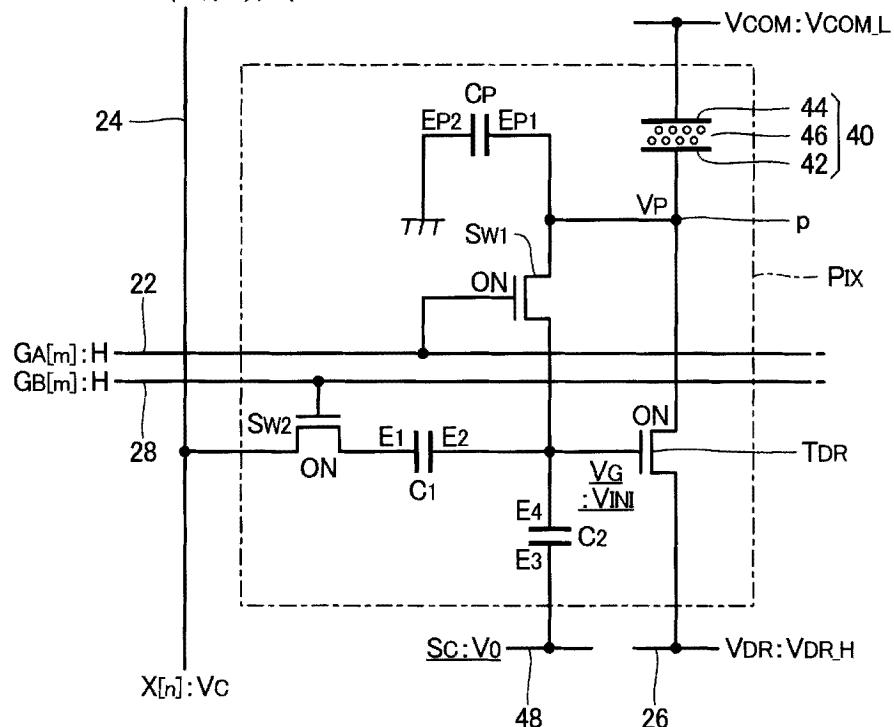
<补偿准备期间QA (t_c-t_d)>

图 9

<补偿执行期间QB (补偿工作)>

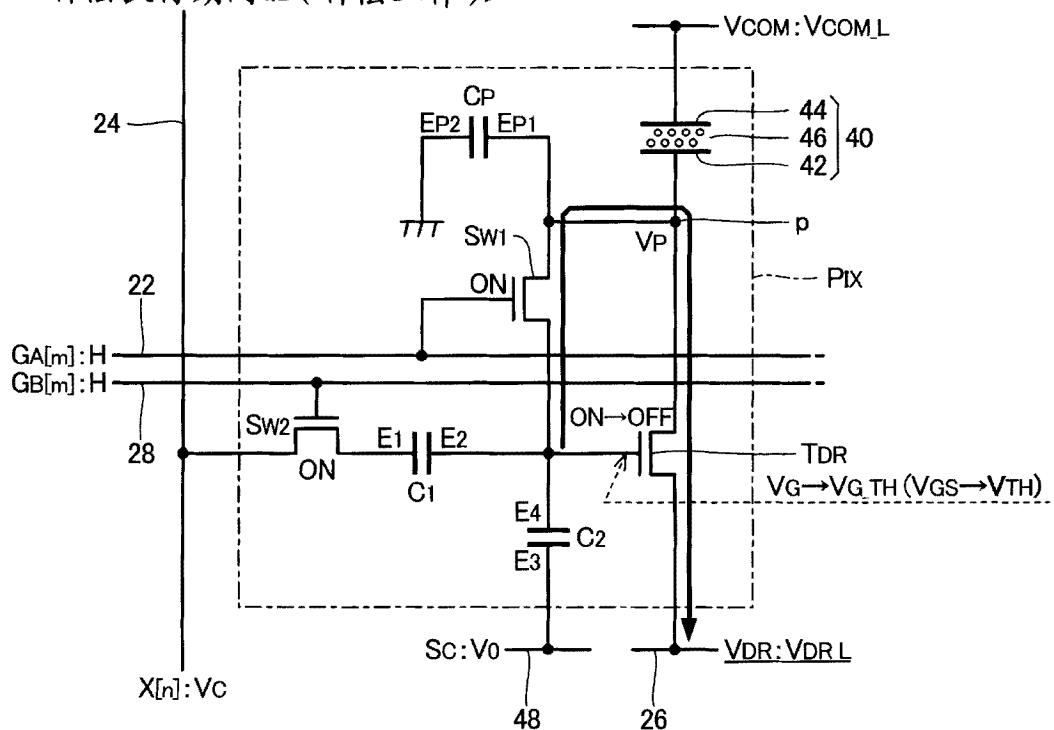


图 10

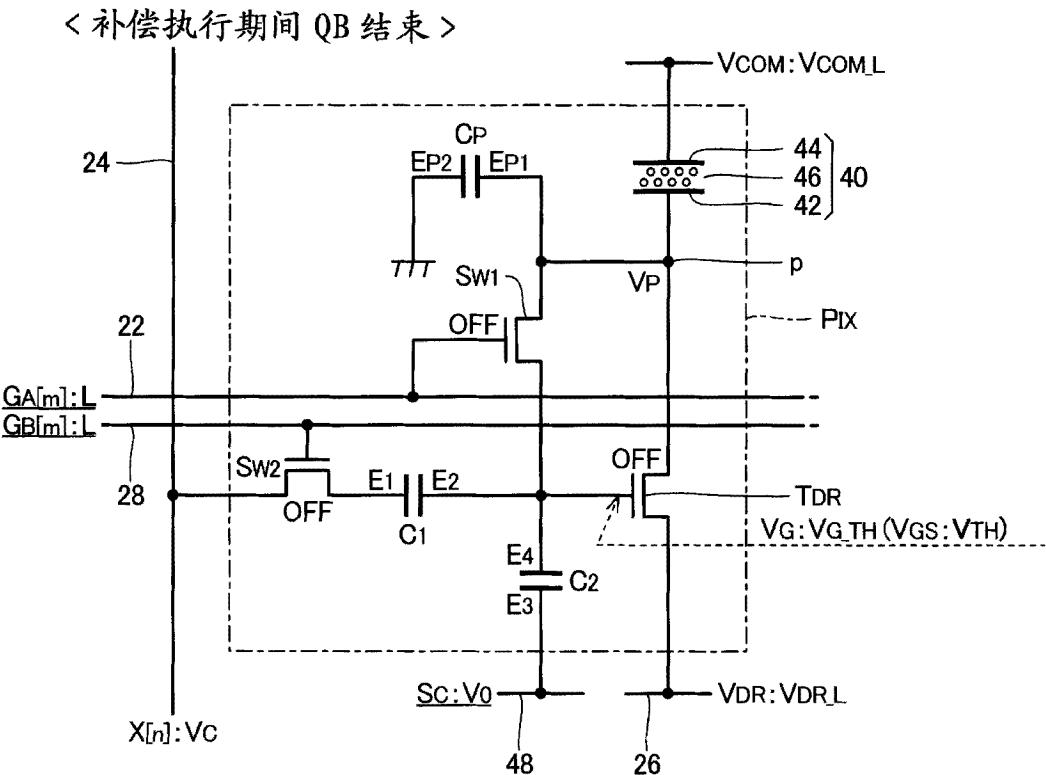


图 11

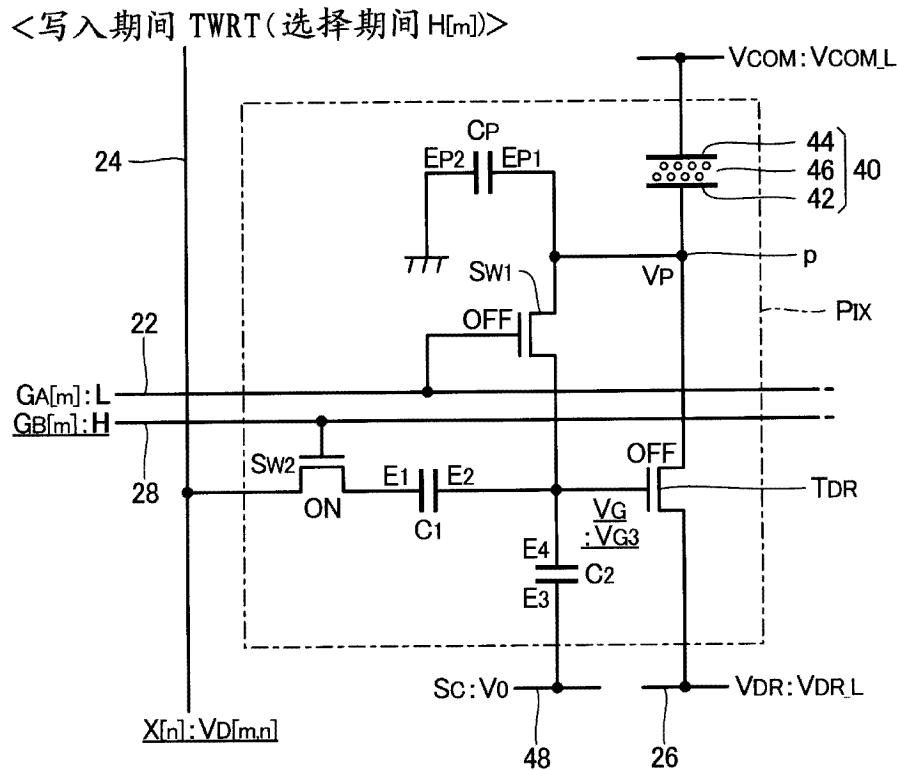


图 12

< 工作期间 TDRV (驱动工作) >

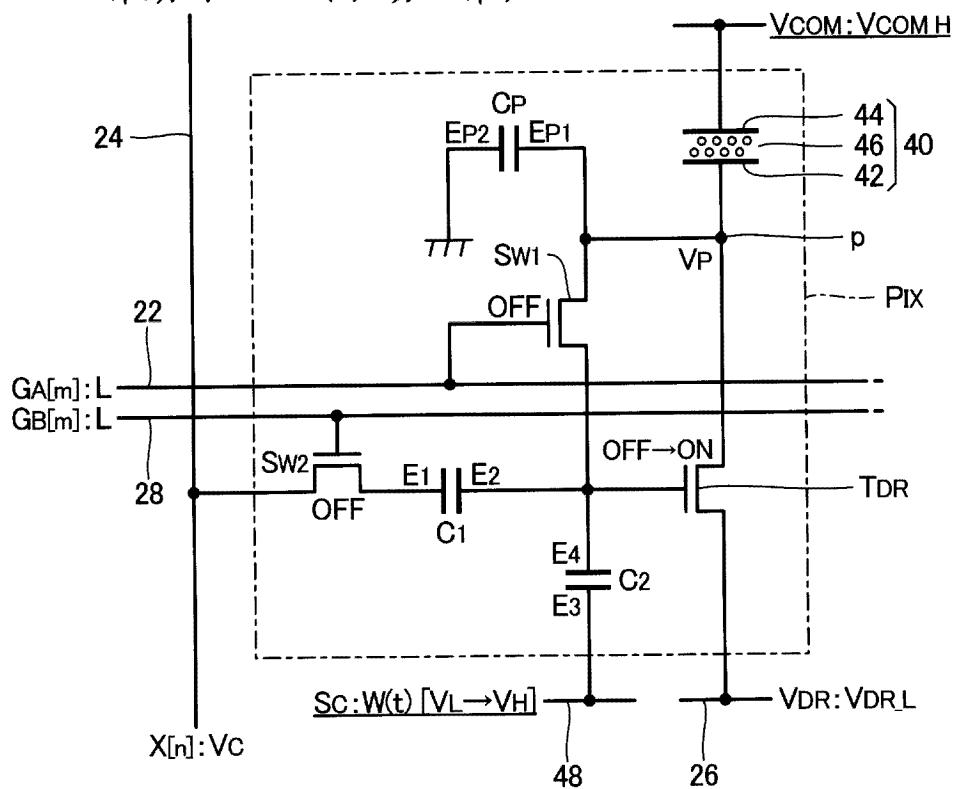


图 13

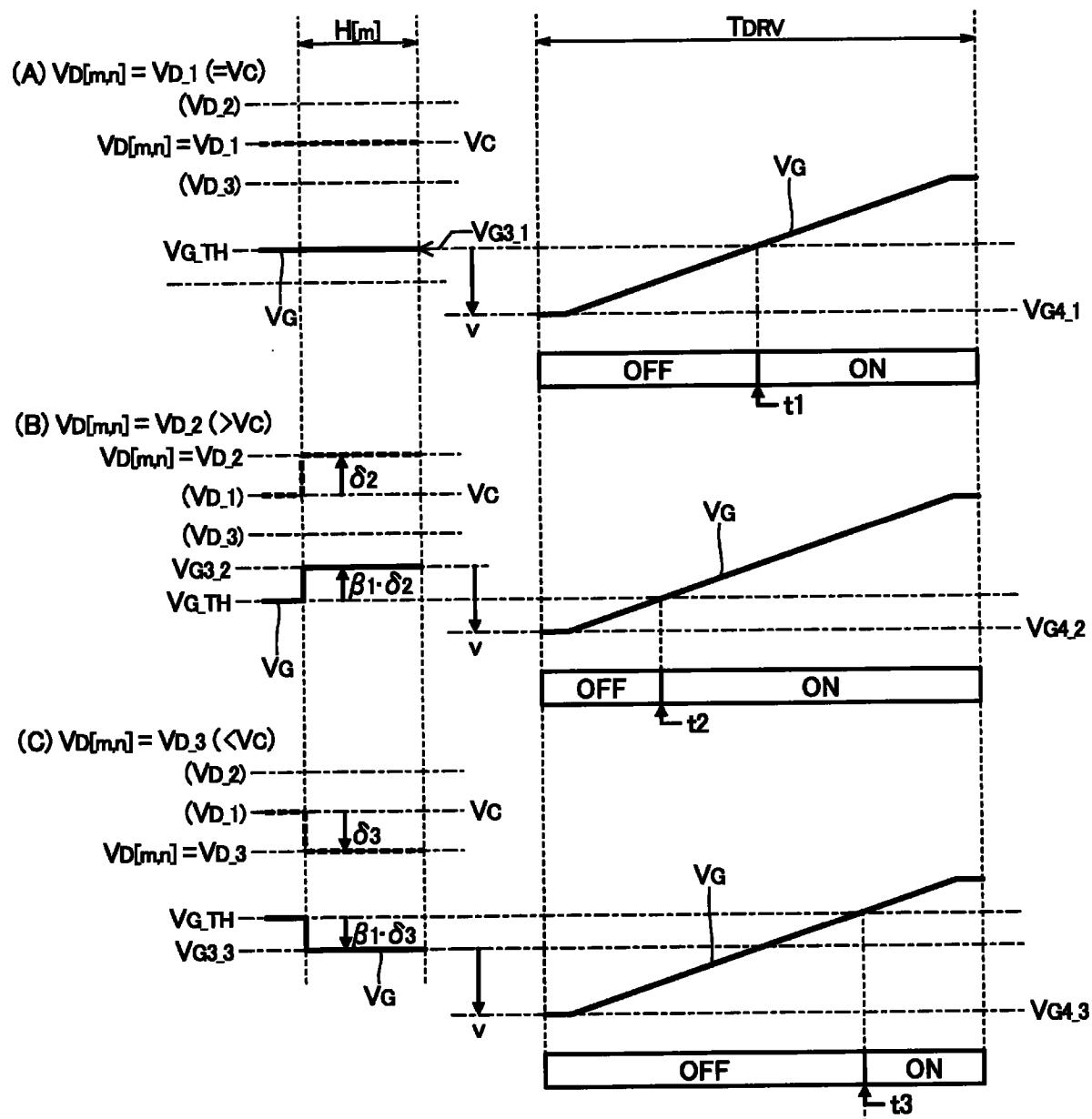


图 14

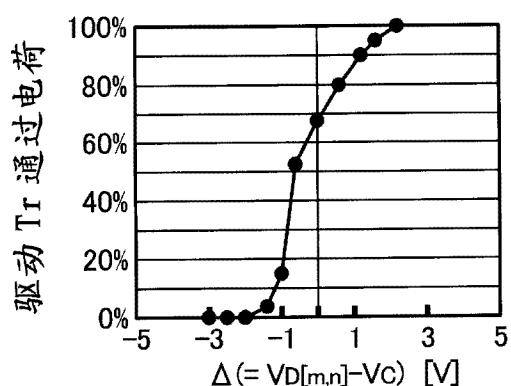


图 15

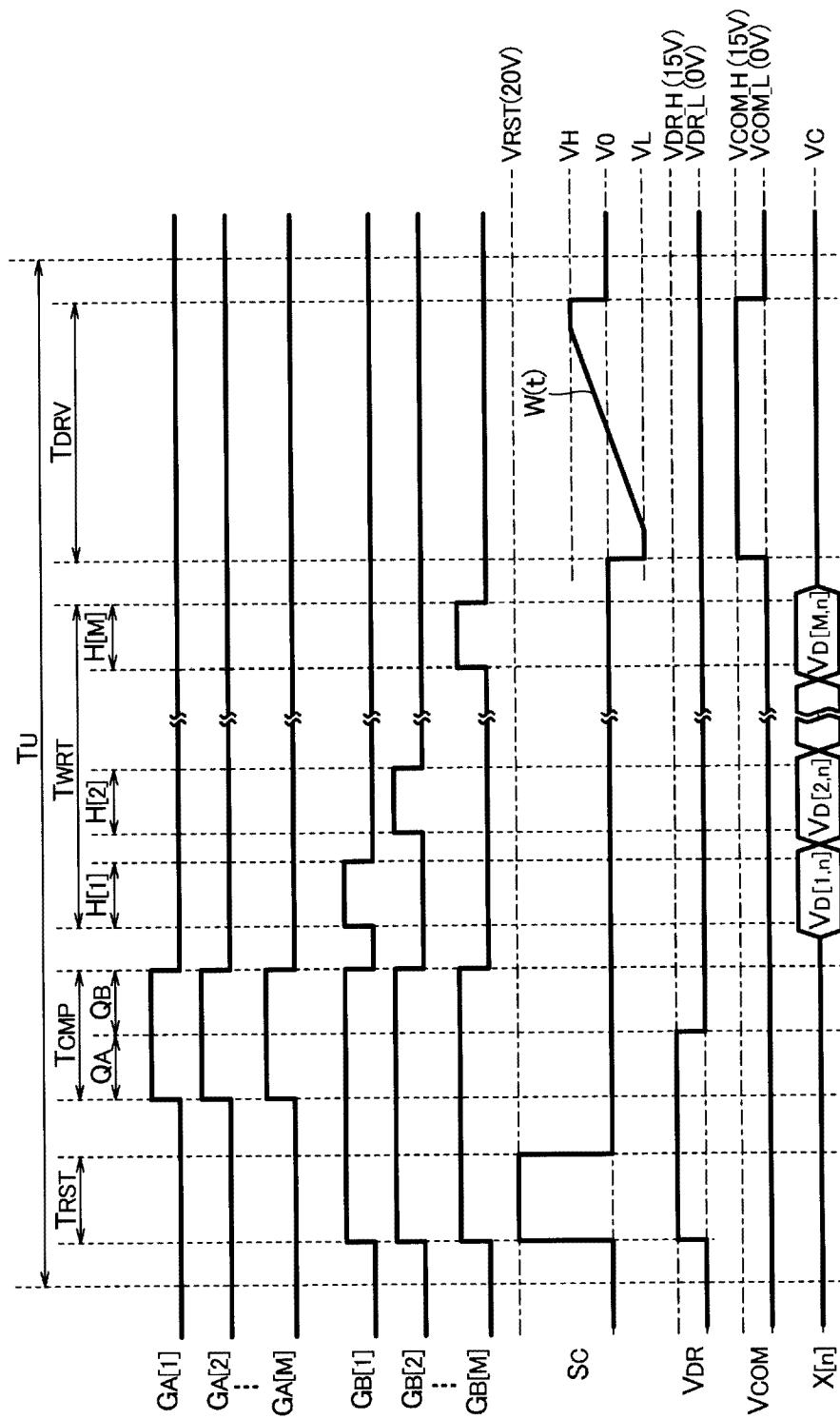


图 16

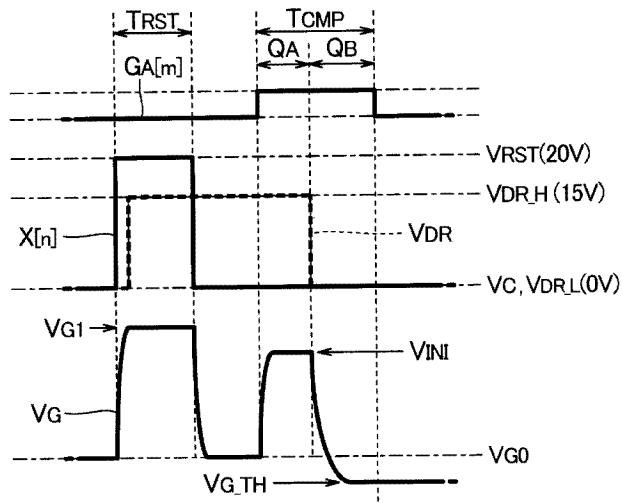


图 17

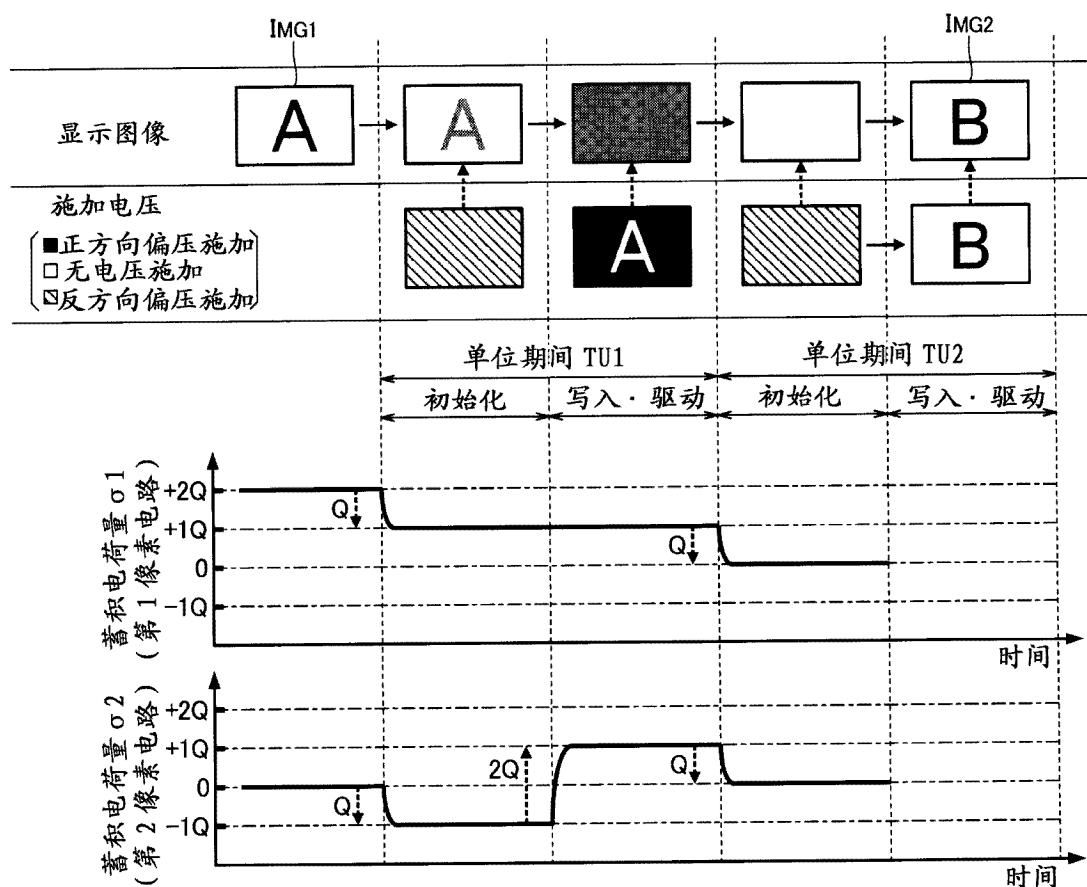


图 18

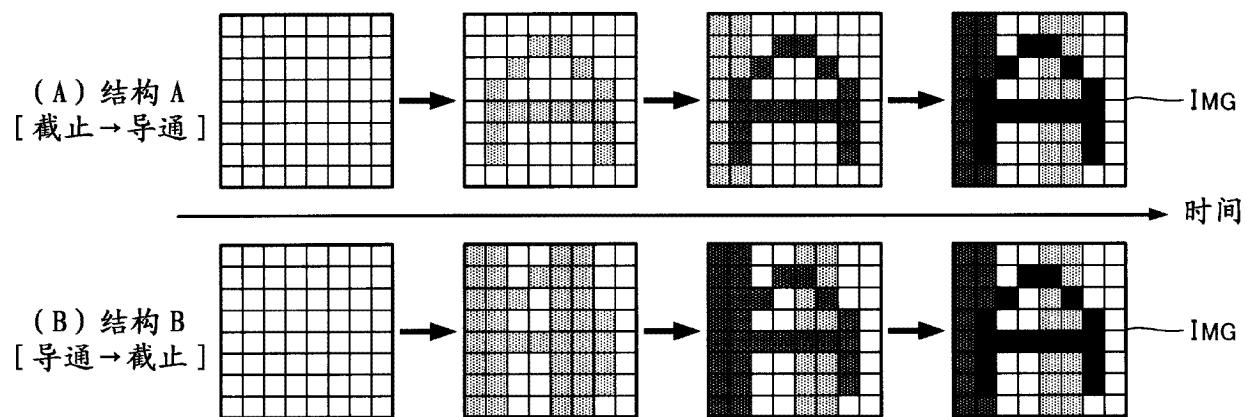


图 19

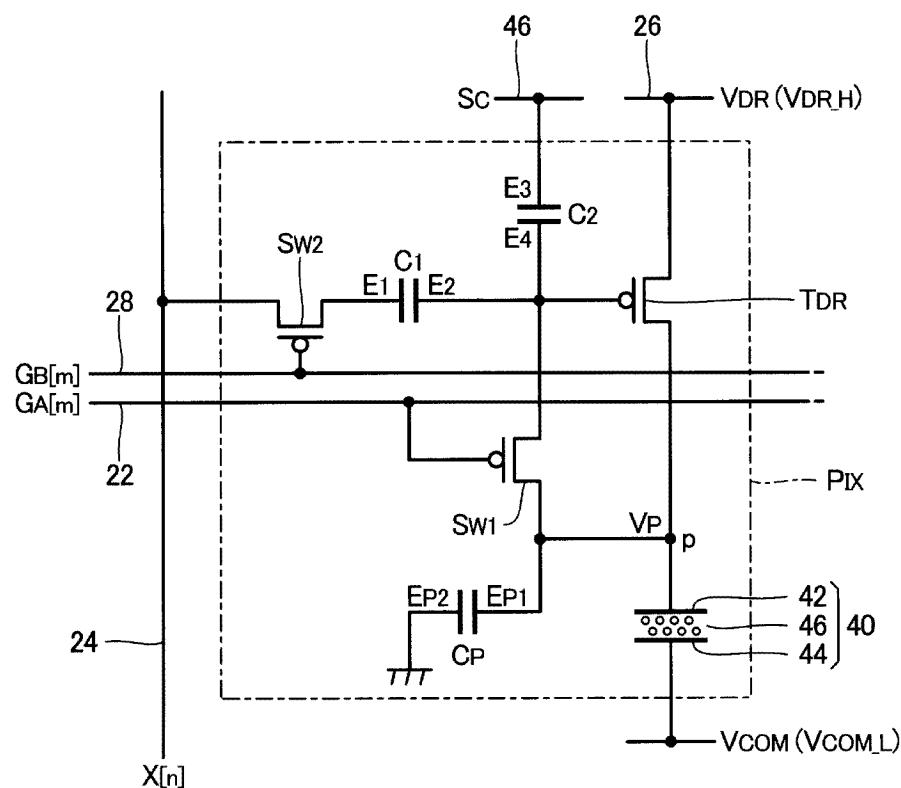


图 20

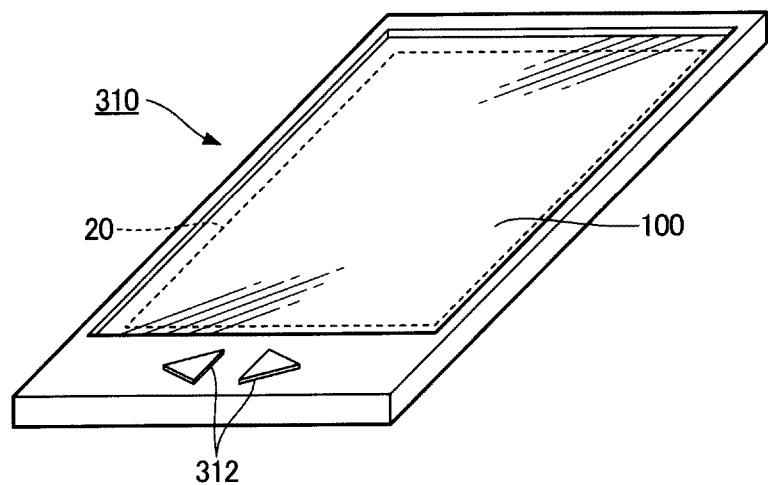


图 21

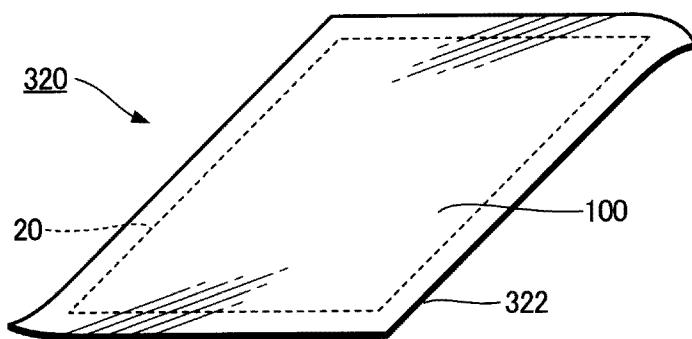


图 22

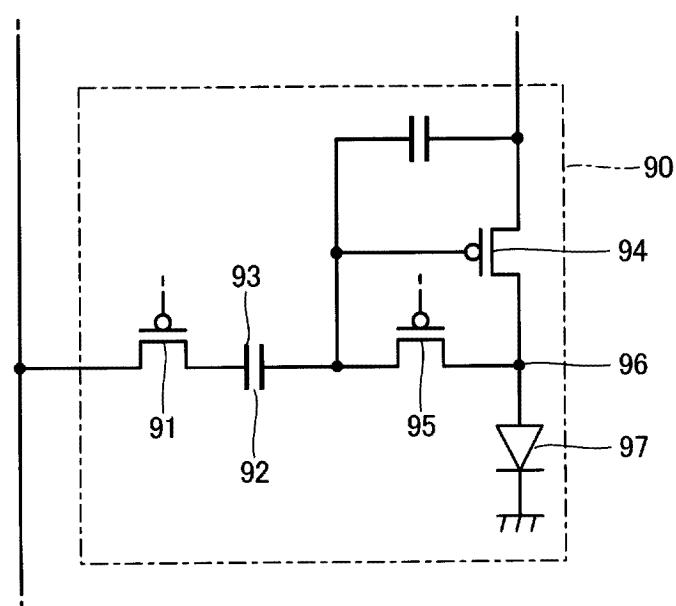


图 23