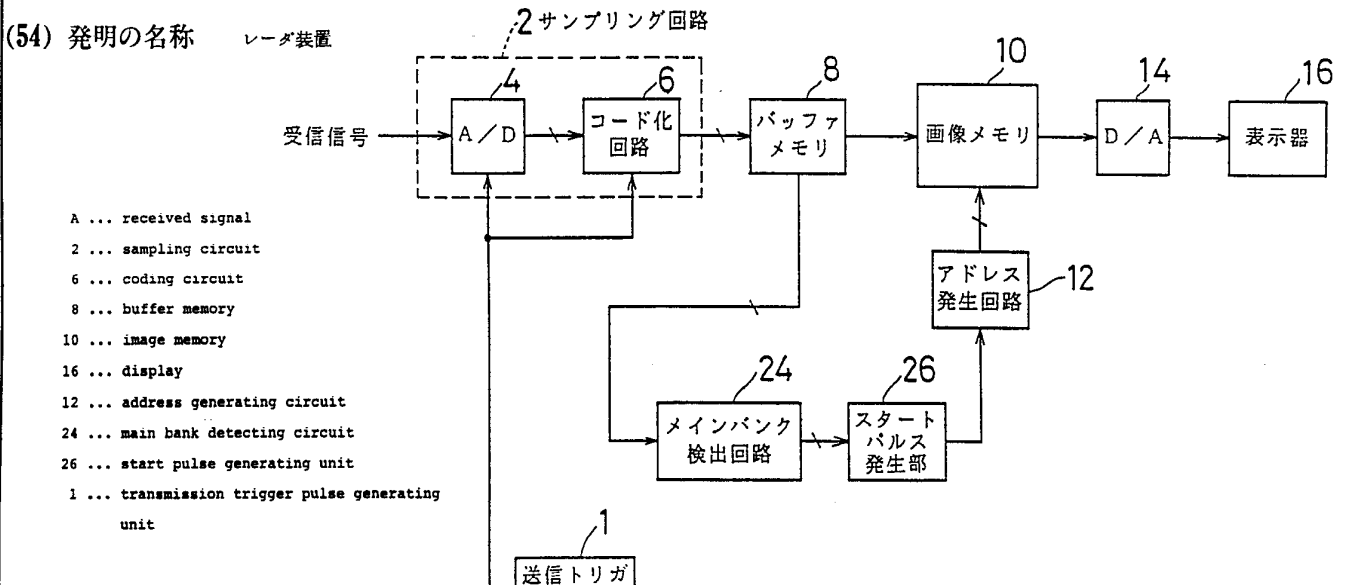




特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類 5 G01S 7/28</p>	<p>A1</p>	<p>(11) 国際公開番号 WO 92/14167</p> <p>(43) 国際公開日 1992年8月20日(20. 08. 1992)</p>
<p>(21) 国際出願番号 PCT/JP92/00099 (22) 国際出願日 1992年2月1日(01. 02. 92)</p> <p>(30) 優先権データ 特願平3/12046 1991年2月1日(01. 02. 91) JP</p> <p>(71) 出願人(米国を除くすべての指定国について) 古野電気株式会社 (FURUNO ELECTRIC COMPANY, LIMITED)[JP/JP] 〒662 兵庫県西宮市芦原町9番52号 Hyogo, (JP)</p> <p>(72) 発明者;および (75) 発明者/出願人(米国についてのみ) 富士川巧(FUJIKAWA, Takumi)[JP/JP] 〒665 兵庫県宝塚市安倉南3-6-7-405 Hyogo, (JP) 木矢佳志(KIYA, Yoshiyuki)[JP/JP] 〒663 兵庫県西宮市鳴尾町5-8-2 Hyogo, (JP) 有留光一(ARIDOME, Koichi)[JP/JP] 〒658 兵庫県神戸市東灘区住吉山手4-17-15-105 Hyogo, (JP)</p> <p>(81) 指定国 CA, GB, US.</p> <p>添付公開書類 国際調査報告書</p>		

(54) Title: RADAR DEVICE



(57) Abstract

A radar device having a function of adjusting timing in a direction of distance when echo signals are received and displayed. The radar device successively emits probe signals in different directions, receives echo signals and displays them on a display in order to indicate circumferential conditions over wide range of directions. This device comprises a buffer memory (8) which once stores a reflection signal resulting from a probe signal, a memory (10) which stores in a corresponding storage element echo signals of an amount of one scan fed from the buffer memory, and a timing adjust amount-setting means (24) which sets the timing adjust amount in the direction of distance by detecting a place (main bank) at zero distance from the antenna, and wherein writing of the received echo signal onto the memory (10) is started based on the predetermined timing adjust amount.

(57) 要約

この発明は、装備時などにおいて、エコー信号を受信して表示する際の距離方向のタイミングを調整する機能を備えたレーダ装置に関する。

この発明に係るレーダ装置は、順次異なる方向に探知信号を発射し、エコー信号を受信し表示器に表示することにより広範囲方向の周囲状況を表示するものにおいて、一の探知信号に起因する反射信号を一旦記憶するバッファメモリ(8)と、このバッファメモリから供給され1スキャン分のエコー信号を対応する記憶素子に記憶する記憶器(10)と、アンテナからの距離が零に相当する箇所(メインバンク)を検出して距離方向のタイミング調整量を定めるタイミング調整量設定手段(24)とを備え、定められたタイミング調整量に基づいて受信したエコー信号の記憶器(10)への書き込みを開始させることを特徴とする。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT	オーストリア	ES	スペイン	MG	マダガスカル
AU	オーストラリア	FI	フィンランド	ML	マリ
BB	バルバドス	FR	フランス	MN	モンゴル
BE	ベルギー	GA	ガボン	MR	モーリタニア
BF	ブルキナ・ファソ	GN	ギニア	MW	マラウイ
BG	ブルガリア	GB	イギリス	NL	オランダ
BJ	ベナン	GR	ギリシャ	NO	ノルウェー
BR	ブラジル	HU	ハンガリー	PL	ポーランド
CA	カナダ	IE	アイルランド	RO	ルーマニア
CF	中央アフリカ共和国	IT	イタリア	RU	ロシア連邦
CG	コンゴ	JP	日本	SD	スーダン
CH	スイス	KP	朝鮮民主主義人民共和国	SE	スウェーデン
CI	コート・ジボアール	KR	大韓民国	SN	セネガル
CM	カメルーン	LI	リヒテンシュタイン	SU	ソヴィエト連邦
CS	チェコスロバキア	LK	スリランカ	TD	チャード
DE	ドイツ	LU	ルクセンブルグ	TG	トーゴ
DK	デンマーク	MC	モナコ	US	米国

明細書

発明の名称

レーダ装置

技術分野

この発明は、装備時などにおいて、エコー信号を受信して表示する際の距離方向のタイミングを調整する機能を備えたレーダ装置に関する。

背景技術

レーダ装置を新たに船舶などに装備する際、一般にタイミング調整が行われる。これは表示器に表示されるレーダ映像の距離方向の位置をレーダアンテナからの実際の距離に対応させるための調整である。

指示部から空中線部に対してトリガ信号が与えられてからエコー信号が立ち上がるまでには、一般に電波の物標までの往復時間以外に時間遅れが生じるため、タイミング調整が必要となる。この時間遅れの原因としては、指示部と空中線部間のケーブルによる信号の遅延、送信回路部における遅延および受信回路部における遅延などが考えられる。

そこで、従来は、レーダ装置を船舶等に装備するなどの際には、アンテナからの距離が零に相当する箇所を基点として受信信号データが取り込めるようにタイミング調整を行っている。

これには、第6図に示すように、送信トリガパルスを発生する送信トリガパルス発生部 a と、受信信号を所定のサンプリング周期をもってデジタル化するサンプリング回路 b との間に遅延量調整回路 c を設け、上記の送信トリガパルスをこの遅延量調整回路 c を介してサンプリング回路 b に対してサンプリング開始のスタートパルスとして与えるように構成し、タイミング調整の際には、アンテナから一定距離に設置された試験用の物標に対して探知電波を発射し、これに基づく画像を見ながら、画像歪みが生じないように、遅延量調整回路 c において上記の送信トリガパルスに対する遅延量を手動で調整するようにしている。

このように、従来のレーダ装置では、これを船舶等に新たに装備する場合や、ケーブル長を代えた場合や送受信部の回路部品を交換したような場合には、その都度、アンテナからの距離が零に相当する箇所を基点として受信信号が取り込めるようにタイミング調整を行う必要があった。このため、調整操作が極めて煩雑になっていた。

また、従来は、ワンショットマルチバイブレータ IC を用いて、トリガ信号の発生タイミングから一定時間遅れて受信信号の取り込

みを開始するようにし、CR時定数で遅延時間を調整するようにしていた。

従来のレーダ装置の各信号をタイミングチャートとして第11図に示す。第11図のようにトリガ信号が発生されてから一定時間 t_0 遅れて受信信号が現れる。ワンショットパルスはトリガ信号から t_0 に相当する時間発生される。1次メモリはワンショットパルスの終了後受信データを順次記憶していく。1次メモリに記憶された受信データは非サンプリング時間中に2次メモリへ転送する。1次メモリから2次メモリへのデータ転送の例を第12図に示す。2次メモリの書込みアドレスはアンテナの方向に対応し、図のように1次メモリの先頭を2次メモリの中心即ちアンテナ位置に対応させて順にデータを移し込む。

ところが、このような従来の実サンプリング開始時期を制御するものでは、比較的短時間のワンショットパルスを発生するには有効であるが、CR時定数を長くして遅延時間を長くしようとするれば、ワンショットパルスの周期がサンプリング周期より大きく変動するようになりジッタが生じる。

例えば養殖漁場などの監視用レーダにおいては、指示部と空中線部間を1～3kmもの長いケーブルで接続するといった使用形態もある。このような場合には長時間で且つ時間の安定したワンショットパルスを発生させなければならない。

なお、クロック信号をカウントして所定の遅延信号を発生させるデジタル回路を用いれば上述の問題は解消されるが、極めて高速動作が要求される。例えばレンジ0.25NMで半径 240ドットの場合、1ドットのサンプリングクロックは77.7MHz となり、この速度で動作する遅延回路をデジタル回路で廉価に実現することは困難である。

発明の開示

この発明の一つの目的は、装備時などにおいて、エコー信号を受信して表示する際の距離方向のタイミングを自動的に調整することができるレーダ装置を提供することである。

この発明の他の目的は、一の探知信号に起因する反射信号を一旦記憶するバッファメモリと、表示器の画素数と同数の記憶素子を有しバッファメモリから供給されるエコー信号を対応する記憶素子に記憶する記憶器とを具備するレーダ装置において、受信されたエコー信号の中からメインバンクを検出しこのメインバンクに基づいて前記バッファメモリへのエコー信号の書き込みを開始させることによりエコー信号を受信して表示する際の距離方向のタイミングを自動的に調整するレーダ装置を提供することである。

この発明の他の目的は、一の探知信号に起因する反射信号を一旦記憶するバッファメモリと、表示器の画素数と同数の記憶素子を有

しバッファメモリから供給されるエコー信号を対応する記憶素子に記憶する記憶器とを具備するレーダ装置において、バッファメモリから供給されるエコー信号の中からメインバンクを検出し、検出されたメインバンクに基づいてバッファメモリから送出されるエコー信号の記憶器への書き込みを開始させることによりエコー信号を受信して表示する際の距離方向のタイミングを自動的に調整するレーダ装置を提供することである。

この発明の他の目的は、1スイープ分の受信データを記憶する1次メモリと、1スキャン分の受信データを記憶する2次メモリとを具備するレーダ装置において、1次メモリ内のアンテナ位置に相当する読み出し基準位置を、設定されたタイミング調整量だけ移動させることによりエコー信号を受信して表示する際の距離方向のタイミングを調整するレーダ装置を提供することである。

この発明の第1の特徴は、順次異なる方向に探知信号を発射し、エコー信号を受信し表示器に表示することにより広範囲方向の周囲状況を表示するレーダ装置において、エコー信号を受信する受信部と、この受信部から送出される一の探知信号に起因する反射信号を一旦記憶するバッファメモリと、表示器の画素数以上の記憶素子を有しこのバッファメモリから供給されるエコー信号を対応する記憶素子に記憶する記憶器と、この記憶器から読み出された信号を表示する表示器と、受信されたエコー信号の中からメインバンクを検出

するメインバンク検出手段と、このメインバンク検出手段により検出されたメインバンクに基づいて前記バッファメモリへのエコー信号の書き込みを開始させるスタート信号を生成するスタート信号生成手段とで構成することである。

この発明の第2の特徴は、順次異なる方向に探知信号を発射し、エコー信号を受信し表示器に表示することにより広範囲方向の周囲状況を表示するレーダ装置において、エコー信号を受信する受信部と、この受信部から送出される一の探知信号に起因する反射信号を一旦記憶するバッファメモリと、表示器の画素数以上の記憶素子を有しこのバッファメモリから供給されるエコー信号を対応する記憶素子に記憶する記憶器と、前記バッファメモリから供給されるエコー信号の中からメインバンクを検出するメインバンク検出手段と、このメインバンク検出手段により検出されたメインバンクに基づいて前記バッファメモリから記憶器へのエコー信号の書き込みを開始させるスタート信号を生成するスタート信号生成手段とで構成することである。

レーダ装置に用いられるアンテナは、通常、送信と受信を共用しているため、送受信部とアンテナとの間には送信時と受信時とで信号の流れを変えるサーキュレータが設けられている。このサーキュレータの部分では、送信電波の一部がアンテナから発射されるまでに直接受信回路側に回り込んでくる。この信号（いわゆるメインバ

ンク)は、アンテナから外に出ていないので、アンテナからの距離が零に相当する信号となる。

したがって、このメインバンクを検出し、この信号を基点としてアンテナからの受信信号を取り込むようにすれば、常に、受信信号の取り込みタイミングに誤差が生じないことになる。

本発明の第1及び第2の特徴は、かかる事実に着目して得られたものであって、上記の課題を解決するため、アンテナから発射される探知電波信号の発射タイミングを決める送信トリガパルスを発生する送信トリガパルス発生部1と、前記探知電波の物標からの反射波をアンテナにより受信して得られる受信信号を所定のサンプリング周期でデジタル化して取り込むサンプリング回路2と、このサンプリング回路2でサンプリングされた受信信号データの複数ビーム分を一時的に記憶するバッファメモリ8と、このバッファメモリ8から転送される受信信号データを画像データとして格納する画像メモリ10と、この画像メモリ10に対する画像データの書き込み/読み出しのアドレス信号を発生するアドレス発生回路12と、前記画像メモリ10から読み出された画像データを画像表示するCRT等の表示器16とを備えたレーダ装置において、次の構成を採る。

すなわち、この発明の第1の特徴では、送信トリガパルス発生部1は、送信トリガパルスの出力周期が各々の送信トリガパルスごとに異なるように構成されたものである一方、送信トリガパルス発生

部 1 からの送信トリガパルスに応答してアンテナで得られた受信信号を所定のサンプリング周期でデジタル化する A/D 変換器 20 と、この A/D 変換器 20 でデジタル化された複数ビーム分の受信信号データを格納するメインバンク検出用メモリ 22 と、このメインバンク検出用メモリ 22 に格納された複数ビーム分に関するスイープ相関を取って受信信号データに含まれるメインバンクを検出するメインバンク検出回路 24 と、このメインバンク検出回路 24 で検出されたメインバンクにตอบสนองして前記サンプリング回路 2 に対してサンプリング開始のスタートパルスを出力するスタートパルス発生部 26 とを備えている。

また、この発明の第 2 の特徴では、送信トリガパルス発生部 1 は、送信トリガパルスの出力周期が各々の送信トリガパルスごとに異なるように構成されたものであり、かつ、この送信トリガパルス発生部 1 からの送信トリガパルスを前記サンプリング回路 2 に対してサンプリング開始のスタートパルスとして与える一方、バッファメモリ 8 に格納されている複数ビーム分の受信信号データに関するスイープ相関を取って受信信号データに含まれるメインバンクを検出するメインバンク回路 24 と、このメインバンク検出回路 24 で検出されたメインバンクにตอบสนองして前記アドレス発生回路 12 に対して書き込みアドレス発生のスタートパルスを出力するスタートパルス発生部 26 とを備えている。

この発明の第1の特徴に係る構成では、送信トリガパルス発生部1から送信トリガパルスが出力されると同時に、この送信トリガパルスにตอบสนองして受信信号がデジタル化されてメインバンク検出用メモリ22に格納される。メインバンク検出回路24は、複数ビーム分の受信信号データに関するスイープ相関を取って受信信号データに含まれるメインバンクを検出する。ここで、送信トリガパルス発生部1から出力される送信トリガパルスの出力周期は、各々の送信トリガパルスごとに異なるように設定されているから、同一物標で反射された探知電波のいわゆるセカンダリエコーの時間的な到来位置がそれぞれ異なるものとなり、セカンダリエコーは除かれる。一方、送信トリガパルスの出力タイミングからメインバンクが得られるまでの時間は、送信トリガパルスの出力周期の変化によらず一定であるから、メインバンクは相関性があることになる。こうして、メインバンクが検出されれば、スタートパルス発生部26は、これにตอบสนองしてサンプリング回路2に対してサンプリング開始のスタートパルスを出力するので、これによりサンプリング回路2がバッファメモリ8に対する受信信号データのサンプリングを開始する。

一方、この発明の第2の特徴に係る構成では、送信トリガパルス発生部1から送信トリガパルスが出力されると同時に、この送信トリガパルスにตอบสนองして受信信号がサンプリング回路2でサンプリングされてバッファメモリ8に格納される。メインバンクは、送信ト

トリガパルスが出力された直後の受信信号に含まれるレベルの強い信号であり、他のレベルの強い信号とは明確に区別することができる。そこで、メインバンク検出回路 24 は、複数ビーム分の受信信号データに関するスイープ相関を取って受信信号データに含まれるメインバンクを検出する。そして、メインバンクが検出されれば、スタートパルス発生部 26 は、これに応答してアドレス発生回路 12 に対して書き込みアドレス発生のスタートパルスを出力するので、その時点からバッファメモリ 8 に格納されている受信信号データが画像メモリ 10 に書き込まれる。

このように、この発明の第 1、第 2 のいずれの特徴についても、メインバンクを検出し、このメインバンクの信号を基点としてアンテナからの受信信号データを画像メモリ 10 に格納するので、常に、アンテナからの距離が零に相当する箇所からの受信信号データに基づく画像を表示することができる。このため、距離方向における画像の歪みが生じないので、レーダ情報に基づく距離の認識を誤ることが回避される。

この発明の第 3 の特徴は、トリガ信号に同期してパルス状電波を発射し物体からの反射波を受信する送受波手段と、1 スイープ分の受信データを記憶する 1 次メモリと、1 スキャン分の受信データを記憶する 2 次メモリと、前記 1 次メモリの内容をアンテナの方向に対応する 2 次メモリのアドレスに書き込む受信データ転送手段と、

距離方向のタイミング調整量を設定するタイミング調整量設定手段と、1次メモリ内のアンテナ位置に相当する読み出し基準位置を、設定されたタイミング調整量だけ移動させる読出基準位置変更手段とで構成することである。

この発明の第3の特徴を有するレーダ装置では、送受波手段により、トリガ信号に同期してパルス状電波が発射されるとともに物標からの反射波が受信され、また1スイープ分の受信データが1次メモリに記憶され、受信データ転送手段によって、1次メモリの内容がアンテナ方向に対応して2次メモリのアドレスに書き込まれる。そしてタイミング調整量設定手段により距離方向のタイミング調整量が設定され、読出基準位置変更手段により、1次メモリ内のアンテナ位置に相当する読出基準位置が、設定されたタイミング調整量だけ移動される。

上述のタイミング調整の作用を第10図に示す。第10図において、1次メモリに左から順にトリガパルスの発生タイミングからの1スイープ分の受信データが記憶されている。この1次メモリの内容を2次メモリに転送する際、上記基準位置変更手段によって、設定されたタイミング調整量だけ移動した位置を基準位置として1次メモリから順に2次メモリへ転送する。同図の例では1次メモリの第3画素をアンテナ位置に相当する読出基準位置として2次メモリの中心に対応させている。

このように一旦1次メモリに書き込まれた受信データを2次メモリへ移し変える処理は、1次メモリに次の1スリーブのデータが書き込まれるまでの時間に行う。1次メモリから2次メモリへの転送速度は1次メモリに対する受信データのサンプリング周期に比較して充分遅いため、高速動作の要求されないデジタル回路によって廉価に構成することができる。

図面の簡単な説明

第1図は、この発明に係るレーダ装置の一実施例の主要部のブロック図である。

第2図および第3図は、第1図に示す実施例の動作説明に供するタイミングチャートである。

第4図は、この発明に係るレーダ装置の他の実施例の主要部のブロック図である。

第5図は、第4図に示す実施例の動作説明に供するタイミングチャートである。

第6図は従来のレーダ装置のタイミング調整用の回路部分を含むブロック図である。

第7図は、この発明に係るレーダ装置の他の実施例の主要部のブロック図である。

第8図は、第7図に示す実施例の各信号のタイミングチャートで

ある。

第9図は、第7図に示す実施例の各信号のタイミングチャートである。

第10図は、この発明の作用説明図である。

第11図は、従来のレーダ装置における各信号のタイミングチャートである。

第12図は、従来のレーダ装置におけるデータ転送の例を示す図である。

実施例

実施例 1

第1図において、1はアンテナ（図示せず）から送信される探知電波信号の発射タイミングを決める送信トリガパルスを発生する送信トリガパルス発生部である。この送信トリガパルス発生部1は、送信トリガパルスの出力周期が各々の送信トリガパルスごとに異なるように、すなわち、送信トリガパルスがジッタをもつように構成されている。2は探知電波信号に起因するエコー信号を所定のサンプリング周期でデジタル化して取り込むサンプリング回路であり、例えば、A/D変換器4とコード化回路6とで構成される。そして、コード化回路6は、画像メモリ10のデータの記憶容量を少なくするため、例えば8ビットの受信信号データを3ビットにデータ

圧縮する。8はサンプリング回路2でサンプリングされた受信信号データの複数ビーム分（たとえば3ビーム分）を一時的に記憶するバッファメモリで、画像メモリ10に対する受信信号データの書き込み速度を調整するために設けられている。このバッファメモリ8は、1ビーム分の受信信号データが新たに格納されるまでの間に、既に格納されている1ビーム分の受信信号データが次段の画像メモリ10に転送されるようになっている。10はバッファメモリ8から転送される受信信号データを画像データとして格納する画像メモリで、表示器16が有する画素数以上の記憶素子を有している。12は画像メモリ10に対する画像データの書き込み／読み出しアドレス信号を発生するアドレス発生回路、14は画像メモリ10から読み出されたデジタル信号の画像データをアナログ信号に変換するD/A変換器である。16はD/A変換器14を通った画像信号を表示する表示器で、例えばCRTで構成される。

20は送信トリガパルス発生部1から供給される送信トリガパルスに応答してアンテナで捕捉されたエコー信号を所定のサンプリング周期でデジタル化するA/D変換器である。22はA/D変換器20でデジタル化された複数ビーム分（たとえば3ビーム分）の受信信号データを格納するメインバンク検出用メモリである。このメインバンク検出用メモリ22は、1ビーム分の受信信号データが新たに格納されるたびに、このデータによって既に格納されている最

古の受信信号データが書き換えられるようになっている。24はメインバンク検出用メモリ22に格納された複数ビーム分のエコー信号につきスイープ相関を取って受信信号データに含まれるメインバンクを検出するメインバンク検出回路である。26はメインバンク検出回路24で検出されたメインバンクに応答してサンプリング回路2に対してサンプリング開始のスタートパルスを出力するスタートパルス発生部である。

次に、上記構成のレーダ装置の動作について、第2図に示すタイミングチャートを参照して説明する。

アンテナは、所定の速度で回転しアンテナの周囲を探索する。各々の回転の間に送信トリガパルス発生部1から探知パルス信号を放射するタイミングを決める送信トリガパルスが繰り返し出力される（第2図（a）参照）。この場合の送信トリガパルスの出力周期 T_i は、各々の送信トリガパルスごとに異なっている。そして、この送信トリガパルスがA/D変換器20に対してA/D変換開始のスタートパルスとして供給される。A/D変換器20は、このスタートパルス信号に反応して一定の期間にわたって受信信号をデジタル化する（第2図（b）参照）。そして、このデジタル信号がメインバンク検出用メモリ22に格納される。

メインバンク検出用メモリ22に複数ビーム分（たとえば3ビーム分）の受信信号が格納されると（第2図（c）～（e）参照）、

メインバンク検出回路 24 は、複数ビーム分の受信信号データについてスイープ相関を取って受信信号データに含まれるメインバンクを検出する。すなわち、送信トリガパルス発生部 1 から出力される送信トリガパルスの出力周期は、各々の送信トリガパルスごとに異なるように設定されているから、探知電波信号に起因し同一物標で反射されたいわゆるセカンダリエコー（図中符号 $x_1 \sim x_3$ で示す）の時間的な到来位置はそれぞれ異なったものとなり、セカンダリエコーは除かれる。これに対して、送信トリガパルスの出力タイミングを基点として、ここからメインバンク（図中符号 $y_1 \sim y_3$ で示すエッジ）が得られるまでの時間 t_0 は、各々の送信トリガパルスの出力周期 T_i の変化にかかわらず一定であるから、送信トリガパルスを基準として各メインバンク $y_1 \sim y_3$ は同じ時刻に表われる。従って、スイープ相関を取れば、受信信号データに含まれるメインバンクを検出することができる（第 2 図（f）参照）。ただし、第 2 図（a）に示す送信トリガパルスが入って最初のエッジをメインバンクとする。

こうして、メインバンクが検出されると、スタートパルス発生部 26 は、これに応答してサンプリング回路 2 に対してサンプリング開始のスタートパルスを出力する（第 2 図（g）参照）。このスタートパルスに応答して、A/D 変換器 4 は受信信号についての A/D 変換を開始する（第 2 図（h）参照）。従って、この A/D 変換

の開始タイミングがアンテナからの探知距離が零に相当する箇所になる。そして、A/D変換された受信信号データ（第2図（i）参照）が次段のコード化回路6でコード化され、バッファメモリ8に格納される。バッファメモリ8に格納されている1ビーム分に相当する受信信号データは、エコー信号が新たに入力されるまでの間に、画像メモリ10に画像データとして転送される。画像メモリ10に格納された画像データは、TV走査に同期して読み出され、D/A変換器14でアナログ信号に変換された後、表示器16に出力されて画像表示される。

なお、受信信号には掃引偽像が含まれることがある。掃引偽像とは、発射された探知信号に起因する反射波がそのサンプリング期間ではなく、次のサンプリング期間に現われる現象のことで、一種の偽像であり、これがメインバンクの検出を誤らせることがある。そこで、以下のことを考慮する。すなわち、メインバンク検出回路24において、複数ビーム分の受信信号データについて（第3図（a）～（c）参照）、単にこれらのアンドを取ることでスイープ相関をとる場合には、各受信信号データに含まれる第二掃引偽像 x_1 ～ x_3 がある程度の時間的な幅をもつとき、第3図（d）に示すように、第二掃引偽像を十分に除けない。この不都合を回避するには、受信信号データのエッジ位置（本例では立ち下がりエッジ）を検出するようにするのが好ましい。この場合には、第二掃引偽像のエッ

ジ位置は異なるところにくるから、同図（e）に示すように、第二掃引偽像をより確実に除くことができる。

実施例 2

第 4 図は、この発明の他の実施例に係るレーダ装置のブロック図である。上記実施例 1 に付されている符合と同じ符合が付されているものは、同じ機能を行なうものとする。

この実施例においては、送信トリガパルス発生部 1 は、送信トリガパルスの出力周期が各々の送信トリガパルスごとに異なるように構成されている。また、送信トリガパルスがサンプリング回路 2 に対して入力信号をサンプリングするサンプリング開始のスタートパルスとして与えられる。メインバンク検出回路 24 は、バッファメモリ 8 に記憶されている複数ビーム分の受信信号データについてスweep 相関を取るように構成されている。更に、スタートパルス発生部 26 は、メインバンク検出回路 24 で検出されたメインバンクに回答してアドレス発生回路 12 に対して供給される書き込みアドレスを発生させるスタートパルスを出力する。その他の構成は実施例 1 の場合と同様である。

このように構成すると、実施例 1 に比べて、A/D 変換器 20 およびメインバンク検出用メモリ 22 を省略することができ、回路構成を一層簡単にできる利点がある。

次に、第4図に示すレーダ装置の動作について第5図に示すタイミングチャートを参照して説明する。

この実施例では、送信トリガパルス発生部1から送信トリガパルスが出力されると（第5図（a）参照）、この送信トリガパルスがサンプリング回路2のA/D変換器4に対してA/D変換を開始させるスタートパルスとして供給される。A/D変換器4は、この信号に応答して一定の期間にわたって受信信号をデジタル化する（第5図（b）参照）。すなわち、受信信号データのサンプリングは、送信トリガパルスの出力される時に開始されることになる（第5図（c）参照）。

サンプリング回路2により取り込まれた受信信号データは、バッファメモリに格納される。そして、このバッファメモリ8に格納された複数ビーム分（たとえば3ビーム分）の受信信号データは、メインバンク検出回路24に送られる。メインバンク検出回路24は、複数ビーム分の受信信号データについてスイープ相関をとって受信信号データに含まれるメインバンクを検出する（第5図（d）参照）。そして、メインバンクが検出されれば、スタートパルス発生部26は、これに응答してアドレス発生回路12に対して書き込みアドレス発生のスタートパルスを出力する（第5図（e）参照）。

一方、バッファメモリ8からは、次の1ビーム分の受信信号デー

タが新たに格納されるまでの間に、1ビーム分の受信信号データが読み出されて画像メモリ10に対して転送が開始されるが、その受信信号データの読み出しの初期の期間 t_0 にはアドレス発生回路12からは書き込みアドレスが発生されていないので(第5図(f)参照)、バッファメモリ8から読み出された受信信号データの内、送信トリガパルスの出力タイミングからメインバンクが検出されるまでの期間 t_0 に含まれるデータは捨てられ、アンテナからの距離が零に相当する箇所を基点とした受信信号データのみが画像データとして画像メモリ10に格納されることになる(第5図(g)参照)。

このように、実施例1、実施例2に記載したいずれの発明においても、メインバンクを検出し、このメインバンクの信号を基点としてアンテナからの受信信号データが画像メモリ10に格納されることになるので、常に、アンテナからの距離が零に相当する箇所からの受信信号データを画像情報として表示することができる。

また、上記の各実施例では、メインバンクが検出できない場合には、マグネトロンにおいて送信失敗が発生したことになるから、このときは、受信信号データの取り込みは行われぬ。すなわち、レーダ装置においては、従来、送信が失敗した場合でも、送信の有無にかかわらず、データの取り込み動作が行なわれる。送信が失敗した場合には、アンテナからは送信波が出ていないため、物標からの反射信号がない。従って、装置が受信信号のデータサンプリングを

開始しても、何も信号が存在しないので、C R Tの画面には、何等表示像が現われない。すなわち、画像メモリに対しては、データ“0”が書き込まれるため、既に画像メモリに書き込まれているデータはこれによって消去されることになる。その結果、アンテナがある角度に位置するとき、送信が失敗すると、画像メモリ上では、その角度に対応する箇所直線上にデータ“0”が書き込まれていく。そのため、特に、物標がC R T上で明るく表示されている場合には、その物標に対して暗い直線が描かれてしまうことになる。本発明は、このような不具合を有効に防止することができ、画質の改善が図れる。

実施例 3

第7図において、1次メモリ111は1スイープ分の受信データを記憶するS R A Mなどから構成される高速メモリ、112は1スキャン分すなわちアンテナ1周分の受信データをアンテナの回転に伴い更新しつつ記憶するメモリである。A/D変換回路110は空中線部から入力した映像信号を一定周期でサンプリングしデジタルデータに変換するとともに1次メモリ111へ順次書き込む。トリガ信号発生回路115は低周波で空中線部および制御信号発生回路116に対しトリガ信号を与える。空中線部はトリガ信号に同期してパルス状電波を発射するとともに物標からの反射波を受信す

る。制御信号発生回路 116 は、トリガ信号に同期して 1 次メモリ 111 に対する受信データの書き込みを開始させる。また同じく制御信号発生回路 116 は 1 次メモリ 111 から 2 次メモリ 112 へのデータ転送期間を表す信号を遅延回路 118 へ与える。遅延回路 118 は制御信号発生回路 116 から与えられるデータ転送期間信号から一定時間遅れて 2 次メモリ書き込み制御回路 119 に対し書き込み開始タイミング信号を与える。この遅延回路 118 は 1 次メモリ 111 から 2 次メモリ 112 に対するデータ転送のクロックをカウントするカウンタと、そのカウンタの値が設定値に達したとき上記データ書き込み開始タイミング信号を発生する回路とからなる。設定部 117 は上記設定値を設定するもので、例えばキーボードなどである。2 次メモリ書き込み制御回路 119 は遅延回路 118 から受け取ったデータ書き込み開始タイミング信号に同期して 1 次メモリ 111 からの出力データを 2 次メモリ 112 の所定エリアに書き込んでいく。2 次メモリ 112 の書き込みアドレスは、アンテナの方向に応じて極座標から直角座標に変換した結果を CPU (不図示) から受けて、更に 2 次メモリ 112 のアドレスに対応させることにより求める。D/A 変換回路 113 はモニタ 114 のラスタスキャンのタイミングに同期して 2 次メモリ 112 から画像データを読み出すとともにアナログ信号に変換し、これを表示信号としてモニタ 114 へ出力する。モニタ 114 は与えられた映像信

号から2次元のレーダ映像をデイライト表示する。

上記レーダ装置の主要部のタイミングチャートを第8図および第9図に示す。第8図のように、トリガ信号の発生から一定時間 t_0 遅れて受信信号が現れるが、1次メモリにはトリガ信号の立ち上がりと同時にデータが書き込まれていく。従って1次メモリの初めの部分には無信号などの不要なデータが書き込まれる。

同図の例では1次メモリの第3画素からデータが書き込まれていくことになる。

ただし図面を明瞭化するために1次メモリの画素単位を極めて粗くしている。

また、第9図のようにトリガ信号が発生してからサンプリング期間の間に受信信号がサンプリングされ、1次メモリに受信データが書き込まれる。その後データ転送期間において1次メモリの内容が低速で2次メモリに転送される。そして遅延回路118により定められた遅延時間 t_1 後から出力される1次メモリの内容が2次メモリに転送されていく。その結果、1次メモリの初めの部分から遅延時間分に出力されるデータは2次メモリに書き込まれることがなく、第9図の例では第3画素以降の受信データが2次メモリの中心から周囲方向へ順に書き込まれていく。

なお、上記の実施例は、この発明のほんのいくつかの実施例にしかな過ぎない。当業者が、この発明の要旨又は範囲を逸脱することな

く他の実施例又は変形例を容易に考え出すことができるのは明らかである。

発明の効果

この発明によれば、メインバンクを検出することにより、アンテナからの距離が零に相当する箇所を基点として受信信号が表示されるように自動的にタイミング調整が行なわれる。したがって、レーダ装置を船舶等に新たに装備する場合や、ケーブル、送受信部の回路部品を交換したような場合でも、従来のようなタイミング調整が不要となる。その結果、タイミング調整操作の煩雑さが解消される等の優れた効果が発揮される。

この発明によれば、1次メモリの内容を2次メモリへ転送する際に、1次メモリ内のアンテナ位置に相当する読出し基準位置を移動させることによってタイミング調整するようにしたため、比較的低速で動作するデジタル回路により、長時間の遅延補正であってもジッタのない正確なタイミング補正が可能となる。しかも回路に高速性が要求されないため、装置を廉価に構成することができる。

請求の範囲

(1) 順次異なる方向に探知信号を発射し、エコー信号を受信し表示器に表示することにより広範囲方向の周囲状況を表示するレーダ装置において、

エコー信号を受信する受信部と、

該受信部から供給される1スイープ分の受信データを記憶する第1メモリと、

該第1メモリから供給される1スキャン分の受信データを記憶する第2メモリと、

該第2メモリから読み出された信号を表示する表示器と、

前記受信されたエコー信号の中からメインバンクを検出するメインバンク検出手段と、

該メインバンク検出手段により検出されたメインバンクに基づいて前記第1メモリへのエコー信号の書き込みを開始させるスタート信号を生成するスタート信号生成手段とを具備することを特徴とするレーダ装置。

(2) 順次異なる方向に探知信号を発射し、エコー信号を受信し表示器に表示することにより広範囲方向の周囲状況を表示するレーダ装置において、

エコー信号を受信する受信部と、

この受信部から送出される一の探知信号に起因する反射信号を一

且記憶するバッファメモリと、

該バッファメモリから供給され1スキャン分のエコー信号を対応する記憶素子に記憶する記憶器と、

該記バッファメモリから供給されるエコー信号の中からメインバンクを検出するメインバンク検出手段と、

該メインバンク検出手段により検出されたメインバンクに基づいて前記バッファメモリから記憶器へのエコー信号の書き込みを開始させるスタート信号を生成するスタート信号生成手段とを具備することを特徴とするレーダ装置。

(3) トリガ信号に同期してパルス状電波を発射し物体からの反射波を受信する送受波手段と、

1スweep分の受信データを記憶する1次メモリと、

1スキャン分の受信データを記憶する2次メモリと、

前記1次メモリの内容をアンテナの方向に対応する2次メモリのアドレスに書き込む受信データ転送手段と、

距離方向のタイミング調整量を設定するタイミング調整量設定手段と、

1次メモリ内のアンテナ位置に相当する読み出し基準位置を、設定されたタイミング調整量だけ移動させる読出基準位置変更手段とを設けたことを特徴とするレーダ装置。

(4) 読出基準位置変更手段が、カウンタと、このカウンタの出力

信号に応答して開始信号を生成する信号生成手段とで構成されることを特徴とする請求項3に記載されるレーダ装置。

(5) アンテナからの探知信号の発射タイミングを決める送信トリガパルスを発生する送信トリガパルス発生部と、

前記探知信号に起因し物標により反射されアンテナで捕捉される受信信号を所定のサンプリング周期で取り込むサンプリング回路と、

このサンプリング回路でサンプリングされた受信信号であって複数ビーム分を一時的に記憶するバッファメモリと、

このバッファメモリから転送される受信信号データを画像データとして格納する画像メモリと、

この画像メモリに対する画像データの書き込み/読み出しのアドレス信号を発生するアドレス発生回路と、

前記画像メモリから読み出された画像データを画像表示する表示器と、

前記送信トリガパルス発生部からの送信トリガパルスに응答して前記アンテナで得られた受信信号を所定のサンプリング周期でデジタル化するA/D変換器と、

このA/D変換器でデジタル化された複数ビーム分の受信信号を格納するメインバンク検出用メモリと、

このメインバンク検出用メモリに格納された複数ビーム分の受信

信号データに関するスイープ相関を取って受信信号データに含まれるメインバンクを検出するメインバンク検出回路と、

このメインバンク検出回路で検出されたメインバンクに応答して前記サンプリング回路に対してサンプリングを開始させるためのスタートパルスを出力するスタートパルス発生手段とを備えることを特徴とするレーダ装置。

(6) アンテナからの探知信号の発射タイミングを決める送信トリガパルスを発生する送信トリガパルス発生部と、

前記探知信号に起因し物標により反射されアンテナで捕捉される受信信号を所定のサンプリング周期で取り込むサンプリング回路と、

このサンプリング回路でサンプリングされた受信信号であって複数ビーム分を一時的に記憶するバッファメモリと、

このバッファメモリから転送される受信信号データを画像データとして格納する画像メモリと、

この画像メモリに対する画像データの書き込み／読み出しのアドレス信号を発生するアドレス発生回路と、

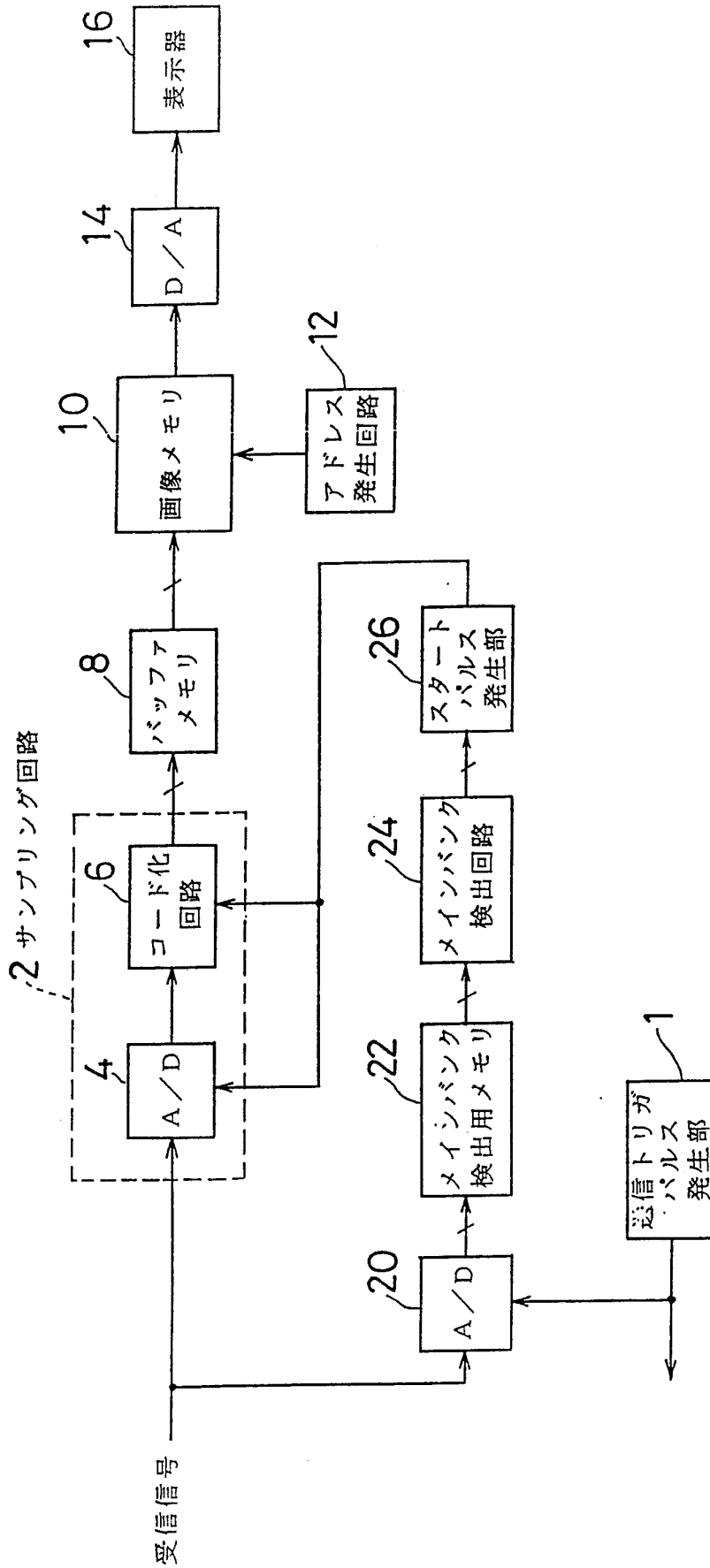
前記画像メモリから読み出された画像データを画像表示する表示器と、

前記バッファメモリに格納されている複数ビーム分の受信信号データに関するスイープ相関を取って受信信号データに含まれるメイ

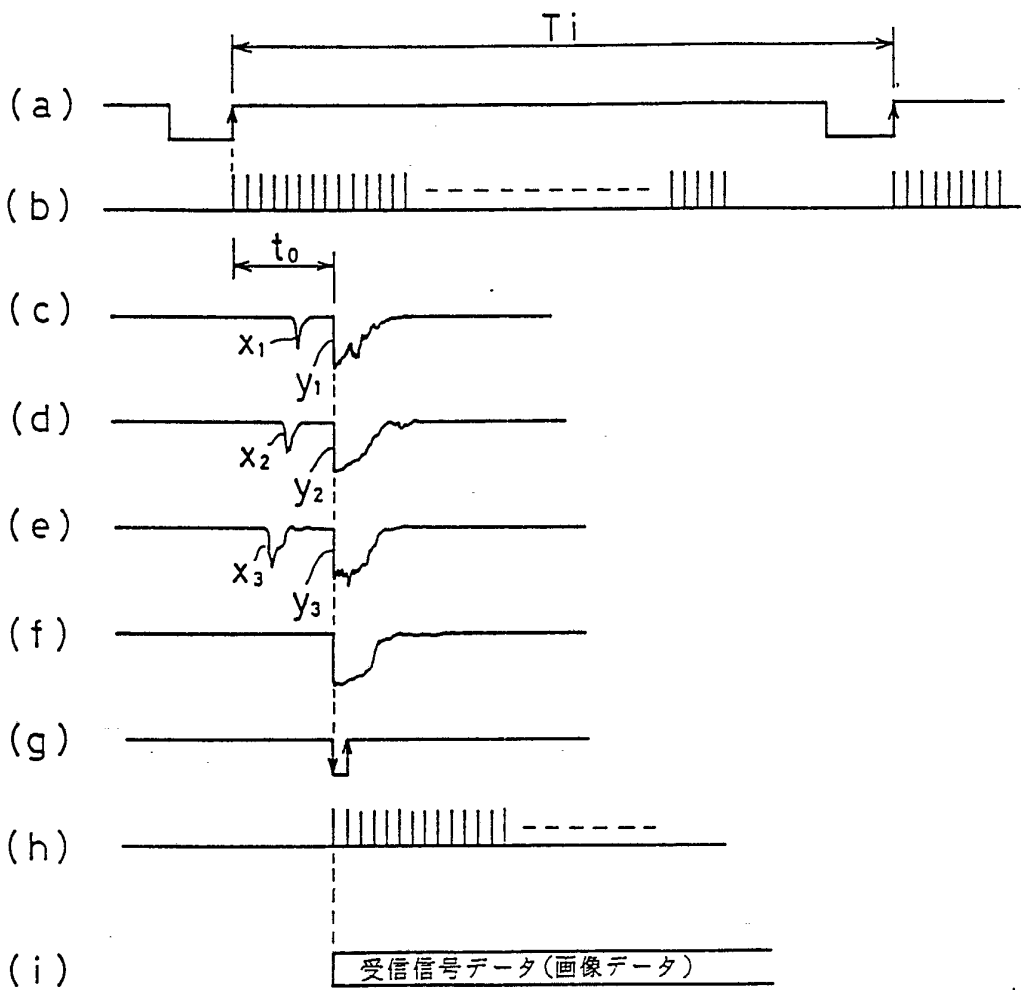
ンバンクを検出するメインバンク検出回路と、

このメインバンク検出回路で検出されたメインバンクに応答して前記アドレス発生回路に対して書き込みアドレスを発生させるためのスタートパルスを出力するスタートパルス発生部とを備えることを特徴とするレーダ装置。

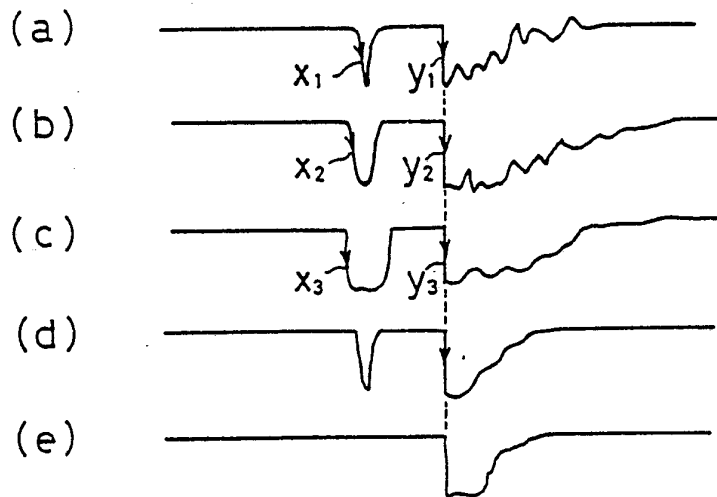
第 1 図



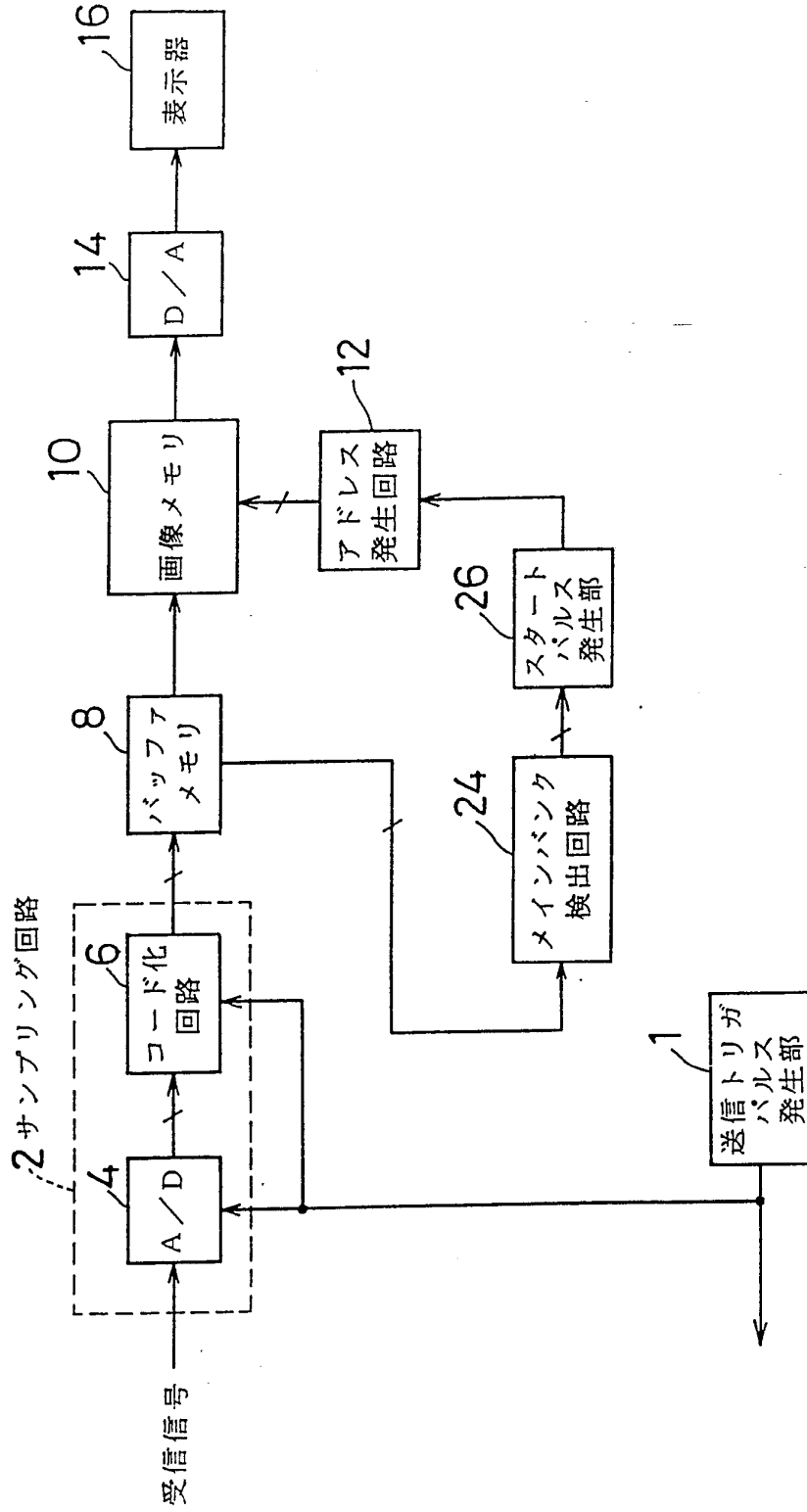
第 2 図



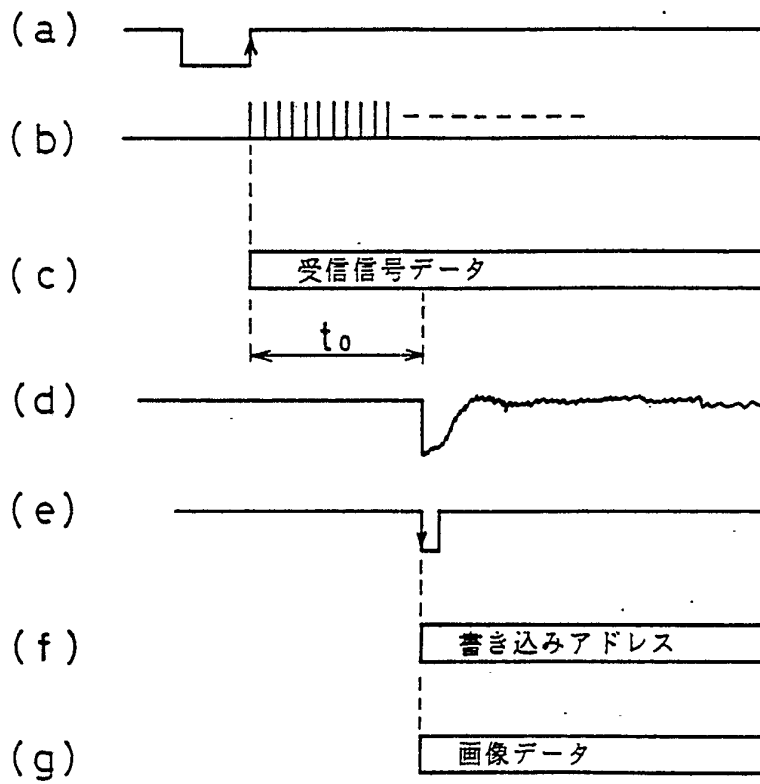
第 3 图



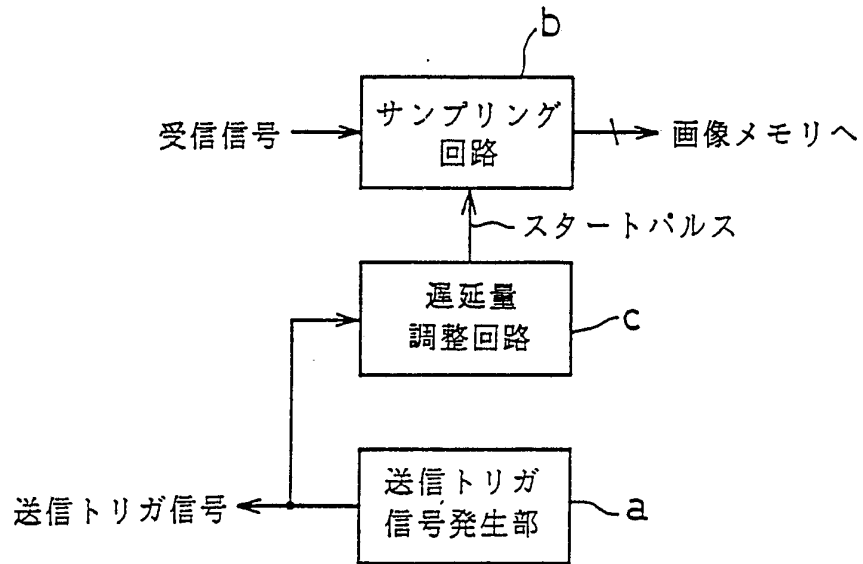
第 4 図



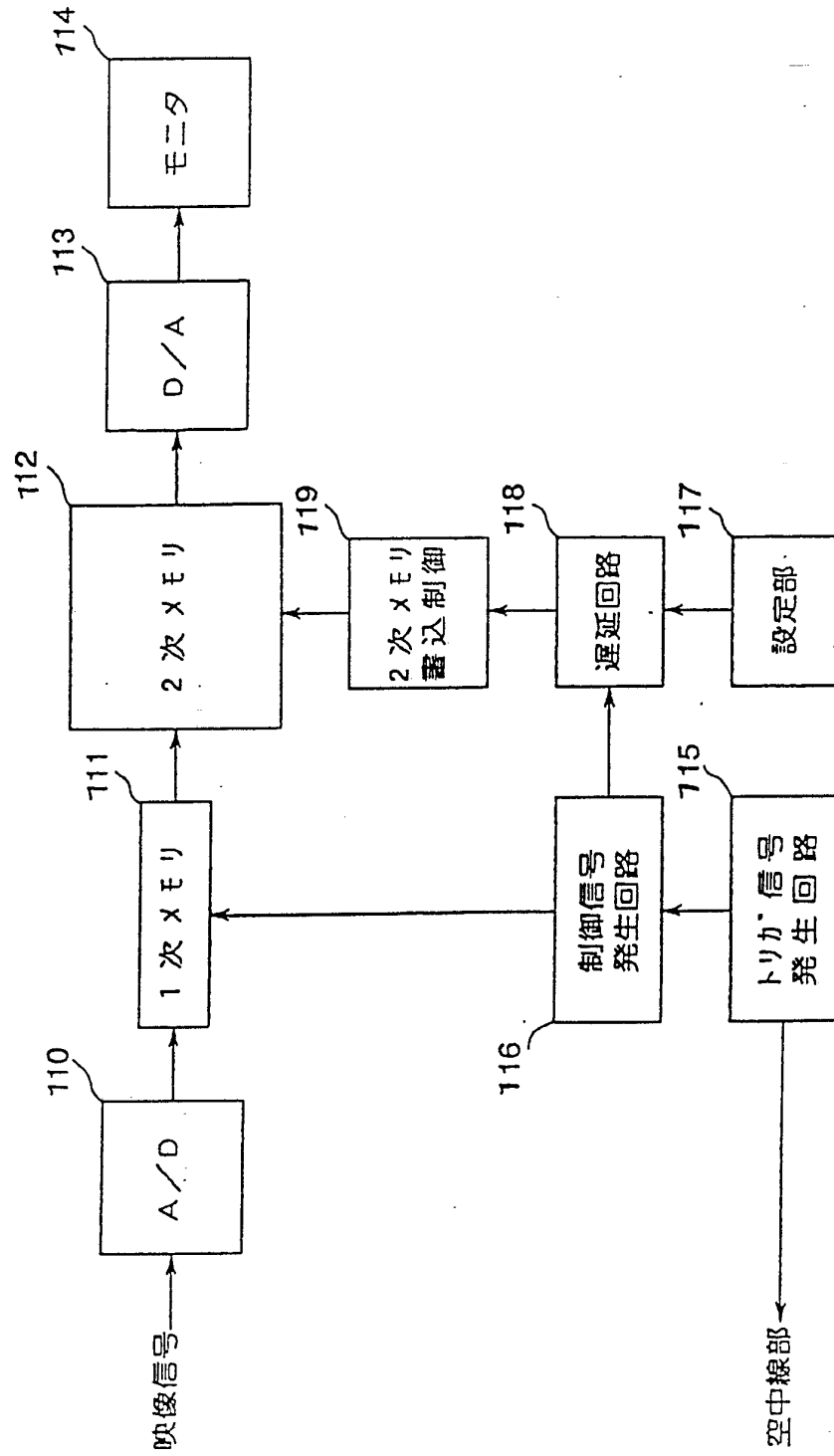
第 5 図



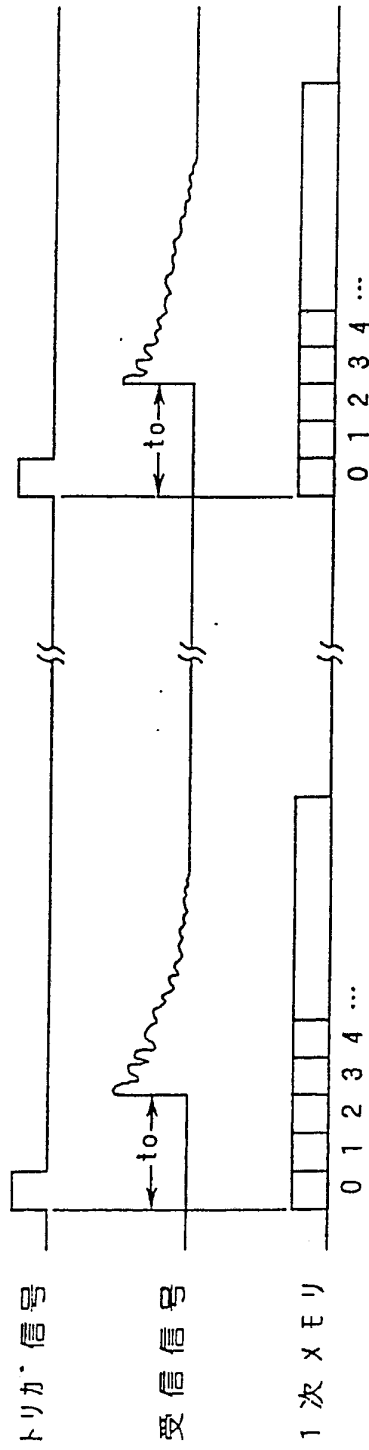
第 6 図



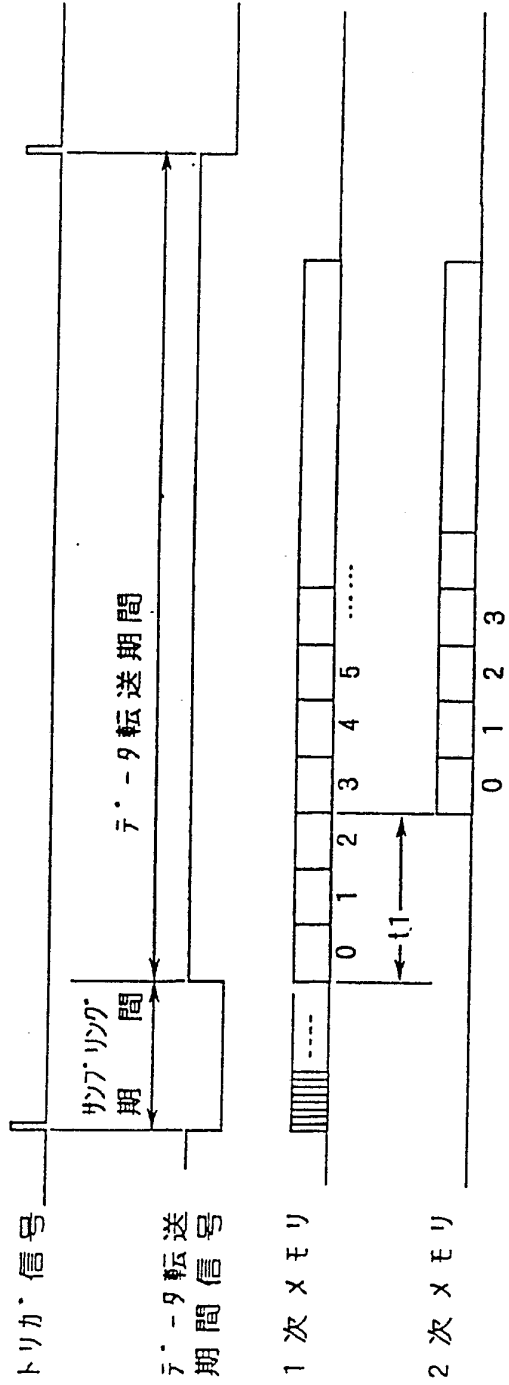
第 7 図



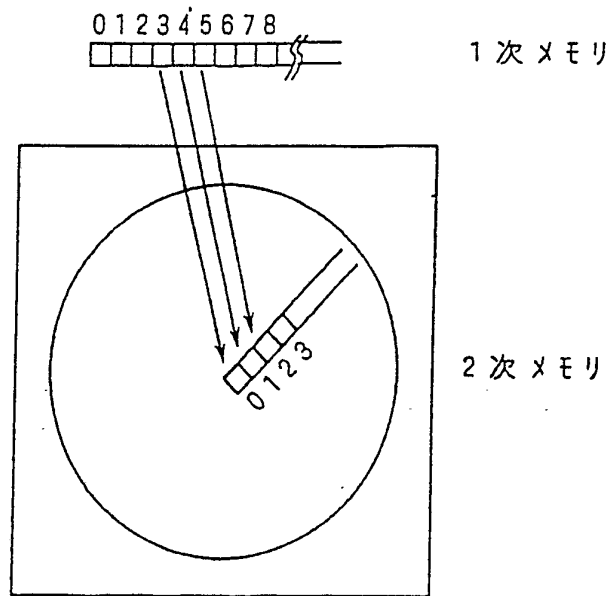
第 8 図



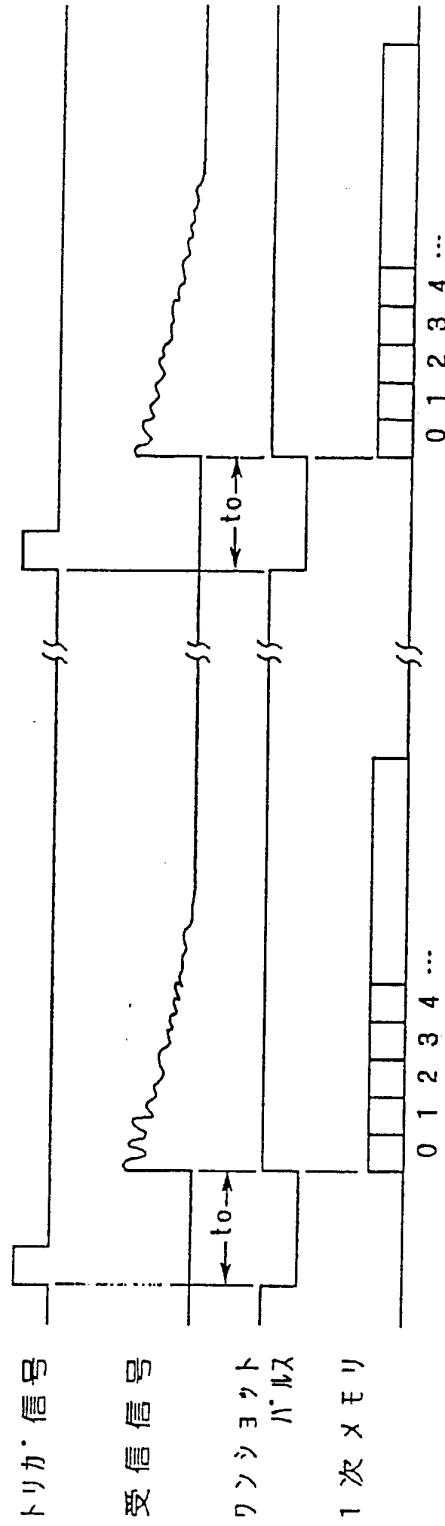
第 9 図



第 10 図

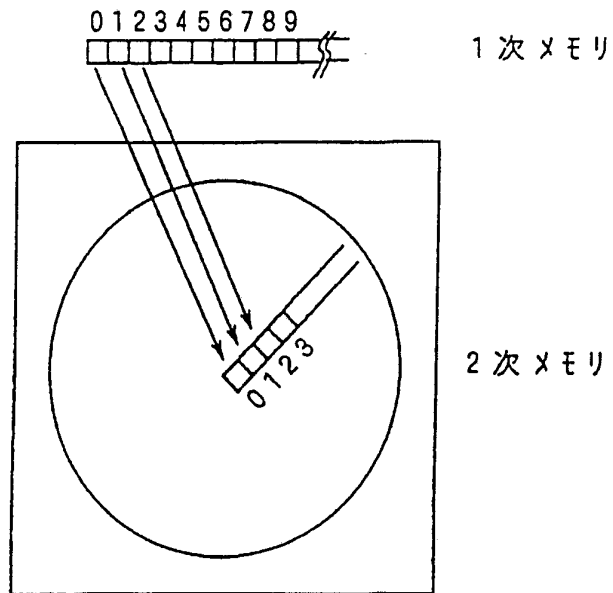


第 11 図



12/12

第 12 図



INTERNATIONAL SEARCH REPORT

International Application No PCT/JP92/00099

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶			
According to International Patent Classification (IPC) or to both National Classification and IPC			
Int. Cl ⁵ G01S7/28			
II. FIELDS SEARCHED			
Minimum Documentation Searched ⁷			
Classification System	Classification Symbols		
IPC	G01S7/06, 7/12, 7/28, 7/40, 13/10, 13/14, 13/20-13/22		
Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched ⁸			
Jitsuyo Shinan Koho	1926 - 1992		
Kokai Jitsuyo Shinan Koho	1971 - 1992		
III. DOCUMENTS CONSIDERED TO BE RELEVANT ⁹			
Category [*]	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²		
Y	JP, U, 59-144481 (Mitsubishi Electric Corp.), September 27, 1984 (27. 09. 84), (Family: none)		
Y	JP, U, 56-58583 (Kaijo Denki K.K.), May 20, 1981 (20. 05. 81), (Family: none)		
Y	JP, A, 1-214787 (Furuno Denki K.K.), August 29, 1989 (29. 08. 89), (Family: none)		
Y	JP, B2, 60-42917 (Mitsubishi Electric Corp.), September 25, 1985 (25. 09. 85), (Family: none)		
A	JP, Y1, 34-7720 (Zaidan Hojin Mochizuki Denpa Kenkyusho), May 22, 1959 (22. 05. 59), (Family: none)		
1, 2, 3, 4, 5, 6	1, 2, 3, 4, 5, 6		
5, 6	5, 6		
5, 6	5, 6		
1, 2, 3, 4, 5, 6	1, 2, 3, 4, 5, 6		
<p>[*] Special categories of cited documents: ¹⁰</p> <table style="width: 100%; border: none;"> <tr> <td style="width: 50%; border: none;"> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> </td> <td style="width: 50%; border: none;"> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p> </td> </tr> </table>		<p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>
<p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>		
IV. CERTIFICATION			
Date of the Actual Completion of the International Search	Date of Mailing of this International Search Report		
April 23, 1992 (23. 04. 92)	May 12, 1992 (12. 05. 92)		
International Searching Authority	Signature of Authorized Officer		
Japanese Patent Office			

国際調査報告

国際出願番号 PCT/JP 92/ 00099

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl. ⁵ G 0 1 S 7 / 2 8		
II. 国際調査を行った分野		
調査を行った最小限資料		
分類体系	分類記号	
IPC	G 0 1 S 7 / 0 6, 7 / 1 2, 7 / 2 8, 7 / 4 0, 1 3 / 1 0, 1 3 / 1 4, 1 3 / 2 0 - 1 3 / 2 2	
最小限資料以外の資料で調査を行ったもの		
日本国実用新案公報 1926-1992年 日本国公開実用新案公報 1971-1992年		
III. 関連する技術に関する文献		
引用文献の カテゴリー※	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
Y	JP, U, 59-144481 (三菱電機株式会社), 27. 9月. 1984 (27. 09. 84), (ファミリーなし)	1, 2, 3, 4, 5, 6
Y	JP, U, 56-58583 (海上電機株式会社), 20. 5月. 1981 (20. 05. 81), (ファミリーなし)	1, 2, 3, 4, 5, 6
Y	JP, A, 1-214787 (古野電気株式会社), 29. 8月. 1989 (29. 08. 89), (ファミリーなし)	5, 6
Y	JP, B2, 60-42917 (三菱電機株式会社), 25. 9月. 1985 (25. 09. 85), (ファミリーなし)	5, 6
A	JP, Y1, 34-7720 (財団法人 望月電波研究所), 22. 5月. 1959 (22. 05. 59), (ファミリーなし)	1, 2, 3, 4, 5, 6
<p>※引用文献のカテゴリー</p> <p>「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」先行文献ではあるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</p> <p>「T」国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリーの文献</p>		
IV. 認 証		
国際調査を完了した日	国際調査報告の発送日	
23. 04. 92	12.05.92	
国際調査機関	権限のある職員	5 J 8 9 4 0
日本国特許庁 (ISA/JP)	特許庁審査官 菅野嘉昭	菅野嘉昭

第1ページから続く情報

号を一旦記憶するバッファメモリ(8)と、このバッファメモリから供給され1スキャン分のエコー信号を対応する記憶素子に記憶する記憶器(10)と、アンテナからの距離が零に相当する箇所(メインバンク)を検出して距離方向のタイミング調整量を定めるタイミング調整量設定手段(24)とを備え、定められたタイミング調整量に基づいて受信したエコー信号の記憶器(10)への書き込みを開始させることを特徴とする。