



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I851988 B

(45)公告日：中華民國 113 (2024) 年 08 月 11 日

(21)申請案號：111113028

(22)申請日：中華民國 111 (2022) 年 04 月 06 日

(51)Int. Cl. : **H01L21/3065(2006.01)**

(30)優先權：2021/04/05 美國 63/170,768

(71)申請人：美商 A S M美國股份有限公司 (美國) ASM AMERICA, INC. (US)
美國

(72)發明人：布塔 伊姆蘭 艾哈邁德 BHUTTA, IMRAN AHMED (US)

(74)代理人：洪澄文；洪茂

(56)參考文獻：

US 10269540B1

US 2020/0051788A1

審查人員：趙芝婷

申請專利範圍項數：20 項 圖式數：11 共 59 頁

(54)名稱

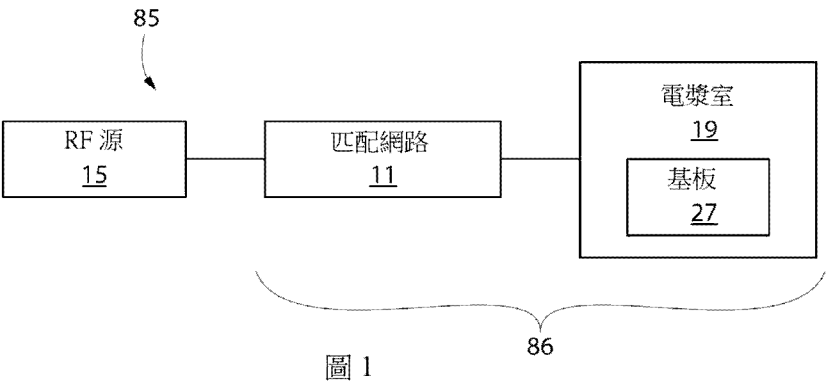
射頻阻抗匹配電路、匹配阻抗的方法、用於製造半導體的方法、以及半導體處理工具

(57)摘要

在一實施例中，係揭示一 RF 阻抗匹配電路。該匹配電路包括具有第一固定電容器的一串聯電子可變電容器(EVC)。該等第一固定電容器中之每一者係具有用於接通及斷開該固定電容器的一對應開關，以改變該串聯可變電容。每一開關係包括一或多個二極體。一第一電感器係具有電性耦接至共同接地的一第一端子，以及電性耦接於該 RF 輸入與該 RF 輸出之間的一第二端子。一控制電路係在該 RF 源提供該 RF 訊號至該 RF 輸入的同時決定與該電漿室相關的一第一參數。在該 RF 訊號繼續提供至該 RF 輸入的同時，該控制電路係基於已決定的該第一個參數而改變該串聯可變電容。該改變係導致反射回該 RF 源的 RF 功率減少。

In one embodiment, an RF impedance matching circuit is disclosed. The matching circuit includes a series electronically variable capacitor (EVC) having first fixed capacitors. Each of the first fixed capacitors has a corresponding switch for switching in and out the fixed capacitor to alter the series variable capacitance. Each switch includes one or more diodes. A first inductor has a first terminal electrically coupled to the common ground and a second terminal electrically coupled between the RF input and the RF output. A control circuit determines a first parameter related to the plasma chamber while the RF source is providing the RF signal to the RF input. While the RF signal continues to be provided to the RF input, the control circuit alter the series variable capacitance based on the determined first parameter. The alteration causes RF power reflected back to the RF source to decrease.

指定代表圖：



- 符號簡單說明：
- 11: 匹配網路
 - 15: RF 源
 - 19: 電漿室
 - 27: 基板
 - 85: 半導體裝置處理系統
 - 86: 半導體處理工具



I851988

【發明摘要】

【中文發明名稱】 射頻阻抗匹配電路、匹配阻抗的方法、用於製造半導體的方法、以及半導體處理工具

【英文發明名稱】 RADIO FREQUENCY IMPEDANCE MATCHING CIRCUIT, METHOD OF MATCHING IMPEDANCE, METHOD OF MANUFACTURING A SEMICONDUCTOR, AND SEMICONDUCTOR PROCESSING TOOL

【中文】

在一實施例中，係揭示一RF阻抗匹配電路。該匹配電路包括具有第一固定電容器的一串聯電子可變電容器（EVC）。該等第一固定電容器中之每一者係具有用於接通及斷開該固定電容器的一對應開關，以改變該串聯可變電容。每一開關係包括一或多個二極體。一第一電感器係具有電性耦接至共同接地的一第一端子，以及電性耦接於該RF輸入與該RF輸出之間的一第二端子。一控制電路係在該RF源提供該RF訊號至該RF輸入的同時決定與該電漿室相關的一第一參數。在該RF訊號繼續提供至該RF輸入的同時，該控制電路係基於已決定的該第一個參數而改變該串聯可變電容。該改變係導致反射回該RF源的RF功率減少。

【英文】

In one embodiment, an RF impedance matching circuit is disclosed. The matching circuit includes a series electronically variable capacitor (EVC) having first fixed capacitors. Each of the first fixed capacitors has a corresponding switch for switching in and out the fixed capacitor to alter the series variable capacitance. Each switch

includes one or more diodes. A first inductor has a first terminal electrically coupled to the common ground and a second terminal electrically coupled between the RF input and the RF output. A control circuit determines a first parameter related to the plasma chamber while the RF source is providing the RF signal to the RF input. While the RF signal continues to be provided to the RF input, the control circuit alter the series variable capacitance based on the determined first parameter. The alteration causes RF power reflected back to the RF source to decrease.

【指定代表圖】 圖1

【代表圖之符號簡單說明】

11:匹配網路

15:RF 源

19:電漿室

27:基板

85:半導體裝置處理系統

86:半導體處理工具

【發明說明書】

【中文發明名稱】 射頻阻抗匹配電路、匹配阻抗的方法、用於製造半導體的方法、以及半導體處理工具

【英文發明名稱】 RADIO FREQUENCY IMPEDANCE MATCHING
CIRCUIT, METHOD OF MATCHING IMPEDANCE, METHOD OF
MANUFACTURING A SEMICONDUCTOR, AND SEMICONDUCTOR
PROCESSING TOOL

【技術領域】

【0001】 本發明是有關於一種射頻阻抗匹配網路，特別是有關於一種使用電子可變電容器的射頻阻抗匹配網路。

【先前技術】

【0002】 在半導體裝置（例如微處理器、記憶體晶片及另一個積體電路）的製造中，半導體裝置製造程序係於不同製造階段使用電漿處理。電漿處理涉及利用藉由使 RF（射頻）能量進入氣體混合物中的引入而賦予氣體分子能量，進而激能氣體分子。此氣體混合物通常含有在一真空室（亦稱為一電漿室）中，且該 RF 能量係經由電極或腔室中的其他構件而引入。在一典型的電漿程序中，RF 產生器係產生具所需 RF 頻率及功率的功率，且此功率透過 RF 電纜及網路傳輸至該電漿室。

【0003】 為提供自該 RF 產生器至該電漿室的有效功率轉移，一 RF 匹配網路係位於該 RF 產生器及該電漿室之間。該 RF 匹配網路的目的在於將電漿阻抗

轉換為適合該 RF 產生器的值。在許多例子中，尤其在半導體製造程序中，該 RF 功率係透過 50 Ohm 同軸電纜傳輸，且該 RF 產生器的系統阻抗（輸出阻抗）亦為 50 Ohm。另一方面，由該 RF 功率所驅動之電漿的阻抗係基於電漿化學及該電漿室中的其他條件而變化。此阻抗必須轉換為無抗 50 Ohm（即 $50 + j0$ ）以實現最大功率傳輸。RF 匹配網路執行此為了該 RF 產生器持續將該電漿阻抗轉換至 50 Ohm 的工作。在大多數例子中，此轉換的完成使得該 RF 匹配網路之輸入側的阻抗變成 $50 + j0$ Ohm，亦即一純電阻 50 Ohm。

【0004】一 RF 匹配網路可包含可變電容器及一基於微處理器的控制電路以控制該等電容器。該等可變電容器之值及尺寸係受該電漿室之功率處理能力、操作頻率及阻抗範圍影響。在 RF 匹配網路中使用之主要可變電容器係為真空可變電容器（VVC）。該 VVC 是一機電裝置，由兩個同心金屬環組成，且該兩個同心金屬環係相對彼此移動以改變電容。在阻抗變化非常快速之複雜半導體製程中，快速且頻繁的移動係為該 VVC 帶來應力，並導致其失敗。基於 VVC 的 RF 匹配網路是半導體製造程序中最後機電組件中之一者。

【0005】然而，隨著半導體裝置的尺寸縮小且變得複雜，特徵幾何形狀變得非常小。因此，製造此等特徵的處理時間變少，一般在 5-6 秒範圍中。目前的 RF 匹配網路需要花 1-2 秒來調整程序，此導致一顯著部分製程時間的製程參數不穩定。電子可變電容器（EVC）技術（參見例如美國專利第 7,251,121 號，其係以全文引用方式併入本文）係使得此半導體處理調整時間可自 1-2 秒縮短至低於 500 微秒。基於 EVC 的匹配網路是一種類型的固態匹配網路。其減少的調整時間係大幅增加可用的穩定處理時間，進而改善良率與效能。

【0006】雖然EVC技術係為已知，其卻尚未發展為VVC的業界公認替代技術。然而，由於一EVC係單純為一電子裝置，因此一EVC並非一RF匹配網路中之一VVC的一對一替代。因此，需要進一步的進步才能更充分利用EVC作為一RF匹配網路的一部分。

【發明內容】

【0007】本發明可導向一射頻(RF)阻抗匹配電路，該匹配電路包含一RF輸入，係配置成可操作地耦接至提供一RF訊號的一RF源；一RF輸出，係配置成可操作地耦接至一電漿室；一串聯電子可變電容器(EVC)，係串聯電性耦接於該RF輸入與該RF輸出之間；其中，該串聯EVC具有一串聯可變電容；且其中，該串聯EVC包括複數第一固定電容器，該等第一固定電容器之每一者係具有對應的一開關，用於接通及斷開該第一固定電容器以改變該串聯可變電容，且每一該開關包括一或多個二極體；一第一電感器，具有一第一端子，電性耦接至共同接地，以及一第二端子，電性耦接於該RF輸入與該RF輸出之間；及一控制電路，可操作地耦接至該串聯EVC，且該控制電路係配置成：在該RF源提供該RF訊號至該RF輸入的同時，決定與該電漿室相關的一第一參數；以及在該RF訊號繼續提供至該RF輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的該改變係導致反射回該RF源之RF功率減少。

【0008】在另一態樣中，一種匹配阻抗的方法包括將一阻抗匹配電路耦接於一RF源與一電漿室之間，且該阻抗匹配電路包括：一RF輸入，係配置成可操作地耦接至該RF源，且該RF源係提供一RF訊號；一RF輸出，係配置成可

操作地耦接至該電漿室；一串聯電子可變電容器（EVC），係串聯電性耦接於該 RF 輸入與該 RF 輸出之間；其中，該串聯 EVC 具有一串聯可變電容；以及其中，該串聯 EVC 包括複數第一固定電容器，該等第一固定電容器中之每一者具有對應的一開關，用於接通及斷開該第一固定電容器，以改變該串聯可變電容，且每一該開關包括一或多個二極體；以及一第一電感器，具有一第一端子，電性耦接至共同接地，以及一第二端子，電性耦接於該 RF 輸入與該 RF 輸出之間；在該 RF 源提供該 RF 訊號至該 RF 輸入的同時，決定與該電漿室相關的一第一參數；以及在該 RF 訊號繼續提供至該 RF 輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該 RF 源之 RF 功率減少。

【0009】 在另一態樣中，一種用於製造一半導體的方法包括將一基板置放於一電漿室中，該電漿室係配置以在該基板上沈積一材料層或自該基板蝕刻一材料層；藉由將來自一 RF 源之 RF 功率耦接至該電漿室中而在該電漿室中激能電漿，以執行一沉積或蝕刻；在激能該電漿的同時，使一阻抗匹配電路耦接於該 RF 源與該電漿室之間，且該阻抗匹配電路包括：一 RF 輸入，係配置成可操作地耦接至該 RF 源，且該 RF 源係提供一 RF 訊號；一 RF 輸出，係配置成可操作地耦接至該電漿室；一串聯電子可變電容器（EVC），係串聯電性耦接於該 RF 輸入與該 RF 輸出之間；其中，該串聯 EVC 具有一串聯可變電容；以及其中，該串聯 EVC 包括第一固定電容器，該等第一固定電容器中之每一者具有一對應開關，用於接通或斷開該第一固定電容器，以改變該串聯可變電容，且每一開關包括一或多個二極體；以及一第一電感器，具有一第一端子，電性耦接至共同接地，以及一第二端子，電性耦接於該 RF 輸入與該 RF 輸出之間；一第一電感器，

具有一第一端子，電性耦接至共同接地，以及一第二端子，電性耦接於該 RF 輸入與該 RF 輸出之間；在該 RF 源提供該 RF 訊號至該 RF 輸入的同時，決定與該電漿室相關的一第一參數；以及在該 RF 訊號繼續提供至該 RF 輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該 RF 源之 RF 功率減少。

【0010】 在另一態樣中，一種半導體處理工具包括：一電漿室，係配置以將一材料沉積至一基板上或自該基板蝕刻一材料；以及一阻抗匹配電路，係可操作地耦接至該電漿室，且該阻抗匹配電路包括：一RF輸入，係配置成可操作地耦接至一提供一RF訊號的RF源；一RF輸出，係配置成可操作地耦接至該電漿室；一串聯電子可變電容器（EVC），係串聯電性耦接於該RF輸入與該RF輸出之間；其中該串聯EVC具有一串聯可變電容；以及其中，該串聯EVC包括第一固定電容器，該等第一固定電容器中之每一者具有對應的一開關，用於接通及斷開該第一固定電容器，以改變該串聯可變電容，且每一開關包括一或多個二極體；一第一電感器，具有一第一端子，電性耦接至共同接地，以及一第二端子，電性耦接於該RF輸入與該RF輸出之間；以及一控制電路，可操作地耦接至該串聯EVC，且該控制電路係配置以：在該RF源提供該RF訊號至該RF輸入的同時，決定與該電漿室相關的一第一參數；以及在該RF訊號繼續提供至該RF輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該RF源之RF功率減少。

【圖式簡單說明】

【0011】 本發明將藉由實施方式及附圖而可更全面理解，其中：

圖 1 為一半導體處理系統之一實施例的一方塊圖。

圖 2A 為一 LC 型 L 匹配網路的一實施例的一示意圖。

圖 2B 為一 CL 型 L 匹配網路的一實施例的一示意圖。

圖 3 為一具有一 LC 型 L 組態匹配網路的半導體處理系統之一實施例的一方塊圖。

圖 4 為一用於利用一電子可變電容器而提供一可變電容的電路之一實施例的一方塊圖。

圖 5 為一用於接通及斷開一電子可變電容器之離散電容器的可變電容系統的一示意圖。

圖 6 為一用於一 EVC 之開關電路的一實施例的一方塊圖。

圖 7 為一利用 PIN 二極體開關及一偏壓電路之 L 匹配網路的一實施例的一示意圖。

圖 8 為一利用串聯或並聯組合之反應元件的交替偏壓電路的一示意圖。

圖 9 為一交替偏壓電路的一示意圖，其中偏壓電感器係以一 LC 諧振電路置換。

圖 10 為藉由改變一可變電容而匹配一阻抗之一例示性程序的一流程圖。

圖 11 為使用一參數矩陣以改變一可變電容進而匹配一阻抗之一例示性程序的一流程圖。

【實施方式】

【0012】 下列（多個）較佳實施例之描述的本質僅為例示性且不意欲限制本案發明或本案多個發明。例示性實施例之描述意欲與隨附圖式一起閱讀，其係

視為整個書面描述的一部分。在本文中所揭示之例示性實施例的描述中，任何對方向或方位之參考僅為便於描述且並非以任何方式限制本發明之範疇。本文之討論係描述及說明可單獨存在或在其他特徵組合中存在的一些可能的非限制性特徵組合。此外，如本文中所使用，用語「或」應解釋為一邏輯運算子，當其一或多個運算元為真時，其結果為真。此外，如本文所使用，片語「基於」應解釋為「至少部分基於」的含義，且因此並不限於「完全基於」的解釋。

【0013】本發明的特徵係可在軟體、硬體、韌體或其組合中實施。本文所述之電腦程式不限於任何特定實施例，且可在一作業系統、應用程式、前景或背景製程、驅動程式或其任一組合中實施。電腦程式可在單一電腦或伺服器處理器或多個電腦或伺服器處理器上執行。

【0014】本文所述之處理器可為任何配置以執行電腦程式指令（例如，代碼）的中央處理單元（CPU）、微處理器、微控制器、計算或可編程裝置或電路。各種處理器可體現於任何適當類型的電腦及/或伺服器硬體（例如，桌上型電腦、膝上型電腦、筆記型電腦、平板電腦、行動電話等），並可包括形成功能資料處理裝置所需的所有常用輔助組件，包括但不限於匯流排、軟體與資料儲存（例如揮發性與非揮發性記憶體、輸入/輸出裝置、圖形化使用者介面（GUI）、抽取式資料儲存）及包括 Wi-Fi、藍牙、LAN 等的有線及/或無線通訊介面裝置。

【0015】本文所述之電腦可執行指令或程式（例如，軟體或程式碼）及資料可程式化成並明確地體現於如本文所述之個別處理器可存取且可恢復的一非暫時性電腦可讀媒體中，且其係藉由執行編碼於該媒體中的指令而配置及指示該處理器執行所需的功能及程序。體現配置為此類非暫時性電腦可執行指令或程式之可編程處理器的裝置，可稱為「可編程裝置」或「裝置」，而相互通訊的

多個可編程裝置可稱為「可編程系統」。應注意，如本文所述之非暫時性「電腦可讀媒體」可包括，但不限於，任何合適的揮發性或非揮發性記憶體，包括隨機存取記憶體（RAM）及其各種類型、唯讀記憶體（ROM）及其各種類型、USB 快閃記憶體及磁性或光學資料儲存裝置（如內部/外部硬碟、軟碟片、磁帶 CD-ROM、DVD-ROM、光碟、ZIP™磁碟機、藍光光碟及其他），其可由可操作地連接至該介質的處理器編寫及/或讀取。

【0016】 在某些實施例中，本發明可體現為電腦實施程序及設備（諸如基於處理器之資料處理及通訊系統或電腦系統）的形式，以練習該等程序。本發明亦可體現為軟體或電腦程式代碼的形式，以在一非暫時性電腦可讀儲存媒體中實現，當其載入並藉由資料處理及通訊系統或電腦系統而執行時，電腦程式代碼區段對該處理器進行配置以建立配置以實施該等製程的特定邏輯電路。

【0017】 在下列描述中，當電路被顯示及描述時，熟習本項技藝者將瞭解，為了清楚起見，並非所有周邊電路或組件皆顯示於圖式中或描述中。再者，用語「耦接」及「可操作地耦接」可指電路之兩個組件的直接或間接耦接。

【0018】 下列（多個）較佳實施例之描述的本質僅為例示性且不意欲限制本案發明或本案多個發明。例示性實施例之描述意欲與隨附圖式一起閱讀，其係視為整個書面描述的一部分。在本文中所揭示之例示性實施例的描述中，任何對方向或方位之參考僅為了方便描述且並非以任何方式限制本發明之範疇。諸如「下部」、「上部」、「水平」、「垂直」、「上方」、「下方」、「上面」、「下面」、「右邊」、「左邊」、「頂部」、「底部」、「前方」及「後方」及其衍生物（例如，「水平地」、「向下地」、「向下地」等）的相對用語應理解為指的是隨後所述或如圖式中所示之討論中的方位。這些相對用語僅為描述之

便利性，且除明確指示者外，並不要求在特定方位下建構或操作設備。除非另外明確描述，否則諸如「附接」、「附加」、「連接」、「耦接」、「互連」、「固定」等用語及其他類似用語係指結構直接或間接經由中介結構而固定或附接至彼此間，並且兩者為可移動的或剛性的附接或關係。本文之討論係描述及說明可單獨存在或在其他特徵組合中存在的一些可能的非限制性特徵組合。此外，如本文中所使用，用語「或」應解釋為一邏輯運算子，當其一或多個運算元為真時，其結果為真。此外，如本文所使用，片語「基於」應解釋為「至少部分基於」的含義，且因此並不限於「完全基於」的解釋。

【0019】如全文所述，範圍係用作描述範圍中每個值的簡寫。範圍中的任何數值皆可選擇作為範圍的終值。此外，在此引用之所有參考文獻皆以全文引用方式併入本文。若本發明中與引用參考文獻中之定義存在衝突，則以本發明為主。

半導體處理系統

【0020】參見圖 1，係顯示利用一 RF 源 15 的一半導體裝置處理系統 85。該系統 85 包括一 RF 源 15 及一半導體處理工具 86。該半導體處理工具 86 包括一匹配網路 11 及一電漿室 19。在其他實施例中，該 RF 源 15 或其他功率源可形成該半導體處理工具的一部分。

【0021】該半導體裝置可為一微處理器、一記憶體晶片或其他類型的積體電路或裝置。一基板 27 可置於該電漿室 19 中，其中該電漿室 19 係配置成在該基板 27 上沉積一材料層或自該基板 27 蝕刻一材料層。電漿處理涉及藉由將 RF 能量引入至一氣體混合物中以賦予氣體分子能量，進而激能該氣體混合物。此氣體混合物通常含有在一真空室（電漿室 19）中，且 RF 能量通常經由電極引入該

電漿室 19 中。因此，該電漿可藉由將來自一 RF 源 15 之 RF 功率耦接至該電漿室 19 而激能，進而執行沉積或蝕刻。

【0022】 在一典型的電漿製程中，該 RF 源 15 產生具通常介於 3 kHz 與 300 GHz 之間之射頻的功率，且此功率透過 RF 電纜及網路而傳輸至該電漿室 19。為了提供自該 RF 源 15 至該電漿室 19 的有效功率轉換，一中間電路係用於使該 RF 源 15 之固定阻抗與該電漿室 19 之可變阻抗相匹配。此類中間電路通常稱為一 RF 阻抗匹配網路，或更單純地稱為一 RF 匹配網路。該 RF 匹配網路 11 的目的在於將該可變電漿阻抗變換為與該 RF 源 15 的固定阻抗更相符的值。共同擁有的美國專利公開案第 2021/0183623 號及第 2021/0327684 號（其內容係以全文引用方式併入本文）提供此類匹配網路的實例。

匹配網路

【0023】 RF 匹配網路可使用不同的拓撲，例如「pi」、「L」或「T」。在一些例子中，該匹配網路為此些拓撲的結合。要使用的拓撲通常視該電漿程序的阻抗而定。即便在此些拓撲結構中，也存在微妙的不同。例如，一 L 型 RF 匹配網路可為一「LC」或「CL」組態，其係視自該匹配網路之輸入至輸出間哪個反應元件先出現而定。

【0024】 圖 2A 為一 LC 型 L 匹配網路 11A 之一實施例的一示意圖。自 RF 輸入 13 至 RF 輸出 17，先出現地是分流可變電容器 33，因此其最接近 RF 輸入。該分流可變電容器 33 之一第一端子電性耦接於該 RF 輸入 13 與該 RF 輸出 17 之間。該分流可變電容器 33 之一第二端子電性耦接至一共同接地 40。自該 RF 輸入 13 至該 RF 輸出 17，第二個出現地是一串聯可變電容器 31。該串聯可變電容器 31 串聯耦接於該 RF 輸入 13 與該 RF 輸出 17 之間，串聯電感器 35 也是如此。

【0025】圖 2B 為一 CL 型 L 匹配網路 11B 之一實施例的一示意圖。自該 RF 輸入 13 至該 RF 輸出 17，先出現地是該串聯可變電容器 31B，因此其最接近該 RF 輸入。與圖 2A 相似，該串聯可變電容器 31B 串聯耦接於該 RF 輸入 13 與該 RF 輸出 17 之間，串聯電感器 35 也是如此。自該 RF 輸入 13 至該 RF 輸出 17，第二個出現地是該分流可變電容器 33B。與圖 2A 相似，該分流可變電容器 33B 的一第一端子電性耦接於該 RF 輸入 13 與該 RF 輸出 17 之間，且該分流可變電容器 33B 的一第二端子電性耦接至一共同接地 40。

【0026】圖 3 為一具有一處理工具 86 之半導體處理系統 85 的一實施例的一方塊圖，其包括一 LC 型 L 組態 RF 阻抗匹配網路 11。如下文將進一步詳細討論，該示例匹配網路 11 係利用電子可變電容器（EVC），以用於該分流可變電容器 33 及該串聯可變電容器 31 兩者。需注意，本發明不如此受限。例如，該等 EVC 中之一者（例如分流 EVC 33）可為一機械可變 VVC 或可以一可變電感器取代。

【0027】該示例匹配網路 11 具有連接至一 RF 源 15 的一 RF 輸入 13 及連接至一電漿室 19 的一 RF 輸出 17。一 RF 輸入感測器 21 可連接於該 RF 阻抗匹配網路 11 與該 RF 源 15 之間。一 RF 輸出感測器 49 可連接於該 RF 阻抗匹配網路 11 與該電漿室 19 之間，因此可監測來自該阻抗匹配網路的該 RF 輸出及由該電漿室 19 呈現的該電漿阻抗。某些實施例可僅包括該輸入感測器 21 及該輸出感測器 49 中之一者。下文更詳細描述這些感測器 21、49 的功能。

【0028】如上文所討論，該 RF 阻抗匹配網路 11 有助於藉由使該 RF 輸入 13 處之阻抗與該 RF 源 15 之固定阻抗相匹配而使自該 RF 源 15 轉換至該電漿室 19 的 RF 功率量最大化。該匹配網路 11 可由單一外殼中之單一模組組成，且該

單一外殼係設計用於電連接至該 RF 源 15 及該電漿室 19。在其他實施例中，該匹配網路 11 之組件可位於不同外殼中，一些組件可位於該外殼的外部及/或一些組件可與該匹配網路外部的一組件共同一外殼。

【0029】如此項技藝中已知，一電漿室 19 內的電漿通常會經歷操作控制以外的某些波動，因此該電漿室 19 所呈現之阻抗為一可變阻抗。由於該電漿室 19 之該可變阻抗無法完全控制，因此一阻抗匹配網路可用以在該電漿室 19 與該 RF 源 15 之間建立一阻抗匹配。另外，該 RF 源 15 的阻抗可藉由特定 RF 源 15 的設計而固定在一設定值。儘管一 RF 源 15 的固定阻抗由於例如熱或其他環境變化而可能在使用期間經歷輕微的波動，但因為該等波動不會顯著地改變該固定阻抗的原始設定阻抗值，因此就阻抗匹配的目的而言，該 RF 源 15 的阻抗仍被視為一固定阻抗。其他類型的 RF 源 15 可設計成使得該 RF 源 15 的阻抗可在使用時或在使用期間設定。此類 RF 源 15 之阻抗仍視為固定，因為其可由一使用者控制（或至少由一可編程控制器控制），且可在操作期間隨時得知該阻抗之設定值，因此使得該設定值有效成為一固定阻抗。

【0030】該 RF 源 15 可為此項技藝中熟知類型的一 RF 產生器，並產生一具有適當頻率及功率的 RF 訊號，以用於該電漿室 19 內執行的程序。該 RF 源 15 可使用一同軸電纜電連接至該 RF 阻抗匹配網路 11 的該 RF 輸入 13，其為了阻抗匹配目的，係具有與該 RF 源 15 相同的固定阻抗。

【0031】該電漿室 19 包括一第一電極 23 及一第二電極 25，且在本項技藝中熟知之程序中，結合適當之控制系統（未圖示）的該第一及第二電極 23、25 與該電漿室中之電漿係使在一基板 27 上沉積材料及自該基板 27 蝕刻材料中之一或兩者成為可能。

【0032】在示例實施例中，該 RF 阻抗匹配網路 11 包括一串聯可變電容器 31、一分流可變電容器 33 及一串聯電感器 35，以形成一 L 型匹配網路。該分流可變電容器 33 係顯示分流至該串聯可變電容器 31 與該串聯電感器 35 之間的一參考電位（在此例子中，共同接地 40），且熟悉本項技藝者將瞭解，該 RF 阻抗匹配網路 11 可配置為該分流可變電容器 33 分流至在該 RF 輸入 13 或該 RF 輸出 17 處的一參考電位。

【0033】如上文所討論，一 RF 阻抗匹配網路可替代地配置為其他組態（諸如，一 T 型組態或一 pi 型組態），諸如美國專利公開案 第 2021/0327684 號之圖 3 中所顯示，其係以全文引用方式併入本文中。在某些實施例中，以下描述的可變電容器及開關電路可包括在適用於一 RF 阻抗匹配網路的任何組態中。

【0034】在示例實施例中，該串聯可變電容器 31 及該分流可變電容器 33 中之每一者可為一電子可變電容器（EVC），如美國專利第 7,251,121 號中所述（其係以全文引用方式併入本文中），該 EVC 可藉由複數個離散固定電容器而有效地形成為一電容器陣列。該串聯可變電容器 31 串聯耦接於該 RF 輸入 13 與該 RF 輸出 17 之間（其亦並聯耦接於該 RF 源 15 與該電漿室 19 之間）。該分流可變電容器 33 並聯耦接於該 RF 輸入 13 與接地 40 之間。在其他組態中，該分流可變電容器 33 可並聯耦接於該 RF 輸出 19 與接地 40 之間。亦可實施其他組態而不偏離一 RF 匹配網路的功能。在又其他組態中，該分流可變電容器 33 可並聯耦接於一參考電位與該 RF 輸入 13 及該 RF 輸出 19 中之一者之間。

【0035】該串聯可變電容器 31 連接至一串聯 RF 扼流及濾波電路 37 以及一串聯驅動電路 39。類似地，該分流可變電容器 33 連接至一分流 RF 扼流及濾波電路 41 及一分流驅動電路 43。該等串聯及分流驅動電路 39、43 之每一者連

接至一控制電路 45，其配置有一合適的處理器及/或訊號產生電路，以提供一用於控制該等串聯及分流驅動電路 39、43 的輸入訊號。一電源供應 47 連接至該 RF 輸入感測器 21、該串聯驅動電路 39、該分流驅動電路 43 及該控制電路 45 中之每一者，以提供具經設計電流及電壓的操作功率至此些組件中之每一者。由該電源供應 47 所提供的電壓位準，及因此由該 RF 輸入感測器 21、該串聯驅動電路 39、該分流驅動電路 43 及該控制電路 45 所用以執行分別指定任務的電壓位準，係由設計選擇而定。在其他實施例中，各種電子組件可用於使該控制電路 45 可發送指令至該等可變電容器。再者，在該驅動電路及該 RF 扼流及濾波器係顯示為與該控制電路 45 分開的同時，此些組件亦可視為形成該控制電路 45 之部分。

【0036】在示例實施例中，該控制電路 45 包括一處理器。該處理器可為任何類型之正確進行編程的處理裝置（或一起工作的二或多個處理裝置之集合），諸如一電腦或微處理器，其係配置以執行電腦程式指令（例如，程式碼）。該處理器可體現於任何適當類型的電腦及/或伺服器硬體（例如，桌上型電腦、膝上型電腦、筆記型電腦、平板電腦、行動電話等），並可包括形成一功能資料處理裝置所需的所有常用輔助組件，包括但不限於一匯流排、軟體與資料儲存（例如揮發性與非揮發性記憶體、輸入/輸出裝置、圖形化使用者介面（GUI）、抽取式資料儲存）及包括 Wi-Fi、藍牙、LAN 等的有線及/或無線通訊介面裝置。該示例實施例的該處理器係利用特定演算法進行配置，以使匹配網路可執行本文所述的功能。

【0037】藉由該串聯可變電容器 31 及該分流可變電容器 33 之組合，該 RF 阻抗匹配網路 11 與該電漿室 19 之組合阻抗可使用該控制電路 45、該串聯驅動

電路 39、該分流驅動電路 43 而控制，以匹配或至少實質上匹配該 RF 源 15 的該固定阻抗。

【0038】該控制電路 45 係為該 RF 阻抗匹配網路 11 的腦，因其係自諸如該 RF 輸入感測器 21 及該等串聯及分流可變電容器 31、33 之來源接收多個輸入，進行決定該等串聯及分流可變電容器 31、33 之變化所需的計算，且向該等串聯及分流可變電容器 31、33 傳送命令以建立該阻抗匹配。該控制電路 45 為半導體製造程序中常用類型的控制電路，且因此為熟悉本項技藝者已知。與先前技術之控制電路相比，該控制電路 45 之任何不同處均發生在編程差異，以使該 RF 阻抗匹配網路 11 可執行該等可變電容器 31、33 之切換及阻抗匹配的速度。

【0039】該等串聯及分流 RF 扼流及濾波電路 37、41 之每一者係配置為使得 DC 訊號可通過該等串聯及分流驅動電路 39、43 與該等分別之串聯及分流可變電容器 31、33 之間，並同時阻隔來自該 RF 源 15 之該 RF 訊號，以阻止該 RF 訊號洩漏至該等串聯及分流驅動電路 39、43 之輸出及該控制電路 45 之輸出。該等串聯及分流 RF 扼流及濾波電路 37、41 係為熟悉本項技藝者已知的類型。

EVC 電容器陣列

【0040】圖 4 為一使用一電子可變電容器 151 而提供一可變電容的電子電路 150 的一實施例的一方塊圖。該電路 150 利用包括兩個電容器陣列 151a、151b 的一 EVC 151。該示例的第一電容器陣列 151a 具有第一複數個離散固定電容器，且其每一者具有一第一電容值。該第二電容器陣列 151b 具有第二複數個離散固定電容器，且其每一者具有一第二電容值。該第一電容值與該第二電容值不同，以使得該 EVC 151 可對該 EVC 151 所產生之電容提供粗略及精細的控制。該第

一電容器陣列及該第二電容器陣列並聯耦接於一訊號輸入 113 與一訊號輸出 130 之間。

【0041】該等第一及第二電容值可為足以為該 EVC 151 提供所需總電容值的任何值。在一實施例中，該第二電容值小於或等於該第一電容值的一半(1/2)。在另一實施例中，該第二電容值小於或等於該第一電容值的三分之一(1/3)。在又一實施例中，該第二電容值小於或等於該第一電容值的四分之一(1/4)。

【0042】該電子電路 150 進一步包括一控制電路 145，其可具有類似於上述控制電路 45 的特徵。該控制電路 145 藉由一命令輸入 129 而可操作地耦接至該第一電容器陣列 151a 及該第二電容器陣列 151b，且該命令輸入 129 可操作地耦接至該第一電容器陣列 151a 及該第二電容器陣列 151b。在示例實施例中，該命令輸入 129 具有一與該等電容器陣列 151a、151b 的直接電連接，但在其他實施例中，此連接可為間接。該控制電路 145 至該等電容器陣列 151a、151b 之耦接將於下列進一步詳細討論。

【0043】該控制電路 145 係配置以藉由控制(a)該第一複數個離散固定電容器之每一個離散固定電容器及(b)該第二複數個離散固定電容器之每一個離散固定電容器的開及關狀態而改變該 EVC 151 的該可變電容。如上所述，該控制電路 145 可具有類似於前述圖式之控制電路 45 的所述特徵。例如，該控制電路 145 可自該等電容器陣列 151a、151b 接收輸入，進行計算以決定電容器陣列 151a、151b 的變更，及將命令傳送至該等電容器陣列 151a、151b 以改變該 EVC 151 的電容。圖 4 之 EVC 151 可包括複數個電子開關。每一個電子開關可配置以啟動及停用一或多個離散電容器。

【0044】如同前述圖式之控制電路 45，該控制電路 145 亦可連接至一驅動電路 139 及一 RF 扼流及濾波電路 137。該控制電路 145、該驅動電路 139 及該 RF 扼流及濾波電路 137 可具有類似於前述圖式所討論的能力。在示例實施例中，該驅動電路 139 可操作地耦接於該控制電路 145 與該等第一及第二電容器陣列 151a，151b 之間。該驅動電路 139 係配置以基於接收自該控制電路 145 的一控制訊號而改變該可變電容。該 RF 扼流及濾波電路 137 可操作地耦接於該驅動電路 139 與該等第一及第二電容器陣列 151a、151b 之間。作為回應該控制電路 145 所發送的該控制訊號，該驅動電路 139 及該 RF 扼流及濾波電路 137 係配置以發送一命令訊號至該命令輸入 129。該命令訊號係配置成藉由指示該等電子開關中之至少一者以啟動或停用（a）該第一複數個離散電容器之該等離散電容器之至少一者或（b）該第二複數個離散電容器之該等離散電容器之至少一者而改變該可變電容。

【0045】在示例實施例中，該驅動電路 139 係配置成在少於 15 μsec 的時間內打開及關閉一高電壓源，其中該高電壓源係控制該等第一及第二電容器陣列中之每一者的該等電子開關，以達成改變該可變電容之目的。然而，該 EVC 151 可透過本申請中所討論的任何手段或速度切換。

【0046】該控制電路 145 係可配置以計算由該等分別電容器陣列 151a、151b 所提供的粗略及精細電容值。在示例實施例中，該控制電路 145 係配置成藉由控制該第一電容器陣列 151a 的開與關狀態而計算待提供的一粗略電容值。再者，該控制電路係配置成藉由控制該第二電容器陣列 151b 的開與關狀態而計算待提供的一精細電容值。在其他實施例中，該等電容器陣列 151a、151b 可提供替代位準的電容。在其他實施例中，該 EVC 可利用額外的電容器陣列。

【0047】圖 4 之 EVC 151 可用於需要一變化電容的各種系統中。例如，EVC 151 可用作一 L 匹配網路中的串聯 EVC 及/或分流 EVC、或用作一 pi 匹配網路中分流 EVC 之一或兩者。通常希望該等電容值間的差異可允許該電路之總電容的一充分精細解析度以及一廣泛範圍電容值，以實現在一 RF 匹配網路的輸入處的一較佳阻抗匹配，而 EVC 151 則允許此點。

接通及斷開離散電容器以改變 EVC 電容

【0048】如前所討論，一 EVC 是一種可使用多個開關以及個別串聯電容器而變更該可變電容器之電容類型的可變電容器，且其中每一個開關係用以建立一開路或短路。該等開關可為機械的（例如繼電器）或固態的（例如 PIN 二極體、電晶體或其他開關裝置）。以下是設定一 EVC 或其他可變電容器以提供變化電容之方法的討論。

【0049】在有時被稱為一 EVC 或其他可變電容器的一「累積設定」中，自最小起點（所有開關均開）線性增加電容器值的途徑是逐漸增加被接通至電路的微調電容器數量。一旦最大數目的微調電容器被接通至電路，則一粗調電容器被接通，且該等微調電容器被斷開。該程序自增加接通至電路之微調電容器的數量開始，直到所有微調及粗調電容器皆被接通，此時另一粗調電容器被接通且該等微調電容器被斷開。此程序可繼續，直到所有粗調及微調電容器皆被接通為止。

【0050】在此實施例中，所有微調電容器具有相同或實質上相似的值，且所有粗調電容器具有相同或實質上相似的值。再者，一個粗調電容器的電容值約等於所有微調電容器加上接通至電路之一額外微調電容器的組合電容值，因此可實現電容的一線性增加。然而，該等實施例並不如此受限。該等微調電容器（及粗調電容器）不需具有相同或實質上相似的值。再者，一個粗調電容器的電容值

不需要等於所有微調電容器加上一額外微調電容器的組合電容值。在一實施例中，該粗調電容值及該微調電容值具有實質上類似於 10 : 1 的比率。在另一實施例中，該第二電容值小於或等於該第一電容值的一半 ($1/2$)。在另一實施例中，該第二電容值小於或等於該第一電容值的三分之一 ($1/3$)。在又一實施例中，該第二電容值小於或等於該第一電容值的四分之一 ($1/4$)。

【0051】 前述實施例在一理想設定中的一實例是，若該等微調電容器等於 1 pF 且該等粗調電容器等於 10 pF。在此理想設定中，當所有開關均斷開時，電容等於 0 pF。當該第一開關關閉時，電路中存在 1 pF。當該第二開關關閉時，電路中存在 2 pF，以此類推，直至 9 個微調開關關閉，提供 9 pF。接著，將該第一個 10 pF 電容器接通至電路並打開 9 個微調開關，以給出 10 pF 的總電容。該等微調電容器接著接通至電路，以自 11 pF 至 19 pF。接著，另一粗調電容器接通至電路，且所有微調電容器皆可自電路斷開，以給出 20 pF。此程序可重複，直至達到所需的電容。

【0052】 此也可更進一步。使用先前具有 9 個 1 pF 電容器及 9 個 10 pF 電容器的實例，該可變電容器電路可具有甚至更大的值，100 pF，以接通及斷開電路。此將允許先前的電容器陣列向上達 99 pF，且接著該 100 pF 電容器可用於下一個增量。此可使用較大的增量進一步重複，亦可與任何計數系統一起使用。根據該累積設定，增加一可變電容器的總電容可藉由接通較已接通更多的粗調電容器或較已接通更多的微調電容器而達成，而不斷開已接通的粗調電容器。再者，當該可變總電容增加且該控制電路未接通較已接通更多的粗調電容器時，則該控制電路接通較已接通更多的微調電容器。關於累積設定之美國專利第 10,431,428 號及第 11,195,698 號係以全文引用方式併入本文中。應注意，所主張

的發明不限於使用該累積設定。例如，以全文引用方式併入本文中之美國專利第 10,679,824 號及第 10,692,699 號係在於討論替代設定，諸如「部分二元」。

【0053】圖 5 為一用於接通及斷開一電子可變電容器之離散固定電容器的可變電容系統 155 的一示意圖。在此圖使用與圖 4 相似之參考元件編號的同時，應理解，相關組件可具有與圖 4 中所討論者相似的特徵。該可變電容系統 155 包含用於提供一變化電容的一可變電容器 151。該可變電容器 151 具有一輸入 113 及一輸出 130。該可變電容器 151 包括複數個可操作地並聯的離散固定電容器 153。該複數個電容器 153 包括第一（微調）電容器 151a 及第二（粗調）電容器 151b。再者，該可變電容器 151 包括複數個開關 161。在該等開關 161 中，一個開關係可操作地串聯耦接至該複數個電容器中之每一者，以接通及斷開每一個電容器，藉此允許該可變電容器 151 提供變化的總電容。該可變電容器 151 具有一可變總電容，在離散電容器 153 接通時增加且在離散電容器 153 斷開時減少。

【0054】該等開關 161 可耦接至用於驅動該等開關之接通及斷開的開關驅動電路 139。該可變電容系統 155 可進一步包括一控制電路 145，其係可操作地耦接至該可變電容器 151。具體而言，該控制電路 145 可操作地耦接至該驅動電路 139，以用於指示該驅動電路 139 接通該等開關 161 之一或多者，並藉此打開或關閉該等電容器 153 之一或多者。在一實施例中，該控制電路 145 可形成一控制一可變電容器之控制單元的部分，諸如一指示一匹配網路之該等可變電容器以改變電容進而實現一阻抗匹配的控制單元。該驅動電路 139 及控制電路 145 可具有與上文參考圖 4 所討論者類似的特徵，且因此亦可利用如上文所討論的一 RF 扼流及濾波器。

電子可變電容器的開關電路

【0055】圖 6 顯示根據一實施例之用於一匹配網路之一 EVC 151 的一開關電路 140A 的一實施例。在示例實施例中，該 EVC 151 為圖 5 之 EVC 151，但本發明之 EVC 並不如此受限，因為其可具有本文中所討論之任何替代特徵，包括不同數量的離散固定電容器 153，及與圖 5 所討論者不同值的離散固定電容器。再者，該 EVC 可形成任何類型匹配網路的部分，包括文中討論之各種類型匹配網路。示例匹配網路係耦接於一 RF 源與一電漿室之間，例如如於前述圖式中所示。

【0056】示例 EVC 包含耦接至一第一端子 113 的複數個離散固定電容器 153A、153B。每一個離散電容器 153A、153B 係具有一對應開關 161A、161B，配置以接通（或「ON」）該離散電容器以及斷開（或「OFF」）該離散電容器，以改變該 EVC 151 的一總電容。在示例實施例中，該開關 161A 與該離散電容器 153A 串聯，但本發明並不如此受限。再者，在示例實施例中，該開關 161A 為一 PIN 二極體，但本發明並不如此受限，且可為諸如一 NIP 二極體的另一類型開關。在又其他實施例中，該開關可為一 MOSFET、一 JFET 或其他類型的開關。再者，在示例實施例中，該 PIN 二極體具有一共同陽極組態，以使得每一個 PIN 二極體 161A、161B 的陽極皆耦接至一接地 40，其可為任何共同節點。然而，本發明並不如此受限，由於在其他實施例中，該 EVC 可使用一共同陰極組態，以使得每一個 PIN 二極體的陰極皆耦接至該接地 40（且該驅動電路之組件係相應地改變）。再者，應注意，二或多個開關可串聯使用以增加電壓額定值及/或二或多個開關可並聯使用以增加通道的電流額定值。

【0057】每一個 PIN 二極體開關 161A、161B 具有本身的開關電路 140A、140B，其係連接到一控制電路 145。該開關電路 140B 係顯示為包括開關 161B、

濾波器 141B（其可類似於上述的濾波電路 37、41）及驅動電路 139B。濾波器 141B 可為例如類似於美國專利第 10,340,879 號之濾波電路 9 或美國專利第 9,844,127 號之圖 6A 中之輸出 207 旁的濾波電路。此等專利的每一者在此係以全文引用方式併入本文中。

【0058】 示例開關電路 140A 具有與開關電路 140B 相同的組件，但更詳細地顯示該驅動電路 139A。該驅動電路 139A 可與該 PIN 二極體 161A（或其他類型之開關）整合，或可與該匹配網路之該 EVC 的該等離散固定電容器整合。熟習本項技藝者亦將瞭解，該驅動電路 139A 之某些組件可替換為執行相同必要功能之其他組件，同時亦更容許其他電路參數的可變性（例如，電壓範圍、電流範圍及類似者）。

【0059】 該示例驅動電路 139A 具有兩個輸入 105A-1、105A-2，用於接收該控制電路的控制訊號，以控制連接到並驅動該 PIN 二極體 161A 的該共同輸出 107A 上的電壓。該共同輸出 107A 上的電壓將該 PIN 二極體 161A 在 ON 狀態與 OFF 狀態之間切換，因此亦會接通/ON 及斷開/OFF 與該 PIN 二極體 161A 連接的該離散電容器 153A。在此例示性實施例中，該離散電容器的狀態遵循該對應 PIN 二極體的狀態，以使得當該 PIN 二極體為 ON 時，該離散電容器亦為接通/ON，且同樣地，當該 PIN 二極體 161A 為 OFF 時，該離散電容器亦為斷開/OFF。因此，本文中關於該 PIN 二極體 161A 之狀態的說明係於本質上描述該 EVC 151 之該對應離散電容器 153A 的伴隨狀態。

【0060】 在一較佳實施例中，該第一電源開關 111A 及該第二電源開關 113A 中之每一者為一具一本體二極體的 MOSFET，但在其他實施例中，該等電源開關之任一者可為另一類型的開關，包括任何其他類型半導體開關。本發明可

利用各種開關電路組態。例如，本發明可利用美國專利申請第 9,844,127 號所揭示之開關電路的任一者，諸如圖 3、6A、6B 中所示者，以及美國專利申請第 10,340,879 號所揭示之開關電路的任一者，諸如圖 18 中所示之開關電路。如前所述，此些專利係以全文引用方式併入本文中。

【0061】在示例實施例中，一高壓電源供應 115A 係連接至該第一電源開關 111A，以提供一高壓輸入，且該高壓輸入係可切換地連接至該共同輸出 107A。一低壓電源供應 117A 係連接至該第二電源開關 113A，以提供一低電壓輸入，且該低電壓輸入亦可切換地連接至該共同輸出 107A。在所示之該驅動電路 139A 的組態中，該低壓電源供應 117A 可供應一約-3.3V 的低電壓輸入。此具有負極性之低電壓係足以提供一用於切換該 PIN 二極體 161A 的順向偏壓。對於該驅動電路 139A 的其他組態，可使用一較高或較低的電壓輸入，且該低電壓輸入可具有一正極性，其係視受控制之電子開關的組態及類型而定。

【0062】在該示例開關電路 140A 中，該第一電源開關 111A 及該第二電源開關 113A 係配置成以非同步方式將該高壓電源供應 115A 及該低壓電源供應 117A 連接至該共同輸出 107A，以便將該 PIN 二極體 161A 於 ON 狀態與 OFF 狀態間切換，並藉此接通及斷開該對應離散電容器 153A。該高壓電源供應 115A 係為該 PIN 二極體開關 161A 提供一逆向偏壓 DC 電壓。此可稱為一「阻隔電壓」，因為其係逆向偏壓該 PIN 二極體 161A 且因此防止電流流動，因此斷開其對應離散電容器 153A。如本文中所用，用語「阻隔電壓」將指用於使一開關或其對應離散電容器斷開或接通的任何電壓。進一步應注意，該開關電路不限於圖 6 中所示之該開關電路，但可為用於接通及斷開離散電容器的任何電路，包括於美國專利第 9,844,127 號中所揭露者，其係以全文引用方式併入本文中。

【0063】在示例實施例中，該控制電路對該驅動電路 139A 之分開的輸入 105A-1、105A-2 提供分開的控制訊號。在此實施例中，該等分開的輸入 105A-1、105A-2 係分別耦接至該第一及第二電源開關 111A、113A。至該等分開之輸入的該等控制訊號可為極性相反。在一較佳實施例中，該第一及第二電源開關 111A、113A 係為 MOSFETS，且該等分開的控制訊號係前往分開的驅動器，以為 MOSFET 供電。在一替代實施例中，該控制電路 145 提供一共同輸入訊號。該共同輸入訊號可非同步地控制該第一電源開關 111A 及該第二電源開關 113A 之 ON 及 OFF 狀態，以使得當該第一電源開關 111A 處於 ON 狀態時，該第二電源開關 113A 處於 OFF 狀態，且類似地，當該第一電源開關處於 OFF 狀態時，該第二電源開關 113A 處於 ON 狀態。以此方式，該共同輸入訊號控制該第一電源開關 111A 及該第二電源開關 113A，並以非同步方式使該高電壓輸入及該低電壓輸入連接至該共同輸出，以用於在 ON 狀態與 OFF 狀態之間切換該 PIN 二極體 161A。然而，本發明不限於如此之非同步控制。

【0064】該等輸入 105A-1、105A-2 可配置以接收用於針對該第一電源開關 111A 及該第二電源開關 113A 所選擇開關類型之任何類型的合適控制訊號，其可為例如一+15 V 控制訊號。在一較佳實施例中，該驅動電路具有用於驅動該第一電源開關 111A 及該第二電源開關 113A 中之每一者的一分開驅動器。在另一實施例中，該第一及第二電源開關 111A、113A 係加以選定，以使其可接收一共同輸入訊號。

【0065】在示例實施例中，一電源供應 118 耦接至該低壓電源供應 117A 的一輸入。在一較佳實施例中，該電源供應 118 提供 24VDC。然而，本發明並不如此受限，且可利用其它電源供應。

【0066】在示例實施例中，當該第二電源開關 113A 為 ON 時，一電流 163A 係於該 PIN 二極體 161A 與該低壓電源供應 117A 之間流動。同時，電流係自該電源供應 118 流至該低壓電源供應 117A 的該輸入以及流至該接地 40。一感測器可定位於該開關電路 140A 的一節點上，以測量與流動於該低壓電源供應 117A 與該 PIN 二極體開關 161A 之間之該電流 163A 相關聯的一參數。在示例實施例中，感測器 164A 定位於該低壓電源供應 117A 的一輸入，並測量自該電源供應 118（其係相關於該電流 163A）流入該輸入中的該電流 167A。在其他實施例中，該感測器可位於該開關電路 140A 的其他位置，諸如在節點 165A（該低壓電源供應的輸出）或節點 166A（PIN 二極體 161A 的陽極）或在該驅動電路與該開關之間之該濾波器 141A 的路徑中（例如，共同輸出 107A 或該濾波器 141A 的輸出）。在示例性實施例中，該參數是在節點處流動的電流值，但在其他實施例中，測得的參數可以是任何與流過該開關或該等開關之電流相關聯的參數（包括電壓）。在又其他實施例中，該參數為與該驅動電路相關聯的任何參數。

匹配網路的偏壓電路

【0067】圖 7 為一利用 EVC 151-1、151-2 搭配 PIN 二極體開關 161-1、161-2 及一偏壓電路 124 的 LC 型 L 匹配網路 30 之一實施例的一示意圖。該等 EVC 及其組件係與圖 6 中所示之 EVC 151 相當。據此，偏壓輸出 107-1、107-2 係與驅動電路 139A 的該共同輸出 107A 相當。該等偏壓輸出 107-1、107-2 之每一者係決定該 PIN 二極體係為逆向偏壓或順向偏壓，且因此該 PIN 二極體為接通或斷開。應注意，本發明不限於圖 6 中所述之接通及斷開二極體的方法，可使用其他方法。

【0068】 為便於檢視所示特徵，係省略匹配網路的某些特徵，諸如圖 3 中所示者（感測器、扼流圈、濾波器、驅動器、控制電路及電源供應）。應理解，此等特徵也可包括在匹配網路 30 中。在示例實施例中之二極體為 PIN 二極體的同時，在其他實施例中之二極體可為 NIP 二極體或另一類型的二極體。

【0069】 在此實施例中，該匹配網路係使用用於該分流可變電容器 151-1 及該串聯可變電容器 151-2 兩者的 EVC。此係非為必要。例如，該分流可變電容器 151-1 可為一機械可變 VVC 或可為一可變電感器（機械式或電子式可變）。在又其他實施例中，係可省略一第二可變電容器。在此類實例中，例如，可使用頻率調整（對來自該 RF 源之該 RF 訊號的頻率的調整）與電容調整一起造成一阻抗匹配。

【0070】 當使用 PIN 二極體來切換於串聯位置之一 EVC（例如串聯 EVC 151-2）的該等固定離散電容器時，係出現特殊的挑戰。雖然該 L 匹配網路 30 中的該分流可變電容器 151-1 接地（參見圖 6 之離散電容器 153A 係以共同接地 40 接地），但此卻非為該串聯 EVC 151-2 的例子。為處理此問題，該示例匹配網路 30 係利用一形成一偏壓電路 124 之部分的偏壓電感器 126。該偏壓電感器 126 提供一 DC 偏壓路徑，以順向及逆向偏壓該 PIN 二極體開關 161-2。

【0071】 如上文關於圖 6 所討論，PIN 二極體為雙端裝置，其可藉由使一偏壓電流通過該 PIN 二極體而轉為 ON，或可藉由施加逆向偏壓該 PIN 二極體並阻隔使該 PIN 二極體轉為 ON 之任何 RF 電壓的充分高阻隔電壓而轉為 OFF。為使該偏壓正常工作，必須存在通過該 PIN 二極體至該偏壓電路的一 DC 路徑，如圖 6 所示，以用於一分流連接 PIN 二極體。偏壓電路 124 允許使用一 DC 源（例如，圖 6 之高壓電源供應 115A 或低壓電源供應 117A）來偏壓一串聯連接的 PIN

二極體開關 161-2，因為該串聯連接的 PIN 二極體開關 161-2 缺乏圖 6 中之 PIN 二極體 161A 具有之至接地 40 的連接。

【0072】該示例偏壓電路 124 允許該 DC 偏壓電流流經該偏壓電感器 126，以完成該偏壓電路路徑。再者，該阻隔電容器 128 阻止該 DC 阻隔電壓出現在該輸出 17 處。

【0073】至每一個 PIN 二極體開關 161-1、161-2 的該偏壓訊號係經由該等偏壓輸出 107-1、107-2 而施加。如圖 6 所示，該連接點係經由一合適的 RF 阻隔濾波器 141A 而連接至該驅動電路 139A。

【0074】以下討論切換為 ON 之串聯 EVC 151-2 的電容器 C_{21} 的實例。在此示例中，如圖 6 所討論，一負（順向）偏壓（例如，來自低壓電源供應 117A）係經由偏壓輸出 B_{21} 施加至 PIN 二極體 D_{21} 。該負（順向）偏壓導致一偏壓電流自該偏壓電感器 126 流經該 PIN 二極體 D_{21} 並進入該偏壓輸出 B_{21} 中。類似地，當施加一（逆向偏壓）阻隔電壓（例如，來自圖 6 之高壓電源供應電源 115A）時，該正阻隔電壓係施加至該 PIN 二極體 D_{21} 之陰極端，且用於該阻隔電壓的該 DC 電路再次經由該偏壓電感器 126 而完成。該阻隔電容器 128 防止該 DC 阻隔電壓出現在該匹配網路的該輸出 17 處。

【0075】應注意的是，所呈現之該「L」型匹配網路是一個實例，且此拓撲及元件組態可有若干修飾。例如，該等 PIN 二極體開關 161-1、161-2 之陽極（而非陰極）可連接至該等離散固定電容器 153-1、153-2。再者，串聯 EVC 151-2 及阻隔電容器 128 的相對位置可相反，以使得該阻隔電容器 128 位在該 RF 輸入 13 側。再者，該 L 匹配網路拓撲（而非一 LC 組態）可為一 CL 組態（諸如圖 2B 中

所示)，其中串聯腳位係位在該 RF 輸入 13 處且該分流腳係位在該 RF 輸出 17 處。在此例子中，該偏壓電感器 126 及該阻隔電容器 128 之位置亦相應改變。

【0076】圖 8-9 顯示進一步的修飾。圖 8 為一交替的偏壓電路 124B 的一示意圖。此偏壓電路 124B 顯示如何藉由一或多個反應元件之串聯或並聯組合來製造該偏壓電感器及/或該阻隔電容器的實例。例如，該偏壓電感器可包含串聯（及/或並聯）電性耦接的多個電感器 126A-C。再者，該阻隔電容器可包括並聯（及/或串聯）電性耦接的多個電容器 128A-C。圖 9 為一交替的偏壓電路 124C 的一示意圖，其中該偏壓電感器係以一包含並聯耦接之一電感器 126-1 及一電容器 126-2 的 LC 諧振電路置換。最後，應注意，背對背二極體（其中兩個陽極或兩個陰極連接在一起）的串聯組合亦可並聯於該偏壓電感器。

決定電容值以實現匹配

【0077】圖 10 係顯示根據一實施例之用於匹配一阻抗之一程序 500A 的一流程圖。該匹配網路可包括與上述元件相似的元件。在一實施例中，係利用圖 3 的該匹配網路。在圖 10 之示例程序 500A 的第一步驟中，係決定該 RF 輸入 13 處的一輸入阻抗（步驟 501A）。該輸入阻抗係基於該 RF 輸入感測器 21 在該 RF 輸入 13 處所偵測到的 RF 輸入參數。該 RF 輸入感測器 21 可為配置以偵測在該 RF 輸入 13 處之一 RF 輸入參數的任何感測器。該輸入參數可為在該 RF 輸入 13 處可測得的任何參數，包括在該 RF 輸入 13 處之一電壓、一電流或一相位。在示例實施例中，該 RF 輸入感測器 21 在該匹配網路 11 的該 RF 輸入 13 處偵測電壓、電流及相位。基於該 RF 輸入感測器 21 所偵測的該 RF 輸入參數，該控制電路 45 決定該輸入阻抗。

【0078】 接下來，該控制電路 45 決定該電漿室 19 所呈現的該電漿阻抗(步驟 502A)。在一實施例中，該電漿阻抗決定係基於該輸入阻抗(在步驟 501A 中決定)、該串聯 EVC 31 的電容及該分流 EVC 33 的電容。在其他實施例中，係可使用可操作地耦接至該 RF 輸出的該輸出感測器 49 而作出該電漿阻抗決定，其中該 RF 輸出感測器 49 係配置以偵測一 RF 輸出參數。該 RF 輸出參數可為在該 RF 輸出 17 處可測得的任何參數，包括在該 RF 輸出 17 處的一電壓、一電流或一相位。該 RF 輸出感測器 49 可偵測在該匹配網路 11 之該 RF 輸出 17 處的該輸出參數。基於該 RF 輸出感測器 49 所偵測到的該 RF 輸出參數，該控制電路 45 可決定該電漿阻抗。在又其他實施例中，該電漿阻抗決定可基於該 RF 輸出參數及該 RF 輸入參數兩者。

【0079】 一旦已知該電漿室 19 的該可變阻抗，該控制電路 45 可決定為了達成一阻抗匹配而對該等串聯及分流 EVC 31、33 中之一或兩者之可變電容進行之變更。具體而言，該控制電路 45 決定該串聯可變電容的一第一電容值及該分流可變電容的一第二電容值(步驟 503A)。此些值代表該串聯 EVC 31 及分流 EVC 33 為了實現一阻抗匹配或至少一實質阻抗匹配的新電容值。在示例實施例中，該等第一及第二電容值的決定係基於該可變電漿阻抗(在步驟 502A 中決定)及該固定 RF 源阻抗。

【0080】 一旦決定該等第一及第二電容值，該控制電路 45 產生一控制訊號，以將該串聯可變電容及該分流可變電容中之至少一者改變為該第一電容值及該第二電容值(步驟 504A)。此完成時間約 $t=5\ \mu\text{sec}$ 。該控制訊號指示該開關電路改變該等串聯及分流 EVC 31、33 中之一或兩者的該可變電容。

【0081】在示例實施例中，該等 EVC 在該 RF 源繼續向該匹配網路的該 RF 輸入提供該 RF 訊號的同時改變。在改變該等 EVC 之前，無需停止該 RF 訊號的提供。新電容值的決定及該等 EVC 的改變可連續（且重複）完成，且同時間該 RF 訊號係持續提供至該匹配網路。

【0082】與一使用 VVC 之 RF 匹配網路的約 1-2 sec 相比，該等 EVC 31、33 的改變需要總計約 9-11 μsec 。一旦完成切換至不同可變電容後，由於構成該等 EVC 的額外離散電容器係加入電路並充電，因此有一段延遲期。此部分的匹配調整過程約需 55 μsec 。最後，顯示 RF 功率分布係正好在 $t=56 \mu\text{sec}$ 之前出現自約 380 mV 峰間值至約 100 mV 峰間值的減少。該 RF 功率分布的此減少表示反射功率的減少，且其發生期間約 10 μsec ，在此時該匹配調整過程係視為完成。

【0083】該串聯可變電容及該分流可變電容的改變可包含將一控制訊號傳送至該串聯驅動電路 39 及該分流驅動電路 43 以分別控制該串聯可變電容及該分流可變電容，其中該串聯驅動電路 39 係可操作地耦接至該串聯 EVC 31，且該分流驅動電路 43 係可操作地耦接至該分流 EVC 33。當該等 EVC 31、33 切換至所需的電容值時，該輸入阻抗可與該固定的 RF 源阻抗（例如，50 Ohm）相匹配，因此導致一阻抗匹配。若由於該電漿阻抗之波動而使足量之阻抗匹配未得到結果，可重覆 500A 之程序一或多次以達成一阻抗匹配或至少一實質阻抗匹配。

【0084】使用一 RF 匹配網路 11，諸如圖 3 中所示者，該輸入阻抗可表示如下：

$$Z_{in} = \frac{(Z_P + Z_L + Z_{series})Z_{shunt}}{Z_P + Z_L + Z_{series} + Z_{shunt}}$$

【0085】其中 Z_{in} 為該輸入阻抗、 Z_P 為該電漿阻抗、 Z_L 為該串聯電感器阻抗、 $Z_{串聯}$ 為該串聯 EVC 阻抗及 $Z_{分流}$ 為該分流 EVC 阻抗。在示例實施例中，該輸入阻抗（ Z_{in} ）係使用該 RF 輸入感測器 21 而加以決定。該等 EVC 阻抗（ $Z_{串聯}$ 及 $Z_{分流}$ ）在任何指定的時間對該控制電路皆為已知，因為該控制電路係用以命令該等串聯和分流 EVC 之每一者的各種離散固定電容器轉為 ON 或 OFF。再者，該串聯電感器阻抗（ Z_L ）為一固定值。因此，該系統可使用此些值來求解該電漿阻抗（ Z_P ）。

【0086】基於此已決定的電漿阻抗（ Z_P ）與已知的所需輸入阻抗（ Z'_{in} ）（通常為 50 Ohm）及已知的串聯電感器阻抗（ Z_L ），該系統可決定一新的串聯 EVC 阻抗（ Z'_{series} ）及分流 EVC 阻抗（ Z'_{shunt} ）。

$$Z'_{in} = \frac{(Z_P + Z_L + Z'_{series})Z'_{shunt}}{Z_P + Z_L + Z'_{series} + Z'_{shunt}}$$

【0087】基於該新計算的串聯 EVC 可變阻抗（ Z'_{series} ）及分流 EVC 可變阻抗（ Z'_{shunt} ），該系統可接著決定該串聯可變電容的新電容值（第一電容值），以及該分流可變電容的一新電容值（第二電容值）。當此些新電容值分別與該串聯 EVC 31 及該分流 EVC 33 一起使用時，可完成一阻抗匹配。

【0088】在一步驟中，計算所需第一及第二電容值並到達該等數值的示例方法相較於逐步移動兩個 EVC 以使錯誤訊號變為零或使反射功率/反射係數達到最小，係顯著地更快速。在半導體電漿處理中，當需要一較快速調整方案時，此途徑係提供匹配網路調整速度的顯著改善。應注意，用於決定本文中所討論之新 EVC 電容值的方法僅為實例。在其他實施例中，可使用其他參數及/或方法來

決定新的 EVC 電容值。例如，作為一新電容值之基礎的參數可為相關於該電漿室的任何參數。

使用參數矩陣決定電容值

【0089】圖 11 提供使用一參數矩陣而匹配一阻抗的一替代程序 500。在示例程序中，該控制電路 45（參見圖 3 之匹配網路組件）係配置及/或編程以執行該等步驟之每一者。作為兩個初始步驟中之一者，RF 參數係藉由該 RF 輸入感測器 21 在該 RF 輸入 13 處測量，且在該 RF 輸入 13 處的該輸入阻抗係使用該所測得的 RF 參數進行計算（步驟 501）。在此示例程序 500 中，在該 RF 輸入 13 處係測得順向電壓及順向電流。在某些其他實施例中，該等 RF 參數可藉由該 RF 輸出感測器 49 在該 RF 輸出 17 處測量，但在此類實施例中，可能需要不同於下文所述者的不同計算。在再其他實施例中，可在該 RF 輸入 13 及該 RF 輸出 17 兩者處測量 RF 參數。

【0090】耦接於該 RF 源 15 與該電漿室 19 之間的該阻抗匹配電路之特徵可為熟習本項技藝者已知之若干參數矩陣類型中之一者，包括雙埠參數矩陣。一 S 參數矩陣及一 Z 參數矩陣是此類參數矩陣的兩個實例。其他實例包括，但不限於，一 Y 參數矩陣、一 G 參數矩陣、一 H 參數矩陣、一 T 參數矩陣及一 ABCD 參數矩陣。熟習此項技藝者亦將瞭解，此等各種參數矩陣係可針對一電路（諸如一匹配網路）而在數學上由一個轉成另一個。該示例程序 500 的第二初始步驟是在一參數查找表中查找用於該阻抗匹配電路之現有組態的參數矩陣（步驟 502）。該阻抗匹配電路的該現有組態係由該阻抗匹配電路的現有操作參數所定義，尤其是該串聯 EVC 31 及該分流 EVC 33 兩者的現有陣列組態。為了達成一阻抗匹

配，該阻抗匹配電路的該現有組態係改變為該阻抗匹配電路的一新組態，以作為該示例程序 500 的一部分。

【0091】該參數查找表包括複數個參數矩陣，其中每一個參數矩陣係相關聯於該串聯 EVC 31 及該分流 EVC 33 的一特定組態。該參數查找表可包括前述參數矩陣類型中之一或多者。在該示例程序 500 中，該參數查找表包括至少複數個 S 參數矩陣。在某些實施例中，該參數查找表可包括至少複數個 Z 參數矩陣。在該參數查找表包括多種類型參數矩陣的實施例中，不同類型參數矩陣係以此種方式而在該參數查找表中產生關聯，以消除不同類型參數矩陣之間數學轉換的需要。例如，該 T 參數矩陣可包括為該參數查找表的部分，其中每一個 T 參數矩陣係關聯於因兩個矩陣之間轉換所致的相關聯 S 參數矩陣。

【0092】該輸入阻抗計算（步驟 501）及該參數矩陣查找（步驟 502）可以任何順序執行。隨著完成計算該輸入阻抗（步驟 501）及在該參數查找表中確認該阻抗匹配電路之該現有組態的參數矩陣（步驟 502），接著即可使用該已計算的輸入阻抗及該現有組態的該參數矩陣而計算電漿或負載阻抗（步驟 503）。接下來，根據該已計算的電漿阻抗，係於一陣列組態查找表中查找出可達成該 RF 源 15 與該電漿室 19 之間之一阻抗匹配或至少一實質阻抗匹配的該串聯 EVC 31 與該分流 EVC 33 的匹配組態（步驟 504）。來自該陣列組態查找表中的此些匹配組態係為將產生該串聯 EVC 31 及分流 EVC 33 之新電容值的陣列組態，且一阻抗匹配係藉由新陣列組態及相關聯的新電容值而達成。該陣列組態查找表係為該串聯 EVC 31 及該分流 EVC 33 的一陣列組態表，且其係包括當該串聯 EVC 31 及該分流 EVC 33 組合使用時的每一個可能陣列組態。作為使用一陣列組態查找表的替代，該 EVC 31、33 之實際電容值可在程序期間計算，然而，該等電

容值之此類即時計算本質上較在該陣列組態查找表中查找該等匹配組態更慢。當已在該陣列組態查找表中確認該串聯 EVC 31 及該分流 EVC 33 的該等匹配組態後，接著該串聯陣列組態及該分流陣列組態中之一或兩者係改變（步驟 505）為該串聯 EVC 31 及該分流 EVC 33 的分別已確認匹配組態。

【0093】該串聯陣列組態及該分流陣列組態之改變（步驟 505）可包括該控制電路 45 傳送一控制訊號至該串聯驅動電路 39 及該分流驅動電路 43 以分別控制該串聯陣列組態及該分流陣列組態，其中該串聯驅動電路 39 係可操作地耦接至該串聯 EVC 31，且該分流驅動電路 43 係可操作地耦接至該分流 EVC 33。當該等 EVC 31、33 已切換為該等匹配組態時，該輸入阻抗係可與該固定的 RF 源阻抗（例如，50 Ohm）相匹配，因此導致一阻抗匹配。若由於該電漿阻抗之波動而使得足量之阻抗匹配未得到結果，該程序 500 可重覆一或多次，以獲得一阻抗匹配或至少一實質阻抗匹配。

【0094】上文描述之該程序中所使用的該等查找表係在該 RF 匹配網路與該電漿室 19 結合使用之前已編譯。在建立該等查找表時，該 RF 匹配網路 11 係在與一電漿室一起使用之前進行測試，以決定相關聯於該串聯 EVC 31 及該分流 EVC 33 之每一個陣列組態的每一種類型的至少一參數矩陣及負載阻抗。由測試所得的該等參數矩陣係編譯至該參數查找表中，使得每一種類型的至少一參數矩陣與該等 EVC 31、33 之一分別陣列組態產生關聯。相似地，該等負載阻抗係編譯至該陣列組態查找表中，使得每一個參數矩陣與該等 EVC 31、33 之一分別陣列組態產生關聯。該等預先編譯之查找表可考量該固定的 RF 源阻抗（例如，50 Ohm）、該 RF 源之功率輸出及該 RF 源之操作頻率，以及與該 RF 匹配網路之操作相關的其他因素。因此，每一個查找表可具有數萬個或更多個項目，以負

責該等 EVC 31、33 的所有可能組態。可能的組態數量主要係藉由構成該等 EVC 31 及 33 之每一者的離散固定電容器之數量來確定。在編譯該等查找表時，可考慮可能的安全限制，例如該匹配網路內關鍵位置的最大容許電壓及電流，且此可用以排除該等查找表之一或多者中關於該等 EVC 31、33 之某些組態的項目。

【0095】如本領域中已知，該 S 參數矩陣由稱為散射參數或簡稱 S 參數的組件組成。一用於該阻抗匹配電路的 S 參數矩陣有四個 S 參數，即 S_{11} 、 S_{12} 、 S_{21} 及 S_{22} ，每一個皆代表在該 RF 輸入 13 及該 RF 輸出 17 處的一電壓比。該阻抗匹配電路的所有四個 S 參數係皆已事先決定及/或計算，以便已知完整的 S 參數矩陣。其他類型參數矩陣的參數可相似地事先決定及/或計算並結合至該參數矩陣中。例如，該阻抗匹配電路的一 Z 參數矩陣有四個 Z 參數，即 Z_{11} 、 Z_{12} 、 Z_{21} 及 Z_{22} 。

【0096】藉由以此方式編譯該參數查找表，特定計算的全部時間成本係發生在該 RF 匹配網路的測試階段期間，而非在該 RF 匹配網路 11 與一電漿室 19 一起的實際使用期間。此外，因為在一查找表中尋找一值的時間較即時計算相同值更短，因此使用該查找表可有助於減少達成一阻抗匹配所需的整體時間。在一電漿沉積或蝕刻製程中，其包括可能在整個製程中數百或數千個阻抗匹配調整，此時間節省可有助於整體製造程序的直接成本節省。

【0097】自由該控制電路決定該電漿室之該可變阻抗及決定該等串聯及分流匹配配置開始之該匹配調整程序的起始至該匹配調整程序結束，當反射回該 RF 源之該 RF 功率減少時，使用 EVC 的整個匹配調整程序係具有一約 110 μsec 的經過時間或同一級別地約 150 μsec 或更少。該匹配調整程序之單次迭代的此短暫經過時間係代表了對 VVC 匹配網路的顯著增加。此外，由於該匹配調

整程序之單次迭代的此短暫經過時間，使用 EVC 之該 RF 阻抗匹配網路可反覆地執行該匹配調整程序，重複該兩個決定步驟並產生另一控制訊號以進一步改變該等電子可變電容器之一或兩者的該等陣列組態。藉由迭代地重複該匹配調整程序，預期可在該匹配調整程序的約 2-4 次迭代中建立一較佳阻抗匹配。此外，視該匹配調整程序每次重複的時間而定，預期可在 500 μsec 或更少時間內重複 3-4 次。假設使用 VVC 之 RF 阻抗匹配網路單次迭代一匹配調整程序為 1-2 sec 匹配時間，則此種在一很短時間內執行多次迭代的能力對於使用 EVC 的 RF 阻抗匹配網路而言是一顯著的優勢。

【0098】 熟習本項技藝者將瞭解到，對於一使用 EVC 的 RF 阻抗匹配網路，若干個因素可能促成該阻抗匹配程序的亞毫秒級經過時間。此類因素可包括該 RF 訊號之功率、該等 EVC 之組態及設計、所使用匹配網路之類型及所使用驅動電路之類型及組態。其他未列出的因素也可能促成該阻抗匹配程序的整體經過時間。因此，預期一具有 EVC 之 RF 阻抗匹配網路的整個匹配調整程序，自程序一開始（亦即藉由該控制電路之測量及計算建立該阻抗匹配所需的調整）至程序結束（當耦接至該電漿室之 RF 功率的效率因一阻抗匹配及該反射功率之減少而增加的時間點）的完成應不超過約 500 μsec 。即使在同一級別之 500 μsec 的匹配調整程序中，此處理時間仍代表與使用 VVC 之 RF 阻抗匹配網路比較的顯著改善。

【0099】 表 1 係呈現顯示一個 EVC 實例與一個 VVC 實例之操作參數間比較的資料。如可見，EVC 除了可實現一 RF 阻抗匹配網路的快速切換外，還具有若干優勢：

表1		
參數	EVC	典型1000pF 真空電容器
電容	20 pF ~ 1400 pF	15 pF ~ 1000 pF
可靠性	高	低
反應時間	~ 500 μ sec	1 s ~ 2 s
ESR	~ 13 mW	~ 20 mW
電壓	7 kV	5kV
電流處理能力	216 A rms	80 A rms
體積	4.5 in ³	75 in ³

【0100】 如所見，除了 EVC 可能達成的快速切換能力之外，EVC 亦引入了可靠性優勢、電流處理優勢及尺寸優勢。使用 EVC 之 RF 阻抗匹配網路及/或用於該等 EVC 之該開關電路本身的額外優勢包括：

- 該所揭示 RF 阻抗匹配網路不包括任何移動部件，因此機械故障的可能性係降低至可用作該半導體製造程序之部分的其他完全電路的可能性。例如，典型的 EVC 可由一帶有銅金屬化之耐用陶瓷基板形成，以形成離散電容器。移動部件的排除亦增加對於使用期間因熱波動造成之損壞的抗性。
- 與一 VVC 相比，該 EVC 具有一小巧的尺寸，因此減小的體積及重量可節省一製造設施中的寶貴空間。

- EVC 的設計引入了自訂該 RF 匹配網路的增強能力，以滿足特定應用之特別設計需求。EVC 可配置有自訂電容範圍，其中一個實例是非線性電容範圍。此類自訂電容範圍可為更廣泛的製程提供較佳的阻抗匹配。作為另一實例，一自訂電容範圍可在阻抗匹配的某些區域中提供更多的解析度。一自訂電容範圍亦可實現更高之點火電壓的生成，從而使電漿碰撞更簡單。
- 該短暫的匹配調整程序（~500 μsec 或更少）係允許該 RF 阻抗匹配網路更好地跟上製造程序中的電漿變化，從而增加電漿穩定性並導致製造程序的更受控功率。
- 在一 RF 阻抗匹配網路中使用數位控制之非機械式裝置的 EVC 係提供了更大的機會以透過編程而微調控制演算法。
- 相較於 VVC，EVC 展現卓越的低頻（kHz）效能。

【0101】 儘管本文所討論之一匹配網路之該等實施例已使用 L 或 pi 組態，但應注意其主張之匹配網路可配置為其他匹配網路組態，諸如「T」類型組態。除非另有聲明，否則此處所討論的該等可變電容器、開關電路及方法可與適用於一 RF 阻抗匹配網路的任何組態一起使用。

【0102】 雖然本文中討論的該等實施例係使用一匹配網路中之可變電容器的一或多者來實現一阻抗匹配，但應注意可使用任何可變電抗元件。一可變電抗元件可包括一或多個離散電抗元件，其中一電抗元件係為一電容器或電感器或類似的反應裝置。

【0103】 雖然已就包括目前實施本發明之較佳模式的特定實施例而描述本發明，但熟悉本項技藝者將理解，上文所描述之系統 技術存在多種變化及排

列。應瞭解，可使用其他實施例，且結構及功能可進行修飾而不背離本發明之範疇。因此，本發明之精神及範圍應如隨附申請專利範圍中所載而廣泛解釋。

【符號說明】

【0104】

11:匹配網路/RF 匹配網路/RF 阻抗匹配網路

11A: LC 型 L 匹配網路

11B: CL 型 L 匹配網路

13:RF 輸入

15:RF 源

17 :RF 輸出

19:電漿室

21 :RF 輸入感測器/感測器

23:第一電極

25:第二電極

27:基板

30 :LC 型 L 匹配網路

31:串聯可變電容器/串接 EVC

31B:串聯可變電容器

33:分流可變電容器/分流 EVC

33B:分流可變電容器

35:串聯電感器

37:串聯 RF 扼流及濾波電路/RF 扼流及濾波電路

39:串聯驅動電路/驅動電路

40:共同接地/接地

41:分流 RF 扼流及濾波電路/RF 扼流及濾波電路

43:分流驅動電路/驅動電路

45:控制電路

47:電源供應

49 :RF 輸出感測器(感測器)

85:半導體裝置處理系統

86:半導體處理工具

105A-1,105A-2:輸入

107-1,107-2:偏壓輸出

107A:共同輸出

111A:第一電源開關

113:訊號輸入/第一端子

113A:第二電源開關

115A:高壓電源供應

117A:低壓電源供應

118:電源供應

124:偏壓電路

124B:偏壓電路

124C:偏壓電路

1380-P00763-TW/f2

126:偏壓電感器

126-1:電感器

126-2:電容器

126A~C:電感器

128:阻隔電容器

128A~C:電容器

129:命令輸入

130:訊號輸出/輸出

137: RF 扼流及濾波電路

139: 開關驅動電路/驅動電路

139A:驅動電路

139B:驅動電路

140A:開關電路

140B:開關電路

141A:濾波器

141B:濾波器

145:控制電路

150:電子電路/電路

151: 電子可變電容器(EVC)

151-1:分流可變電容器

151-2:串聯可變電容器

151a:第一電容器陣列/第一（微調）電容器

151b:第二電容器陣列/第二（粗調）電容器

153:離散固定電容器/離散電容器

153-1,153-2:離散固定電容器

153A,153B:離散固定電容器/離散電容器

155:可變電容系統

161:開關

161-1,161-2:PIN 二極體開關

161A,161B:開關/PIN 二極體

163A:電流

164A:感測器

165A:節點

166A:節點

167A:電流

500,500A:程序

501~505:步驟

501A~504A:步驟

B₁₁~B_{1n},B₂₁~B_{2n}:偏壓輸出

C₁₁~C_{1n},C₂₁~C_{2n}:電容器

D₁₁~D_{1n},D₂₁~D_{2n}:PIN 二極體

【發明申請專利範圍】

【請求項1】 一種射頻（RF）阻抗匹配電路，包括：

一 RF 輸入，係配置成可操作地耦接至提供一 RF 訊號的一 RF 源；

一 RF 輸出，係配置成可操作地耦接至一電漿室；

一串聯電子可變電容器（EVC），係串聯電性耦接於該 RF 輸入與該 RF 輸出之間；

其中，該串聯 EVC 具有一串聯可變電容；以及

其中，該串聯 EVC 包括複數第一固定電容器，該等第一固定電容器中之每一者具有對應的一開關，用於接通及斷開該第一固定電容器，以改變該串聯可變電容，且每一該開關包括一或多個二極體；

一串聯電感器，串聯電性耦接於該串聯 EVC 與該 RF 輸出之間；

一第一電感器，具有一第一端子，電性耦接至一共同接地，以及一第二端子，電性耦接於該串聯 EVC 與該串聯電感器之間；以及

一控制電路，可操作地耦接至該串聯 EVC，且該控制電路係配置成：

在該 RF 源提供該 RF 訊號至該 RF 輸入的同時，決定與該電漿室相關的一第一參數；以及

在該 RF 訊號繼續提供至該 RF 輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該 RF 源之一 RF 功率減少。

【請求項2】 如請求項 1 之 RF 阻抗匹配電路，其進一步包括串聯電性耦接於該 RF 輸入與該 RF 輸出之間的一阻隔電容器。

【請求項3】 如請求項 2 之 RF 阻抗匹配電路，其中，該阻隔電容器或該第一電感器中之至少一者係包括串聯或並聯耦接之複數反應元件。

【請求項4】 如前述請求項中任一項之 RF 阻抗匹配電路，其中，該等第一固定電容器中之每一者的對應的該開關係包括一或多個 PIN 二極體或 NIP 二極體。

【請求項5】 如請求項 1 之 RF 阻抗匹配電路，其中，一電容器係與該第一電感器並聯以形成一 LC 電路。

【請求項6】 如請求項 1 之 RF 阻抗匹配電路，其進一步包括一可變電抗元件，其係不同於該串聯 EVC。

【請求項7】 如請求項 6 之 RF 阻抗匹配電路，其中，該可變電抗元件包括一或多個電抗元件，其係為電容器或電感器。

【請求項8】 如請求項 7 之 RF 阻抗匹配電路，其中，該可變電抗元件係電性耦接於該共同接地與該 RF 輸入及該 RF 輸出中之一者之間。

【請求項9】 如請求項 8 之 RF 阻抗匹配電路：

其中，該可變電抗元件係為一分流 EVC；

其中，該分流 EVC 具有一分流可變電容；以及

其中，該分流 EVC 包括複數第二固定電容器，該等第二固定電容器中之每一者具有對應的一開關，用於接通及斷開該第二固定電容器，以改變該分流可變電容；以及

其中，該控制電路係可操作地耦接至該分流 EVC，以與該串聯 EVC 的改變一起改變該分流可變電容，其中，該串聯可變電容及該分流可變電容的改變係導致反射回該 RF 源的該 RF 功率減少。

【請求項10】 一種匹配阻抗的方法，包括：

將一阻抗匹配電路耦接於一 RF 源與一電漿室之間，且該阻抗匹配電路包括：

一 RF 輸入，係配置成可操作地耦接至該 RF 源，且該 RF 源係提供一 RF 訊號；

一 RF 輸出，係配置成可操作地耦接至該電漿室；

一串聯電子可變電容器（EVC），係串聯電性耦接於該 RF 輸入與該 RF 輸出之間；

其中，該串聯 EVC 具有一串聯可變電容；以及

其中，該串聯 EVC 包括複數第一固定電容器，該等第一固定電容器中之每一者具有對應的一開關，用於接通及斷開該第一固定電容器，以改變該串聯可變電容，且每一該開關包括一或多個二極體；

一串聯電感器，串聯電性耦接於該串聯 EVC 與該 RF 輸出之間；以及

一第一電感器，具有一第一端子，電性耦接至一共同接地，以及一第二端子，電性耦接於該串聯 EVC 與該串聯電感器之間；

在該 RF 源提供該 RF 訊號至該 RF 輸入的同時，決定與該電漿室相關的一第一參數；以及

在該 RF 訊號繼續提供至該 RF 輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該 RF 源之一 RF 功率減少。

【請求項11】 如請求項 10 所述之匹配阻抗的方法，其中，該阻抗匹配電路進一步包括一串聯電性耦接於該 RF 輸入及該 RF 輸出之間的一阻隔電容器。

【請求項12】 如請求項 11 之匹配阻抗的方法，其中，該阻隔電容器或該第一電感器中之至少一者係包括串聯或並聯耦接之複數反應元件。

【請求項13】 如請求項 10 至 12 中任一項之匹配阻抗的方法，其中，該等第一固定電容器中之每一者的對應的該開關係包括一或多個 PIN 二極體或 NIP 二極體。

【請求項14】 如請求項 10 之匹配阻抗的方法，其中，一電容器係與該第一電感器並聯以形成一 LC 電路。

【請求項15】 如請求項 10 之匹配阻抗的方法，其中，該阻抗匹配電路進一步包括一可變電抗元件，其係不同於該串聯 EVC。

【請求項16】 如請求項 15 所述之匹配阻抗的方法，其中，該可變電抗元件包括一或多個電抗元件，其為電容器或電感器。

【請求項17】 如請求項 16 所述之匹配阻抗的方法，其中，該可變電抗元件係電性耦接於該共同接地與該 RF 輸入及該 RF 輸出中之一者之間。

【請求項18】 如請求項 17 之匹配阻抗的方法，

其中，該可變電抗元件係為一分流 EVC；

其中，該分流 EVC 具有一分流可變電容；以及

其中，該分流 EVC 包括複數第二固定電容器，該等第二固定電容器中之每一者具有對應的一開關，用於接通及斷開該第二固定電容器，以改變該分流可變電容；以及

其中，一控制電路係可操作地耦接至該分流 EVC，以與該串聯 EVC 的改變一起改變該分流可變電容，其中，該串聯可變電容及該分流可變電容的改變係導致反射回該 RF 源的該 RF 功率減少。

【請求項19】 一種用於製造半導體的方法，包括：

將一基板置放於一電漿室中，該電漿室係配置以在該基板上沈積一材料層或自該基板蝕刻一材料層；

藉由將來自一 RF 源之一 RF 功率耦接至該電漿室中而在該電漿室中激能電漿，以執行一沉積或蝕刻；

在激能該電漿的同時，使一阻抗匹配電路耦接於該 RF 源與該電漿室之間，且該阻抗匹配電路包括：

一 RF 輸入，係配置成可操作地耦接至該 RF 源，且該 RF 源係提供一 RF 訊號；

一 RF 輸出，係配置成可操作地耦接至該電漿室；

一串聯電子可變電容器（EVC），係串聯電性耦接於該 RF 輸入與該 RF 輸出之間；

其中，該串聯 EVC 具有一串聯可變電容；以及

其中，該串聯 EVC 包括複數第一固定電容器，該等第一固定電容器中之每一者具有對應的一開關，用於接通及斷開該第一固定電容器，以改變該串聯可變電容，且每一該開關包括一或多個二極體；

一串聯電感器，串聯電性耦接於該串聯 EVC 與該 RF 輸出之間；以及

一第一電感器，具有一第一端子，電性耦接至一共同接地，以及一第二端子，電性耦接於該串聯 EVC 與該串聯電感器之間；

在該 RF 源提供該 RF 訊號至該 RF 輸入的同時，決定與該電漿室相關的一第一參數；以及

在該 RF 訊號繼續提供至該 RF 輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該 RF 源之一 RF 功率減少。

【請求項20】 一種半導體處理工具，包括：

一電漿室，係配置以將一材料沉積至一基板上或自該基板蝕刻一材料；以及

一阻抗匹配電路，係可操作地耦接至該電漿室，且該阻抗匹配電路包括：

一 RF 輸入，係配置成可操作地耦接至提供一 RF 訊號的一 RF 源；

一 RF 輸出，係配置成可操作地耦接至該電漿室；

一串聯電子可變電容器（EVC），係串聯電性耦接於該 RF 輸入與該 RF 輸出之間；

其中，該串聯 EVC 具有一串聯可變電容；以及

其中，該串聯 EVC 包括複數第一固定電容器，該等第一固定電容器中之每一者具有對應的一開關，用於接通及斷開該第一固定電容器，以改變該串聯可變電容，且每一開關包括一或多個二極體；

一串聯電感器，串聯電性耦接於該串聯 EVC 與該 RF 輸出之間；

一第一電感器，具有一第一端子，電性耦接至一共同接地，以及一第二端子，電性耦接於該串聯 EVC 與該串聯電感器之間；以及

一控制電路，可操作地耦接至該串聯 EVC，且該控制電路係配置成：

在該 RF 源提供該 RF 訊號至該 RF 輸入的同時，決定與該電漿室相關的一第一參數；以及

在該RF訊號繼續提供至該RF輸入的同時，基於已決定的該第一參數而改變該串聯可變電容，其中，該串聯可變電容的改變係導致反射回該RF源之一RF功率減少。

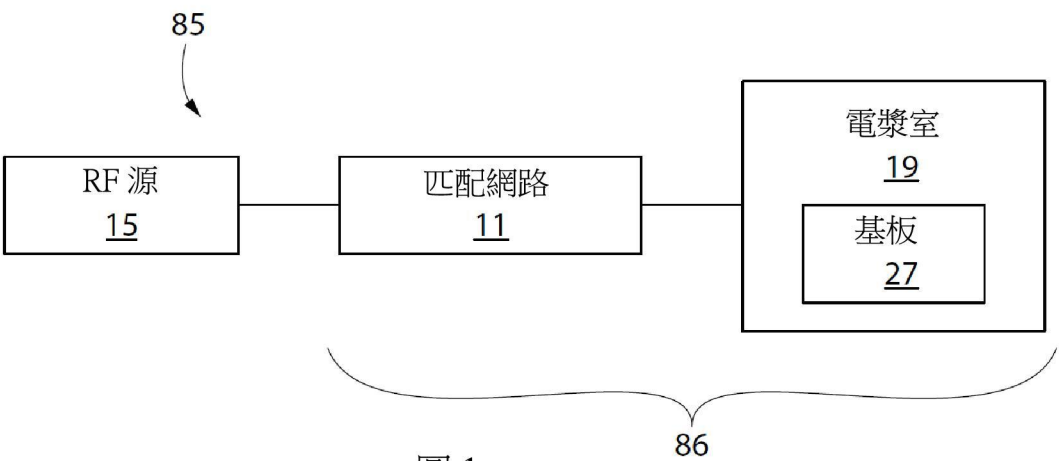


圖 1

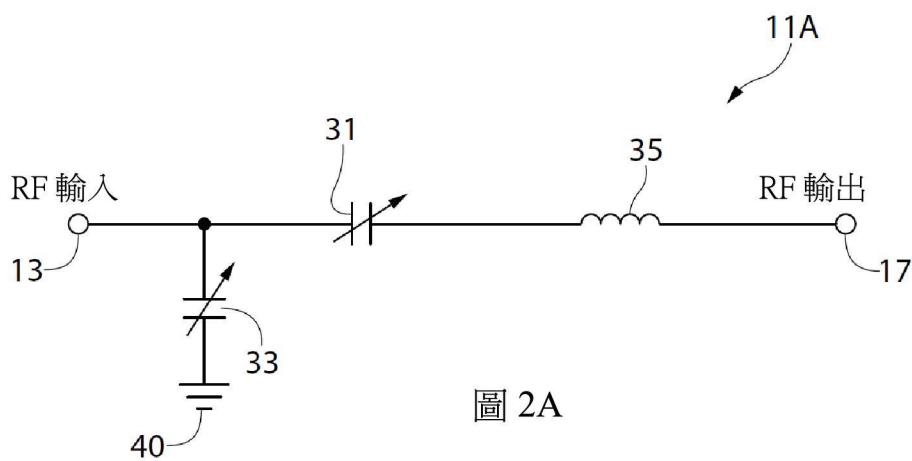


圖 2A

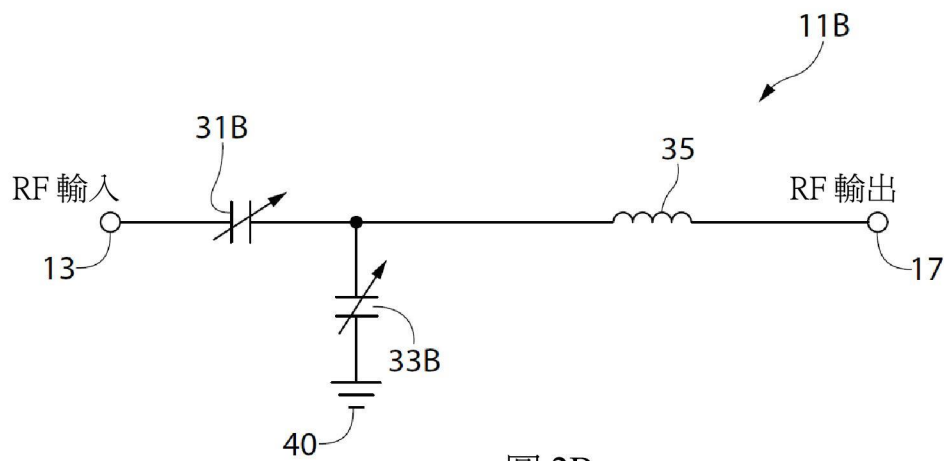


圖 2B

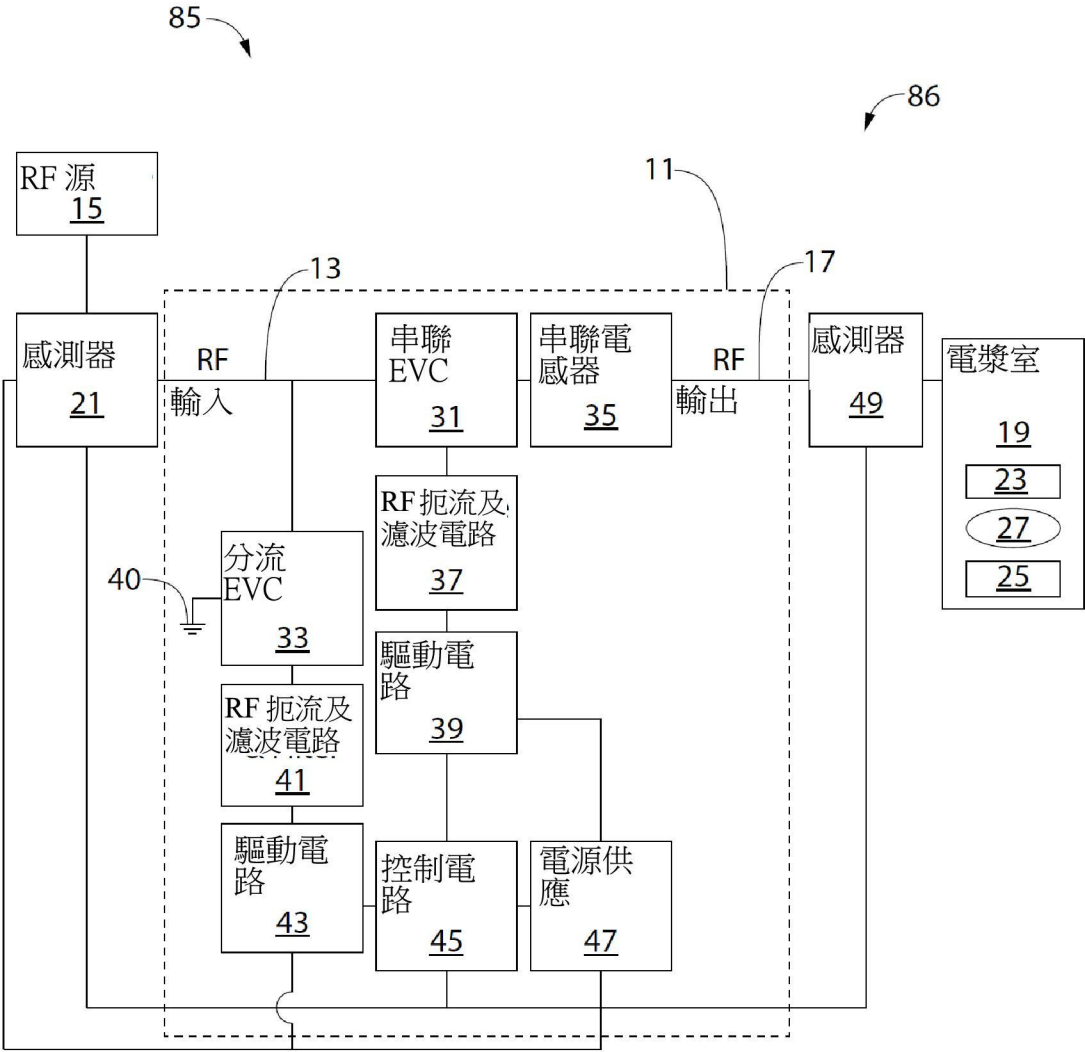


圖 3

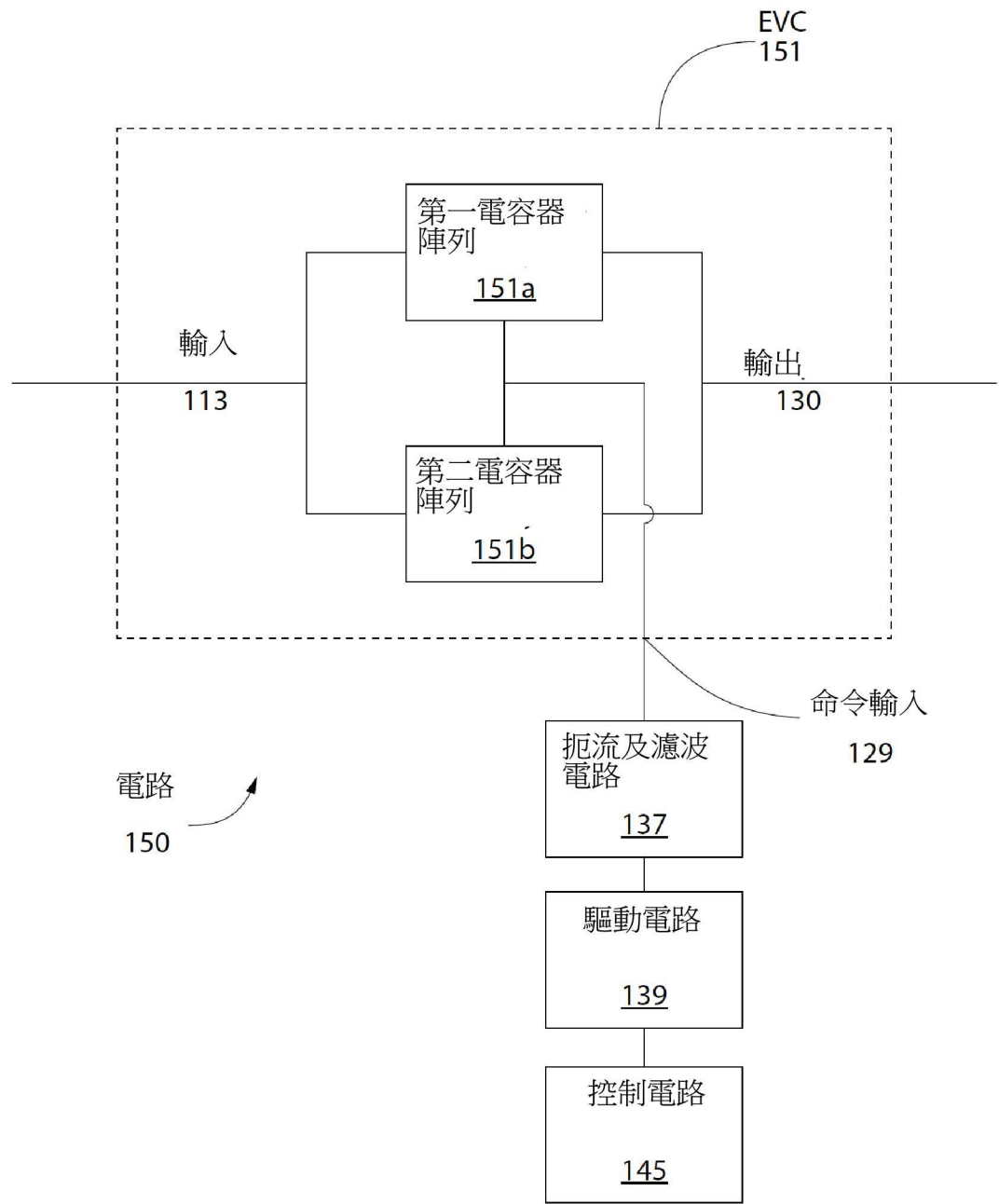


圖 4

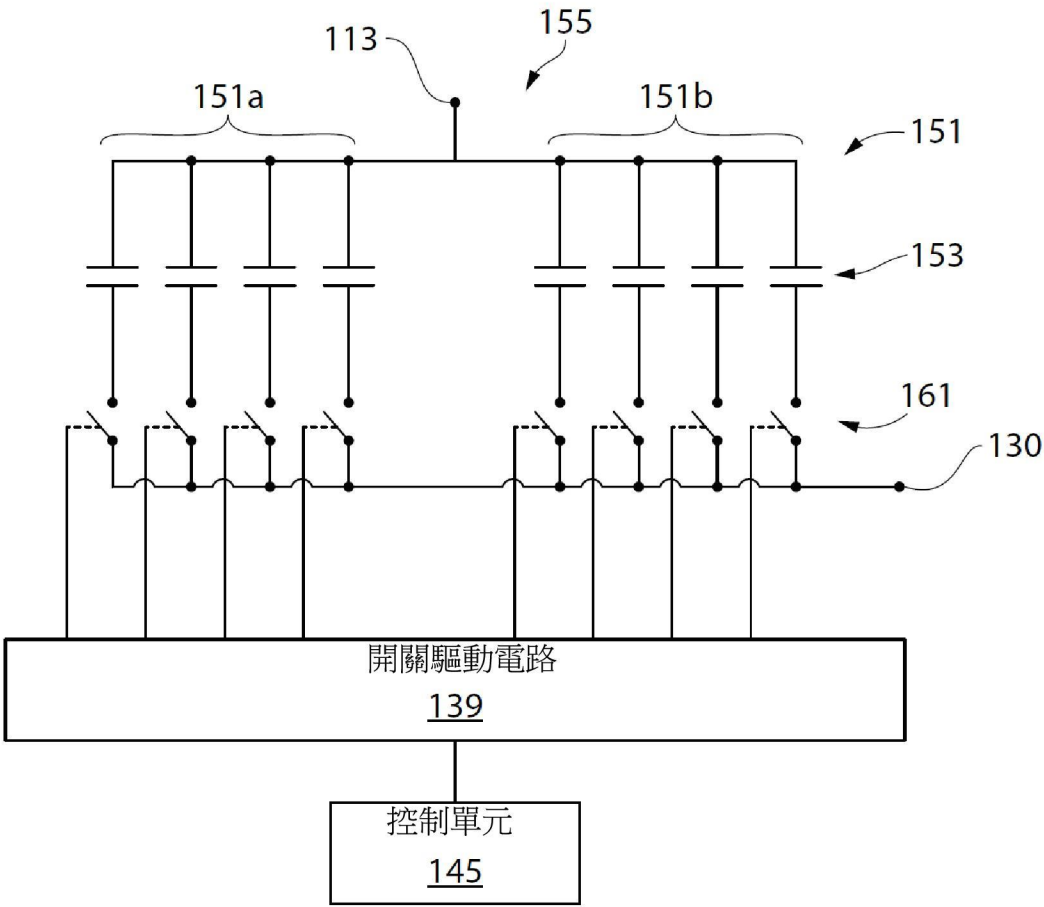


圖 5



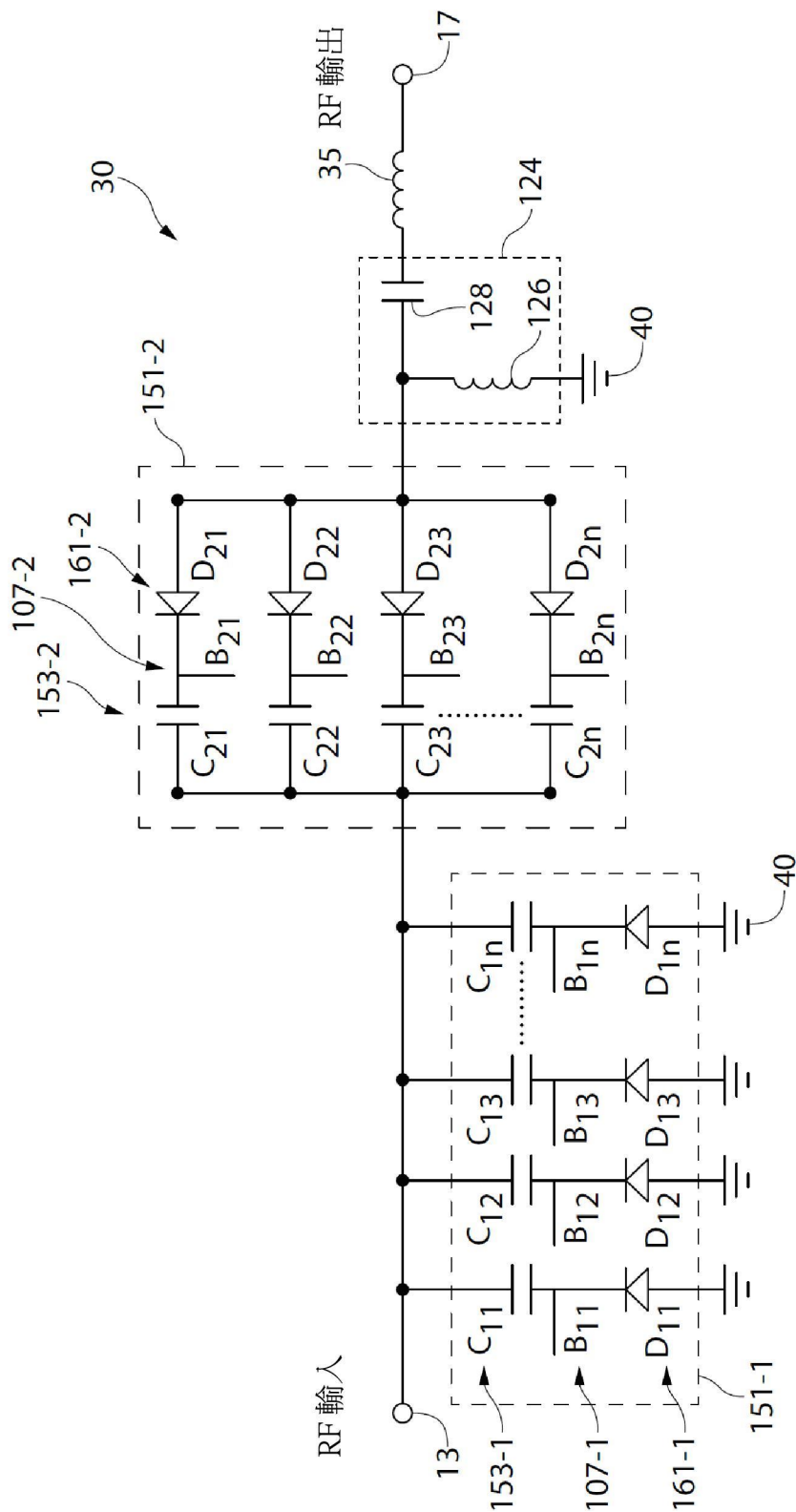


圖 7

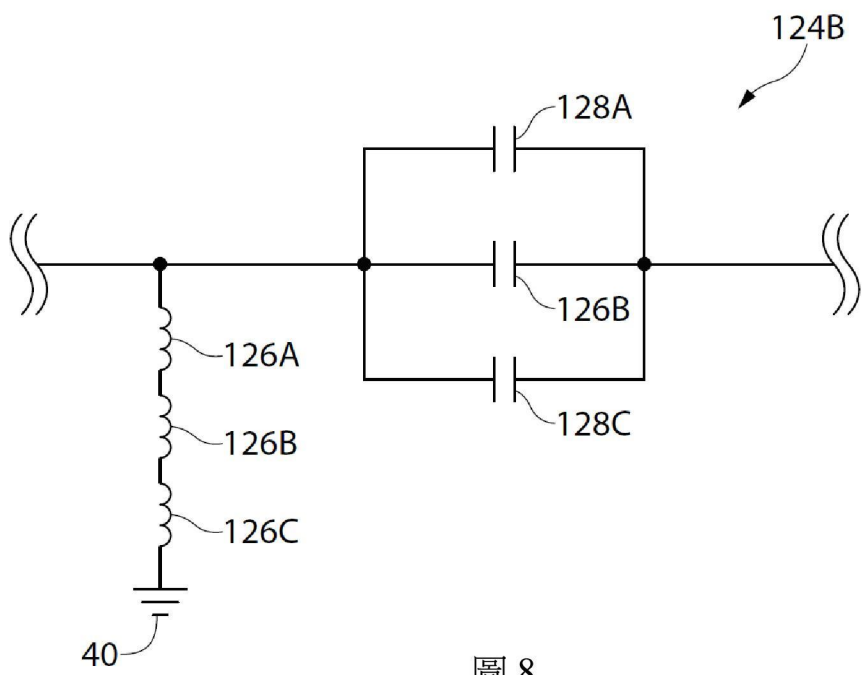


圖 8

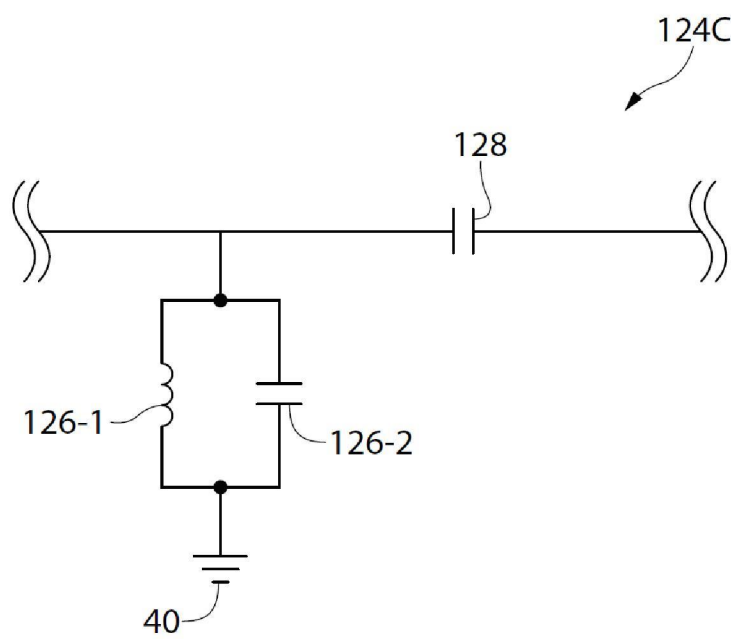


圖 9

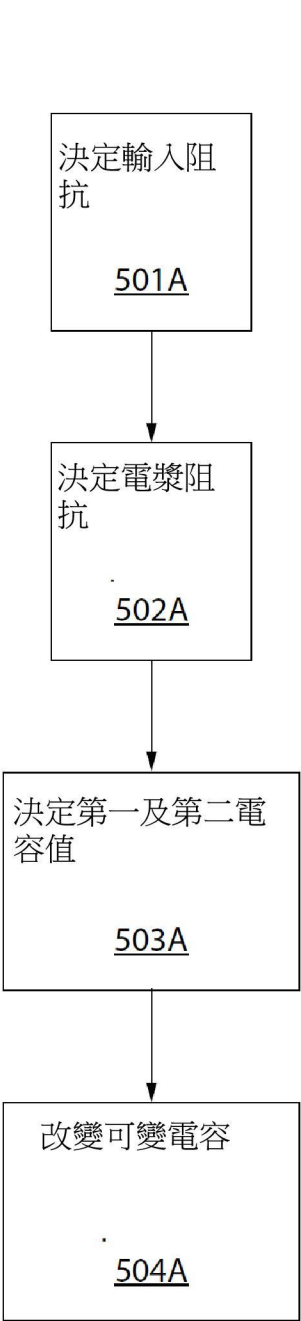


圖 10

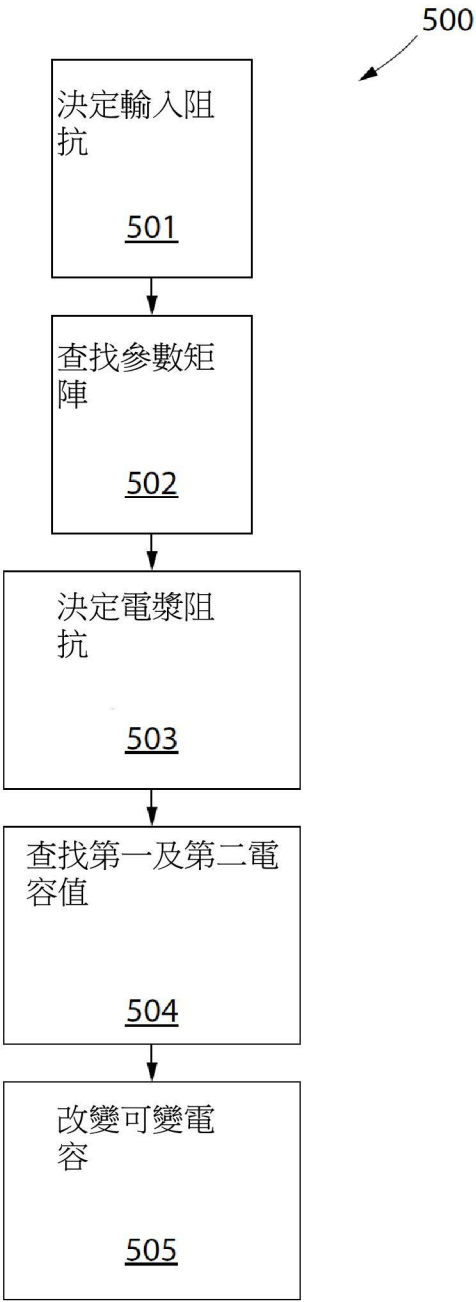


圖 11