

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年8月4日(2005.8.4)

【公開番号】特開2004-207325(P2004-207325A)

【公開日】平成16年7月22日(2004.7.22)

【年通号数】公開・登録公報2004-028

【出願番号】特願2002-371769(P2002-371769)

【国際特許分類第7版】

H 01 L 33/00

B 41 J 2/44

B 41 J 2/45

B 41 J 2/455

H 01 L 27/00

【F I】

H 01 L 33/00 N

H 01 L 27/00 301 C

B 41 J 3/21 L

【手続補正書】

【提出日】平成17年1月6日(2005.1.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置及びLEDプリントヘッド

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

前記基板上に形成され、独立に電位を制御することができるm個(mは2以上の整数)の導通層と、

半導体素子を有し、m個の前記導通層のそれぞれの表面に貼り付けられた半導体薄膜とを備えたことを特徴とする半導体装置。

【請求項2】

前記基板が、半導体基板であり、

前記半導体基板が、集積回路を有する

ことを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記基板が、絶縁基板であり、

前記絶縁基板上に、集積回路が備えられた

ことを特徴とする請求項1に記載の半導体装置。

【請求項4】

前記半導体薄膜の前記半導体素子が、第1導電型半導体領域と、前記第1導電型半導体領域と異なる導電型である第2導電型半導体領域とを有し、

前記第1導電型半導体領域が、前記導通層に接していることを特徴とする請求項1から3までのいずれかに記載の半導体装置。

【請求項5】

$m$ 個の前記導通層のそれぞれの表面に貼り付けられた前記半導体薄膜の数が、前記導通層のそれぞれに対して1つずつであることを特徴とする請求項1から4までのいずれかに記載の半導体装置。

【請求項6】

前記導通層の前記半導体素子配列方向の端部と、前記半導体薄膜の端部とが前記基板の表面に垂直な同一平面上にあることを特徴とする請求項5に記載の半導体装置。

【請求項7】

前記半導体薄膜に備えられた前記半導体素子の数が、前記半導体薄膜のそれぞれに対して $n$ 個( $n$ は2以上の整数)ずつであることを特徴とする請求項5又は6のいずれかに記載の半導体装置。

【請求項8】

$m$ 個の前記導通層のそれぞれの表面に貼り付けられた前記半導体薄膜の数が、前記導通層のそれぞれに対して $n$ 個( $n$ は2以上の整数)ずつであることを特徴とする請求項1から4までのいずれかに記載の半導体装置。

【請求項9】

前記半導体薄膜に備えられた前記半導体素子の数が、前記半導体薄膜のそれぞれに対して1個ずつであることを特徴とする請求項8に記載の半導体装置。

【請求項10】

前記基板に備えられ、独立に電位を制御することができる $m$ 本の共通配線と、前記基板に備えられ、独立に電位を制御することができる $n$ 本の信号配線とを有し、

$m$ 本の前記共通配線と $m$ 個の前記導通層とが、一対一で電気的に接続され、

$m$ 個の前記導通層のそれぞれの上に備えられた $n$ 個の前記第2導電型半導体領域の内の $k$ 番目( $k=1, 2, \dots, n$ )の第2導電型半導体領域が、 $n$ 本の前記信号配線の内の $k$ 番目の信号配線と電気的に接続される

ことを特徴とする請求項7又は9のいずれかに記載の半導体装置。

【請求項11】

前記半導体薄膜の前記第2導電型半導体領域上から前記信号配線の端部上まで延びる個別配線層を有することを特徴とする請求項10に記載の半導体装置。

【請求項12】

前記個別配線層が、フォトリソグラフィ技術を用いて一括形成された薄膜であることを特徴とする請求項11に記載の半導体装置。

【請求項13】

前記集積回路が、前記半導体素子を駆動させる駆動ICを含み、 $m$ 本の前記共通配線及び $n$ 本の前記信号配線が、前記駆動ICに接続されていることを特徴とする請求項10に記載の半導体装置。

【請求項14】

前記半導体薄膜が、化合物半導体を主材料とすることを特徴とする請求項1から13までのいずれかに記載の半導体装置。

【請求項15】

前記半導体素子が、発光素子、受光素子、ホール素子、及びピエゾ素子の内のいずれかの素子であることを特徴とする請求項1から14までのいずれかに記載の半導体装置。

【請求項16】

前記導通層が、メタル層又はポリシリコン層のいずれかであることを特徴とする請求項1から15までのいずれかに記載の半導体装置。

【請求項17】

端子領域を有する基板と、

少なくとも一つの半導体素子を有し、前記基板の前記端子領域を有する面に貼り付けられた半導体薄膜と、

前記半導体薄膜の前記半導体素子上から前記基板の領域上に電極を引き出す薄膜の第1の配線層領域と、

該第1の配線層領域と前記基板の端子領域とを接続する薄膜の第2の配線層領域とを有することを特徴とする半導体装置。

**【請求項18】**

端子領域を有する基板と、

少なくとも一つの半導体素子を有し、前記基板の前記端子領域を有する面に貼り付けられた半導体薄膜と、

前記半導体薄膜の前記半導体素子上から前記基板の領域上に電極を引き出す薄膜の比較的短い長さから構成される第1の配線層領域と、

該第1の配線層領域と前記基板の端子領域とを接続する薄膜の比較的長い長さから構成される第2の配線層領域とを有することを特徴とする半導体装置。

**【請求項19】**

前記請求項1、請求項17、及び請求項18のいずれか1項に記載の半導体装置と、

該半導体装置の半導体素子と対向する様に配置された光学素子と、

該半導体装置及び光学素子を保持するホルダとを有するとともに、

該半導体素子はLED素子である

ことを特徴とするLEDプリントヘッド。

**【手続補正3】**

**【補正対象書類名】**明細書

**【補正対象項目名】**0008

**【補正方法】**変更

**【補正の内容】**

**【0008】**

そこで、本発明は上記したような従来技術の課題を解決するためになされたものであり、その目的とするところは、小型化及び材料コストの低減を図ることができる半導体装置、及びこの半導体装置を含むLEDプリントヘッドを提供することにある。