

(21)申請案號：100111956

(22)申請日：中華民國 100 (2011) 年 04 月 07 日

(51)Int. Cl.：

H01L23/48 (2006.01)

H05K3/30 (2006.01)

(71)申請人：瑞鼎科技股份有限公司(中華民國)RAYDIUM SEMICONDUCTOR CORPORATION
(TW)

新竹市新竹科學工業園區力行路 23 號 2 樓

(72)發明人：許慶龍 HSU, CHING LONG (TW)；汪志昭 WANG, CHIH CHAO (TW)

(74)代理人：馮博生

申請實體審查：有 申請專利範圍項數：10 項 圖式數：6 共 19 頁

(54)名稱

覆晶裝置

FLIP CHIP DEVICE

(57)摘要

本發明涉及一種覆晶裝置，其包含第一基板、第二基板以及介質層。該第一基板含有一表面以及凸出該表面之至少一凸塊。該第二基板含有至少一導線。該介質層具有一預設高度，使該第一基板與該第二基板之間形成一絕緣空間，且該介質層環繞該絕緣空間。

10

4：絕緣空間

10：覆晶裝置

11：第一基板

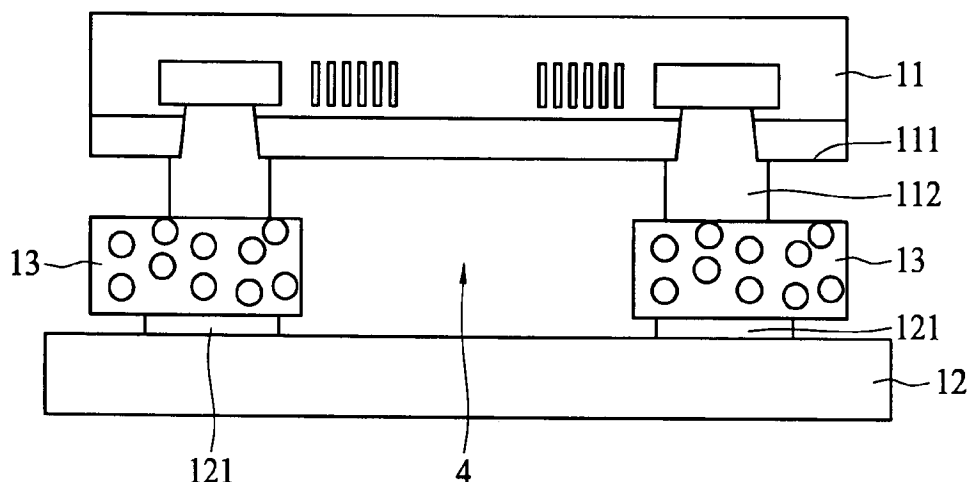
12：第二基板

13：異方性導電膠膜

111：表面

112：凸塊

121：導線



六、發明說明：

【發明所屬之技術領域】

本發明係關於一種覆晶裝置，特別是關於一種具有介質層之覆晶裝置。

【先前技術】

在應用覆晶(COG)技術的顯示裝置中，透明基板的電極端子係與驅動 IC 連接而驅動顯示裝置。覆晶技術通常是指 IC 晶片(如驅動 IC)可直接與透明基板連接而無需其他類似撓性電路(Flexible Printed Circuit)的元件。通常電極端子可傳輸自 IC 晶片的訊號至透明基板的電極，而使透明基板的電極可驅動顯示裝置。IC 晶片的接觸墊係透過凸塊連接電極端子並輸出訊號而驅動顯示裝置。

隨著近年來電子機器裝置(電子裝置)小型化、薄型化之發展，半導體元件中更高密度封裝技術的需求很大。目前使用引線架以封裝半導體裝置之方法已無法迎合高密度封裝之需求。此外，在諸多用以接合半導體元件之晶粒黏接材料中，以使用樹脂糊膠為主之方法係為目前之主流。

由於覆晶封裝技術係將半導體元件封裝在最小面積內，可與目前小尺寸高密度之電子機器裝置之發展相呼應，故頗受矚目。該覆晶封裝所用之半導體元件之鋁電極上形成有凸塊，且該凸塊係與電路基板上之配線電性連接。至於凸塊之組成，主要是使用焊錫，且該焊錫凸塊係形成在鋁電極端子上，而該鋁電極端子則曝露且藉由層積或電鍍而電性連接於晶片之內部配線。

如果此種以覆晶連接方式之半導體裝置係以如此方式來處理，則用以連接之電極端子會曝露於大氣，若經歷例如迴焊(solder reflow)步驟等後續製程之受熱歷程(thermal history)中，會有巨大應力作用於凸塊之連接部，因為晶片與基板之熱膨脹係數差異甚大，而產生封裝可靠性方面的問題。

為解決此問題，乃採用一種方法，係在凸塊連接於基板後，用樹脂糊膠或黏合膜填入半導體元件與基板間之間隙，然後使之可硬化並固定，而將半導體元件穩定設在基板上，以改善連接部之可靠性。

一般而言，以覆晶封裝之半導體元件具有許多電極端子，且因電路設計上的問題，該等電極端子係配設在半導體元件周圍。因此，在填充樹脂糊膠時，如果利用毛細管現象將液態樹脂從該等半導體元件之兩電極間之間隙注入，則樹脂不能充分擴散，很容易產生未填充部份，而導致各種操作上之缺失，例如半導體元件之動作容易不穩定、及耐溼可靠性很低的問題。而且，當晶片尺寸更小時，基板會因溢流之液態樹脂而污染。同時，當電極間距很窄時，樹脂不容易注入。此外，在覆晶連接式半導體元件內填入樹脂，要花太長時間，是故不利於固化步驟的量產問題。

因此在覆晶接合技術中，異方性導電接合(anisotropic conductive bonding)是其中一種重要且不易被取代的方法，相較於上述焊接方式，異方性導電接合係能以低溫低

壓合的條件達到高密度的電性連通。然而，目前所採用的異方性導電接合膠膜(ACF)係在一半固化樹脂內封設有複數個等球徑的導電球，並且該些導電球的分散密度必須相當均勻，故異方性導電接合膠膜的成本很高。此外，當覆晶壓合力量過大，導電球通常無法順利地電性接觸晶片凸塊與基板的接觸墊；再者，當覆晶壓合力量過大，導電球表面的電鍍層易於破裂，導致電性斷路，因此可作業參數範圍顯得狹窄，故覆晶接合良率與產品可靠性需要作進一步的改善。

【發明內容】

本發明之一目的係提供一種能有效減少異方性導電接合膠膜並減少成本的覆晶裝置，可避免覆晶壓合力量過大時晶片凸塊與基板的導線(或接觸墊)接觸不良的問題。此外，本發明亦可避免過多異方性導電接合膠膜電性連接晶片與基板所造成的短路問題。因此本發明可避免使用過多不必要的異方性導電接合膠膜，並同時具有相同的接合功效，進而達到節省成本的目的。

為達上述目的，本發明揭示一種覆晶裝置，其包含一含有表面及凸出該表面之至少一凸塊的第一基板、含有至少一導線之一第二基板以及具有一預設高度之一介質層。該介質層連接該第一基板與該第二基板，使該第一基板與該第二基板之間形成一絕緣空間，且該介質層環繞該絕緣空間。

為達上述目的，本發明揭示另一種覆晶裝置，其包含一

第一基板、一第二基板以及一介質層。該第一基板含有一表面以及凸出該表面之複數個凸塊，該些凸塊沿該表面邊緣間隔排列。該第二基板含有至少一導線，上述該些凸塊的部分投影面積位於該至少一導線內，該介質層設置於該第一基板與該第二基板之間，並連接該第一基板與該第二基板。由於該介質層具有一預設高度，因此該第一基板與該第二基板之間形成一絕緣空間，且該介質層環繞該絕緣空間，此外該介質層的表面積重疊該些凸塊的投影面積。

【實施方式】

在下文中本發明的實施例係配合所附圖式以闡述細節。說明書所提及的「一實施例」、「實施範例」、「本實施例」等等，意指包含在本發明之該實施例所述有關之特殊特性、構造、或特徵。說明書中各處出現之「此實施例中」的片語，並不必然全部指相同的實施例。

圖 4 為圖 3 沿切線 A-A' 的剖面圖。由圖 4 可以清楚地觀察到介質層薄膜 3 係由介質層 13 及膠帶 23 所組成。相較於習知技術所示之圖 1，可以觀察到圖 1 之介質層薄膜 2 係由整片的異方性導電膠膜 21 及膠帶 22 所組成，因此習知技術之介質層薄膜 2 與本發明的介質層薄膜 3 最大的差異在於本發明的介質層 13 並非整片。具體而言，本發明的介質層 13 並非覆蓋全部膠帶 23，而是在膠帶 23 上環繞以形成一絕緣空間 4。

如圖 4 所示之實施例中，介質層 13 較佳為異方性導電膠膜 13，異方性導電膠膜 13 包含膠材 131 及導電粒子 132。

異方性導電膠 13 為一種內部分佈有導電粒子 132 的黏著膠膜，其主要的功能在於可提供兩種接合物體垂直方向的電性導通，對於水平方向則具有絕緣效果。由於其具有低操作溫度、黏著製程簡單及良好的接著能力等優點，並同時具有導電及絕緣的效果，現今已被廣泛地運用在液晶顯示器的模組構裝上，做為元件間的互連材料。

一般而言，導電粒子 132 通常係由金(Au)等導電材質所構成，且導電粒子 132 通常是由一層金屬箔層(圖未示)包覆或電鍍於絕緣粒子(圖未示)所構成。因此若覆晶壓合力過大，導電粒子 132 表面的金屬箔層或電鍍層將容易破裂而造成電性斷路。本發明之異方性導電膠膜 13 環繞一絕緣空間 4，該絕緣空間 4 可避免覆晶壓合力過大時，導電粒子 132 表面的金屬箔層因為互相碰撞而損壞。這是因為絕緣空間 4 提供導電粒子 132 及膠材 131 位移的空間，因此當異方性導電膠膜 13 受到強大的壓合力時，可以往絕緣空間 4 擴展，而不至於彼此過度碰撞。

參照圖 3 所示之第一基板 11(如半導體晶片)於其邊緣四周具有複數個凸塊 112，凸塊 112 彼此間隔排列。具體而言，凸塊 112 係沿該表面邊緣間隔排列。而這些凸塊 112 係與異方性導電膠膜 13 相對應設置。在此實施例中，第一基板 11 與異方異方性導電膠膜 13 的连接製程為捲帶自動接合 (Tape Automated Bonding; 以下簡稱 TAB) 製程來進行連接。

TAB 製程黏接時，第一基板 11(如驅動晶片)係以覆晶方

式透過一異方性導電膠膜 13 為黏接媒介。藉此，將其接點固定於第二基板 12(如軟帶式基板)表面接點之相對應位置。並施加壓力，壓合第一基板 11 及第二基板 12 兩者，使兩者各自之接點受到擠壓，進而接觸位於接點之間的導電粒子，而導通各接點之間。使第一基板 11 及第二基板 12 形成電路連接。

如圖 5 所示之第一基板 11、異方性導電膠膜 13 及第二基板 12 的結合實施例中，第一基板 11 含有一表面 111 以及凸出該表面 111 之至少一凸塊 112。具體而言，表面 111 為第一基板 11 的下表面，凸塊 112 凸出表面並具有兩接觸點 113。在其他實施例(圖未示)中，凸塊的接觸點 113 可因應不同的設計需求或強度需求而設計成不同數目的接觸點 113 或甚至省略接觸點 113。

在此實施例中，第一基板 11 的凸塊 112 相對應於介質層 13(異方性導電膠膜)設置。換言之，該些凸塊 112 的垂直投影面積位於該介質層 13 內。當介質層薄膜 3 與第一基板 11 藉由異方性導電膠膜 13 連接後，即可將膠帶 23 移除，膠帶移除後第一基板 11 及異方性導電膠膜 13 可藉由異方性導電膠膜 13 與第二基板 12 的至少一導線 121 電性連接，而產生如圖 6 所示的覆晶裝置 10。其中，為了使不同物件之間的黏著能力及導通性能達到最佳的效果，在不同物件連接時，可採用相同或不同特性的異方性導電膠膜 13 進行黏合，而使得電子裝置在製造的過程的每一次接合製程中，所使用的異方性導電膠膜可能為相同或不同型號。

如圖 6 所示之覆晶裝置 10 的實施例中，各層的順序由上而下分別為含有表面 111 及凸出表面 111 之至少一凸塊 112 之第一基板 11、具有一預設高度之介質層 13 以及含有至少一導線 121 之第二基板 12。換言之，介質層 13 設置於第一基板 11 之凸塊 112 下方，而第二基板 12 的導線 121 則設置於介質層 13 的下方。且該些凸塊 112 的部分投影面積位於該至少一導線 121 內。

在此實施例中，介質層 13 的面積略大於凸塊 112 或導線 121 的面積，然而在其他實施例(圖未示)中，介質層 13 的面積亦可因應設計的需求而設計成略小於或等於凸塊 112 或導線 121 的面積。另外，在此實施例中，介質層 13 的表面積重疊於該些凸塊 112 的投影面積，然而在其他實施例(圖未示)中，介質層 13 的表面積亦可部分重疊於該些凸塊 112 的投影面積即可。

在圖 6 所示之實施例中，第一基板 11 係選自晶片及半導體線路板，而第二基板 12 係選自玻璃線路板、電路薄膜、面板、軟性電路板及印刷電路板，且介質層 13 可為異方性導電膠膜，但於其他實施例中，介質層 13 亦可為其他可導電的材質。在此實施例中，異方性導電膠膜 13 電性連接該些凸塊 112 及該些導線 121，且該介質層 13 設置於該些凸塊 112 及該些導線 121 之間。

由於異方性導電膠膜 13 具有一預設高度，因此可使第一基板 11 與第二基板 12 之間間隔至少上述預設高度，也因此於該第一基板 11 與該第二基板 12 之間形成一絕緣空間

4，同時該介質層 13(異方性導電膠膜)環繞該絕緣空間 4。

若將圖 6 的實施例相較於圖 1 及圖 2 的先前技術而言，先前技術的介質層 21 並無此絕緣空間 4，因此當覆晶裝置如圖 2 所示壓合時，介質層 21 可能於中間攏起而使上下基板接觸，是故產生短路。由於本發明的異方性導電膠膜 13 環繞一絕緣空間 4，因此當覆晶裝置 10 壓合時並不會產生中間攏起的現象，是故可避免因中間攏起而使上下基板接觸的短路現象。

綜上所述，本發明之介質層 13 環繞而形成一絕緣空間，此一設計可避免介質層因壓合時所產生的中間攏起現象，是故可避免因中間攏起而使上下基板接觸的短路缺陷。此外此一設計能避免使用過多不必要的異方性導電接合膠膜，並同時具有相同的接合功效，進而達到節省成本的目的。

本發明之技術內容及技術特點已揭示如上，然而熟悉本項技術之人士仍可能基於本發明之教示及揭示而作種種不背離本發明精神之替換及修飾。因此，本發明之保護範圍應不限於實施例所揭示者，而應包括各種不背離本發明之替換及修飾，並為以下之申請專利範圍所涵蓋。

【圖式簡單說明】

圖 1 係習知介質層之示意圖；

圖 2 係習知的覆晶裝置之剖面圖；

圖 3 顯示根據本發明一實施例之第一基板與介質層接合之俯視圖；

圖 4 係圖 3 本發明一實施例之第一基板與介質層接合之切線 A-A'之剖面圖；

圖 5 係本發明一實施例之第一基板、第二基板與介質層接合之剖面圖；以及

圖 6 係本發明一實施例之完成覆晶裝置的剖面圖。

【主要元件符號說明】

2	介質層薄膜
3	介質層薄膜
4	絕緣空間
10	覆晶裝置
11	第一基板
111	表面
112	凸塊
113	接觸點
12	第二基板
121	導線
13	介質層
13	異方性導電膠膜
131	膠材
132	導電粒子
21	異方性導電膠膜
21	介質層
22	膠帶

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：/00111956

※申請日期：100. 4. 7

※IPC 分類：

H01L 23/48 (2006.01)

一、發明名稱：(中文/英文)

覆晶裝置

H05K 3/30 (2006.01)

FLIP CHIP DEVICE

二、中文發明摘要：

本發明涉及一種覆晶裝置，其包含第一基板、第二基板以及介質層。該第一基板含有一表面以及凸出該表面之至少一凸塊。該第二基板含有至少一導線。該介質層具有一預設高度，使該第一基板與該第二基板之間形成一絕緣空間，且該介質層環繞該絕緣空間。

三、英文發明摘要：

A flip chip device includes a first substrate, a second substrate, and a media layer. The first substrate includes a surface and at least one bump protruding from the surface. The second substrate includes at least one conducting line. The media layer includes a predetermined height which allows forming an insulation space between the first substrate and the second substrate, wherein the media layer encircles the insulation space.

七、申請專利範圍：

1. 一種覆晶裝置，包含：

一第一基板，含有一表面以及凸出該表面之至少一凸塊；

一第二基板，含有至少一導線；以及

一介質層，具有一預設高度，該第一基板與該第二基板之間形成一絕緣空間，且該介質層環繞該絕緣空間。

2. 根據請求項1之覆晶裝置，其中該第一基板係選自晶片及半導體線路板。

3. 根據請求項1之覆晶裝置，其中該第二基板係選自玻璃線路板、電路薄膜、面板、軟性電路板及印刷電路板。

4. 根據請求項1之覆晶裝置，其中該介質層為異方性導電膠膜。

5. 根據請求項1之覆晶裝置，其中該介質層電性連接該至少一凸塊及該至少一導線，且該介質層設置於該至少一凸塊及該至少一導線之間。

6. 一種覆晶裝置，包含：

一第一基板，含有一表面以及凸出該表面之複數個凸塊，該些凸塊沿該表面邊緣間隔排列；

一第二基板，含有至少一導線，該些凸塊的部分投影面積位於該至少一導線內；以及

一介質層，具有一預設高度，該第一基板與該第二基板之間形成一絕緣空間，且該介質層環繞該絕緣空間，而該介質層的表面積重疊該些凸塊的投影面積。

7. 根據請求項6之覆晶裝置，其中該第一基板係選自晶片及半導體線路板。
8. 根據請求項6之覆晶裝置，其中該第二基板係選自玻璃線路板、電路薄膜、面板、軟性電路板及印刷電路板。
9. 根據請求項6之覆晶裝置，其中該介質層為異方性導電膠膜。
10. 根據請求項6之覆晶裝置，其中該介質層電性連接該至少一凸塊及該至少一導線，且該介質層設置於該至少一凸塊及該至少一導線之間。

八、圖式：

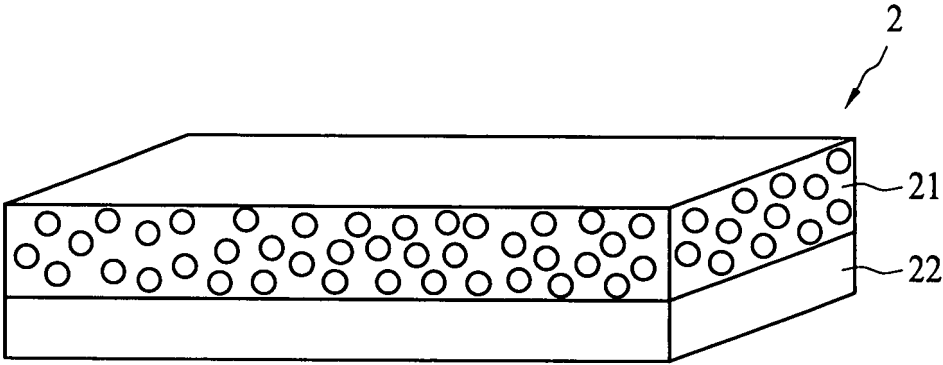


圖 1

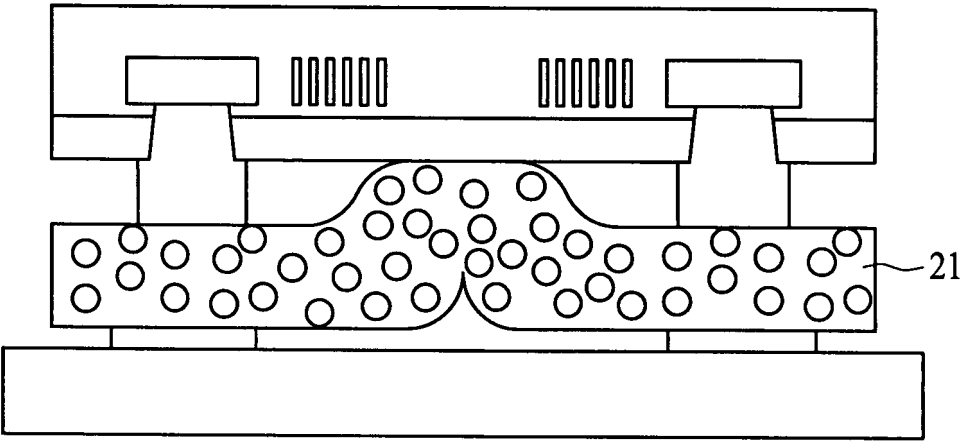


圖 2

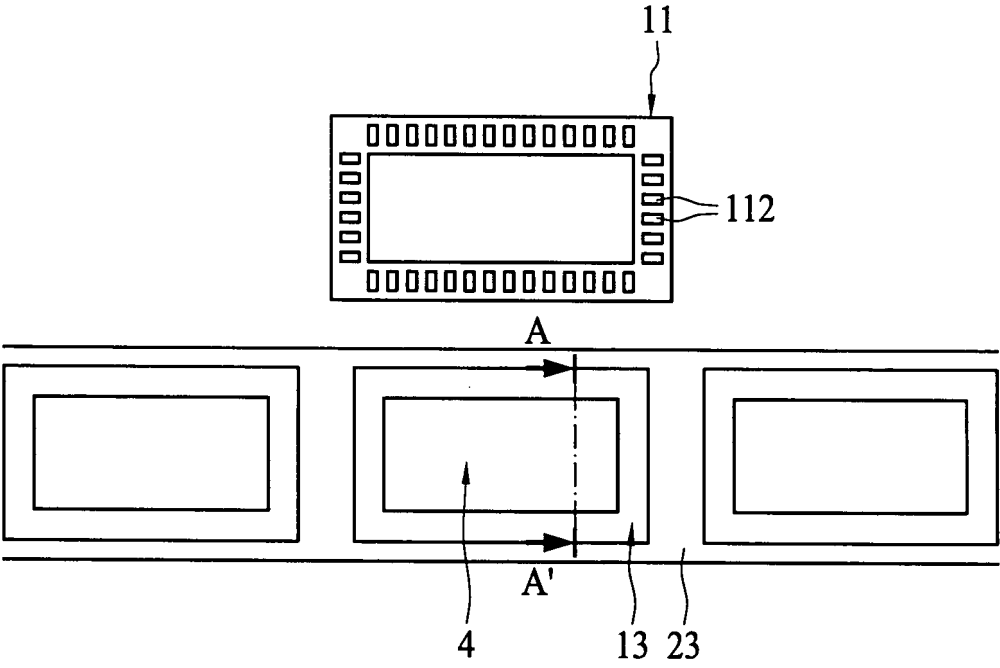


圖 3

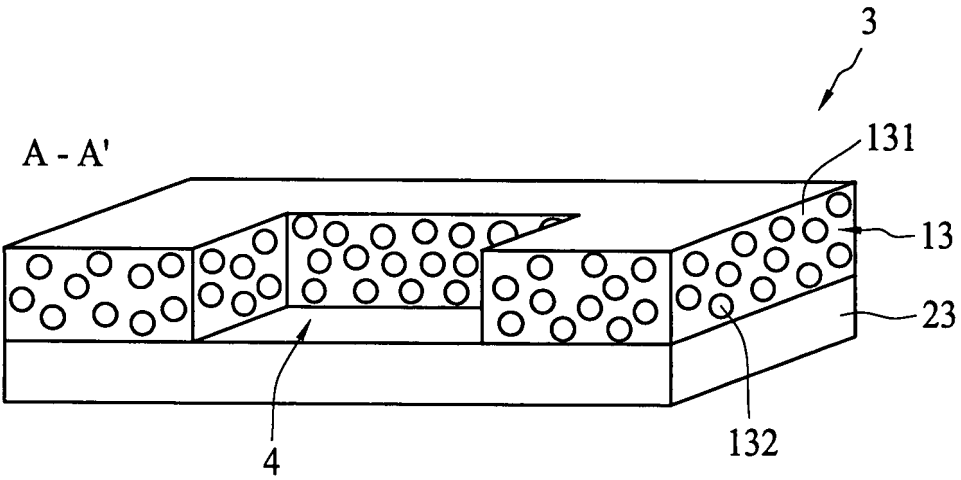


圖 4

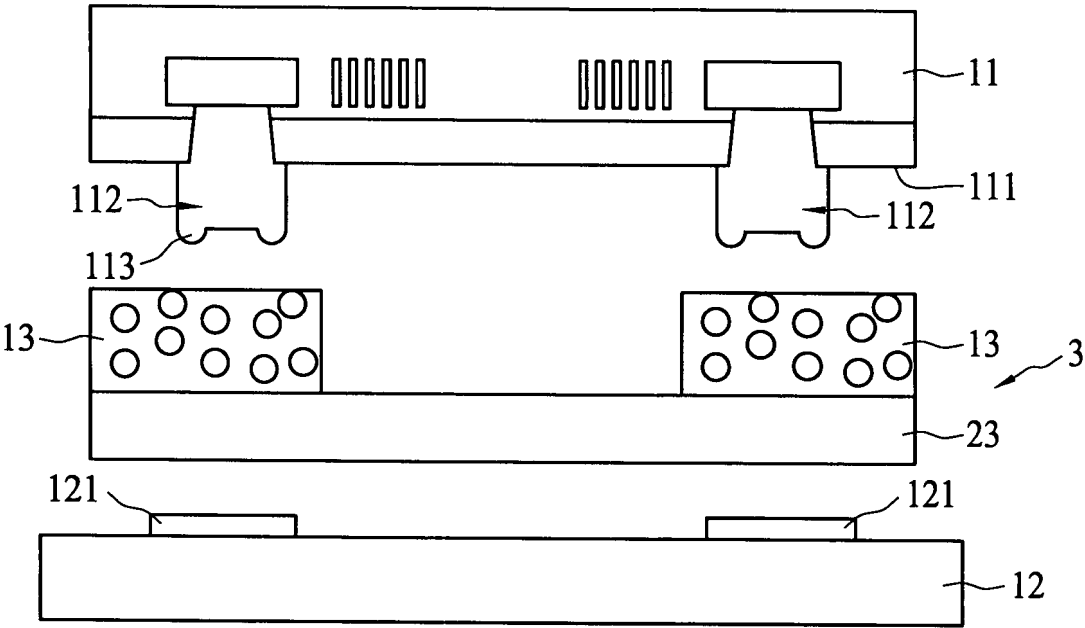


圖 5

10

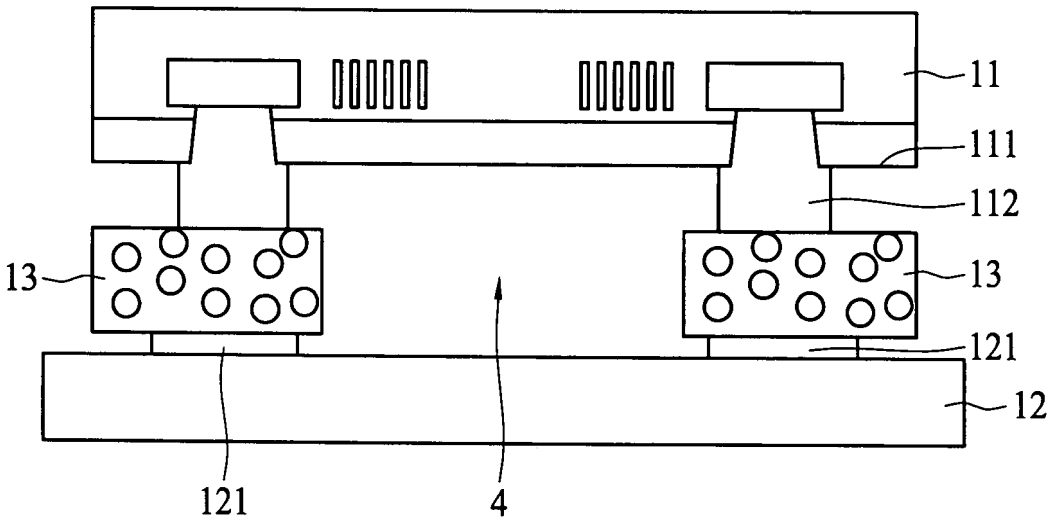


圖 6

四、指定代表圖：

(一)本案指定代表圖為：第(6)圖。

(二)本代表圖之元件符號簡單說明：

- 4 絕緣空間
- 10 覆晶裝置
- 11 第一基板
- 111 表面
- 112 凸塊
- 12 第二基板
- 121 導線
- 13 異方性導電膠膜

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)