



(12) 发明专利申请

(10) 申请公布号 CN 119137750 A

(43) 申请公布日 2024. 12. 13

(21) 申请号 202380038114.2

(22) 申请日 2023.04.12

(30) 优先权数据

2022-085858 2022.05.26 JP

(85) PCT国际申请进入国家阶段日

2024.11.01

(86) PCT国际申请的申请数据

PCT/JP2023/014850 2023.04.12

(87) PCT国际申请的公布数据

W02023/228616 JA 2023.11.30

(71) 申请人 株式会社日本显示器

地址 日本东京都

(72) 发明人 渡壁创 津吹将志 佐佐木俊成

田丸尊也

(74) 专利代理机构 北京市金杜律师事务所

11256

专利代理师 韩雪莲

(51) Int.Cl.

H01L 29/786 (2006.01)

权利要求书1页 说明书17页 附图23页

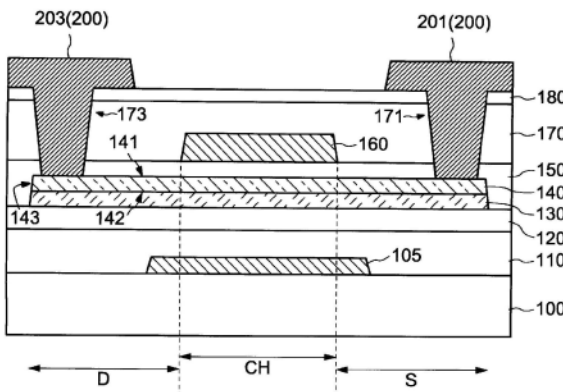
(54) 发明名称

半导体装置

(57) 摘要

本发明提供半导体装置(10),其包括绝缘表面之上的包含铝的氧化金属层(130)及氧化金属层之上的氧化物半导体层(140),氧化物半导体层包括:与氧化金属层相接的第一结晶区域(144);和与第一结晶区域相接且在氧化物半导体层的剖视观察下具有比第一结晶区域大的面积的第二结晶区域(145),第一结晶区域与第二结晶区域的晶体结构及晶体取向中的至少一者不同。也可以是,氧化物半导体层包含包括铟在内的两种以上的金属,在氧化物半导体层中,铟相对于两种以上的金属的比率为50%以上。

10



1. 半导体装置,其包括:
绝缘表面之上的包含铝的氧化金属层;和
所述氧化金属层之上的氧化物半导体层,
所述氧化物半导体层包括:
与所述氧化金属层相接的第一结晶区域;和
与所述第一结晶区域相接且在所述氧化物半导体层的剖视观察下具有比所述第一结晶区域大的面积的第二结晶区域,
所述第一结晶区域与所述第二结晶区域的晶体结构及晶体取向中的至少一者不同。
2. 根据权利要求1所述的半导体装置,其中,
所述氧化物半导体层包含包括铟在内的两种以上的金属,
在所述氧化物半导体层中,所述铟相对于所述两种以上的金属的比率为50%以上。
3. 根据权利要求1所述的半导体装置,其中,
所述第一结晶区域的铝浓度比所述第二结晶区域的铝浓度大。
4. 根据权利要求1所述的半导体装置,其中,
在所述氧化物半导体层的膜厚方向上,所述第二结晶区域的膜厚比所述第一结晶区域的膜厚大。
5. 根据权利要求1所述的半导体装置,其中,
在所述氧化物半导体层的所述剖视观察下,在所述第一结晶区域与所述第二结晶区域之间存在晶界。
6. 根据权利要求1所述的半导体装置,其中,
所述第一结晶区域的电导率比所述第二结晶区域的电导率小。
7. 根据权利要求1所述的半导体装置,其中,
在所述氧化物半导体层的所述剖视观察下,所述第一结晶区域被所述氧化金属层及所述第二结晶区域包围。

半导体装置

技术领域

[0001] 本发明的一实施方式涉及半导体装置。特别地,本发明的一实施方式涉及将氧化物半导体用于沟道的半导体装置。

背景技术

[0002] 近年来,取代非晶硅、低温多晶硅及单晶硅而将氧化物半导体用于沟道的半导体装置的开发不断发展(例如参见专利文献1~6)。将氧化物半导体用于沟道的半导体装置与将非晶硅用于沟道的半导体装置同样地具有简单的结构,能够通过低温工艺来制造。另外,已知将氧化物半导体用于沟道的半导体装置相较于将非晶硅用于沟道的半导体装置而言具有高迁移率。

[0003] 为了使将氧化物半导体用于沟道的半导体装置进行稳定的动作,在其制造工序中向氧化物半导体层供给氧来减小氧化物半导体层中形成的氧缺损是重要的。例如,作为向氧化物半导体层供给氧的方法之一,公开有在绝缘层含有更多的氧的条件下形成氧化物半导体层的技术。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2021-141338号公报

[0007] 专利文献2:日本特开2014-099601号公报

[0008] 专利文献3:日本特开2021-153196号公报

[0009] 专利文献4:日本特开2018-006730号公报

[0010] 专利文献5:日本特开2016-184771号公报

[0011] 专利文献6:日本特开2021-108405号公报

发明内容

[0012] 发明所要解决的课题

[0013] 然而,在含有更多氧的条件下形成的绝缘层会包含许多缺陷。这种情况下,由于电子在绝缘层中的缺陷被捕获,因此半导体装置的电特性或者可靠性试验中的特性会发生变动。另一方面,若是缺陷少的绝缘层,则绝缘层中含有的氧不多,无法从绝缘层向氧化物半导体层充分地供给氧。因此,要求实现能够减少成为半导体装置的特性变动的原因的绝缘层中的缺陷并且修复氧化物半导体层中形成的氧缺损的结构。

[0014] 另外,已知通过相对地提高氧化物半导体层中含有的铟的比率,从而能够获得具有高迁移率的半导体装置。然而,在氧化物半导体层中含有的铟的比率高的情况下,氧化物半导体层容易形成氧缺损。因而,为了在维持着高可靠性的状态下实现高迁移率,需要对氧化物半导体层及氧化物半导体层的周围的绝缘层的构成下功夫。

[0015] 本发明的一实施方式的目的之一在于,提供具有高迁移率及高可靠性的半导体装置。

[0016] 用于解决课题的手段

[0017] 本发明的一实施方式涉及的半导体装置包括：绝缘表面之上的包含铝的氧化金属层；和氧化金属层之上的氧化物半导体层，氧化物半导体层包括与氧化金属层相接的第一结晶区域；和与第一结晶区域相接且在氧化物半导体层的剖视观察下具有比第一结晶区域大的面积的第二结晶区域，第一结晶区域与第二结晶区域的晶体结构及晶体取向中的至少一者不同。

附图说明

[0018] 图1是表示本发明的一实施方式涉及的半导体装置的构成的剖视图。

[0019] 图2是表示本发明的一实施方式涉及的半导体装置的构成的俯视图。

[0020] 图3是说明本发明的一实施方式涉及的半导体装置的氧化物半导体层的晶体结构的示意性的剖视图。

[0021] 图4是说明本发明的一实施方式涉及的半导体装置的氧化物半导体层的晶体结构的示意性的剖视图。

[0022] 图5是表示本发明的一实施方式涉及的半导体装置的制造方法的顺序图。

[0023] 图6是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0024] 图7是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0025] 图8是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0026] 图9是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0027] 图10是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0028] 图11是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0029] 图12是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0030] 图13是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0031] 图14是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。

[0032] 图15是表示本发明的一实施方式涉及的显示装置的概要的俯视图。

[0033] 图16是表示本发明的一实施方式涉及的显示装置的电路构成的框图。

[0034] 图17是表示本发明的一实施方式涉及的显示装置的像素电路的电路图。

[0035] 图18是表示本发明的一实施方式涉及的显示装置的概要的剖视图。

[0036] 图19是本发明的一实施方式涉及的显示装置的像素电极及公共电极的俯视图。

[0037] 图20是表示本发明的一实施方式涉及的显示装置的像素电路的电路图。

[0038] 图21是表示本发明的一实施方式涉及的显示装置的概要的剖视图。

[0039] 图22是表示实施例的半导体装置的电特性的图。

[0040] 图23是表示实施例的半导体装置的可靠性试验的图。

[0041] 图24A是实施例的半导体装置的剖面TEM图像。

[0042] 图24B是用于说明图24A的剖面TEM图像的示意图。

[0043] 图25是实施例的半导体装置的电衍射图像。

[0044] 图26是实施例的半导体装置的电衍射图像。

[0045] 图27是表示比较例的半导体装置的电特性的图。

[0046] 图28是表示比较例的半导体装置的可靠性试验的图。

- [0047] 图29是比较例的半导体装置的剖面TEM图像。
- [0048] 图30是比较例的半导体装置电子衍射图像。
- [0049] 图31是比较例的半导体装置电子衍射图像。

具体实施方式

[0050] 以下,参照附图来说明本发明的各实施方式。以下的公开只不过是一例。本领域技术人员在保持发明的主旨的同时对实施方式的构成适当进行变更从而能容易地想到的构成当然包含在本发明的范围内。就附图而言,为了使说明更为明确,有时与实际的方式相比示意性地表示各部分的宽度、厚度、形状等。然而,图示出的形状只不过是一例,并不限定本发明的解释。在本说明书和各图中,对于与关于已出现的附图说明过的构成同样的构成标注同一附图标记,有时适当省略详细的说明。

[0051] 在本发明的各实施方式中,将从基板朝向氧化物半导体层的方向称为上或者上方。反之,将从氧化物半导体层朝向基板的方向称为下或者下方。这样,为了便于说明,使用上方或者下方这样的语句来进行说明,但例如也可以将基板和氧化物半导体层的上下关系配置成与图示不同的朝向。在以下的说明中,例如基板上的氧化物半导体层这样的表述只不过如上所述那样用于说明基板和氧化物半导体层的上下关系,也可以在基板与氧化物半导体层之间配置其他的构件。上方或者下方意味着层叠有多个层的结构中的层叠顺序,在表述为晶体管的上方的像素电极的情况下,也可以是在俯视观察下晶体管与像素电极不重叠的位置关系。另一方面,在表述为晶体管的铅垂上方的像素电极的情况下,意味着在俯视观察下晶体管与像素电极重叠的位置关系。

[0052] “显示装置”是指使用电光学层来显示影像的结构体。例如,显示装置这样的用语有时是指包括电光学层的显示面板,或者有时也指相对于显示单元装配有其他的光学构件(例如偏振构件、背光源、触控面板等)的结构体。只要不产生技术上的矛盾,则“电光学层”可包括液晶层、电致发光(EL)层、电致变色(EC)层、电泳层。因而,关于后述的实施方式,例示包括液晶层的液晶显示装置及包括有机EL层的有机EL显示装置来作为显示装置进行说明,但本实施方式中的结构能够向包括上述的其他的电光学层的显示装置适用。

[0053] 在本说明书中,只要没有特别明示,则“ α 包括A、B或者C”、“ α 包括A、B及C中的任一者”、“ α 包括选自由A、B及C组成的组中的一者”这样的表述不排除 α 包括A~C的多个组合的情况。此外,上述的表述也不排除 α 包括其他的要素的情况。

[0054] 需要说明的是,以下的各实施方式只要不产生技术上的矛盾则能够互相组合。

[0055] <第一实施方式>

[0056] 参照图1~图14来对本发明的一实施方式涉及的半导体装置进行说明。例如,以下所示的实施方式的半导体装置除了是用于显示装置的晶体管以外,也可以用于微处理器(Micro-Processing Unit:MPU)等集成电路(Integrated Circuit:IC)或者存储器电路。

[0057] [半导体装置10的构成]

[0058] 参照图1及图2来对本发明的一实施方式涉及的半导体装置10的构成进行说明。图1是表示本发明的一实施方式涉及的半导体装置10的构成的剖视图。另外,图2是表示本发明的一实施方式涉及的半导体装置10的构成的俯视图。

[0059] 如图1所示,半导体装置10设置在基板100之上。半导体装置10包括栅电极105、栅

极绝缘层110、120、氧化金属层130、氧化物半导体层140、栅极绝缘层150、栅电极160、绝缘层170、180、源电极201及漏电极203。需要说明的是,在不特别区分源电极201与漏电极203的情况下,有时将它们一并称为源・漏电极200。

[0060] 栅电极105设置在基板100之上。栅极绝缘层110及栅极绝缘层120设置在基板100及栅电极105之上。氧化金属层130设置在栅极绝缘层120之上。氧化金属层130与栅极绝缘层120相接。氧化物半导体层140设置在氧化金属层130之上。氧化物半导体层140与氧化金属层130相接。将氧化物半导体层140的主面中的与氧化金属层130相接的面称为下表面142。氧化金属层130的侧面与氧化物半导体层140的侧面大致一致。

[0061] 在本实施方式中,在氧化金属层130与基板100之间未设置半导体层或者氧化物半导体层。

[0062] 在图1中,氧化金属层130的侧面与氧化物半导体层140的侧面在直线上排列,但不限于该构成。氧化金属层130的侧面相对于基板100的主面的角度也可以与氧化物半导体层140的侧面相对于基板100的主面的角度不同。氧化金属层130及氧化物半导体层140中的至少任一方的侧面也可以弯曲。

[0063] 栅电极160与氧化物半导体层140对置。栅极绝缘层150设置在氧化物半导体层140与栅电极160之间。栅极绝缘层150与氧化物半导体层140相接。将氧化物半导体层140的主面中的与栅极绝缘层150相接的面称为上表面141。将上表面141与下表面142之间的面称为侧面143。绝缘层170、180设置在栅极绝缘层150及栅电极160之上。在绝缘层170、180设置有到达氧化物半导体层140的开口171、173。源电极201设置在开口171的内部。源电极201在开口171的底部与氧化物半导体层140相接。漏电极203设置在开口173的内部。漏电极203在开口173的底部与氧化物半导体层140相接。

[0064] 栅电极105具备作为半导体装置10的底栅的功能及作为针对氧化物半导体层140的遮光膜的功能。栅极绝缘层110具备作为遮挡从基板100朝向氧化物半导体层140扩散的杂质的阻挡膜的功能。栅极绝缘层110、120具备作为针对底栅的栅极绝缘层的功能。氧化金属层130是包含以铝为主成分的氧化金属的层,具备作为遮挡氧、氢等气体的气体阻挡膜的功能。

[0065] 氧化物半导体层140被划分为源极区域S、漏极区域D及沟道区域CH。沟道区域CH是氧化物半导体层140中的栅电极160的铅垂下方的区域。源极区域S是氧化物半导体层140中的与栅电极160不重叠的区域,并且是比沟道区域CH接近源电极201的一侧的区域。漏极区域D是氧化物半导体层140中的与栅电极160不重叠的区域,并且是比沟道区域CH接近漏电极203的一侧的区域。沟道区域CH中的氧化物半导体层140具备作为半导体的物性。源极区域S及漏极区域D中的氧化物半导体层140具备作为导电体的物性。

[0066] 栅电极160具备作为半导体装置10的顶栅及针对氧化物半导体层140的遮光膜的功能。栅极绝缘层150具备作为针对顶栅的栅极绝缘层的功能,且具备通过制造工艺中的热处理来放出氧的功能。绝缘层170、180具备将栅电极160与源・漏电极200绝缘来减少两者间的寄生电容的功能。半导体装置10的动作主要通过向栅电极160供给的电压来控制。向栅电极105供给辅助性的电压。但是,在将栅电极105仅作为遮光膜来使用的情况下,也可以不向栅电极105供给特定的电压而是使栅电极105处于浮置状态。即,也可以将栅电极105简称为“遮光膜”。

[0067] 在本实施方式中,作为半导体装置10,例示使用了栅电极设置在氧化物半导体层的上方及下方这两方的双栅型晶体管的构成,但不限定于该构成。例如,作为半导体装置10,也可以使用栅电极仅设置在氧化物半导体层的下方的底栅型晶体管或者栅电极仅设置在氧化物半导体层的上方的顶栅型晶体管。上述的构成只不过是一实施方式,本发明不限定于上述的构成。

[0068] 如图2所示,在俯视观察下,氧化金属层130的俯视图案与氧化物半导体层140的俯视图案大致相同。在参照图1及图2时,氧化物半导体层140的下表面142由氧化金属层130覆盖。尤其是在本实施方式中,氧化物半导体层140的下表面142的全部由氧化金属层130覆盖。在D1方向上,栅电极105的宽度比栅电极160的宽度大。D1方向是连结源电极201与漏电极203的方向,是表示半导体装置10的沟道长度L的方向。具体而言,氧化物半导体层140与栅电极160重叠的区域(沟道区域CH)中的D1方向上的长度是沟道长度L,该沟道区域CH的D2方向上的宽度是沟道宽度W。

[0069] 在本实施方式中,例示了氧化物半导体层140的下表面142的全部由氧化金属层130覆盖的构成,但不限定于该构成。例如也可以是,氧化物半导体层140的下表面142的一部分不与氧化金属层130相接。例如也可以是,沟道区域CH中的氧化物半导体层140的下表面142的全部由氧化金属层130覆盖,源极区域S及漏极区域D中的氧化物半导体层140的下表面142的全部或者一部分不由氧化金属层130覆盖。即,源极区域S及漏极区域D中的氧化物半导体层140的下表面142的全部或者一部分也可以不与氧化金属层130相接。然而,在上述的构成中,也可以是,沟道区域CH中的氧化物半导体层140的下表面142的一部分不由氧化金属层130覆盖,该下表面142的其他部分与氧化金属层130相接。

[0070] 在本实施方式中,例示了栅极绝缘层150整面地形成且在栅极绝缘层150设置有开口171、173的构成,但不限定于该构成。栅极绝缘层150也可以被图案化。例如,也可以以露出源极区域S及漏极区域D的氧化物半导体层140的方式将栅极绝缘层150图案化。即,也可以除去源极区域S及漏极区域D的栅极绝缘层150,在这些区域中使氧化物半导体层140与绝缘层170相接。

[0071] 在图2中,例示了在俯视观察下源·漏电极200不与栅电极105及栅电极160重叠的构成,但不限定于该构成。例如,也可以在俯视观察下源·漏电极200与栅电极105及栅电极160中的至少任一方重叠。上述的构成只不过是一实施方式,本发明不限定于上述的构成。

[0072] [半导体装置10的各构件的材质]

[0073] 作为基板100,可使用玻璃基板、石英基板及蓝宝石基板等具有透光性的刚性基板。在需要基板100具备挠性的情况下,作为基板100,可使用聚酰亚胺基板、丙烯酸基板、硅氧烷基板、氟树脂基板等包含树脂的基板。在使用包含树脂的基板作为基板100的情况下,为了提高基板100的耐热性,也可以向上述的树脂中导入杂质。尤其在半导体装置10是顶部发射型的显示器的情况下,由于不需要基板100是透明的,因此也可以使用会使基板100的透明度降低的杂质。在不是显示装置的集成电路中使用半导体装置10的情况下,作为基板100,可使用硅基板、碳化硅基板、化合物半导体基板等半导体基板或者不锈钢基板等导电性基板那样不具备透光性的基板。

[0074] 作为栅电极105、栅极电极160及源·漏电极200,可使用通常的金属材料。例如,作为这些构件,可使用铝(Al)、钛(Ti)、铬(Cr)、钴(Co)、镍(Ni)、钼(Mo)、铪(Hf)、钽(Ta)、钨

(W)、铋(Bi)、银(Ag)、铜(Cu)及它们的合金或者它们的化合物。作为栅电极105、栅电极160及源·漏电极200,可以以单层形式使用上述的材料,也可以以层叠形式使用上述的材料。

[0075] 需要说明的是,栅电极160和源·漏电极200可以使用相同的金属材料,也可以使用不同的金属材料。例如也可以是,栅电极160不含铝,源·漏电极200含有铝。

[0076] 作为栅极绝缘层110、120及绝缘层170、180,使用通常的绝缘性材料。例如,作为这些绝缘层,可使用氧化硅(SiO_x)、氧化氮化硅(SiO_xN_y)、氮化硅(SiN_x)、氮化氧化硅(SiN_xO_y)、氧化铝(AlO_x)、氧化氮化铝(AlO_xN_y)、氮化氧化铝(AlN_xO_y)、氮化铝(AlN_x)等无机绝缘层。

[0077] 上述的 SiO_xN_y 及 AlO_xN_y 是含有比氧(O)少的比率($x>y$)的氮(N)的硅化合物及铝化合物。 SiN_xO_y 及 AlN_xO_y 是含有比氮少的比率($x>y$)的氧的硅化合物及铝化合物。

[0078] 作为栅极绝缘层150,可使用上述的绝缘层中的含氧的绝缘层。例如,作为栅极绝缘层150,可使用氧化硅(SiO_x)、氧化氮化硅(SiO_xN_y)等无机绝缘层。

[0079] 作为栅极绝缘层120,使用具备通过热处理来放出氧的功能的绝缘层。例如,栅极绝缘层120放出氧的热处理的温度为600°C以下、500°C以下、450°C以下或者400°C以下。即,例如栅极绝缘层120在使用了玻璃基板来作为基板100的情况下,在半导体装置10的制造工序中进行的热处理温度下放出氧。

[0080] 作为栅极绝缘层150,使用缺陷少的绝缘层。例如,在对栅极绝缘层150中的氧的组成比和与栅极绝缘层150同样组成的绝缘层(以下,称为“其他的绝缘层”)中的氧的组成比进行比较的情况下,栅极绝缘层150中的氧的组成比相较于该其他的绝缘层中的氧的组成比而言更接近针对该绝缘层的化学计量比。具体而言,在栅极绝缘层150及绝缘层180分别使用氧化硅(SiO_x)的情况下,作为栅极绝缘层150来使用的氧化硅中的氧的组成比相较于作为绝缘层180来使用的氧化硅中的氧的组成比而言,更接近氧化硅的化学计量比。例如,作为栅极绝缘层150,也可以使用在利用电子自旋共振法(ESR)进行评价时没有观测到缺陷的层。

[0081] 作为氧化金属层130及如后所述在制造工序中使用的氧化金属层190,使用以铝为主成分的氧化金属。例如,作为氧化金属层130(或者氧化金属层190),使用氧化铝(AlO_x)、氧化氮化铝(AlO_xN_y)、氮化氧化铝(AlN_xO_y)、氮化铝(AlN_x)等无机绝缘层。“以铝为主成分的氧化金属层”意味着氧化金属层130(或者氧化金属层190)中含有的铝的比率为氧化金属层130(或者氧化金属层190)整体的1%以上。氧化金属层130(或者氧化金属层190)中含有的铝的比率也可以为氧化金属层130整体的5%以上70%以下、10%以上60%以下或者30%以上50%以下。上述的比率可以是质量比,也可以是重量比。

[0082] 氧化物半导体层140的至少一部分与氧化金属层130相接。因此,当进行OS退火时,氧化金属层130中含有的铝会向氧化物半导体层140扩散,详细情况在后叙述。因而,氧化物半导体层140在氧化金属层130与氧化物半导体层140的界面附近包括铝浓度高的区域。铝浓度例如能够通过SIMS(Secondary Ion Mass Spectrometry,二次离子质谱)分析等来检测出。

[0083] 另外,当在栅极绝缘层150上成膜氧化金属层190并进行氧化退火时,氧化金属层190中含有的铝会向栅极绝缘层150扩散,详细情况在后叙述。因而,即便除去氧化金属层190,在栅极绝缘层150的表面附近(与氧化物半导体层140相反侧的表面附近)也包括铝浓度高的区域。

[0084] 作为氧化物半导体层140,使用具有半导体的特性的氧化金属。例如,作为氧化物半导体层140,使用含有包括铟(In)在内的两种以上的金属的氧化物半导体。在氧化物半导体层140中,铟相对于两种以上的金属而言的比率为50%以上。作为氧化物半导体层140,除了铟以外,还可使用镓(Ga)、锌(Zn)、铝(Al)、铪(Hf)、钇(Y)、氧化锆(Zr)、镧系元素。作为氧化物半导体层140,也可以使用上述以外的其他元素。

[0085] 氧化物半导体层140具有结晶性。结晶性的氧化物半导体层140相较于非晶的氧化物半导体层而言氧缺损少。结晶性的氧化物半导体层140也可以包括非晶区域,但氧化物半导体层140中的非晶区域的比例小于氧化物半导体层140中的结晶区域的比例。例如,氧化物半导体层140中的结晶区域的比例为70%以上,优选为80%以上,更优选为90%以上。

[0086] 这里,参照图3来对本发明的一实施方式涉及的半导体装置10的氧化物半导体层140的晶体结构进行说明。图3是说明本发明的一实施方式涉及的半导体装置10的氧化物半导体层140的晶体结构的示意性的剖视图。

[0087] 如图3所示,氧化物半导体层140包括具有第一晶体结构的第一结晶区域144及具有第二晶体结构的第二结晶区域145。第一结晶区域144仅形成在氧化金属层130与氧化物半导体层140的界面附近。即,第一结晶区域144与氧化金属层130相接地形成,不存在于从氧化金属层130离开的位置。在氧化物半导体层140中,可以形成一个第一结晶区域144,也可以形成多个第一结晶区域144。第二结晶区域145与氧化金属层130及第一结晶区域144相接,第二结晶区域145以覆盖第一结晶区域144的方式形成。换言之,在氧化物半导体层140的剖视观察下,第一结晶区域144由氧化金属层130及第二结晶区域145包围,在第一结晶区域144与第二结晶区域145之间形成有晶界。

[0088] 如上所述,第一结晶区域144仅形成在氧化金属层130与氧化物半导体层140的界面附近,不存在于从氧化金属层130离开的位置,因此氧化物半导体层140中的第一结晶区域144的比例大幅地小于氧化物半导体层140中的第二结晶区域145的比例。换言之,在氧化物半导体层140的剖视观察下,第一结晶区域144的面积大幅地小于第二结晶区域的面积。即,氧化物半导体层140的大部分由第二结晶区域145形成,氧化物半导体层140的晶体结构与第二结晶区域145的第二晶体结构相同。

[0089] 第二结晶区域145的第二晶体结构例如是方铁锰矿结构、刚玉结构、尖晶石结构或者同系结构等。方铁锰矿结构是氧化铟的稳定的晶体结构之一。另外,刚玉结构及尖晶石结构是氧化铝或者氧化镓结构的稳定的晶体结构之一。另外,同系结构是氧化铟镓锌的稳定的晶体结构之一。第二晶体结构根据第二结晶区域145中含有的元素的组成而变化。需要说明的是,就同系结构而言,组成式使用某指数 m (m 为自然数)来表达,能采用各种周期结构。因此,比起同系结构,第二晶体结构更优选是方铁锰矿结构、刚玉结构或者尖晶石结构。第一结晶区域144的第一晶体结构可以与第二结晶区域145的第二晶体结构相同,也可以不同。但是,在第一晶体结构与第二晶体结构相同时,在氧化物半导体层140的剖视观察下,第一结晶区域144的晶体取向与第二结晶区域145的晶体取向不同。即,氧化物半导体层140至少包括结晶性不同的两个区域(第一结晶区域144及第二结晶区域145),在第一结晶区域144与第二结晶区域145之间形成晶界。

[0090] 在氧化物半导体层140中形成第一结晶区域144的理由如下。如上所述,当对与氧化金属层130相接的氧化物半导体层140进行OS退火时,氧化金属层130中含有的铝会向氧

化物半导体层140扩散。在氧化金属层130与氧化物半导体层140的界面附近,将扩散的铝作为晶核而形成第一结晶区域144。然而,氧化物半导体层140中的扩散的铝的扩散速度没有那么大,因此第一结晶区域144没有大幅地进行晶体生长。因此,将晶体生长至某程度的大小的第一结晶区域144作为晶核而形成第二结晶区域145。因而,第一结晶区域144包含从氧化金属层130扩散的铝,因此第一结晶区域144的铝浓度比第二结晶区域145的铝浓度大。另外,由于扩散的铝容易与氧结合,因此第一结晶区域144的电导率也可以比第二结晶区域的电导率小。

[0091] 结晶性的氧化物半导体层相较于非晶的氧化物半导体层而言,氧缺损少,但氧化物半导体层的结晶区域也包含不少的氧缺损。因此,即便是结晶性的氧化物半导体层,也优选进一步减少氧缺损。在氧化物半导体层140中,第二结晶区域145将第一结晶区域144作为晶核来进行晶体生长,第一结晶区域144作为所谓的缓冲区域来发挥功能。因此,与从氧化金属层130或者栅极绝缘层120直接进行晶体生长而得的结晶区域相比,在氧化物半导体层140的第二结晶区域145中氧缺损得以进一步减少。另外,由于第一结晶区域144作为氧化金属层130与第二结晶区域145之间的缓冲区域来发挥功能,因此氧化物半导体层140的界面能级密度得以降低。

[0092] 需要说明的是,氧化物半导体层140的晶体结构的构成不限于图3所示的构成。这里,参照图4来对本发明的一实施方式涉及的半导体装置10的氧化物半导体层140的另一晶体结构进行说明。图4是说明本发明的一实施方式涉及的半导体装置10的氧化物半导体层140A的晶体结构的示意性的剖视图。

[0093] 如图4所示,氧化物半导体层140A包括具有第一晶体结构的第一结晶区域144A及具有第二晶体结构的第二结晶区域145A。第一结晶区域144A包含从氧化金属层130扩散的铝,并在氧化金属层130与氧化物半导体层140的界面处形成为层。即,第二结晶区域145A不与氧化金属层130相接。另外,在氧化物半导体层的膜厚方向上,第二结晶区域145A的膜厚比第一结晶区域144A的膜厚大。这种情况下,由于第一结晶区域144A也是作为缓冲区域(缓冲层)来发挥功能,因此第二结晶区域145A的氧缺损得以减少,并且氧化物半导体层140A的界面能级密度得以降低。

[0094] 通过使氧化物半导体层中的铟的比率为50%以上,由此氧化物半导体层具有结晶性。然而,即便是结晶性的氧化物半导体层,若在氧化物半导体层的结晶区域形成氧缺损,则也无法获得充分的电特性及可靠性。在本实施方式中,氧化物半导体层140包括作为缓冲层来发挥功能的第一结晶区域144,并且包括减少了氧缺损的第二结晶区域145。因此,氧化物半导体层140的氧缺损及界面能级密度得以降低,半导体装置10具有高迁移率及高可靠性。

[0095] 需要说明的是,为了减少氧化物半导体层140的第二结晶区域145的氧缺损,不仅是进行OS退火,进行氧化退火也是重要的,因此,以下对半导体装置10的制造方法详细地进行说明。

[0096] [半导体装置10的制造方法]

[0097] 参照图5~图14来对本发明的一实施方式涉及的半导体装置的制造方法进行说明。图5是表示本发明的一实施方式涉及的半导体装置的制造方法的顺序图。图6~图14是表示本发明的一实施方式涉及的半导体装置的制造方法的剖视图。在以下的制造方法的说

明中,对使用了氧化铝来作为氧化金属层130、190的半导体装置10的制造方法进行说明。

[0098] 如图5及图6所示,在基板100之上形成栅电极105作为底栅,在栅电极105之上形成栅极绝缘层110、120(图3的步骤S2001的“底部GI/GE(Bottom GI/GE)形成”)。例如,作为栅极绝缘层110,形成氮化硅。例如,作为栅极绝缘层120,形成氧化硅。栅极绝缘层110、120通过CVD(Chemical Vapor Deposition,化学气相沉积)法来成膜。有时将栅极绝缘层110、120中的一方或者两方称为“第一绝缘层”。

[0099] 通过使用氮化硅来作为栅极绝缘层110,由此栅极绝缘层110能够阻挡例如从基板100侧朝向氧化物半导体层140扩散的杂质。作为栅极绝缘层120来使用的氧化硅是具备通过热处理来放出氧的物性的氧化硅。

[0100] 如图5及图7所示,在栅极绝缘层120之上形成氧化金属层130及氧化物半导体层140(图5的步骤S2002的“OS/A10x成膜”)。关于该工序,有在基板100之上形成栅极绝缘层110、120且在栅极绝缘层110、120之上形成氧化金属层130这样的情况。或者,有在基板100之上形成氧化金属层130且在氧化金属层130之上形成氧化物半导体层140这样的情况。具体而言,氧化物半导体层140以与氧化金属层130相接的方式形成。氧化金属层130及氧化物半导体层140通过溅射法或者原子层沉积法(ALD:Atomic Layer Deposition)来成膜。

[0101] 例如,氧化金属层130的厚度为1nm以上100nm以下、1nm以上50nm以下、1nm以上30nm以下或者1nm以上10nm以下。在本实施方式中,作为氧化金属层130,使用氧化铝。氧化铝具备针对气体的高阻挡性。在本实施方式中,作为氧化金属层130来使用的氧化铝阻挡从栅极绝缘层120放出的氢及氧,并抑制放出的氢及氧到达氧化物半导体层140。

[0102] 例如,氧化物半导体层140的厚度为10nm以上100nm以下、15nm以上70nm以下或者20nm以上40nm以下。在本实施方式中,作为氧化物半导体层140,使用包含铟(In)及镓(Ga)的氧化物。后述的热处理(OS退火)前的氧化物半导体层140为非晶态。

[0103] 在通过后述的OS退火来使氧化物半导体层140结晶化的情况下,优选成膜后且OS退火前的氧化物半导体层140为非晶状态(氧化物半导体的结晶成分少的状态)。即,氧化物半导体层140的成膜条件优选为刚成膜后的氧化物半导体层140尽可能地不发生结晶化的条件。例如,在通过溅射法来成膜氧化物半导体层140的情况下,在控制了被成膜对象物(基板100及其之上形成的结构物)的温度的状态下成膜氧化物半导体层140。

[0104] 当利用溅射法来对被成膜对象物进行成膜时,由等离子体中产生的离子及溅射靶反冲出的原子会与成膜对象物发生碰撞。因此,伴随着成膜处理,被成膜对象物的温度会上升。若成膜处理中的被成膜对象物的温度上升,则在刚成膜后的状态下氧化物半导体层140中包含微晶。由于该微晶,导致之后的基于OS退火的结晶化受到妨碍。为了如上所述那样控制被成膜对象物的温度,也可以例如一边冷却被成膜对象物一边进行成膜。例如,也可以以使被成膜对象物的被成膜面(表面)的温度(以下,称为“成膜温度”)成为100℃以下、70℃以下、50℃以下或者30℃以下的方式从该被成膜面的相反侧的面对被成膜对象物进行冷却。通过如上所述那样一边冷却被成膜对象物一边进行氧化物半导体层140的成膜,由此能够在刚成膜后的状态下成膜出结晶成分少的氧化物半导体层140。

[0105] 如图5及图8所示,形成氧化物半导体层140的图案(图5的步骤S2003的“OS图案形成”)。虽未图示,但在氧化物半导体层140之上形成抗蚀剂掩模,使用该抗蚀剂掩模来对氧化物半导体层140进行蚀刻。作为氧化物半导体层140的蚀刻,可以使用湿式蚀刻,也可以使

用干式蚀刻。作为湿式蚀刻,可以使用酸性的蚀刻剂来进行蚀刻。例如,作为蚀刻剂,可以使用草酸或者氢氟酸。

[0106] 在氧化物半导体层140的图案形成后对氧化物半导体层140进行热处理(OS退火)(图5的步骤S2004的“OS退火”)。在本实施方式中,通过该OS退火来使氧化物半导体层140结晶化。当进行OS退火时,氧化金属层130中含有的铝会向氧化物半导体层140扩散,在氧化金属层130与氧化物半导体层140的界面附近形成第一结晶区域144。另外,将第一结晶区域144作为晶核而形成第二结晶区域145。

[0107] 如图5及图9所示,形成氧化金属层130的图案(图5的步骤S2005的“A10x图案形成”)。氧化金属层130将在上述的工序中经图案化的氧化物半导体层140作为掩模而被蚀刻。作为氧化金属层130的蚀刻,可以使用湿式蚀刻,也可以使用干式蚀刻。例如,作为湿式蚀刻,使用稀释氢氟酸(DHF)。如上所述,通过将氧化物半导体层140作为掩模来对氧化金属层130进行蚀刻,由此能够省略光刻工序。

[0108] 如图5及图10所示,在氧化物半导体层140之上成膜栅极绝缘层150(图5的步骤S2006的“GI形成”)。例如,作为栅极绝缘层150,形成氧化硅。栅极绝缘层150通过CVD法来形成。例如,作为栅极绝缘层150,为了形成上述那样缺陷少的绝缘层,也可以在350°C以上的成膜温度下成膜栅极绝缘层150。例如,栅极绝缘层150的厚度为50nm以上300nm以下、60nm以上200nm以下或者70nm以上150nm以下。也可以在成膜栅极绝缘层150之后进行向栅极绝缘层150的一部分注入氧的处理。有时将栅极绝缘层150称为“第二绝缘层”。在栅极绝缘层150之上成膜氧化金属层190(图22的步骤S2007的“A10x成膜”)。氧化金属层190通过溅射法来成膜。通过氧化金属层190的成膜而向栅极绝缘层150注入氧。

[0109] 例如,氧化金属层190的厚度为5nm以上100nm以下、5nm以上50nm以下、5nm以上30nm以下或者7nm以上15nm以下。在本实施方式中,作为氧化金属层190,使用氧化铝。氧化铝具备针对气体的高阻挡性。在本实施方式中,作为氧化金属层190来使用的氧化铝用于在氧化金属层190成膜时抑制注入到栅极绝缘层150的氧向外方扩散。

[0110] 例如,在通过溅射法形成了氧化金属层190的情况下,在氧化金属层190的膜中会残留溅射所使用的工艺气体。例如,在使用了Ar作为溅射的工艺气体的情况下,有时会在氧化金属层190的膜中残留Ar。残留的Ar能够通过针对氧化金属层190进行的SIMS分析来检测出。

[0111] 在氧化物半导体层140之上成膜了栅极绝缘层150且在栅极绝缘层150之上成膜了氧化金属层190的状态下,进行用于向氧化物半导体层140供给氧的热处理(氧化退火)(图5的步骤S2008的“氧化退火”)。换言之,对上述那样图案化后的氧化金属层130及氧化物半导体层140进行热处理(氧化退火)。在从成膜氧化物半导体层140起至在氧化物半导体层140之上成膜栅极绝缘层150为止的期间的工序中,在氧化物半导体层140的上表面141及侧面143产生大量的氧缺损。通过上述的氧化退火而从栅极绝缘层120、150放出的氧被向氧化物半导体层140供给,氧缺损得以被修复。

[0112] 通过氧化退火而从栅极绝缘层120放出的氧被氧化金属层130阻挡。因而,不易向氧化物半导体层140的下表面142供给氧。从栅极绝缘层120放出的氧从没有形成氧化金属层130的区域向设置在栅极绝缘层120之上的栅极绝缘层150扩散,并经由栅极绝缘层150到达氧化物半导体层140。其结果是,从栅极绝缘层120放出的氧不易向氧化物半导体层140的

下表面142供给,而主要向氧化物半导体层140的侧面143及上表面141供给。此外,通过氧化退火而从栅极绝缘层150放出的氧被向氧化物半导体层140的上表面141及侧面143供给。虽然存在由于上述的氧化退火而从栅极绝缘层110、120放出氢的情况,但该氢被氧化金属层130阻挡。

[0113] 如上所述,通过氧化退火的工序,能够抑制氧向氧缺损的量少的氧化物半导体层140的下表面142的供给,并同时向氧缺损的量多的氧化物半导体层140的上表面141及侧面143进行氧供给。

[0114] 同样地,在上述的氧化退火中,注入到栅极绝缘层150的氧被氧化金属层190阻挡,因此抑制向大气中放出。因而,通过该氧化退火而将该氧高效地向氧化物半导体层140供给,氧缺损得以被修复。

[0115] 如图5及图11所示,在氧化退火后,对氧化金属层190进行蚀刻(除去)(图5的步骤S2009的“A10x除去”)。作为氧化金属层190的蚀刻,可以使用湿式蚀刻,也可以使用干式蚀刻。例如,作为湿式蚀刻,使用稀释氢氟酸(DHF)。通过该蚀刻来整面地除去形成的氧化金属层190。换言之,氧化金属层190的除去不使用掩模地进行。进一步换言之,通过该蚀刻来除去至少在俯视观察下与形成某一图案的氧化物半导体层140重叠的区域中的全部的氧化金属层190。

[0116] 当进行氧化退火时,氧化金属层190中含有的铝会向栅极绝缘层150扩散。因此,即便除去氧化金属层190,在栅极绝缘层150中也会残留从氧化金属层190扩散来的铝。

[0117] 如图5及图12所示,在栅极绝缘层150之上成膜栅电极160(图5的步骤S2010的“GE形成”)。栅电极160通过溅射法或者原子层沉积法来成膜,并经过光刻工序而被图案化。如上所述,栅电极160以与通过除去氧化金属层190而露出的栅极绝缘层150相接的方式形成。

[0118] 在对栅电极160进行蚀刻时,有时栅极绝缘层150的一部分也会被蚀刻。即,栅极绝缘层150包括膜厚不同的区域。具体而言,栅极绝缘层150包括与栅电极160重叠的第一区域及与栅电极160不重叠的第二区域。第一区域与氧化物半导体层140的沟道区域CH重叠。第二区域与氧化物半导体层140的源极区域S或者漏极区域D重叠。第二区域的膜厚比第一区域的膜厚小。

[0119] 在栅电极160被图案化了的状态下,进行氧化物半导体层140的源极区域S及漏极区域D的低电阻化(图5的步骤S2011的“SD低电阻化”)。具体而言,通过离子注入,从栅电极160侧经由栅极绝缘层150向氧化物半导体层140注入杂质。例如,通过离子注入,将氩(Ar)、磷(P)、硼(B)向氧化物半导体层140注入。通过利用离子注入在氧化物半导体层140中形成氧缺损,由此使氧化物半导体层140低电阻化。由于在半导体装置10的作为沟道区域CH来发挥功能的氧化物半导体层140的上方设置有栅电极160,因此不向沟道区域CH的氧化物半导体层140注入杂质。

[0120] 如图5及图13所示,在栅极绝缘层150及栅电极160之上成膜绝缘层170、180来作为层间膜(图5的步骤S2012的“层间膜成膜”)。绝缘层170、180通过CVD法来成膜。例如,作为绝缘层170,形成氮化硅,作为绝缘层180,形成氧化硅。作为绝缘层170、180来使用的材料不限于上述。绝缘层170的厚度为50nm以上500nm以下。绝缘层180的厚度为50nm以上500nm以下。

[0121] 如图5及图14所示,在栅极绝缘层150及绝缘层170、180形成开口171、173(图5的步

骤S2013的“接触开孔”)。通过开口171使源极区域S的氧化物半导体层140露出。通过开口173使漏极区域D的氧化物半导体层140露出。通过在因开口171、173而露出的氧化物半导体层140之上及绝缘层180之上形成源・漏电极200(图5的步骤S2014的“SD形成”),由此完成图1所示的半导体装置10。

[0122] 关于通过上述的制造方法制作出的半导体装置10,能够在沟道区域CH的沟道长度L为 $2\mu\text{m}$ 以上 $4\mu\text{m}$ 以下且沟道区域CH的沟道宽度为 $2\mu\text{m}$ 以上 $25\mu\text{m}$ 以下的范围内获得迁移率为 $50\text{cm}^2/\text{Vs}$ 以上、 $55\text{cm}^2/\text{Vs}$ 以上或者 $60\text{cm}^2/\text{Vs}$ 以上这样的电特性。本实施方式中的迁移率是指半导体装置10的饱和区域中的场效应迁移率,意味着源电极与漏电极之间的电位差(V_d)比从向栅电极供给的电压(V_g)减去半导体装置10的阈值电压(V_{th})所得的值($V_g - V_{th}$)大的区域中的场效应迁移率的最大值。

[0123] <第二实施方式>

[0124] 参照图15~图19来对使用了本发明的一实施方式涉及的半导体装置的显示装置进行说明。在以下所示的实施方式中,对将在上述的第一实施方式中说明了的半导体装置10适用于液晶显示装置的电路的构成进行说明。

[0125] [显示装置20的概要]

[0126] 图15是表示本发明的一实施方式涉及的显示装置的概要的俯视图。如图15所示,显示装置20具有阵列基板300、密封部310、对置基板320、柔性印制电路基板330(FPC330)及IC芯片340。阵列基板300与对置基板320通过密封部310来贴合。在由密封部310包围的液晶区域22中,呈矩阵状地配置有多个像素电路301。液晶区域22是与后述的液晶元件311在俯视观察下重叠的区域。

[0127] 设置有密封部310的密封区域24是液晶区域22周围的区域。FPC330设置于端子区域26。端子区域26是阵列基板300从对置基板320露出的区域,设置在密封区域24的外侧。密封区域24的外侧意味着设置有密封部310的区域及由密封部310包围的区域的外侧。IC芯片340设置在FPC330上。IC芯片340供给用于使各像素电路301驱动的信号。

[0128] [显示装置20的电路构成]

[0129] 图16是表示本发明的一实施方式涉及的显示装置的电路构成的框图。如图16所示,在相对于配置有像素电路301的液晶区域22在D1方向(列方向)上邻接的位置处设置有源极驱动电路302,在相对于液晶区域22在D2方向(行方向)上邻接的位置处设置有栅极驱动电路303。源极驱动电路302及栅极驱动电路303设置在上述的密封区域24。但是,设置有源极驱动电路302及栅极驱动电路303的区域不限于密封区域24,只要是设置有像素电路301的区域的外侧,则可以是任意的区域。

[0130] 源极布线304从源极驱动电路302沿着D1方向延伸,并与在D1方向上排列的多个像素电路301连接。栅极布线305从栅极驱动电路303沿着D2方向延伸,并与在D2方向上排列的多个像素电路301连接。

[0131] 在端子区域26设置有端子部306。端子部306与源极驱动电路302通过连接布线307来连接。同样,端子部306与栅极驱动电路303通过连接布线307来连接。通过将FPC330连接于端子部306,由此将FPC330被连接的外部设备与显示装置20连接,设置于显示装置20的各像素电路301通过来自外部设备的信号来驱动。

[0132] 第一实施方式所示的半导体装置10作为在像素电路301、源极驱动电路302、及栅

极驱动电路303中包括的晶体管来使用。

[0133] [显示装置20的像素电路301]

[0134] 图17是表示本发明的一实施方式涉及的显示装置的像素电路的电路图。如图17所示,像素电路301包括半导体装置10、保持电容350及液晶元件311等元件。半导体装置10具有栅电极160、源电极201及漏电极203。栅电极160与栅极布线305连接。源电极201与源极布线304连接。漏电极203与保持电容350及液晶元件311连接。在本实施方式中,为了便于说明,将用附图标记“201”表示的电极称为源电极,将用附图标记“203”表示的电极称为漏电极,但也可以是,用附图标记“201”表示的电极作为漏电极来发挥功能,用附图标记“203”表示的电极作为源电极来发挥功能。

[0135] [显示装置20的剖面结构]

[0136] 图18是本发明的一实施方式涉及的显示装置的剖视图。如图18所示,显示装置20是使用了半导体装置10的显示装置。在本实施方式中,例示了将半导体装置10用于像素电路301的构成,但也可以将半导体装置10用于包括源极驱动电路302及栅极驱动电路303的周边电路。在以下的说明中,半导体装置10的构成由于与图1所示的半导体装置10同样,因此省略说明。

[0137] 在源电极201及漏电极203之上设置有绝缘层360。在绝缘层360之上设置有对多个像素公共地设置的公共电极370。在公共电极370之上设置有绝缘层380。在绝缘层360、380设置有开口381。在绝缘层380之上及开口381的内部设置有像素电极390。像素电极390与漏电极203连接。

[0138] 在显示装置20中,作为与栅电极160相同的层,设置有布线层162。布线层162包含与栅电极160相同的材料。布线层162设置在与栅极绝缘层150对应的绝缘层上。在该绝缘层上,氧化金属层190也被成膜,并进行了氧化退火。与布线层162不重叠的绝缘层的区域的铝浓度比与布线层162重叠的绝缘层的区域的铝浓度小。

[0139] 图19是本发明的一实施方式涉及的显示装置的像素电极及公共电极的俯视图。如图19所示,公共电极370具有在俯视观察下与像素电极390重叠的重叠区域和与像素电极390不重叠的非重叠区域。若向像素电极390与公共电极370之间供给电压,则从重叠区域的像素电极390朝向非重叠区域的公共电极370形成横向电场。通过利用该横向电场使液晶元件311中包括的液晶分子动作,由此决定像素的灰度。

[0140] <第三实施方式>

[0141] 参照图20及图21来对使用了本发明的一实施方式涉及的半导体装置的显示装置进行说明。在本实施方式中,对将在上述的第一实施方式中说明了的半导体装置10适用于有机EL显示装置的电路的构成进行说明。显示装置20的概要及电路构成由于与图15及图16所示的概要及构成同样,因此省略说明。

[0142] [显示装置20的像素电路301]

[0143] 图20是表示本发明的一实施方式涉及的显示装置的像素电路的电路图。如图20所示,像素电路301包括驱动晶体管11、选择晶体管12、保持电容210及发光元件D0等元件。驱动晶体管11及选择晶体管12具备与半导体装置10同样的构成。选择晶体管12的源电极与信号线211连接,选择晶体管12的栅电极与栅极线212连接。驱动晶体管11的源电极与阳极电源线213连接,驱动晶体管11的漏电极与发光元件D0的一端连接。发光元件D0的另一端与阴

极电源线214连接。驱动晶体管11的栅电极与选择晶体管12的漏电极连接。保持电容210与驱动晶体管11的栅电极及漏电极连接。向信号线211供给决定发光元件D0的发光强度的灰度信号。向栅极线212供给选择要写入上述的灰度信号的像素行的信号。

[0144] [显示装置20的剖面结构]

[0145] 图21是本发明的一实施方式涉及的显示装置的剖视图。图21所示的显示装置20的构成与图18所示的显示装置20类似,但图21的显示装置20中的比绝缘层360靠上方的结构与图18的显示装置20中的比绝缘层360靠上方的结构不同。以下,关于图21的显示装置20的构成中的与图18的显示装置20同样的构成省略说明,对两者的不同点进行说明。

[0146] 如图21所示,显示装置20在绝缘层360的上方具有像素电极390、发光层392及公共电极394(发光元件D0)。像素电极390设置在绝缘层360之上及开口381的内部。在像素电极390之上设置有绝缘层362。在绝缘层362设置有开口363。开口363与发光区域对应。即,绝缘层362划分像素。在因开口363而露出的像素电极390之上设置有发光层392及公共电极394。像素电极390及发光层392相对于各像素单独地设置。另一方面,公共电极394相对于多个像素公共地设置。发光层392根据像素的显示色而使用不同的材料。

[0147] 在第二实施方式及第三实施方式中,例示了将在第一实施方式中说明过的半导体装置适用于液晶显示装置及有机EL显示装置的构成,但也可以将该半导体装置适用于上述的显示装置以外的显示装置(例如,有机EL显示装置以外的自发光型显示装置或者电子纸型显示装置)。另外,只要没有特别限定,则从中小型的显示装置到大型的显示装置都能够适用上述半导体装置。

[0148] 实施例

[0149] 作为实施例,制作出在第一实施方式中说明过的半导体装置10,并进行了半导体装置10的评价。另外,作为比较例,制作出未设置与氧化物半导体层140相接的氧化金属层130的半导体装置、即氧化物半导体层140与栅极绝缘层120相接的半导体装置。

[0150] 需要说明的是,实施例的半导体装置10及比较例的半导体装置均是在形成栅电极160之前利用溅射法来成膜氧化铝层作为氧化金属层190、并在进行了氧化退火之后除去氧化铝层。

[0151] [1.电特性]

[0152] 图22是表示实施例的半导体装置10的电特性的图。另外,图27是表示比较例的半导体装置的电特性的图。图22及图27所示的电特性的测定条件如表1所示。

[0153] [表1]

沟道区域的大小	$W/L = 3.0 \mu\text{m} / 3.0 \mu\text{m}$
源极・漏极间电压	0.1 V (细的实线) 10 V (粗的实线)
栅极电压	-15 V ~ +15 V
测定环境	室温、暗室

[0155] 在图22及图27中,不仅示出电特性(I_d - V_g 特性),还示出迁移率(参照图22及图27

的虚线)。在图22及图27中,针对漏极电流(I_d)的纵轴在图的左侧示出,针对根据该漏极电流计算出的迁移率的纵轴在图的右侧示出。

[0156] 如图22所示,实施例的半导体装置10的电特性显示出在栅极电压 V_g 高于0V的电压下漏极电流 I_d 开始流动的所谓的常截止(增强型)的特性。根据该电特性计算出的迁移率为 $59\text{cm}^2/\text{Vs}$ 。

[0157] 如图27所示,比较例的半导体装置的电特性也显示出所谓的常截止(增强型)的特性。根据该电特性计算出的迁移率为 $34\text{cm}^2/\text{Vs}$ 。

[0158] 根据以上可知,实施例的半导体装置10的迁移率为比较例的半导体装置的迁移率的约2倍,实施例的半导体装置10具有高迁移率。

[0159] [2.可靠性试验]

[0160] 图23是表示实施例的半导体装置10的可靠性试验的图。另外,图28是表示比较例的半导体装置的可靠性的图。图23及图28所示的可靠性试验的测定条件如表2所示。即,作为可靠性试验,进行了基于Negative Bias Temperature Illumination Stress(NBTIS,负偏压温度照射应力)实现的可靠性的评价。

[0161] [表2]

[0162]

	NBTIS
沟道区域的大小	$W/L = 3.0\mu\text{m}/3.0\mu\text{m}$
光照射条件	有照射 ($8000\text{cd}/\text{m}^2$)
源极电压及漏极电压	0V
栅极电压	-30V
应力施加时的工作台温度	60℃

[0163] 在图23及图28中重叠示出在应力时间为0sec、100sec、500sec、1000sec、1500sec、2000sec及3600sec时测定出的电特性。这里,将应力施加前设为0sec,将应力施加后设为3600sec。在图23及图28中,应力施加前(0sec)的电特性由粗的虚线表示,应力施加后(3600sec)的电特性由粗的实线表示。

[0164] 需要说明的是,应力施加前及应力施加后的电特性的测定条件如表3所示。

[0165] [表3]

[0166]

沟道区域的大小	$W/L = 3.0\mu\text{m}/3.0\mu\text{m}$
源极・漏极间电压	0.1V、10V
栅极电压	-15V ~ +15V
测定环境	60℃、暗室

[0167] 如图23所示,在实施例的半导体装置10中,在NBTIS试验中,应力施加前后的电特

性几乎没有变化。应力施加前后的阈值电压的变化为-0.05V。即,在应力施加后,阈值电压仅向负方向移动了0.05V。另外,在应力施加后也显示出常截止的特性。

[0168] 如图28所示,在比较例的半导体装置中,在NBTIS试验中,观察到应力施加前后的电特性发生变化。应力施加前后的阈值的变化为-1.14V。即,在应力施加后,阈值电压还向负方向移动了1.14V。

[0169] 根据以上可知,实施例的半导体装置10的可靠性稳定,实施例的半导体装置10具有高可靠性。

[0170] [3.剖面TEM观察]

[0171] 图24A是实施例的半导体装置10的剖面TEM图像。图24B是用于说明图24A的剖面TEM图像的示意图。另外,图29是比较例的半导体装置的剖面TEM图像。在图24A中示出实施例的半导体装置10中的氧化金属层130与氧化物半导体层140的界面附近的剖面TEM图像。另一方面,在图29中示出比较例的半导体装置中的栅极绝缘层120与氧化物半导体层140的界面附近的剖面TEM图像。

[0172] 如图24A所示,在实施例的半导体装置10中,能够确认到两个不同的结晶区域。具体而言,如图24B所示,在氧化金属层130与氧化物半导体层140的界面附近处,能够确认到与氧化金属层130相接的第一结晶区域144及覆盖第一结晶区域144的第二结晶区域145。

[0173] 如图29所示,在比较例的半导体装置中,氧化物半导体层140虽具有结晶性,但在栅极绝缘层120与氧化物半导体层140的界面附近没有观察到与占据氧化物半导体层140的大部分结晶区域不同的结晶区域。

[0174] [4.电子衍射测定]

[0175] 图25及图26是实施例的半导体装置10的电子衍射图像。在图25中示出从氧化金属层130与氧化物半导体层140的界面离开的位置处的氧化物半导体层140的电子衍射图像,在图26中示出氧化金属层130与氧化物半导体层140的界面附近处的电子衍射图像。另外,图30及图31是比较例的半导体装置10的电子衍射图像。在图30中示出从栅极绝缘层120与氧化物半导体层140的界面离开的位置处的氧化物半导体层140的电子衍射图像,在图31中示出栅极绝缘层120与氧化物半导体层140的界面附近处的电子衍射图像。

[0176] 在图25中,能够确认到起因于晶体结构的清晰的斑点(spot)。因此可知,实施例的半导体装置10中的氧化物半导体层140(第二结晶区域145)具有晶体结构。另一方面,在图26中,能够确认到与在图25中确认出的斑点不同的斑点。推测在图26中确认出的斑点起因于第一结晶区域144的晶体结构。因此可知,在实施例的半导体装置10中,氧化金属层130与氧化物半导体层140的界面附近的第一结晶区域144在晶体结构或者晶体取向上与第二结晶区域145不同。

[0177] 在图30中,能够确认到起因于晶体结构的清晰的斑点。因此可知,比较例的半导体装置中的氧化物半导体层140也具有晶体结构。另外,在图31中,也能够确认到与在图30中确认出的斑点相同的斑点。因此,在比较例的半导体装置中,与图29的剖面TEM图像同样地,在栅极绝缘层120与氧化物半导体层140的界面附近处,无法确认到与占据氧化物半导体层140的大部分结晶区域不同的结晶区域。

[0178] 以上,根据剖面TEM观察及电子衍射的结果可知,在实施例的半导体装置10中,在氧化金属层130与氧化物半导体层140的界面附近处形成具有与占据氧化物半导体层140的

大部分的第二结晶区域145不同的结晶性的第一结晶区域144。并且,形成有第一结晶区域144的半导体装置10如上所述具有高迁移率及高可靠性。

[0179] 之前作为本发明的实施方式叙述了的各实施方式只要彼此不矛盾则能够适当组合来实施。另外,本领域技术人员基于各实施方式适当进行构成要素的追加、删除或设计变更所得的方案或者进行工序的追加、省略或条件变更所得的方案只要具备本发明的主旨,则也包含在本发明的范围中。

[0180] 即便是与通过上述的各实施方式的方案带来的作用效果不同的其他的作用效果,若是根据本说明书的记载明确可知或者对本领域技术人员来说能容易地预测到的,则当然也理解为是通过本发明带来的作用效果。

[0181] 附图标记说明

[0182] 10:半导体装置、11:驱动晶体管、12:选择晶体管、20:显示装置、22:液晶区域、24:密封区域、26:端子区域、100:基板、105、160:栅电极、110、120、150:栅极绝缘层、130、190:氧化金属层、140:氧化物半导体层、141:上表面、142:下表面、143:侧面、144、144A:第一结晶区域、145、145A:第二结晶区域、162:布线层、170、180:绝缘层、171、173:开口、200:源・漏电极、201:源电极、203:漏电极、210:保持电容、211:信号线、212:栅极线、213:阳极电源线、214:阴极电源线、220:抗蚀剂掩模、300:阵列基板、301:像素电路、302:源极驱动电路、303:栅极驱动电路、304:源极布线、305:栅极布线、306:端子部、307:连接布线、310:密封部、311:液晶元件、320:对置基板、330:柔性印制电路基板(FPC)、340:IC芯片、350:保持电容、360、362:绝缘层、363、381:开口、370:公共电极、380:绝缘层、390:像素电极、392:发光层、394:公共电极

10

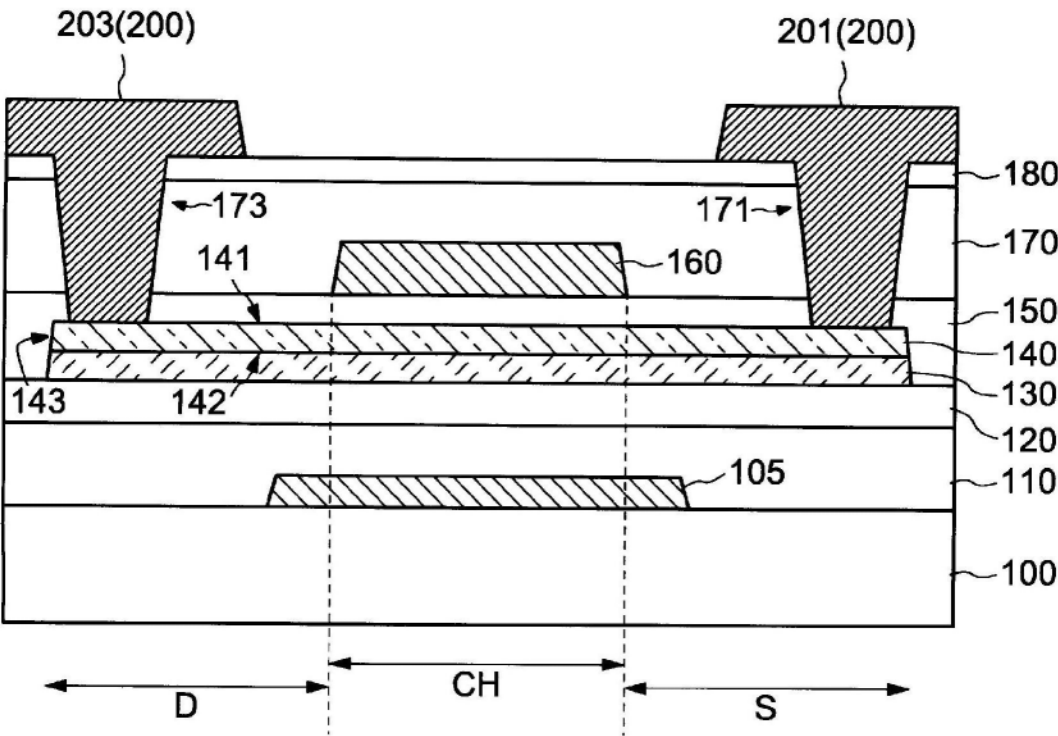


图1

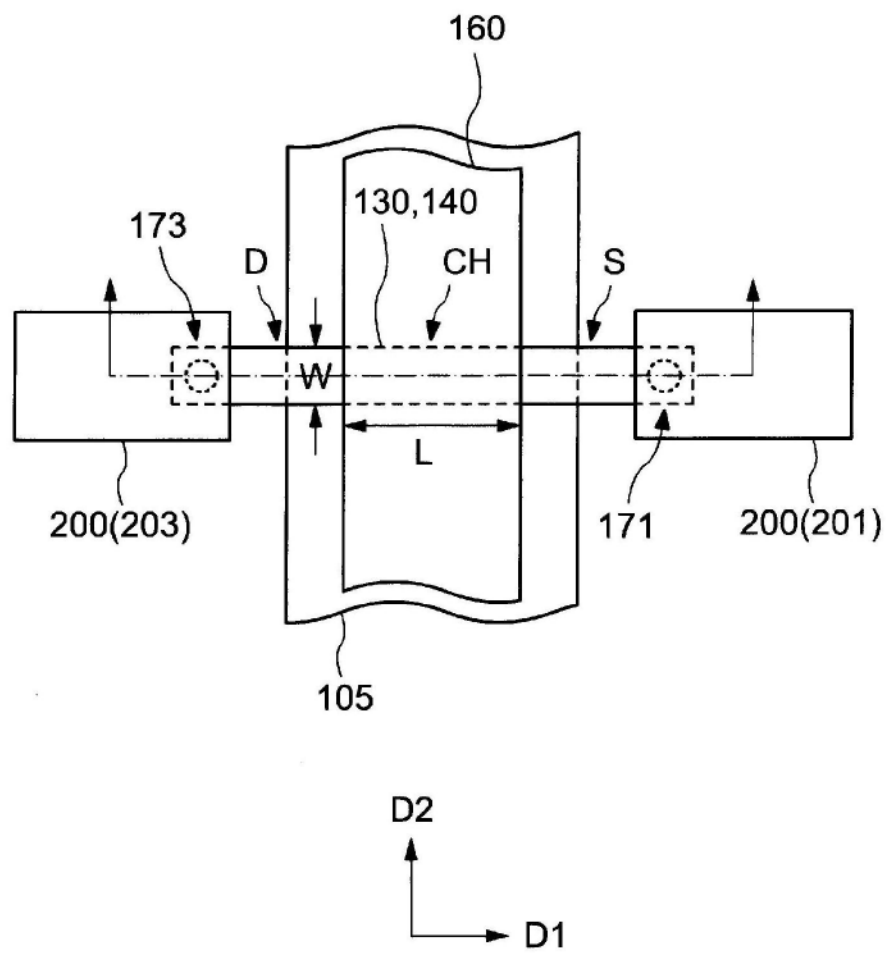
10

图2

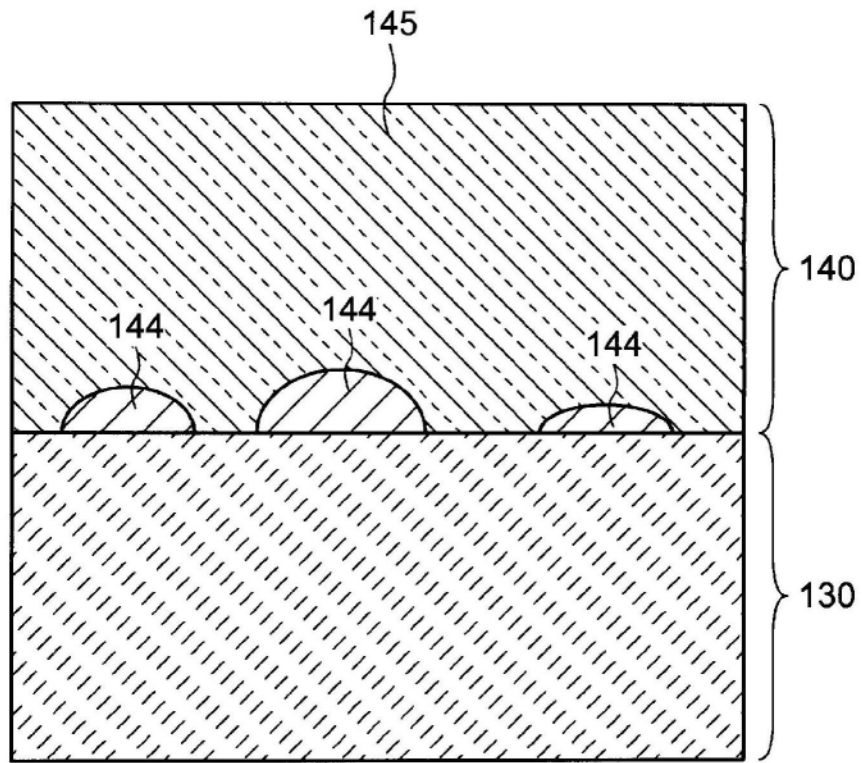


图3

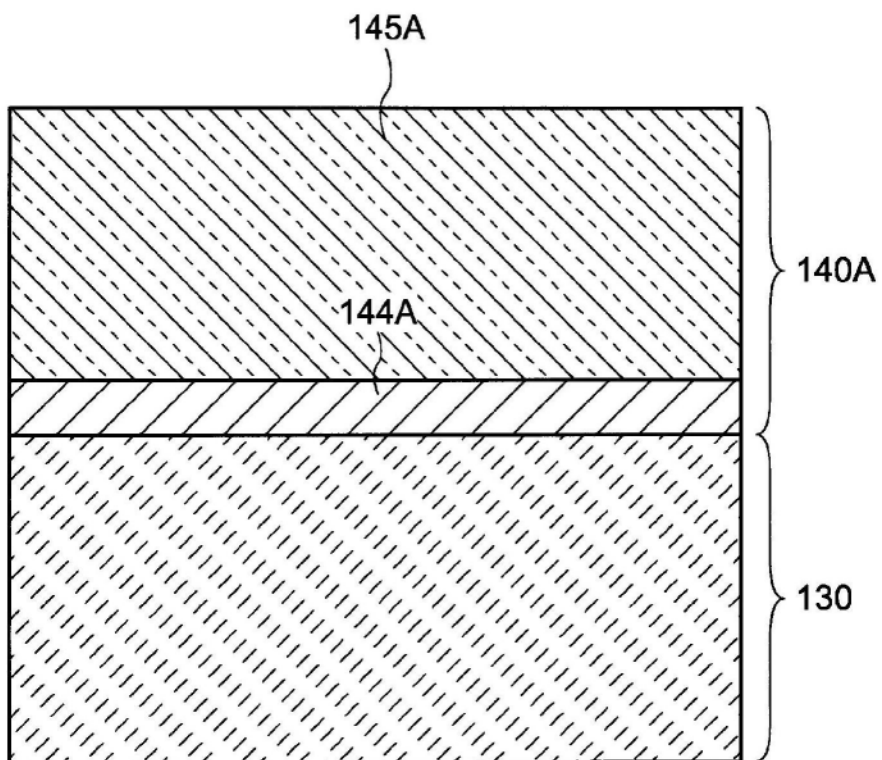


图4

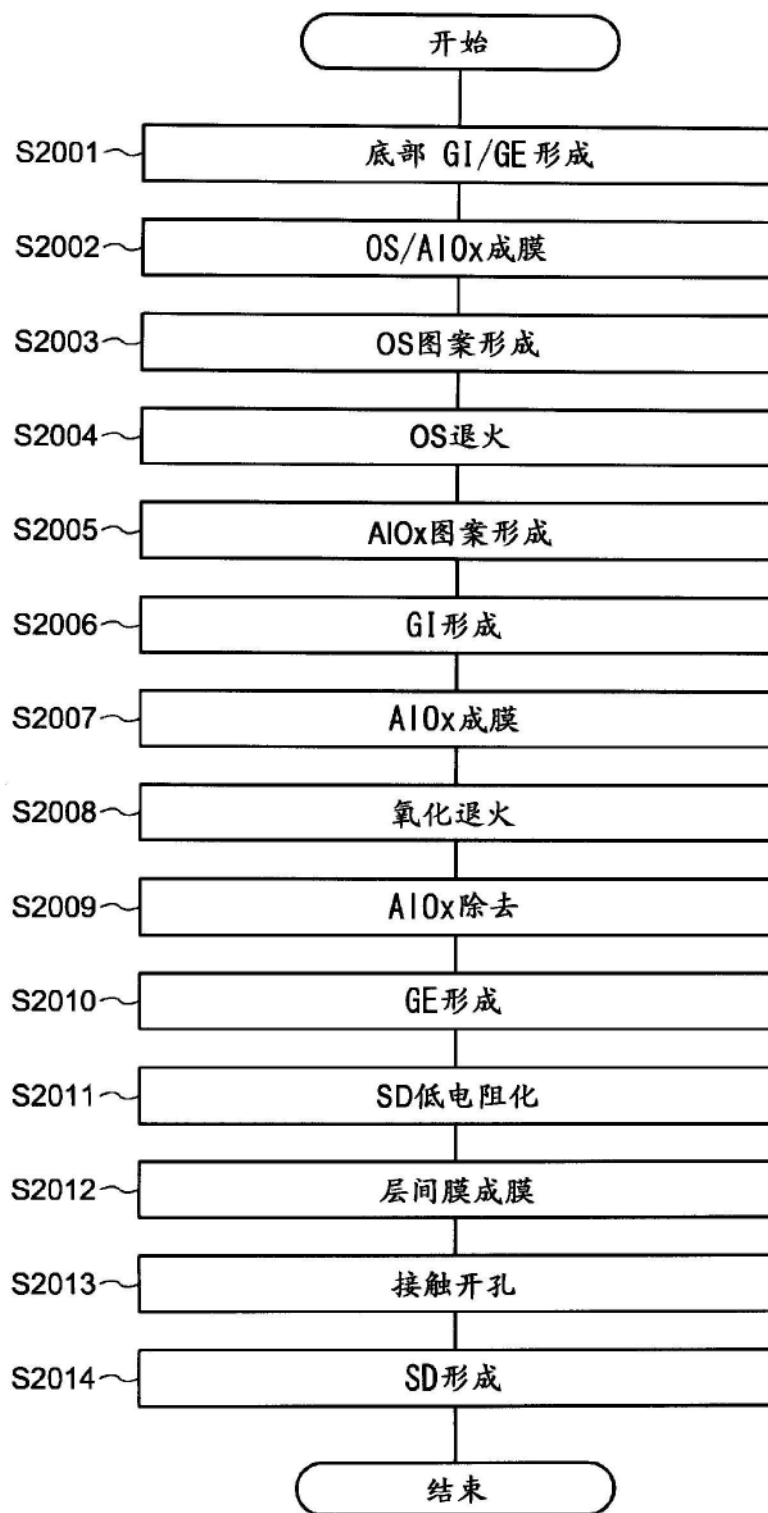


图5

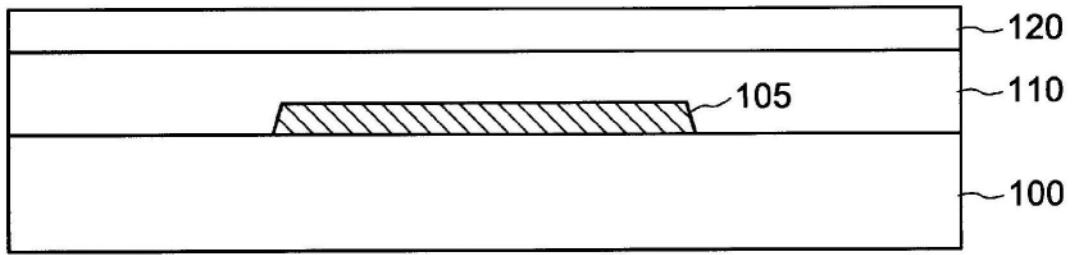


图6

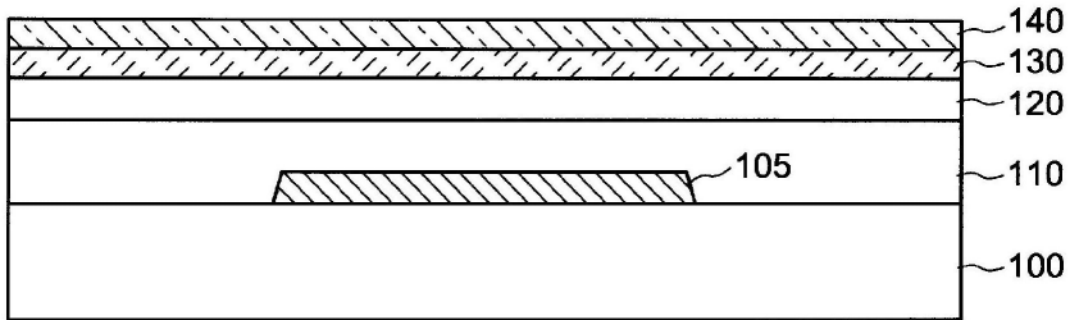


图7

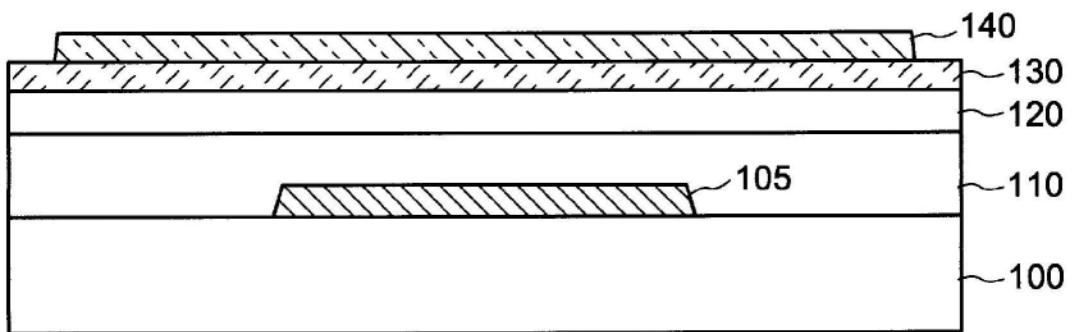


图8

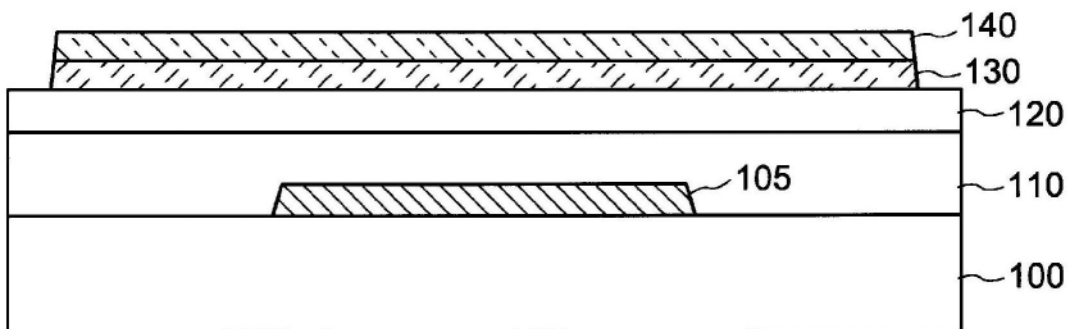


图9

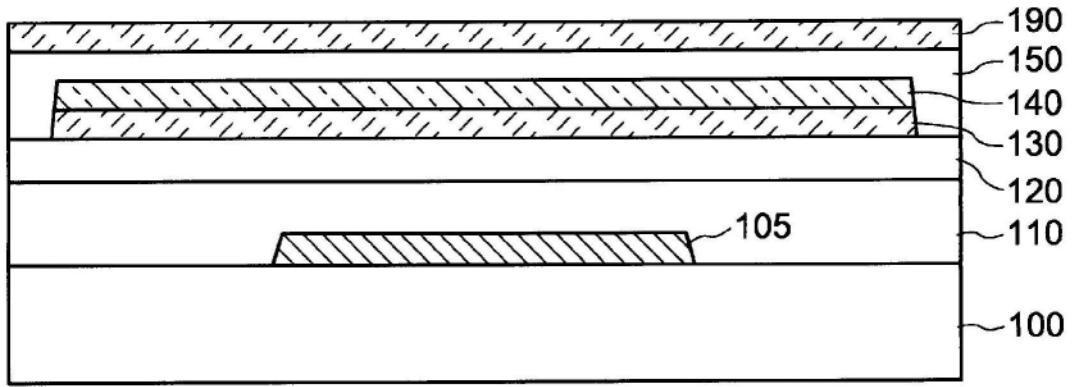


图10

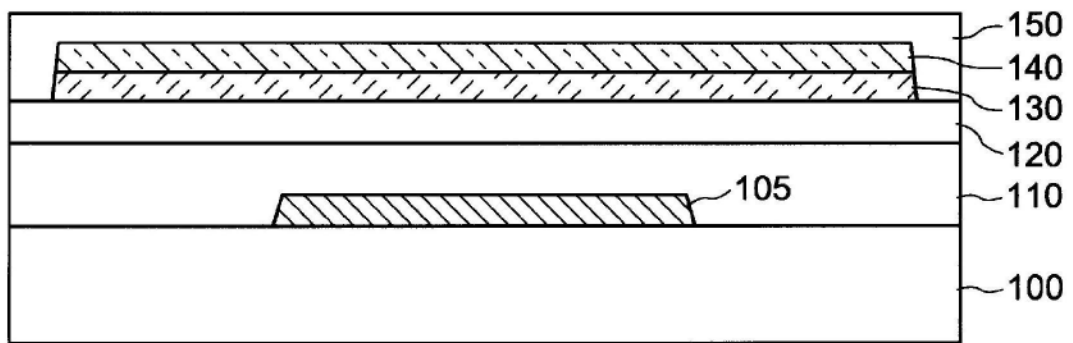


图11

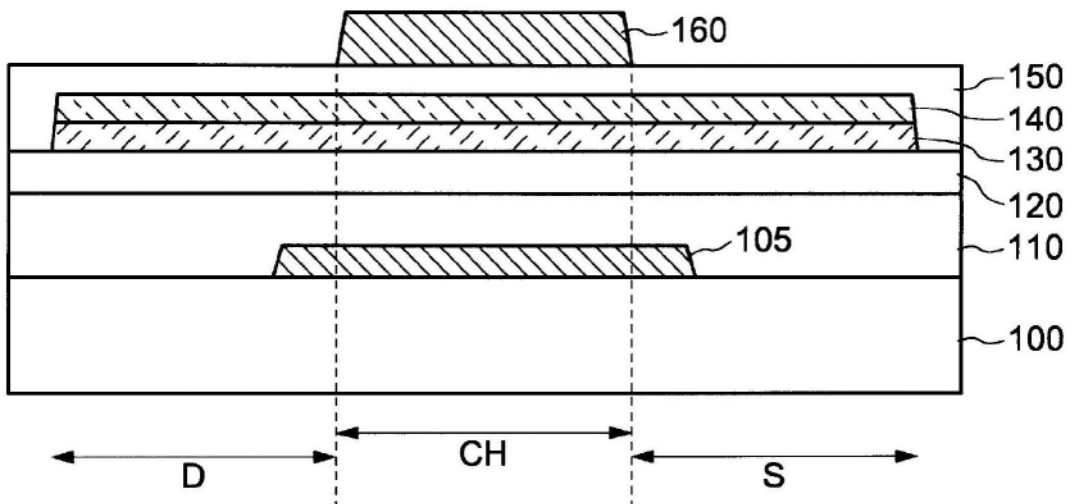


图12

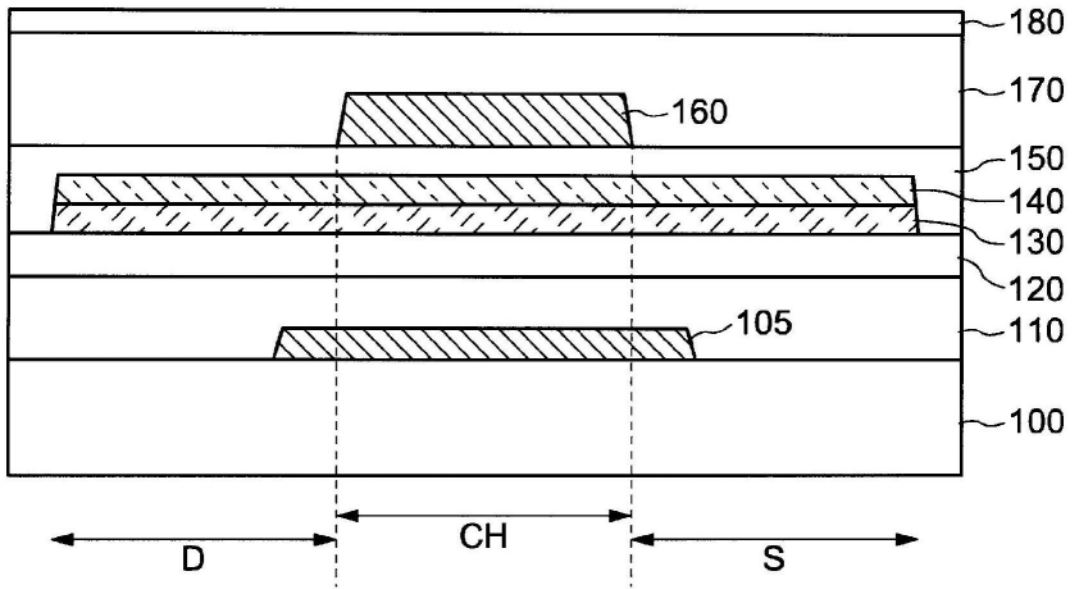


图13

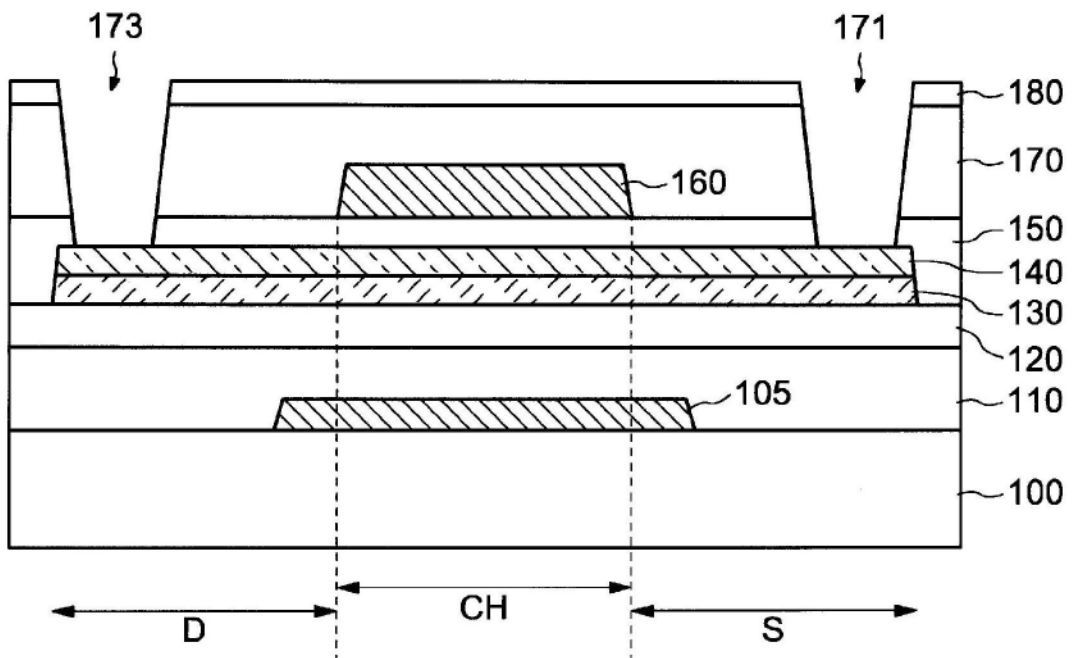


图14

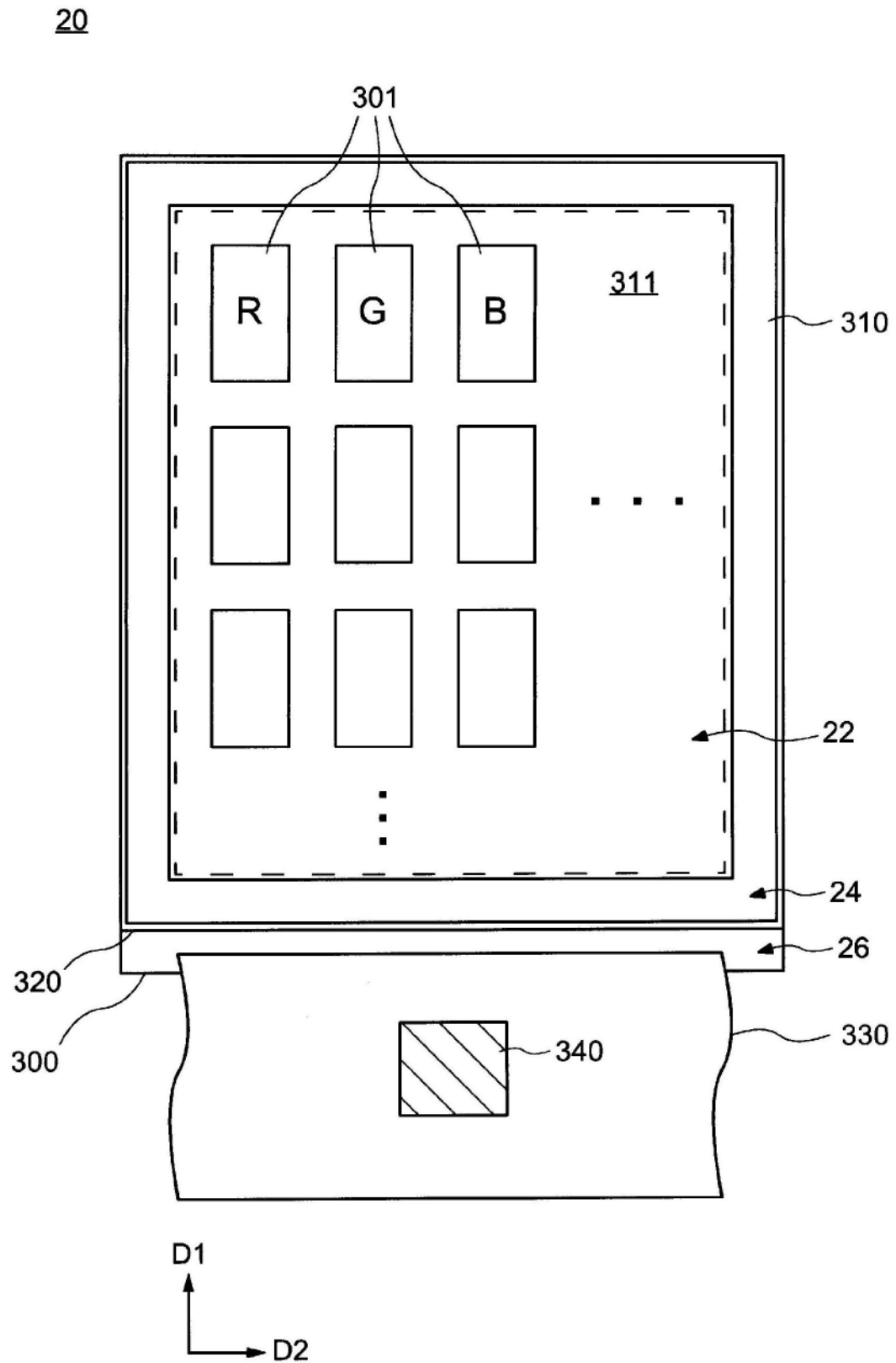


图15

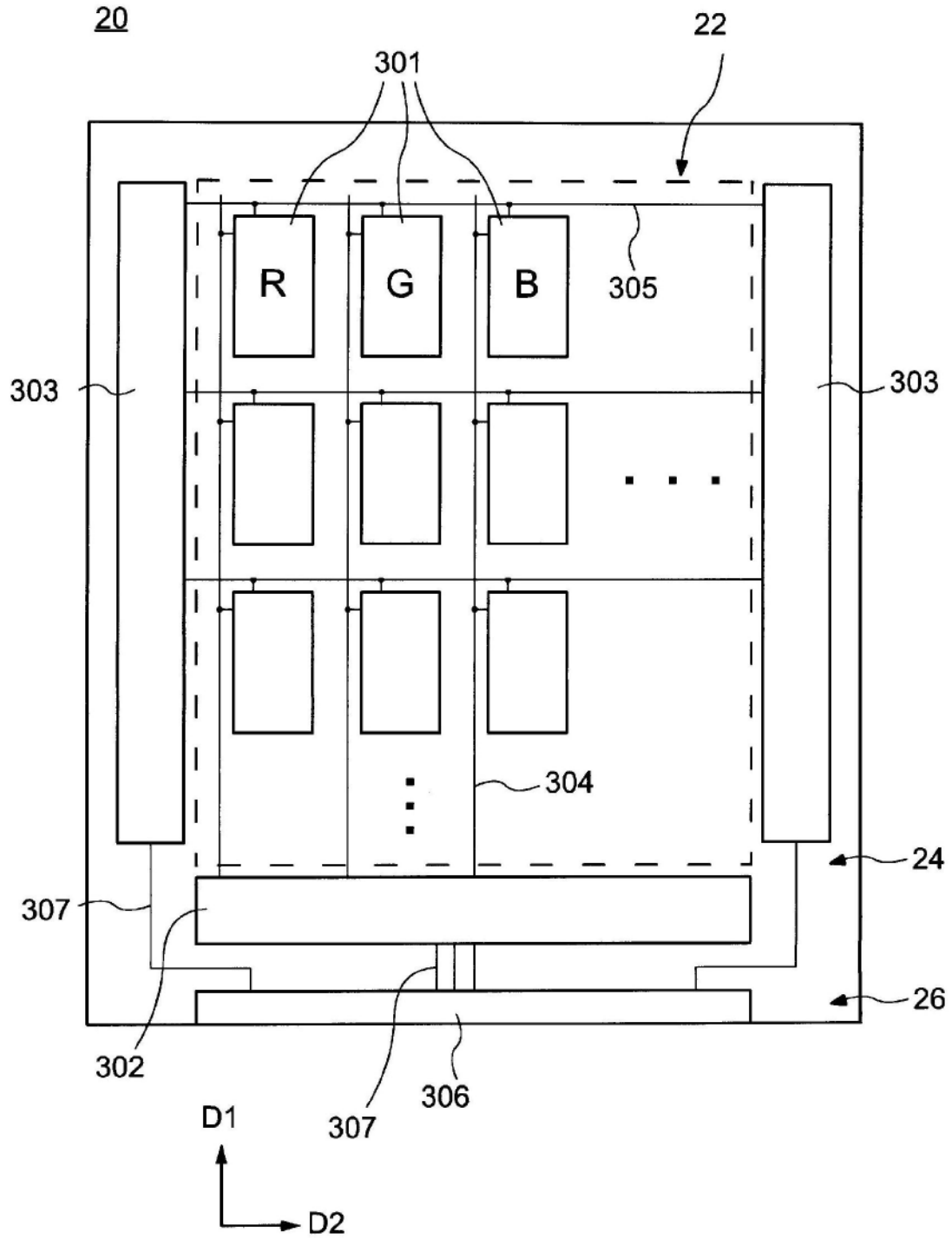


图16

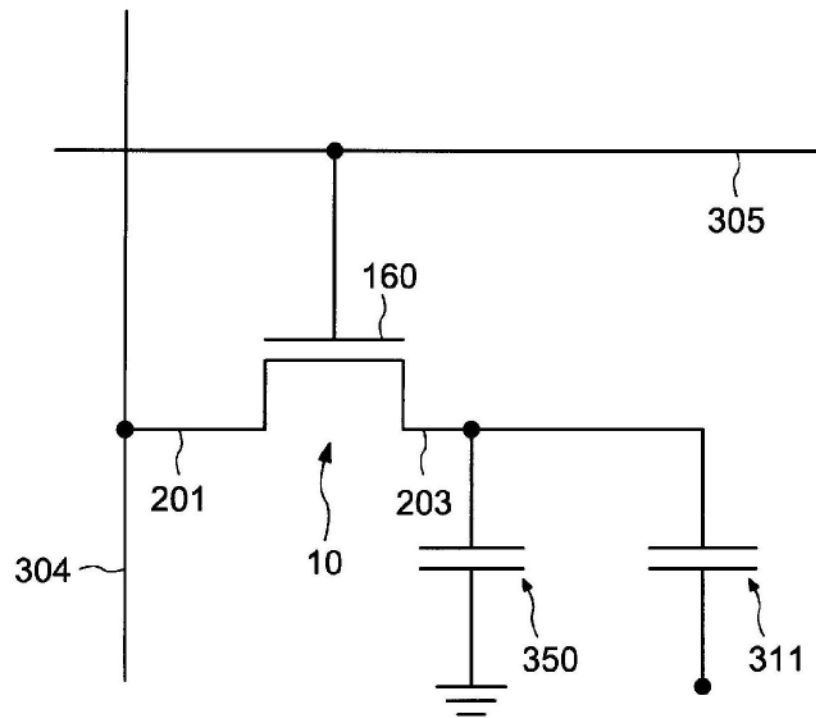
301

图17

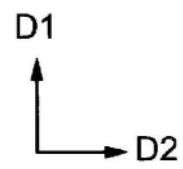
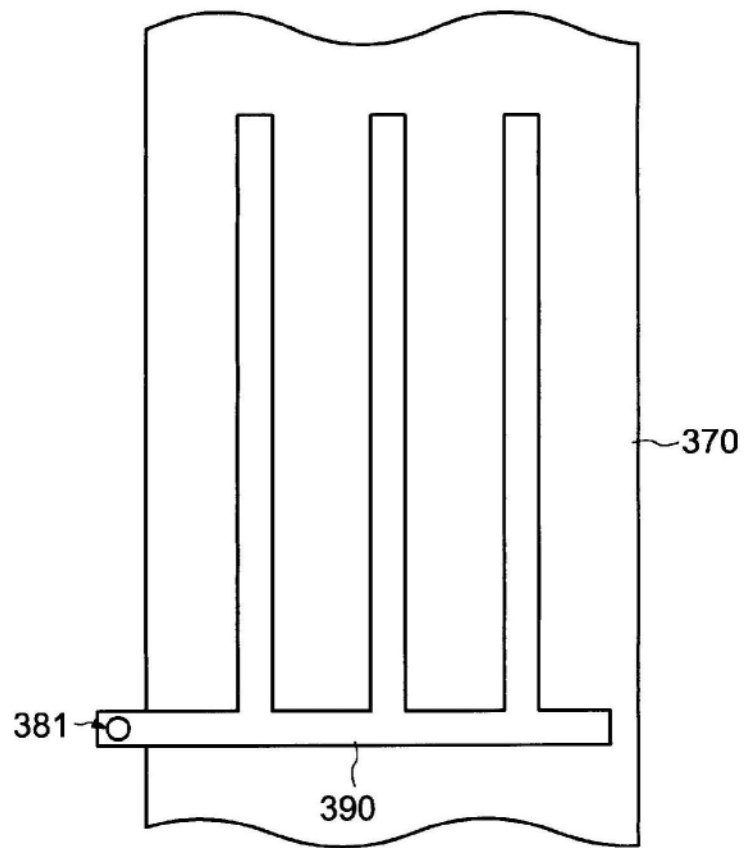


图19

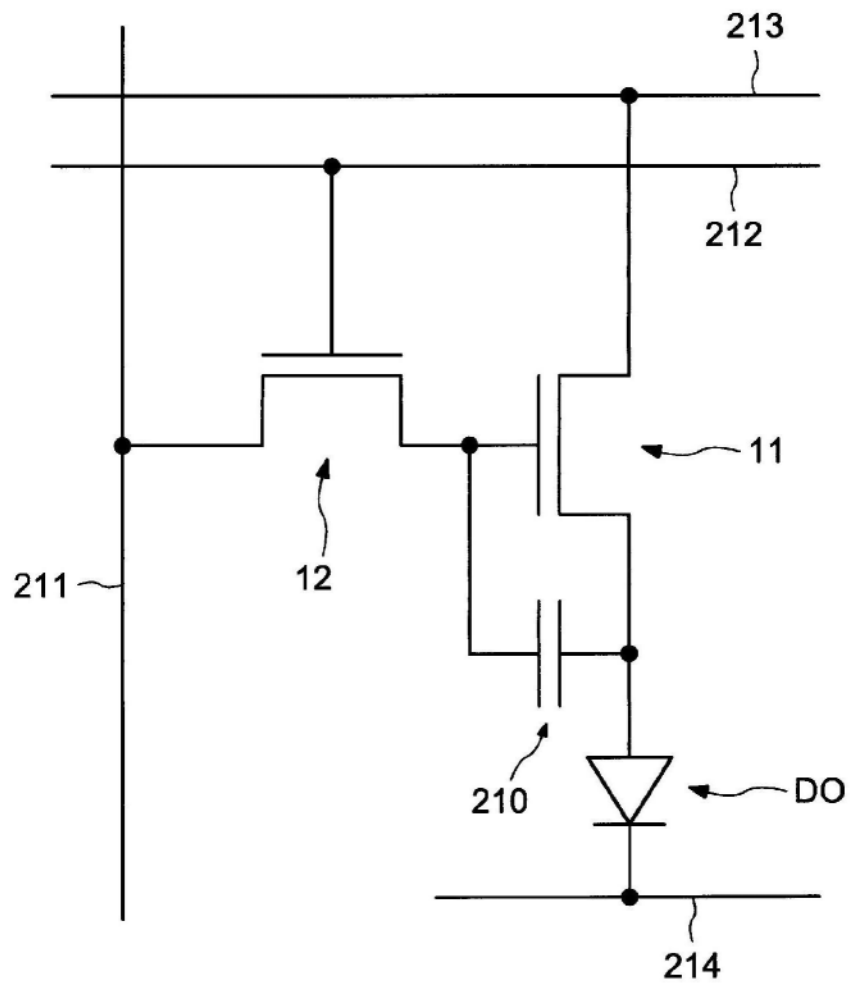
301

图20

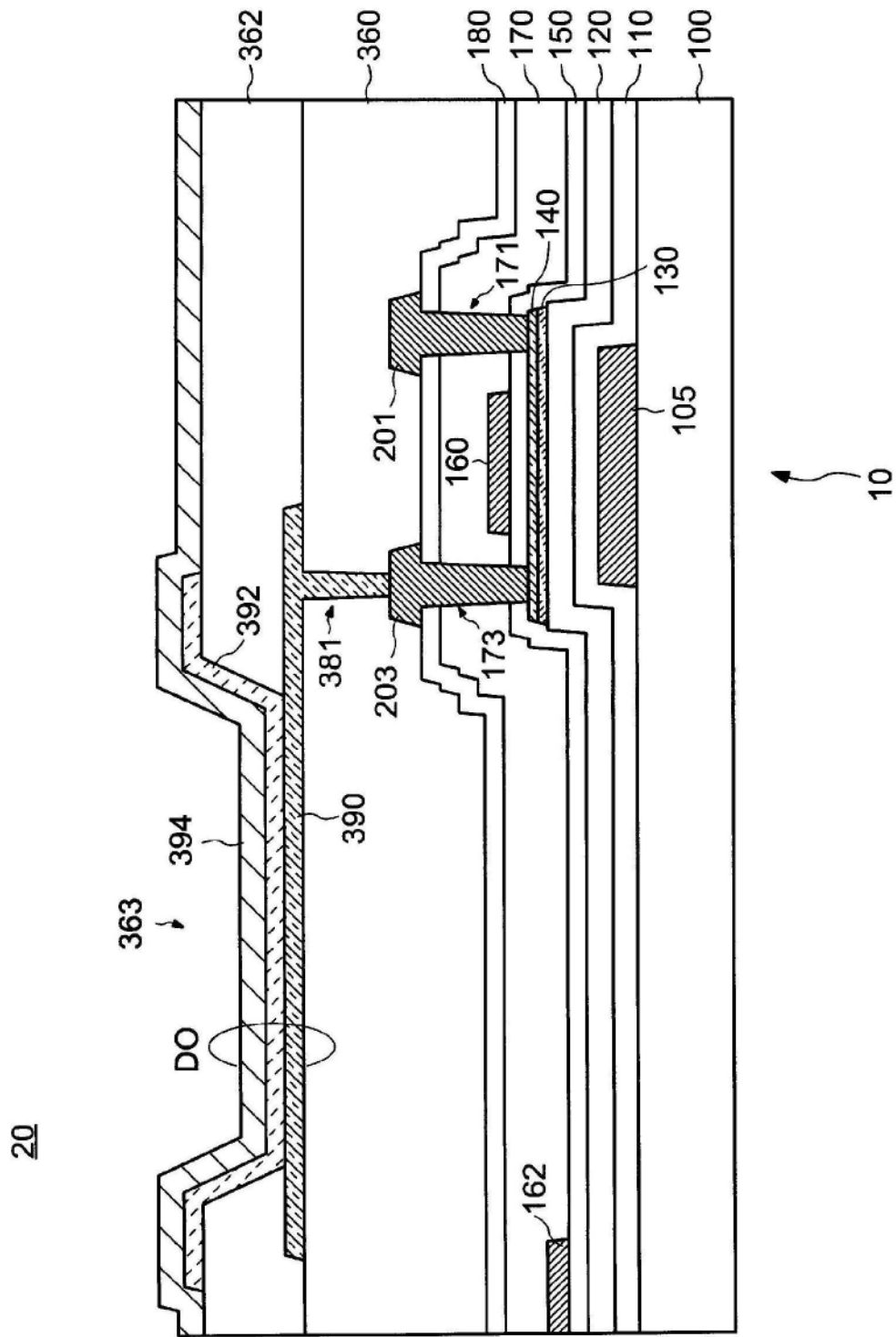


图21

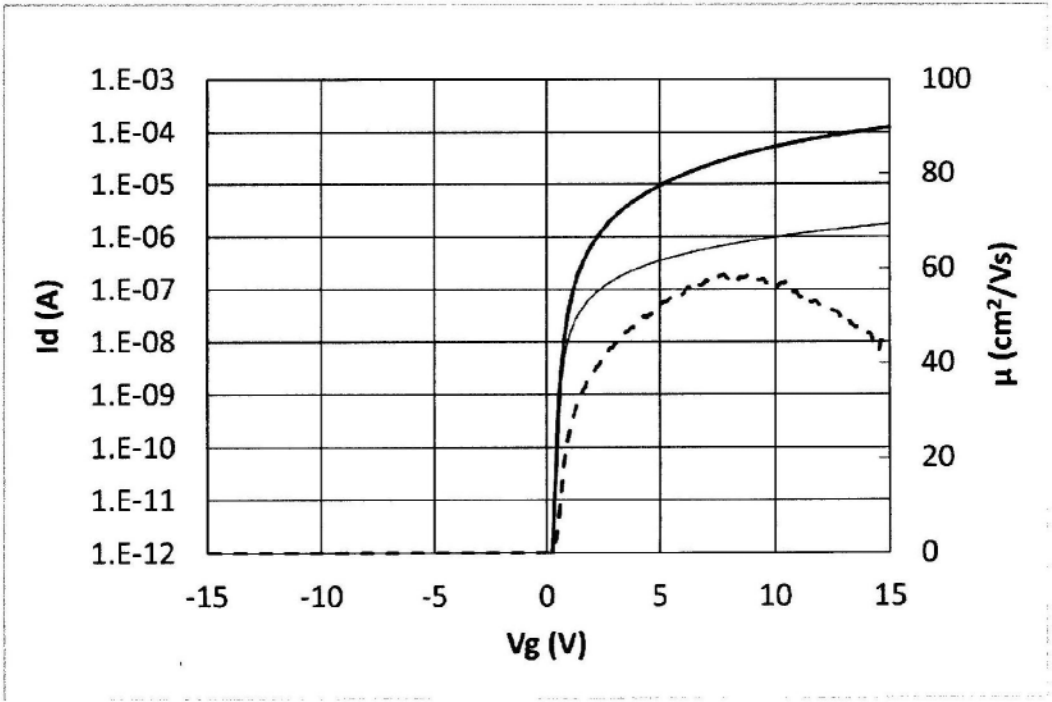


图22

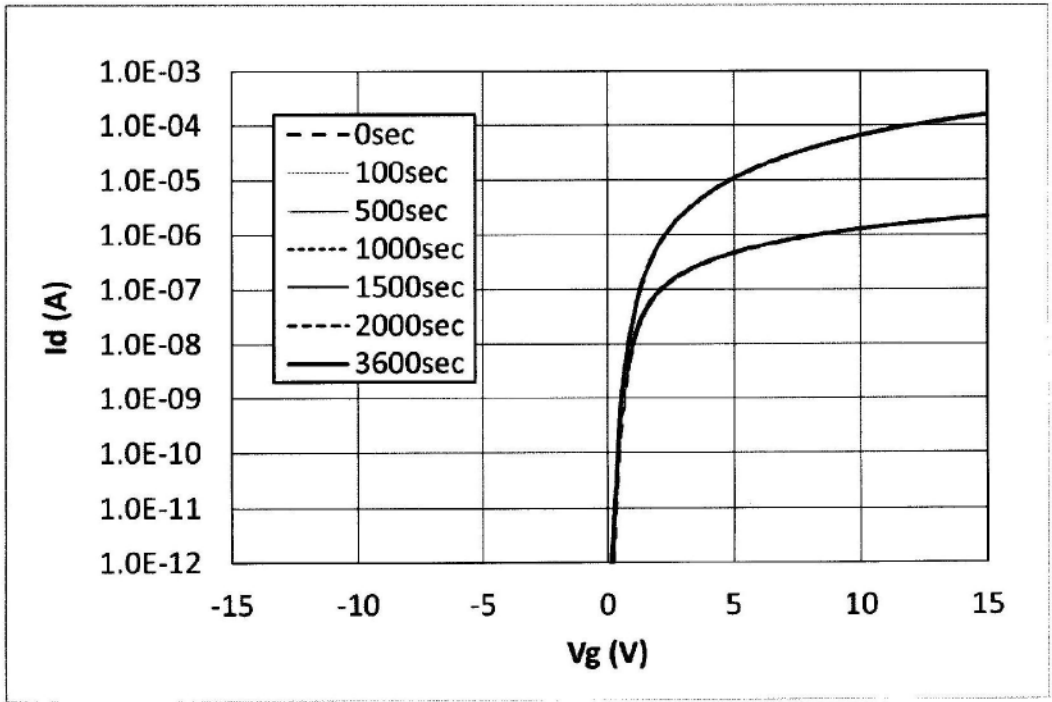


图23

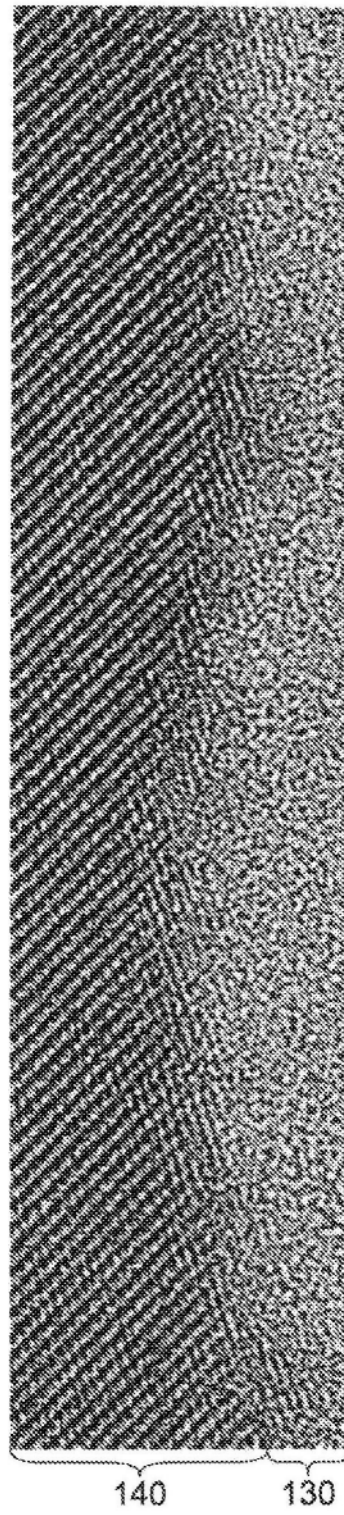


图24A

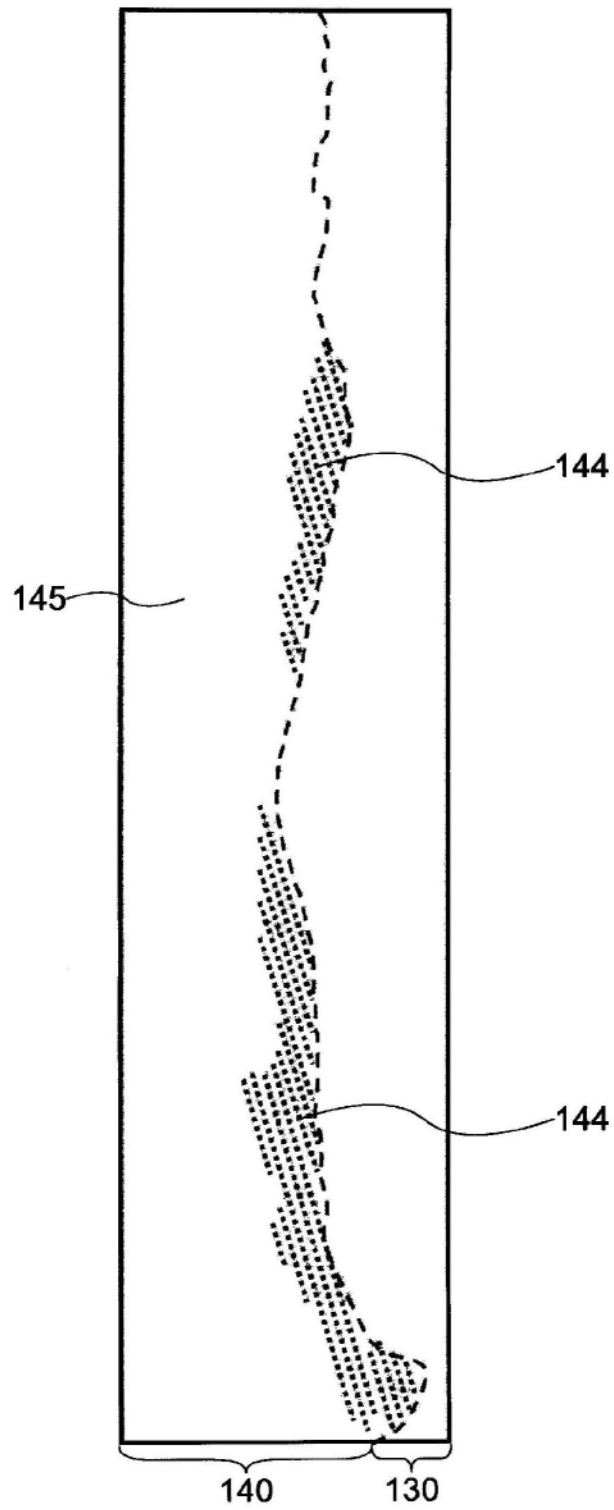


图24B

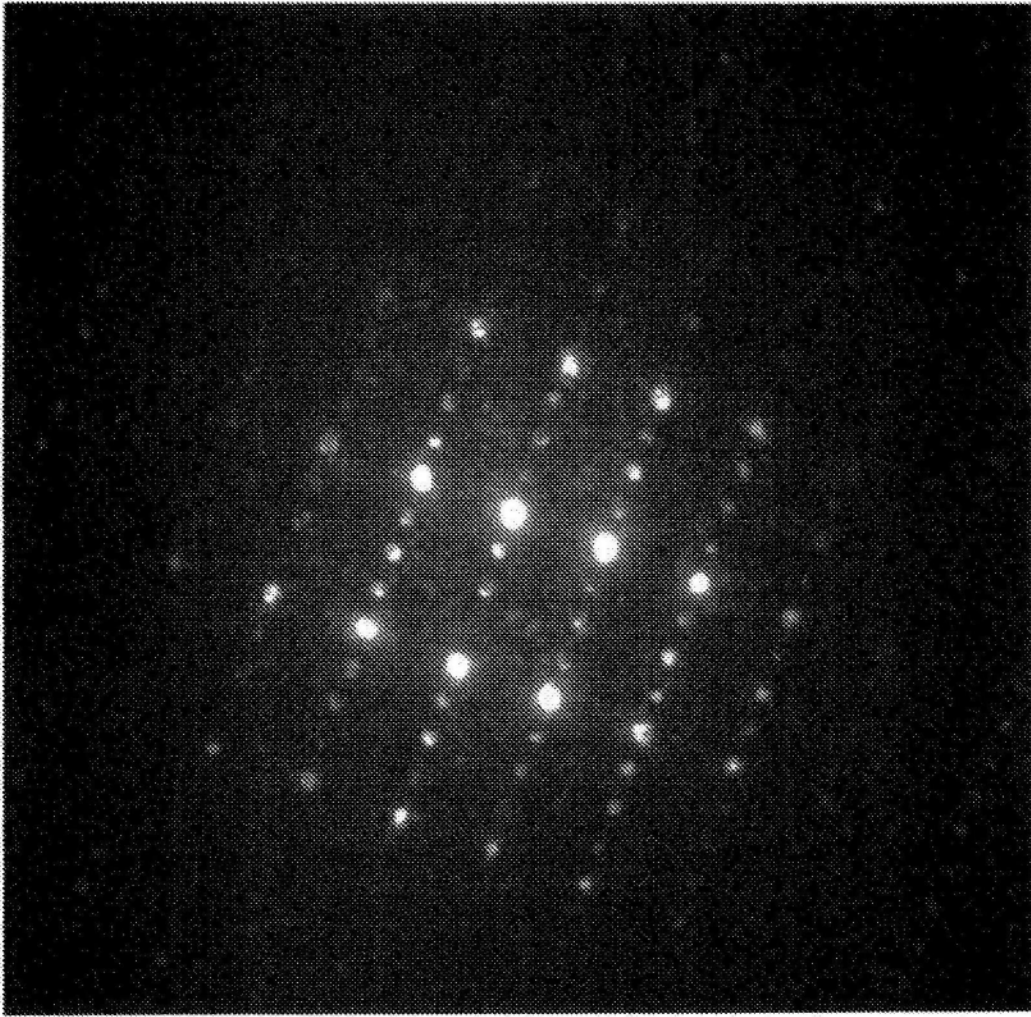


图25

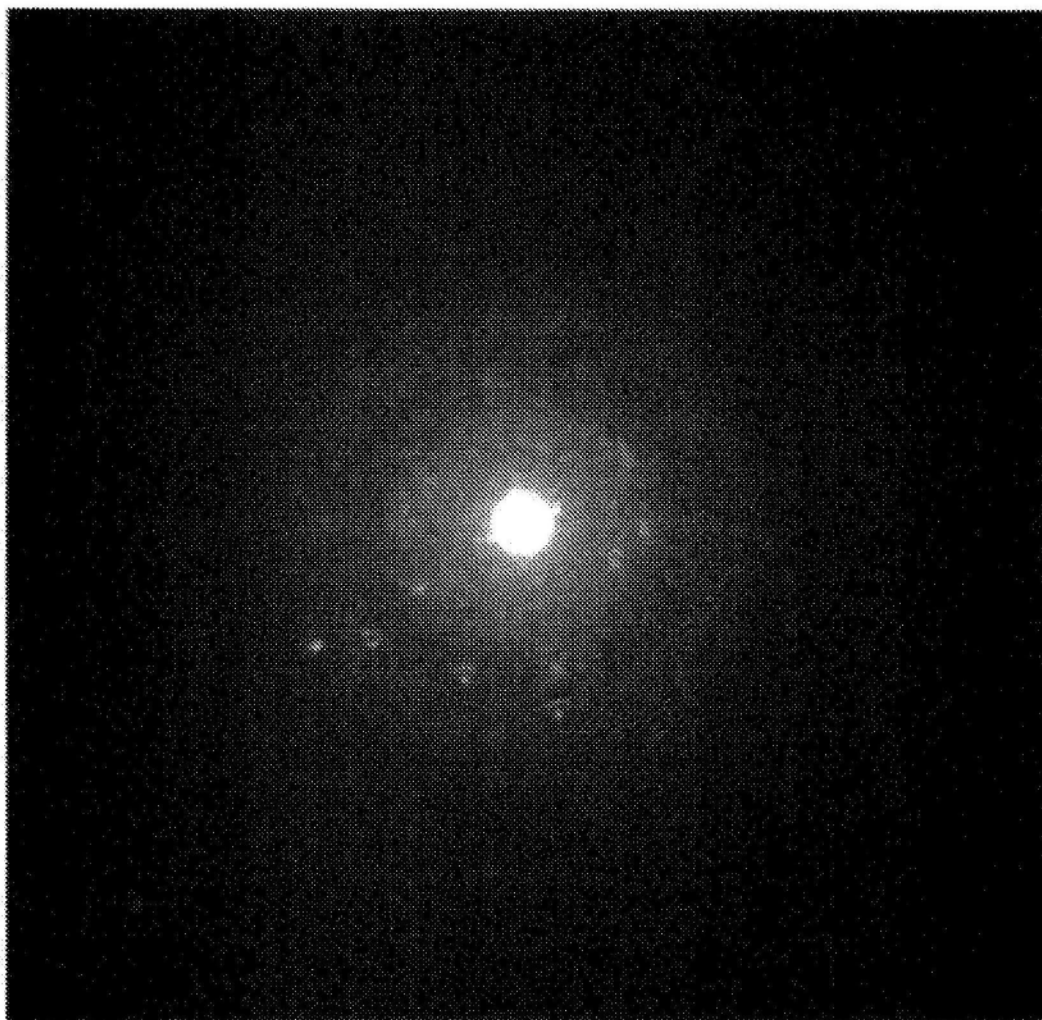


图26

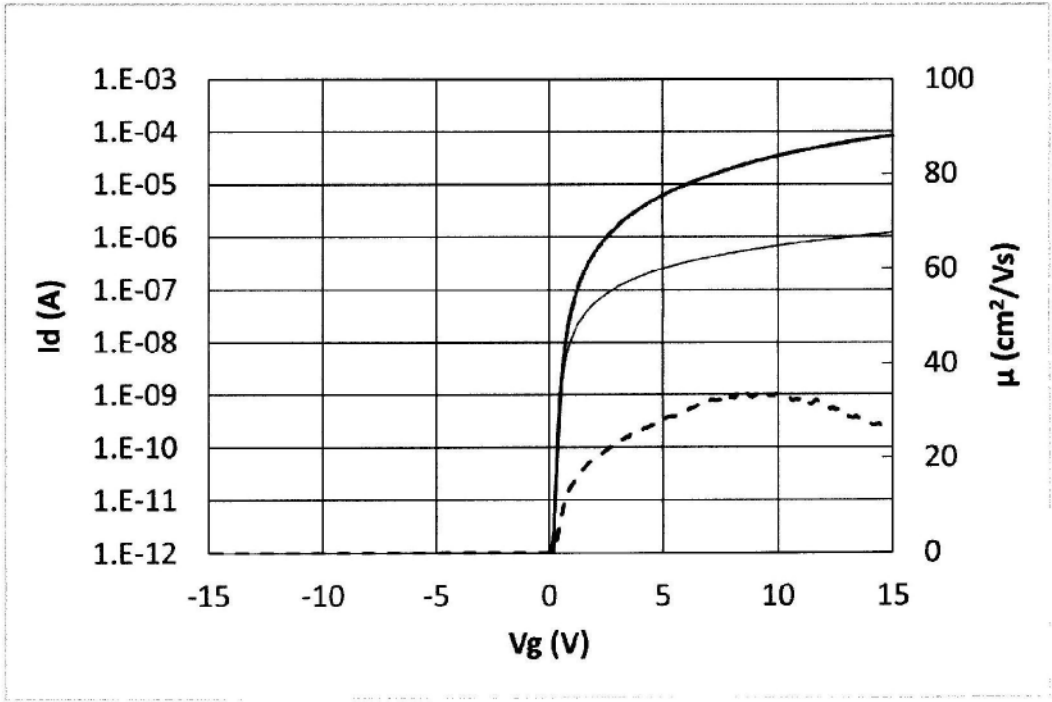


图27

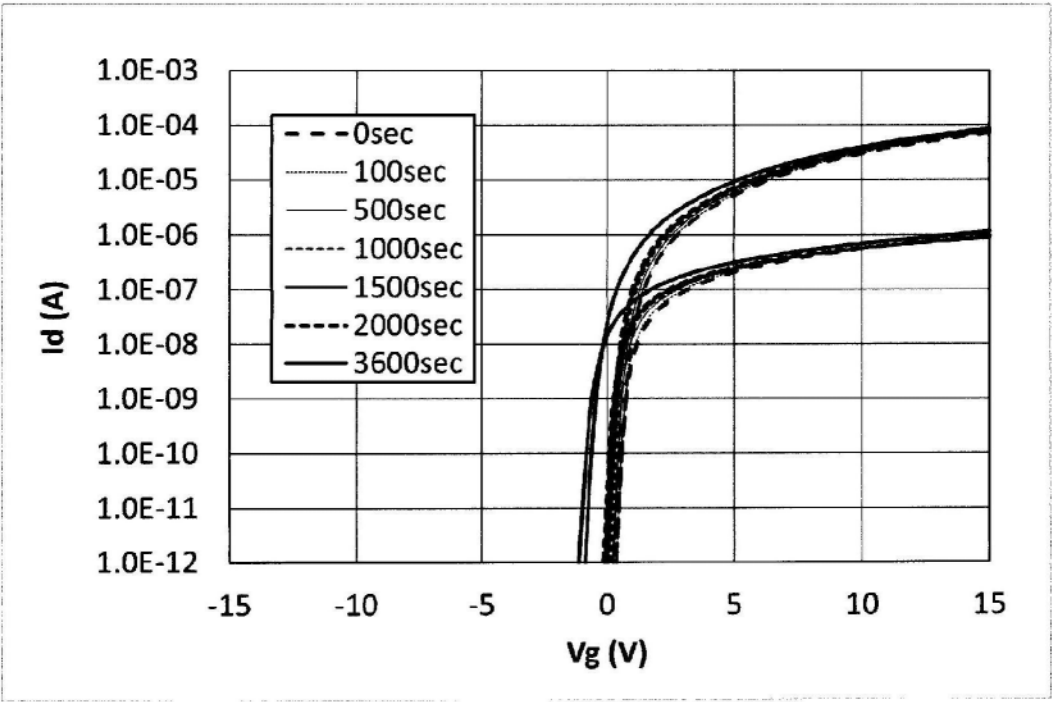


图28

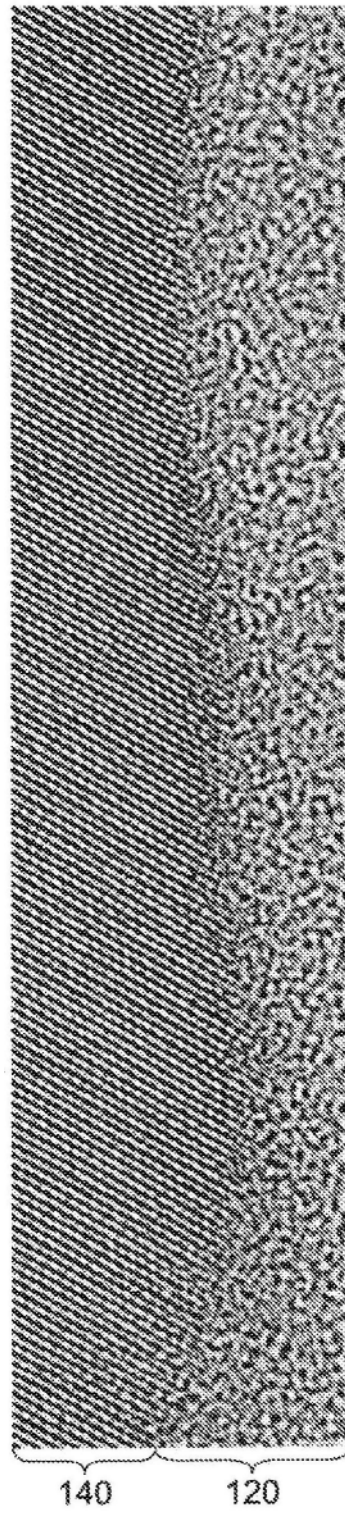


图29

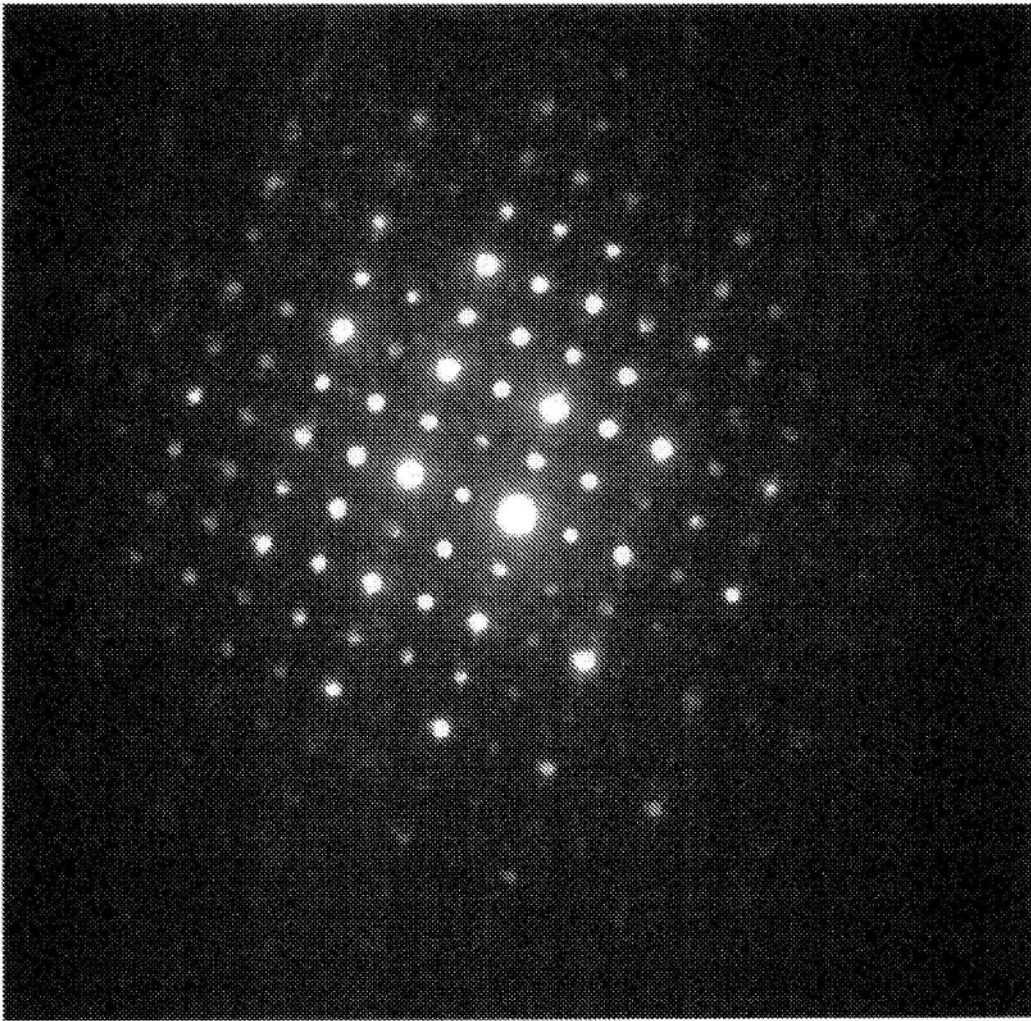


图30

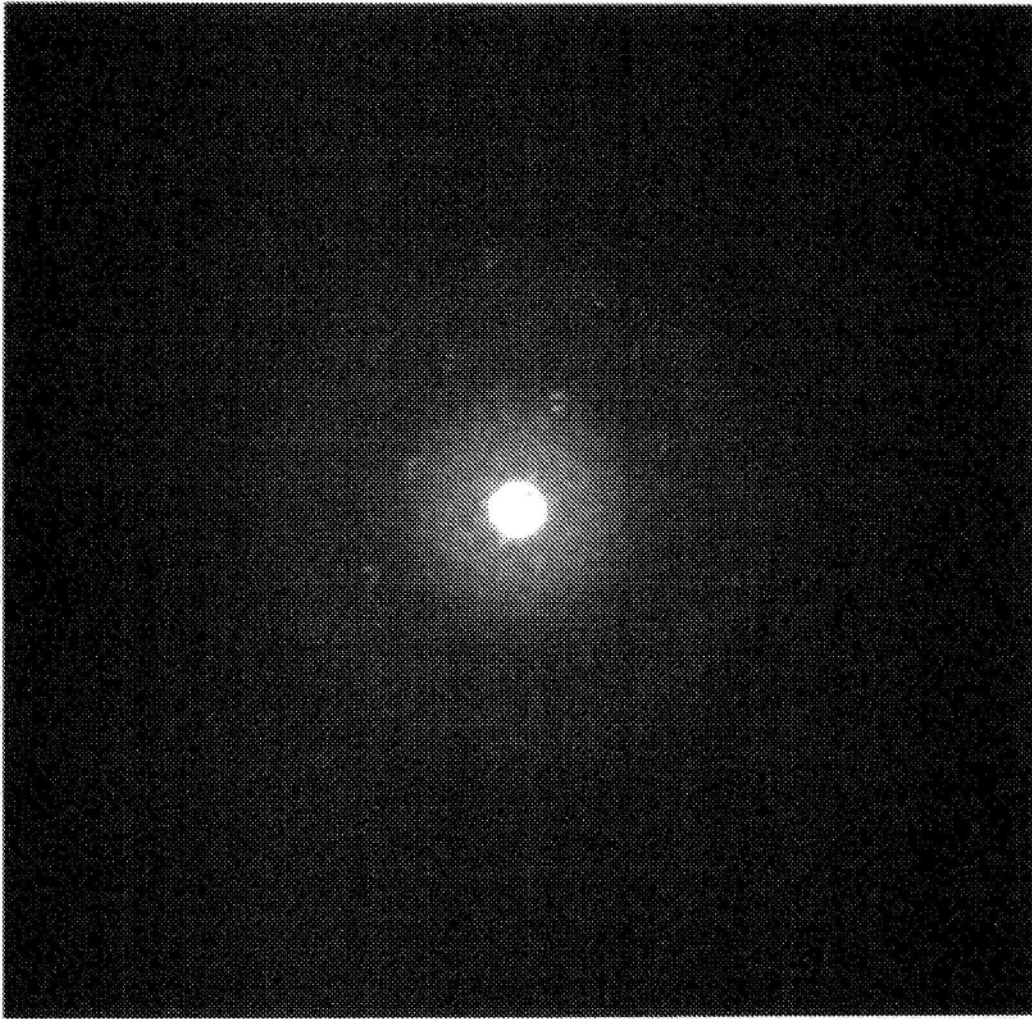


图31