

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7436643号
(P7436643)

(45)発行日 令和6年2月21日(2024.2.21)

(24)登録日 令和6年2月13日(2024.2.13)

(51)国際特許分類

FI

H 0 1 R 13/6471(2011.01)

H 0 1 R 13/6471

H 0 1 R 24/60 (2011.01)

H 0 1 R 24/60

請求項の数 18 (全35頁)

(21)出願番号	特願2022-519246(P2022-519246)	(73)特許権者	515034703
(86)(22)出願日	令和2年7月1日(2020.7.1)		広州視源電子科技股▲分▼有限公司
(65)公表番号	特表2022-550087(P2022-550087 A)		GUANGZHOU SHIYUAN ELECTRONICS CO., LTD.
(43)公表日	令和4年11月30日(2022.11.30)		中華人民共和國广东省广州市黄埔区雲埔四路6号
(86)国際出願番号	PCT/CN2020/099775		No. 6, 4th Yunpu Road
(87)国際公開番号	WO2021/063054		, Huangpu District,
(87)国際公開日	令和3年4月8日(2021.4.8)		Guangzhou, Guangdong
審査請求日	令和4年3月25日(2022.3.25)		P. R. CHINA
(31)優先権主張番号	201910940472.8	(73)特許権者	518298061
(32)優先日	令和1年9月30日(2019.9.30)		▲広▼州▲視▼▲穀▼▲電▼子科技有限
(33)優先権主張国・地域又は機関	中国(CN)		公司
前置審査			GUANGZHOU SHIRUI ELECTRONICS CO., LTD.
			最終頁に続く

(54)【発明の名称】 信号伝送方法

(57)【特許請求の範囲】

【請求項1】

コネクタを用いた信号の伝送方法であって、
前記コネクタは、複数の第1ピンと複数の第2ピンを含み、
隣接する一対の前記第1ピンは、第1信号を伝送することに用いられ、
前記第2ピンは、第2信号を伝送することに用いられ、
複数の前記第2ピンは、一対の前記第1ピンの両側に設けられ、
前記第1信号の伝送レートは、前記第2信号の伝送レートよりも大きい
ことを特徴とする信号伝送方法。

【請求項2】

前記第1信号は、HDMI（登録商標）ビデオ信号、ネットワークデータ信号、USB 3.0データ信号、USB 2.0データ信号及びDDC信号のうちの少なくとも1つを含み、前記第2信号は、ホットスワップ信号、HDMI（登録商標）電源信号、シリアルインターフェースデータ信号、待機制御信号及び電源スイッチ制御信号のうちの少なくとも1つを含む

ことを特徴とする請求項1に記載の信号伝送方法。

【請求項3】

4対の前記第1ピンは、HDMI（登録商標）ピンであり、前記HDMI（登録商標）ピンの両側に位置する前記第2ピンは、HDMI（登録商標）電源ピン、3つの接地ピン及びホットスワップ検出ピンを含み、

前記HDMI（登録商標）ピンは、HDMI（登録商標）ビデオ信号を伝送することに用いられ、

前記HDMI（登録商標）電源ピンは、HDMI（登録商標）電源信号を伝送することに用いられ、

前記接地ピンは、接地することに用いられ、

前記ホットスワップ検出ピンは、ホットスワップ検出信号を伝送することに用いられることを特徴とする請求項1に記載の信号伝送方法。

【請求項4】

前記第1ピンは、2つのDDCピンをさらに含み、前記DDCピンは、DDC信号を伝送することに用いられる

ことを特徴とする請求項3に記載の信号伝送方法。

【請求項5】

2対の前記第1ピンは、USB3.0ピンであり、前記USB3.0ピンの両側に位置する前記第2ピンは、シリアルインターフェースデータ送信ピンと1つの接地ピンを含み、

前記USB3.0ピンは、USB3.0データ信号を伝送することに用いられ、

前記接地ピンは、接地することに用いられ、

前記シリアルインターフェースデータ送信ピンは、シリアルデータ信号を伝送することに用いられる

ことを特徴とする請求項1に記載の信号伝送方法。

【請求項6】

4対の前記第1ピンは、ネットワークデータピンであり、前記ネットワークデータピンの両側に位置する前記第2ピンは、待機制御ピンと4つの接地ピンを含み、

前記ネットワークデータピンは、ネットワークデータ信号を伝送することに用いられ、

前記待機制御ピンは、待機制御信号を伝送することに用いられ、

前記接地ピンは、接地することに用いられる

ことを特徴とする請求項1に記載の信号伝送方法。

【請求項7】

2対の前記第1ピンは、USB2.0ピンであり、前記USB2.0ピンの両側に位置する前記第2ピンは、シリアルインターフェースデータ受信ピンと電源スイッチ制御ピンを含み、

前記USB2.0ピンは、USB2.0データ信号を伝送することに用いられ、

前記シリアルインターフェースデータ受信ピンは、シリアルデータ信号を受信することに用いられ、

前記電源スイッチ制御ピンは、電源スイッチ制御信号を伝送することに用いられる

ことを特徴とする請求項1に記載の信号伝送方法。

【請求項8】

前記第1ピンは、4対のHDMI（登録商標）ピン、2対のUSB3.0ピン、2対のUSB2.0ピン、4対のネットワークデータピン、2つのDDCピンを含み、2つの前記DDCピンは、DDCクロックピンとDDCデータピンを含み、

前記第2ピンは、HDMI（登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、シリアルインターフェースデータ受信ピン、待機制御ピン、電源スイッチ制御ピン及び8つの接地ピンを含み、

前記コネクタの第1側には、1つの前記DDCクロックピン、前記HDMI（登録商標）電源ピン、一対の前記HDMI（登録商標）ピン、1つの前記接地ピン、一対の前記HDMI（登録商標）ピン、1つの前記接地ピン、一対の前記HDMI（登録商標）ピン、1つの前記接地ピン、一対の前記HDMI（登録商標）ピン、前記ホットスワップ検出ピン、一対の前記USB3.0ピン、1つの前記接地ピン、一対の前記USB3.0ピン及び前記シリアルインターフェースデータ送信ピンは、順に設けられ、

前記コネクタの第2側には、1つの前記DDCデータピン、前記待機制御ピン、一対の前記ネットワークデータピン、1つの前記接地ピン、一対の前記ネットワークデータピン

10

20

30

40

50

、1つの前記接地ピン、一对の前記ネットワークデータピン、1つの前記接地ピン、一对の前記ネットワークデータピン、1つの前記接地ピン、一对の前記USB2.0ピン、前記電源スイッチ制御ピン、一对の前記USB2.0ピン及び前記シリアルインターフェースデータ受信ピンは、順に設けられ、前記第1側と前記第2側とは対向している

ことを特徴とする請求項1～7のいずれか一項に記載の信号伝送方法。

【請求項9】

前記第1ピンは、HDMI（登録商標）ピンとUSB3.0ピンを含み、前記コネクタは、回路基板をさらに含み、

前記回路基板の第1表面には、第1導線領域と第2導線領域とが区分され、前記第1導線領域と前記回路基板の辺縁との間の距離が前記第2導線領域と前記回路基板の辺縁との間の距離よりも大きく、

前記HDMI（登録商標）ピン及び前記USB3.0ピンは、共に前記第1導線領域内に溶接される

ことを特徴とする請求項1～7のいずれか一項に記載の信号伝送方法。

【請求項10】

前記第1導線領域には、第1溶接点、第2溶接点、第1導線及び第2導線が設けられ、前記第1溶接点と前記第1導線とは電気接続され、前記第2溶接点と前記第2導線とは電気接続され、

前記第2溶接点は、隣接する一对の前記第1溶接点の両側に設けられ、

前記第2導線は、隣接する一对の前記第1導線の両側に設けられ、

前記第1溶接点は、前記第1ピンを溶接することに用いられ、

前記第2溶接点は、前記第2ピンを溶接することに用いられる

ことを特徴とする請求項9に記載の信号伝送方法。

【請求項11】

4対の前記第1導線は、HDMI（登録商標）導線であり、前記第2導線は、HDMI（登録商標）電源導線、3本の接地導線及びホットスワップ検出導線を含み、

4対の前記第1ピンは、HDMI（登録商標）ピンであり、前記第2ピンは、HDMI（登録商標）電源ピン、3つの接地ピン及びホットスワップ検出ピンを含み、

4対の前記第1溶接点は、HDMI（登録商標）溶接点であり、前記第2溶接点は、HDMI（登録商標）電源溶接点、3つの接地溶接点及びホットスワップ検出溶接点を含み、

前記HDMI（登録商標）溶接点は、前記HDMI（登録商標）ピンを溶接することに用いられ、前記HDMI（登録商標）導線と前記HDMI（登録商標）溶接点とは電気接続され、HDMI（登録商標）ビデオ信号を伝送することに用いられ、

前記HDMI（登録商標）電源溶接点は、前記HDMI（登録商標）電源ピンを溶接することに用いられ、前記HDMI（登録商標）電源導線と前記HDMI（登録商標）電源溶接点とは電気接続され、HDMI（登録商標）電源信号を伝送することに用いられ、

前記接地溶接点は、前記接地ピンを溶接することに用いられ、前記接地導線と前記接地溶接点とは電気接続され、接地することに用いられ、

前記ホットスワップ検出溶接点は、前記ホットスワップ検出ピンを溶接することに用いられ、前記ホットスワップ検出導線と前記ホットスワップ検出溶接点とは電気接続され、ホットスワップ検出信号を伝送することに用いられる

ことを特徴とする請求項10に記載の信号伝送方法。

【請求項12】

2対の前記第1導線は、USB3.0導線であり、前記第2導線は、シリアルインターフェースデータ送信導線と1本の接地導線を含み、

2対の前記第1ピンは、USB3.0ピンであり、前記第2ピンは、シリアルインターフェースデータ送信ピンと1つの接地ピンを含み、

2対の前記第1溶接点は、USB3.0溶接点であり、前記第2溶接点は、シリアルインターフェースデータ送信溶接点と1つの接地溶接点を含み、

前記USB3.0溶接点は、前記USB3.0ピンを溶接することに用いられ、前記U

10

20

30

40

50

ＳＢ３．０導線と前記ＵＳＢ３．０溶接点とは電気接続され、ＵＳＢ３．０データ信号を伝送することに用いられ、

前記接地溶接点は、前記接地ピンを溶接することに用いられ、前記接地導線と前記接地溶接点とは電気接続され、接地することに用いられ、

前記シリアルインターフェースデータ送信溶接点は、前記シリアルインターフェースデータ送信ピンを溶接することに用いられ、前記シリアルインターフェースデータ送信導線と前記シリアルインターフェースデータ送信溶接点とは電気接続され、シリアルデータ信号を送信する

ことを特徴とする請求項１０に記載の信号伝送方法。

【請求項１３】

前記第２導線領域には、第３溶接点、第４溶接点、第３導線及び第４導線が設けられ、前記第３溶接点と前記第３導線とは電気接続され、少なくとも１つの前記第４溶接点は、前記回路基板のビアホールを通して前記回路基板の第２表面の接地パッドに電気接続され、前記第２表面が前記第１表面と対向する表面であり、ほかの前記第４溶接点と前記第４導線とが電気接続され、

前記第４溶接点は、隣接する一対の前記第３溶接点の両側に設けられ、

前記第３溶接点は、前記第１ピンを溶接することに用いられ、

前記第４溶接点は、前記第２ピンを溶接することに用いられる

ことを特徴とする請求項１０に記載の信号伝送方法。

【請求項１４】

４対の前記第３導線は、ネットワークデータ導線であり、前記第４導線は、待機制御導線と２対の前記ネットワークデータ導線の間に位置する１本の接地導線を含み、

４対の前記第１ピンは、ネットワークデータピンであり、前記第２ピンは、待機制御ピンと４つの接地ピンを含み、

４対の前記第３溶接点は、ネットワークデータ溶接点であり、前記第４溶接点は、待機制御溶接点と２対の前記ネットワークデータ導線の間に位置する１つの接地溶接点を含み、

前記ネットワークデータ溶接点は、前記ネットワークデータピンを溶接することに用いられ、前記ネットワークデータ導線と前記ネットワークデータ溶接点とは電気接続され、ネットワークデータ信号を伝送することに用いられ、

前記待機制御溶接点は、前記待機制御ピンを溶接することに用いられ、前記待機制御導線と前記待機制御溶接点とは電気接続され、待機制御信号を伝送することに用いられ、

前記接地溶接点は、前記接地ピンを溶接することに用いられ、前記接地導線と前記接地溶接点とは電気接続され、接地することに用いられる

ことを特徴とする請求項１３に記載の信号伝送方法。

【請求項１５】

２対の前記第３導線は、ＵＳＢ２．０導線であり、前記第４導線は、電源スイッチ導線とシリアルインターフェースデータ受信導線を含み、

２対の前記第１ピンは、ＵＳＢ２．０ピンであり、前記ＵＳＢ２．０ピンの両側に位置する前記第２ピンは、シリアルインターフェースデータ受信ピンと電源スイッチ制御ピンを含み、

２対の前記第３溶接点は、ＵＳＢ２．０溶接点であり、前記第４溶接点は、電源スイッチ溶接点とシリアルインターフェースデータ受信溶接点を含み、

前記ＵＳＢ２．０溶接点は、前記ＵＳＢ２．０ピンを溶接することに用いられ、前記ＵＳＢ２．０導線と前記ＵＳＢ２．０溶接点とは電気接続され、ＵＳＢ２．０データ信号を伝送することに用いられ、

前記電源スイッチ溶接点は、前記電源スイッチ制御ピンを溶接することに用いられ、前記電源スイッチ導線と前記電源スイッチ溶接点とは電気接続され、電源スイッチ制御信号を伝送することに用いられ、

前記シリアルインターフェースデータ受信溶接点は、前記シリアルインターフェースデータ受信ピンを溶接することに用いられ、前記シリアルインターフェースデータ受信導線

10

20

30

40

50

と前記シリアルインターフェースデータ受信溶接点とは電気接続され、シリアルデータ信号を受信することに用いられる

ことを特徴とする請求項 13 に記載の信号伝送方法。

【請求項 16】

前記第 1 溶接点は、D D C クロック溶接点、4 対の H D M I（登録商標）溶接点及び 2 対の U S B 3 . 0 溶接点を含み、前記第 2 溶接点は、H D M I（登録商標）電源溶接点、4 つの接地溶接点、ホットスワップ検出溶接点及びシリアルインターフェースデータ送信溶接点を含み、

前記第 1 導線領域には、D D C クロック溶接点、H D M I（登録商標）電源溶接点、一对の H D M I（登録商標）溶接点、接地溶接点、一对の H D M I（登録商標）溶接点、接地溶接点、一对の H D M I（登録商標）溶接点、接地溶接点、一对の H D M I（登録商標）溶接点、ホットスワップ検出溶接点、一对の U S B 3 . 0 溶接点、接地溶接点、一对の U S B 3 . 0 溶接点及びシリアルインターフェースデータ送信溶接点は、順に設けられ、

前記第 1 導線は、D D C クロック導線、4 対の H D M I（登録商標）導線及び 2 対の U S B 3 . 0 導線を含み、前記第 2 導線は、H D M I（登録商標）電源導線、4 本の接地導線、ホットスワップ検出導線及びシリアルインターフェースデータ送信導線を含み、

前記 D D C クロック溶接点と前記 D D C クロック導線とは電気接続され、

前記 H D M I（登録商標）電源溶接点と前記 H D M I（登録商標）電源導線とは電気接続され、

前記 H D M I（登録商標）溶接点と前記 H D M I（登録商標）導線とは電気接続され、

前記ホットスワップ検出溶接点と前記ホットスワップ検出導線とは電気接続され、

前記接地溶接点と前記接地導線とは電気接続され、

前記 U S B 3 . 0 溶接点と前記 U S B 3 . 0 導線とは電気接続され、

前記シリアルインターフェースデータ送信溶接点と前記シリアルインターフェースデータ送信導線とは電気接続される

ことを特徴とする請求項 10～15 のいずれか一項に記載の信号伝送方法。

【請求項 17】

前記第 3 溶接点は、D D C データ溶接点、4 対のネットワークデータ溶接点及び 2 対の U S B 2 . 0 溶接点を含み、前記第 4 溶接点は、待機制御溶接点、4 つの接地溶接点、電源スイッチ溶接点及びシリアルインターフェースデータ受信溶接点を含み、

前記第 2 導線領域には、D D C データ溶接点、待機制御溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のネットワークデータ溶接点、接地溶接点、一对の U S B 2 . 0 溶接点、電源スイッチ溶接点、一对の U S B 2 . 0 溶接点及びシリアルインターフェースデータ受信溶接点は、順に設けられ、

前記第 3 導線は、D D C データ導線、4 対のネットワークデータ導線及び 2 対の U S B 2 . 0 導線を含み、前記第 4 導線は、待機制御導線、電源スイッチ導線及びシリアルインターフェースデータ受信導線を含み、

前記 D D C データ溶接点と前記 D D C データ導線とは電気接続され、

前記待機制御溶接点と前記待機制御導線とは電気接続され、

前記ネットワークデータ溶接点と前記ネットワークデータ導線とは電気接続され、

少なくとも 1 つの前記接地溶接点は、前記回路基板のビアホールを通して前記回路基板の第 2 表面の接地パッドに電気接続され、

前記 U S B 2 . 0 溶接点と前記 U S B 2 . 0 導線とは電気接続され、

前記電源スイッチ溶接点と前記電源スイッチ導線とは電気接続され、

前記シリアルインターフェースデータ受信溶接点と前記シリアルインターフェースデータ受信導線とは電気接続される

ことを特徴とする請求項 13～15 のいずれか一項に記載の信号伝送方法。

【請求項 18】

オープンプラグブル仕様（O P S）デバイスを用いた信号の伝送方法であって、

OPSホストコンピュータとオールインワンマシンを含み、
前記OPSホストコンピュータは、第1コネクタを含み、前記第1コネクタは、オスプラグを含み、前記オスプラグは、複数の第1ピンと複数の第2ピンを含み、
隣接する一対の前記第1ピンは、前記OPSホストコンピュータが発生するホストコンピュータ信号を前記オールインワンマシンに伝送し、又は、前記オールインワンマシンからの外部信号を受信することに用いられ、
前記第2ピンは、前記オールインワンマシンからの第1目標信号を受信し、又は、第2目標信号を前記オールインワンマシンに伝送することに用いられ、
複数の前記第2ピンは、一対の前記第1ピンの両側に設けられ、
前記ホストコンピュータ信号及び外部信号の伝送レートは、前記第1目標信号と第2目標信号の伝送レートよりも大きく、
前記オールインワンマシンは、第2コネクタを含み、前記第2コネクタは、メスプラグを含み、前記オスプラグは、前記メスプラグに挿入されることに用いられ、
前記メスプラグは、複数の第3ピンと複数の第4ピンを含み、
隣接する一対の前記第3ピンは、前記オールインワンマシンが発生する外部信号をOPSホストコンピュータに伝送し、又は、前記OPSホストコンピュータからのホストコンピュータ信号を受信することに用いられ、
前記第4ピンは、前記OPSホストコンピュータからの第2目標信号を受信し、又は、第1目標信号を前記OPSホストコンピュータに伝送することに用いられ、
複数の前記第4ピンは、一対の前記第3ピンの両側に設けられる
ことを特徴とする信号伝送方法。

10

20

【発明の詳細な説明】

【技術分野】

【0001】

（関連出願の相互参照）

本願は、2019年09月30日に中国特許庁に提出された、出願番号が201910940472.8で、発明の名称が「コネクタ、電子デバイス及びオープンプラガブル仕様（OPS）デバイス」である中国特許出願の優先権を主張しており、該出願の全内容は引用によって本願に組み込まれている。

【0002】

30

本出願は、コネクタの技術分野に属し、特にコネクタ、電子デバイス及びオープンプラガブル仕様（OPS）デバイスに関する。

【背景技術】

【0003】

電子デバイスの多様化に伴って、2つの電子デバイス間のデータ交換を実現するために、通常、コネクタを使用して2つの電子デバイスを接続する必要がある。

【0004】

オープンプラガブル仕様（Open Pluggable Specification、OPS）電子デバイスを例とし、OPSコンピュータのアプリケーションは、通常、2つの部分により実現される。第1部分は、OPSコンピュータであり、第2部分はOPSコネクタである。OPSコネクタは、OPSコンピュータとオールインワンマシンの内部線路とが接続するブリッジであり、オールインワンマシン内部の電源を、OPSインターフェースを介してOPSコンピュータに供給することができ、OPSコンピュータとオールインワンマシンは、コネクタを介してHDMI（登録商標）（High Definition Multimedia Interface、高精細度マルチメディアインターフェース）信号、オーディオ信号及びUSB（Universal Serial Bus、ユニバーサルシリアルバス）データ信号の伝送を実現することができ、このようにして、OPSコンピュータとオールインワンマシンとの間は、プラグにより接続使用を実現する。

40

【0005】

50

コネクタには、複数のピンが設けられ、隣接する一対のピンは、HDMI（登録商標）ビデオ信号、USBデータ信号などの高速差動信号を伝送することに用いられる。コネクタの体積は、比較的小さく、相隣するピン間のピッチが小さく、異なる差動信号を伝送するための相隣する2対のピン間の相互誘導及び相互キャパシタンスにより、クロストークを形成し、信号伝送の安全性に影響し、非常に大きなクロストークは、回路が間違っ

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の実施例は、コネクタ、電子デバイス及びオープンプラグブル仕様（OPS）デバイスを提供し、第2ピンは、第2信号を伝送すると共に、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少し、生産コストを低下させ、近接する2対の第1ピンに伝送される第1信号の間のクロストークを減少する。

【課題を解決するための手段】

【0007】

第1態様では、本発明の実施例は、コネクタを提供し、前記コネクタは、複数の第1ピンと複数の第2ピンを含み、

隣接する一対の前記第1ピンは、第1信号を伝送することに用いられ、

前記第2ピンは、接地し、又は、第2信号を伝送することに用いられ、

複数の前記第2ピンは、一対の前記第1ピンの両側に設けられ、

前記第1信号の伝送レートは、前記第2信号の伝送レートよりも大きい。

【0008】

第2態様では、本発明の実施例は、電子デバイスを提供し、本発明の第1態様に係るコネクタを含む。

【0009】

第3態様では、本発明の実施例は、オープンプラグブル仕様（OPS）デバイスを提供し、OPSホストコンピュータとオールインワンマシンを含み、

前記OPSホストコンピュータは、第1コネクタを含み、前記第1コネクタは、オスプラグを含み、前記オスプラグは、複数の第1ピンと複数の第2ピンを含み、

隣接する一対の前記第1ピンは、前記OPSホストコンピュータが発生するホストコンピュータ信号を前記オールインワンマシンに伝送し、又は、前記オールインワンマシンからの外部信号を受信することに用いられ、

前記第2ピンは、接地し、又は、前記オールインワンマシンからの第1目標信号を受信し、又は、第2目標信号を前記オールインワンマシンに伝送することに用いられ、

複数の前記第2ピンは、一対の前記第1ピンの両側に設けられ、

前記ホストコンピュータ信号及び外部信号の伝送レートは、前記第1目標信号と第2目標信号の伝送レートよりも大きく、

前記オールインワンマシンは、第2コネクタを含み、前記第2コネクタは、メスプラグを含み、前記オスプラグは、前記メスプラグに挿入されることに用いられ、

前記メスプラグは、複数の第3ピンと複数の第4ピンを含み、

隣接する一対の前記第3ピンは、前記オールインワンマシンが発生する外部信号をOPSホストコンピュータに伝送し、又は前記OPSホストコンピュータからのホストコンピュータ信号を受信することに用いられ、

前記第4ピンは、接地し、又は、前記OPSホストコンピュータからの第2目標信号を受信し、又は、第1目標信号を前記OPSホストコンピュータに伝送することに用いられ、

複数の前記第4ピンは、一対の前記第3ピンの両側に設けられる。

【0010】

本発明の実施例は、コネクタを提供し、コネクタは、複数の第1ピンと複数の第2ピンを含み、隣接する一対の第1ピンは、高速の第1信号を伝送することに用いられ、複数の第2ピンは、一対の第1ピンの両側に設けられ、第2ピンは、接地し、又は、低速の第2

10

20

30

40

50

信号を伝送することに用いられ、低速の第2信号を伝送するための第2ピンは、第2信号を伝送すると共に、隔離アースとしても機能し、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。複数の第2ピンは、一対の第1ピンの両側に設けられ、この対の第1ピンを被覆し、近接する2対の第1ピンに伝送される第1信号の間に生じたクロストークを減少する。

【図面の簡単な説明】

【0011】

以下、図面及び実施例を組み合わせる本発明をさらに詳しく説明する。

【図1】本発明の実施例に係るピンのレイアウトの模式図である。

【図2】本発明の実施例に係る別のピンのレイアウトの模式図である。

10

【図3】本発明の実施例に係る別のピンのレイアウトの模式図である。

【図4】本発明の実施例に係る別のピンのレイアウトの模式図である。

【図5】本発明の実施例に係る別のピンのレイアウトの模式図である。

【図6】本発明の実施例に係る別のピンのレイアウトの模式図である。

【図7】本発明の実施例に係る回路基板の構成模式図である。

【図8】本発明の実施例に係る別の回路基板の構成模式図である。

【図9】図8の回路基板に対応するソケットのピンのレイアウトの模式図である。

【図10】本発明の実施例に係る別の回路基板の構成模式図である。

【図11】図10の回路基板に対応するソケットのピンのレイアウトの模式図である。

【図12】本発明の実施例に係る別の回路基板の構成模式図である。

20

【図13】本発明の実施例に係る第1列のピンの近端クロストークのシミュレート結果図である。

【図14】本発明の実施例に係る第2列のピンの近端クロストークのシミュレート結果図である。

【図15】本発明の実施例に係る電子デバイスの構成模式図である。

【図16】本発明の実施例に係るオープンプラグブル仕様（OPS）デバイスの構成模式図である。

【発明を実施するための形態】

【0012】

以下、本出願が解決しようとする技術的課題、採用する技術案及び達成させる技術的効果をより明確にするために、図面を参照しながら本出願の実施例の技術案をさらに詳細に説明するが、明らかに、説明する実施例は本出願の実施例の一部に過ぎず、全ての実施例ではない。本発明における実施例に基づいて、当業者は、創意工夫をしない前提で取得したすべてのほかの実施例は、いずれも本発明の保護範囲に含まれる。

30

【0013】

本出願の説明において、明確な規定や限定がない限り、用語「連結」、「接続」、「固定」は広義に理解すべきである、例えば、固定して接続されてもよいし、取り外し可能に接続されてもよいし、一体としてもよい。機械的に接続されてもよく、電氣的に接続されてもよい。直接連結してもよく、中間部材を介して間接的に連結してもよく、2つの構成部材の内部が連通するか又は2つの構成部材が相互作用関係を持つようにしてもよい。当業者にとっては、具体的な状況に応じて上記用語の本出願における具体的な定義を理解する。

40

【0014】

本出願では、別に明確な規定や限定がない限り、第1特徴が第2特徴の「上」又は「下」にあるとは、第1特徴と第2特徴が直接接触する場合を含むとともに、第1特徴と第2特徴が直接接触するのではなく、これらの間の別の特徴を介して接触する場合を含む。さらに、第1特徴が第2特徴の「上」、「上方」及び「上面」にあるとは、第1特徴が第2特徴の真上及び斜め上にある場合を含むか、又は第1特徴の水平方向の高さが第2特徴よりも高いことを示すものに過ぎない。第1特徴が第2特徴の「下」、「下方」及び「下面」にあるとは、第1特徴が第2特徴の真下及び斜め下にある場合を含むか、又は第1特徴

50

の水平方向の高さが第2特徴よりも低いことを示すものに過ぎない。

【0015】

実施例一

本発明の実施例一は、コネクタを提供し、該コネクタは、2つまたは2つ以上の電子デバイスを接続することに用いられ、該コネクタは、電子デバイスに直接的に設置されることができ、USBケーブルに設置されることもでき、本発明の実施例は、それを限定しない。

【0016】

該コネクタが電子デバイスに設置されることを例とし、該コネクタは、ソケットを含み、該ソケットは、少なくとも、複数の第1ピンと複数の第2ピンを含み、第1ピンと第2ピンとは、電子デバイスのマザーボードに溶接されることができる。第1ピンと第2ピンは、共にピンに属し、即ち、電子デバイスから外部に接続するポート様態である。

【0017】

該ソケットがオスプラグであると、該ソケットは、各ピンに対応して接続される挿入ピンをさらに含む。

【0018】

該ソケットがメスプラグであると、該挿入ピンは、各ピンに対応して接続される挿入穴をさらに含む。

【0019】

オスプラグの挿入ピンとメスプラグの挿入穴とは、マッチングし、オスプラグは、そのうちの1つの電子デバイスに設けられ、メスプラグは、別の電子デバイスに設けられ、2つの電子デバイスは、オスプラグとメスプラグとを介してプラグ可能に接続される。

【0020】

第1ピンと第2ピンは、ソケットの形状に合わせることができ、一列又は兩列以上に配列され、隣接する一対の第1ピンは、第1信号を伝送することに用いられ、該第1信号が差動信号であってもよい。隣接する一対の第1ピンとは、2つの相隣する第1ピンであり、かつ該2つの第1ピンの間にはピンが存在しない。差動信号における2つの信号の振幅は、同じであり、位相は、反対であり、この対の第1ピンのうちの1つの第1ピンは、差動信号のうちの1つの信号を伝送し、この対の第1ピンのうちの別の第1ピンは、差動信号のうちの別の信号を伝送することに用いられる。

【0021】

複数の第2ピンは、一対の第1ピンの両側に設けられ、即ち、この対の第1ピンの一側は、1つの第2ピンであり、この対の第1ピンの他側は、別の第2ピンであり、それにより、2つの第2ピンは、この対の第1ピンを取り囲んで／カバーする。

【0022】

第2ピンは、接地し、又は、第2信号を伝送することに用いられ、第1信号の伝送レートは第2信号の伝送レートよりも大きい。

【0023】

以下、具体的な実施例を組み合わせる本発明を説明する。

【0024】

図1は、本発明の実施例に係るピンのレイアウトの模式図である。図1に示すように、該ソケットは、少なくとも7つのピンを含み、7つのピンは、一列に設置され、上から下へ順次に第1番名のピン、第2番名のピン、第3番名のピン、第4番名のピン、第5番名のピン、第6番名のピン及び第7番名のピンである。第1番名のピンは、第2ピンであり、接地することに用いられる。隣接する第2番名のピン及び第3番名のピンは、一対の第1ピンであり、この対の第1ピンは、1つの第1信号を伝送することに用いられる。第4番名のピンは、第2ピンであり、1つの第2信号を伝送することに用いられる。隣接する第5番名のピン及び第6番名のピンは、一対の第1ピンであり、この対の第1ピンは、別の第1信号を伝送することに用いられる。第7番名のピンは、第2ピンであり、別の第2信号を伝送することに用いられる。

10

20

30

40

50

【0025】

第1信号の伝送レートは、第2信号の伝送レートよりも大きく、例として、該第1信号は、高速差動信号であってもよく、高速差動信号は、ネットワークデータ信号、USB2.0データ信号、USB3.0データ信号及びHDMI（登録商標）ビデオ信号を含むことができる。第2信号は、低速信号であり、低速信号は、HDMI（登録商標）電源信号、待機制御信号、ホットスワップ検出信号（Hot Plug Detect、HPD）、DDC（Display Data Channel、ディスプレイデータチャネル）信号、シリアルインターフェースデータ信号及び電源スイッチ制御信号などの低速信号を含むことができる。

【0026】

第4番名のピンは、第2番名のピン及び第3番名のピンが高速の差動信号を伝送するときに、低速の第1、2信号を伝送することに用いられる。第7番名のピンは、第5番名のピン及び第6番名のピンが高速の差動信号を伝送するときに、低速の第2信号を伝送することに用いられる。低速信号が高速信号に対して接地作用として表現するので、低速の第2信号を伝送する第2ピンが第2信号を伝送すると共に、隔離アースとしても機能し、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少する。複数の第2ピンは、一対の第1ピンの両側に設けられ、この対の第1ピンを被覆し（即ち、この対の第1ピンは、隔離接地ピンにより取り囲まれる）、近接する2対の第1ピンに伝送される差動信号の間にクロストークが生じることを回避し、近接する2対の第1ピンとは、2対の第1ピンであり、かつ該2対の第1ピンの間には1つの第2ピンが設けられている。

【0027】

なお、上記実施例において、接地するための第2ピン（第1番名のピン）、第2信号を伝送するための第2ピン（第4番名のピン）及び第2信号を伝送するための第2ピン（第7番名のピン）の位置は、お互いに交換することができ、例えば、第1番名のピンは、第2信号を伝送するための第2ピンであり、第4番名のピンは、接地するための第2ピンであり、第7番名のピンは、第2信号を伝送するための第2ピンであり、本発明の実施例は、それを限定しなく、複数の第2ピンが一対の第1ピンの両側に設けられてもよい。

【0028】

本発明の実施例は、コネクタを提供し、コネクタは、複数の第1ピンと複数の第2ピンを含み、隣接する一対の第1ピンは、高速の第1信号を伝送することに用いられ、複数の第2ピンは、一対の第1ピンの両側に設けられ、第2ピンは、接地し、又は、低速の第2信号を伝送することに用いられ、低速の第2信号を伝送する第2ピンが第2信号を伝送すると共に、隔離アースとしても機能し、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。複数の第2ピンは、一対の第1ピンの両側に設けられ、この対の第1ピンを被覆し、近接する2対の第1ピンに伝送される第1信号の間のクロストークを減少する。

【0029】

いくつかの実施例では、図2に示すように、第1ピンと第2ピンは、ソケットの形状に合わせることができ、一列又は兩列以上に配列され、4対の第1ピンは、HDMI（登録商標）ピンであり、隣接する一対の第1ピンは、一対のHDMI（登録商標）ピンであり、一対のHDMI（登録商標）ピンは、一対のHDMI（登録商標）差動信号を伝送することに用いられる。隣接する一対の第1ピンとは、2つの相隣する第1ピンであり、かつ該2つの第1ピンの間にはピンが存在しない。HDMI（登録商標）ピンの両側に位置する第2ピンは、HDMI（登録商標）電源ピン、3つの接地ピン及びホットスワップ検出ピンを含む。

【0030】

HDMI（登録商標）ピンは、HDMI（登録商標）ビデオ信号を伝送することに用いられ、該実施例において、HDMI（登録商標）ビデオ信号は、合計に4対の差動信号を含み、それぞれ、4対のHDMI（登録商標）ピンにより伝送される。

【0031】

HDMI（登録商標）電源ピンは、HDMI（登録商標）ピンがHDMI（登録商標）ビデオ信号を伝送する時に、HDMI（登録商標）電源信号を伝送することに用いられる。HDMI（登録商標）ビデオ信号は、遷移数最少差動信号（Transition~minimized differential signaling、TMDS）であり、VGA（Video Graphics Array、ビデオグラフィックスアレイ）などのアナログRGB信号に変換すると、チップにより作動を完了する必要がある。チップが作動する時に、電源から電力を供給する必要がある。従って、HDMI（登録商標）からVGAに変換するコネクタは、HDMI（登録商標）電源ピンをチップとしてHDMI（登録商標）電源信号を提供する必要がある。

【0032】

接地ピンは、接地することに用いられる。

【0033】

ホットスワップ検出ピンは、HDMI（登録商標）ピンがHDMI（登録商標）ビデオ信号を伝送する時に、ホットスワップ検出信号を伝送することに用いられる。ホットスワップ検出信号は、ディスプレイからホストコンピュータへ出力する1つの検出信号である。ホットスワップ検出の作用は、ディスプレイなどのデジタルディスプレイがインターフェースを介してホストコンピュータに接続し、又は、接続を切断する時に、ホストコンピュータがホットスワップ検出ピンを介してこのイベントを検出し、かつ応答することができるということである。

【0034】

なお、上記実施例において、HDMI（登録商標）電源ピン、3つの接地ピン及びホットスワップ検出ピンの位置は、お互いに交換することができる。HDMI（登録商標）電源ピンとホットスワップ検出ピンとは、低速の第2信号を伝送するための第2ピンにより置換されることもでき、2つの第2ピンが一对の第1ピンの両側に位置すればよく、本発明の実施例は、それを限定しない。

【0035】

第1ピンは、2つのDDCピンをさらに含み、それぞれ、DDCクロックピン及びDDCデータピンであり、DDCピンがDDC信号を伝送することに用いられる。DDCは、ディスプレイが個人に対してホストコンピュータのディスプレイ情報（例えば、解像度、走査周波数など）を告知するための仕様であり、つまり、ディスプレイとホストコンピュータとの間の通信方法である。

【0036】

具体的には、図2は、本発明の実施例に係る別のピンのレイアウトの模式図である。図2に示すように、該実施例において、該ソケットは、少なくとも15個のピンを含み、15個のピンは、一列に設置され、上から下まで、その番号が1~15である。第1番名のピンは、第1ピンであり、具体的にDDCクロックピンであり、DDCクロック信号を伝送することに用いられる。第2番名のピンは、第2ピンであり、具体的にHDMI（登録商標）電源ピンであり、HDMI（登録商標）ピンがHDMI（登録商標）ビデオ信号（第1信号）を伝送する時に、HDMI（登録商標）電源信号（第2信号）を伝送することに用いられる。隣接する第3番名、第4番名のピンは、第1ピンであり、具体的に一对のHDMI（登録商標）ピンであり、第3番名、第4番名のピンは、HDMI（登録商標）クロック信号（第1信号）を伝送することに用いられる。第5番名のピンは、第2ピンであり、接地することに用いられる。隣接する第6番名、第7番名のピンは、第1ピンであり、具体的に一对のHDMI（登録商標）ピンであり、第6番名、第7番名のピンは、HDMI（登録商標）ビデオ信号（第1信号）を伝送することに用いられる。例として、第6番名、第7番名のピンは、赤色のビデオ信号を伝送することに用いられる。第8番名のピンは、第2ピンであり、接地することに用いられる。隣接する第9番名、第10番名のピンは、第1ピンであり、具体的に一对のHDMI（登録商標）ピンであり、第9番名、第10番名のピンは、HDMI（登録商標）ビデオ信号（第1信号）を伝送することに用いられる。例として、第9番名、第10番名のピンは、緑色のビデオ信号を伝送すること

10

20

30

40

50

に用いられることができる。第11番名のピンは、第2ピンであり、接地することに用いられる。隣接する第12番名、第13番名のピンは、第1ピンであり、具体的に一对のHDMI（登録商標）ピンであり、第12番名、第13番名のピンは、HDMI（登録商標）ビデオ信号（第1信号）を伝送することに用いられる。例として、第12番名、第13番名のピンは、青色のビデオ信号を伝送することに用いられることができる。第14番名のピンは、第2ピンであり、具体的にホットスワップ検出ピンであり、HDMI（登録商標）ピンがHDMI（登録商標）ビデオ信号を伝送する時に、ホットスワップ検出信号（第2信号）を伝送することに用いられる。第15番名のピンは、第1ピンであり、具体的にDDCデータピンであり、DDCデータ信号を伝送することに用いられる。

【0037】

該実施例において、HDMI（登録商標）電源ピンは、HDMI（登録商標）ピンが高速のHDMI（登録商標）ビデオ信号を伝送する時に、低速のHDMI（登録商標）電源信号を伝送することに用いられ、ホットスワップ検出ピンは、HDMI（登録商標）ピンが高速のHDMI（登録商標）ビデオ信号を伝送する時に、低速のホットスワップ検出信号を伝送することに用いられ、HDMI（登録商標）電源ピンとホットスワップ検出ピンは、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。2つの第2ピンは、それぞれ、一对のHDMI（登録商標）ピンの両側に位置し、この対のHDMI（登録商標）ピンを被覆し、近接する2対のHDMI（登録商標）ピンに伝送される第1信号の間のクロストークを減少する。

【0038】

幾つかの実施例において、第1ピンと第2ピンは、ソケットの形状に合わせることができ、一列又は兩列以上に配列され、2対の第1ピンは、USB3.0ピンであり、USB3.0ピンの両側に位置する第2ピンは、シリアルインターフェースデータ送信ピンと1つの接地ピンを含む。隣接する一对の第1ピンは、一对のUSB3.0ピンであり、一对のUSB3.0ピンは、一对のUSB3.0差動信号を伝送することに用いられる。隣接する一对の第1ピンとは、2つの相隣する第1ピンであり、かつ該2つの第1ピンの間にはピンが存在しない。

【0039】

USB3.0ピンは、USB3.0データ信号を伝送することに用いられ、該実施例において、USB3.0データ信号は、合計に2対の差動信号を含み、それぞれ、2対のUSB3.0ピンにより伝送される。

【0040】

接地ピンは、接地することに用いられる。

【0041】

シリアルインターフェースデータ送信ピンは、USB3.0ピンがUSB3.0データ信号を伝送する時に、シリアルデータ信号を伝送することに用いられる。汎用非同期送受信機（Universal Asynchronous Receiver/Transmitter、UART）は、非同期送受信機であり、コンピュータハードウェアの一部である。それは、伝送する資料をシリアル通信とパラレル通信との間に変換する。UARTは、シリアルインターフェースデータ送信ピンを介してデータを1ビットずつに順次に伝送し、キャラクターを伝送単位として、通信における2つのキャラクターの間の時間間隔は、一定ではない。しかしながら、同一のキャラクターにおける2つの相隣するビット間の時間間隔は、一定である。データ転送レートは、ボーレートにより示され、単位時間内に搬送波パラメータが変化する回数、または毎秒に伝送される2進数である。

【0042】

なお、上記実施例において、シリアルインターフェースデータ送信ピンと接地ピンの位置は、お互いに交換することができ、シリアルインターフェースデータ送信ピンは、低速の第2信号を伝送する他の第2ピンにより置換されることができ、2つの第2ピンは、それぞれ、一对の第1ピンの両側に位置すればよく、本発明の実施例は、これを限定しない。

【0043】

具体的には、図 3 は、本発明の実施例に係る別のピンのレイアウトの模式図である。本発明の図 3 を参照し、該ソケットは、少なくとも 7 つのピンを含み、7 つのピンは、一列に設置され、上から下まで、その番号が 1 ～ 7 である。第 1 番名のピンは、第 2 ピンであり、接地することに用いられる。隣接する第 2 番名のピンと第 3 番名のピンは、第 1 ピンであり、具体的に一对の U S B 3 . 0 ピンであり、U S B 3 . 0 データ信号（第 1 信号）を送送することに用いられる。第 4 番名のピンは、第 2 ピンであり、接地することに用いられる。隣接する第 5 番名のピンと第 6 番名のピンは、第 1 ピンであり、具体的に一对の U S B 3 . 0 ピンであり、U S B 3 . 0 データ信号（第 1 信号）を送送することに用いられる。第 7 番名のピンは、第 2 ピンであり、具体的にシリアルインターフェースデータ送信ピンであり、U S B 3 . 0 ピンが U S B 3 . 0 データ信号を送送する時に、シリアルインターフェースデータ（第 2 信号）を送送することに用いられる。

10

【0044】

該実施例において、シリアルインターフェースデータ送信ピンは、U S B 3 . 0 ピンが高速の U S B 3 . 0 データ信号を送送する時に、低速のシリアルインターフェースデータ信号を送送し、シリアルインターフェースデータ送信ピンは、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。複数の第 2 ピンは、一对の U S B 3 . 0 ピンの両側に設けられ、この対の U S B 3 . 0 ピンを被覆し、近接する 2 対の U S B 3 . 0 ピンに伝送される第 1 信号の間のクロストークを減少する。

【0045】

幾つかの実施例において、図 4 に示すように、第 1 ピンと第 2 ピンは、ソケットの形状に合わせることができ、一列又は兩列以上に配列され、4 対の第 1 ピンは、ネットワークデータピンであり、隣接する一对の第 1 ピンは、一对のネットワークデータピンであり、毎対のネットワークデータピンは、一对のネットワークデータ差動信号を送送することに用いられる。隣接する一对の第 1 ピンとは、2 つの相隣する第 1 ピンであり、かつ該 2 つの第 1 ピンの間にはピンが存在しない。ネットワークデータピンの両側に位置する第 2 ピンは、待機制御ピンと 4 つの接地ピンを含み、2 つの第 2 ピンは、一对の第 1 ピンを取り囲んで／カバーする。

20

【0046】

ネットワークデータピンは、ネットワークデータ信号を送送することに用いられる。該実施例において、ネットワークデータ信号は、合計に 4 対の差動信号を含み、それぞれ、4 対のネットワークデータピンにより伝送される。

30

【0047】

待機制御ピンは、ネットワークデータピンがネットワークデータ信号を送送する時に、待機制御信号を送送することに用いられる。待機制御信号は、ディスプレイから出され、コネクタの待機制御ピンを介してホストコンピュータに送信されることができる。ホストコンピュータは、該待機制御信号に基づいて、待機状態に進出し、又は、待機状態から退出する。

【0048】

接地ピンは、接地することに用いられる。

【0049】

なお、上記実施例において、待機制御ピンと接地ピンの位置は、お互いに交換することができ、待機制御ピンは、低速の第 2 信号を送送するための他の第 2 ピンにより置換されることができ、複数の第 2 ピンは、一对の第 1 ピンの両側に設けられてもよく、本発明の実施例は、それを限定しない。

40

【0050】

具体的には、図 4 は、本発明の実施例に係る別のピンのレイアウトの模式図である。図 4 に示すように、該実施例において、該ソケットは、少なくとも 15 個のピンを含み、15 個のピンは、一列に設置され、上から下まで、その番号が 1 ～ 15 号。第 2 番名のピンは、第 2 ピンであり、具体的に待機制御ピンであり、ネットワークデータピンがネットワークデータ信号（第 1 信号）を送送する時に、待機制御信号（第 2 信号）を送送すること

50

に用いられる。隣接する第3番名、第4番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンであり、第3番名、第4番名のピンは、ネットワークデータ信号（第1信号）を伝送することに用いられる。第5番名のピンは、第2ピンであり、接地することに用いられる。隣接する第6番名、第7番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンであり、第6番名、第7番名のピンは、ネットワークデータ信号（第1信号）を伝送することに用いられる。第8番名のピンは、第2ピンであり、接地することに用いられる。隣接する第9番名、第10番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンであり、第9番名、第10番名のピンは、ネットワークデータ信号（第1信号）を伝送することに用いられる。第11番名のピンは、第2ピンであり、接地することに用いられる。隣接する第12番名、第13番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンであり、第12番名、第13番名のピンは、ネットワークデータ信号（第1信号）を伝送することに用いられる。第14番名のピンは、第2ピンであり、接地することに用いられる。該実施例において、第1番名、第15番名のピンは、除去され、又は、吊り下げて設置されることができる。

10

【0051】

該実施例において、待機制御ピンは、ネットワークデータピンが高速のネットワークデータ信号を伝送する時に、低速の待機制御信号を伝送し、待機制御ピンは、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。複数の第2ピンは、一对のネットワークデータピンの両側に設けられ、この対のネットワークデータピンを被覆し、近接する2対のネットワークデータピンに伝送される第1信号の間のクロストークを減少する。

20

【0052】

あるソケットにおいて、第1ピンと第2ピンとは、挿入ピンの形状に合わせることができ、一列又は兩列以上に配列され、2対の第1ピンは、USB 2.0ピンであり、USB 2.0ピンの両側に位置する第2ピンは、シリアルインターフェースデータ受信ピンと電源スイッチ制御ピンを含む。隣接する一对の第1ピンは、一对のUSB 2.0ピンであり、一对のUSB 2.0ピンは、一对のUSB 2.0差動信号を伝送することに用いられる。隣接する一对の第1ピンとは、2つの相隣する第1ピンであり、かつ該2つの第1ピンの間にはピンが存在しない。

【0053】

USB 2.0ピンは、USB 2.0データ信号を伝送することに用いられ、該実施例において、USB 2.0データ信号は、合計に2対の差動信号を含み、それぞれ、2対のUSB 2.0ピンにより伝送される。

30

【0054】

シリアルインターフェースデータ受信ピンは、USB 2.0ピンがUSB 2.0データ信号を伝送する時に、シリアルデータ信号を伝送することに用いられる。

【0055】

電源スイッチ制御ピンは、USB 2.0ピンがUSB 2.0データ信号を伝送する時に、電源スイッチ制御信号を伝送することに用いられる。電源スイッチ制御信号は、ディスプレイから出され、コネクタの電源スイッチ制御ピンを介してホストコンピュータに送信されることができる。ホストコンピュータは、該電源スイッチ制御信号に基づいて、オンまたはオフされることができる。

40

【0056】

なお、上記実施例において、シリアルインターフェースデータ受信ピンと電源スイッチ制御ピンの位置は、お互いに交換することができ、シリアルインターフェースデータ受信ピンと電源スイッチ制御ピンは、低速の第2信号を伝送するための他の第2ピンにより置換されることもでき、複数の第2ピンは、一对の第1ピンの両側に設けられてもよく、本発明の実施例は、それを限定しない。

【0057】

具体的には、図5は、本発明の実施例に係る別のピンのレイアウトの模式図である。具

50

体的には、図 5 に示すように、該ソケットは、少なくとも 7 つのピンを含み、7 つのピンは、一列に設置され、上から下まで、その番号が 1 ～ 7 である。第 1 番名のピンは、第 2 ピンであり、接地することに用いられる。隣接する第 2 番名のピンと第 3 番名のピンは、第 1 ピンであり、具体的に一对の U S B 2 . 0 ピンであり、U S B 2 . 0 データ信号（第 1 信号）を送送することに用いられる。第 4 番名のピンは、第 2 ピンであり、具体的に電源スイッチ制御ピンであり、U S B 2 . 0 ピンが U S B 2 . 0 データ信号を送送する時に、電源スイッチ制御信号（第 2 信号）を送送することに用いられる。隣接する第 5 番名のピンと第 6 番名のピンは、第 1 ピンであり、具体的に一对の U S B 2 . 0 ピンであり、U S B 2 . 0 データ信号（第 1 信号）を送送することに用いられる。第 7 番名のピンは、第 2 ピンであり、具体的にシリアルインターフェースデータ受信ピンであり、U S B 2 . 0 ピンが差動信号 U S B 2 . 0 データ信号を送送する時に、シリアルインターフェースデータ（第 2 信号）を送送することに用いられる。

10

【 0 0 5 8 】

該実施例において、電源スイッチ制御ピンは、U S B 2 . 0 ピンが高速の U S B 2 . 0 データ信号を送送する時に、低速の電源スイッチ制御信号を送送し、電源スイッチ制御ピンは、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。複数の第 2 ピンは、一对の U S B 2 . 0 ピンの両側に設けられ、この対の U S B 2 . 0 ピンを被覆し、近接する 2 対の U S B 2 . 0 ピンに伝送される第 1 信号の間のクロストークを減少する。

【 0 0 5 9 】

20

図 6 は、本発明の実施例に係る別のピンのレイアウトの模式図である。具体的には、図 6 に示すように、第 1 ピンと第 2 ピンは、合計に 4 0 個であり、4 0 個のピンは、ソケットの両側に対称設置される。第 1 ピンは、4 対の H D M I （登録商標）ピン、2 対の U S B 3 . 0 ピン、2 対の U S B 2 . 0 ピン、4 対のネットワークデータピン、2 つの D D C ピンを含み、2 つの D D C ピンは、それぞれ、D D C クロックピン及び D D C データピンである。

【 0 0 6 0 】

第 2 ピンは、H D M I （登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、シリアルインターフェースデータ受信ピン、待機制御ピン、電源スイッチ制御ピン及び 8 つの接地ピンを含む。

30

【 0 0 6 1 】

ソケットの第 1 側には 2 0 個のピンが設けられ、2 0 個のピンは、一列に配列され、その番号は、順次に 1 ～ 2 0 であり、順次に 1 つの D D C クロックピン、H D M I （登録商標）電源ピン、一对の H D M I （登録商標）ピン、1 つの接地ピン、一对の H D M I （登録商標）ピン、1 つの接地ピン、一对の H D M I （登録商標）ピン、1 つの接地ピン、一对の H D M I （登録商標）ピン、ホットスワップ検出ピン、一对の U S B 3 . 0 ピン、1 つの接地ピン、一对の U S B 3 . 0 ピン及びシリアルインターフェースデータ送信ピンである。

【 0 0 6 2 】

ソケットの第 2 側には 2 0 個のピンが設けられ、2 0 個のピンは、一列に配列され、その番号は、順次に 2 1 ～ 4 0 であり、順次に 1 つの D D C データピン、待機制御ピン、一对のネットワークデータピン、1 つの接地ピン、一对のネットワークデータピン、1 つの接地ピン、一对のネットワークデータピン、1 つの接地ピン、一对の U S B 2 . 0 ピン、電源スイッチ制御ピン、一对の U S B 2 . 0 ピン及びシリアルインターフェースデータ受信ピンである。

40

【 0 0 6 3 】

具体的には、H D M I （登録商標）電源ピンは、H D M I （登録商標）ピンが H D M I （登録商標）ビデオ信号を送送する時に、H D M I （登録商標）電源信号を送送することに用いられる。ホットスワップ検出ピンは、H D M I （登録商標）ピンが H D M I （登録商標）ビデオ信号を送送する時に、ホットスワップ検出信号を送送することに用いられる

50

。シリアルインターフェースデータ送信ピンは、USB 3.0ピンがUSB 3.0データ信号を伝送する時に、シリアルインターフェースデータを伝送することに用いられる。待機制御ピンは、ネットワークデータピンがネットワークデータ信号を伝送する時に、待機制御信号を伝送することに用いられる。電源スイッチ制御ピンは、USB 2.0ピンがUSB 2.0データ信号を伝送する時に、電源スイッチ制御信号を伝送することに用いられる。シリアルインターフェースデータ受信ピンは、USB 2.0ピンがUSB 2.0データ信号を伝送する時に、シリアルインターフェースデータを伝送することに用いられる。

【0064】

図6に示すように、該ソケットは、2つの主電源ピンと2つの主電源接地ピンをさらに含む。主電源ピンは、ディスプレイからの主電源信号を受信し、ホストコンピュータを駆動して動作させ、2つの主電源接地ピンは、接地することに用いられる。

10

【0065】

該実施例において、HDMI（登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、待機制御ピン、電源スイッチ制御ピン及びシリアルインターフェースデータ受信ピンは、第1ピンが高速の第1信号を伝送する時に、低速の第2信号を伝送し、HDMI（登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、待機制御ピン、電源スイッチ制御ピン及びシリアルインターフェースデータ受信ピンは、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。複数の第2ピンは、一対の第1ピンの両側に設けられ、この対の第1ピンを被覆し、相隣する2対の第1ピンに伝送される第1信号の間のクロストークを回避する。

20

【0066】

図7は、本発明の実施例に係る回路基板の構成模式図である、図7に示すように、該コネクタは、回路基板120をさらに含み、ソケット110は、回路基板120の1つの辺縁に溶接される。回路基板120の第1表面には、第1導線領域AAと第2導線領域BBとが区分され、第1導線領域AAと回路基板の辺縁（ソケット110）との間の距離が第2導線領域BBと回路基板の辺縁（ソケット110）との間の距離よりも大きい。

【0067】

第1導線領域AAには、第1溶接点101、第2溶接点102、第1導線121及び第2導線122が設けられ、第1溶接点101と第1導線121とは電気接続され、第2溶接点102と第2導線122とは電気接続される。

30

【0068】

例として、第1溶接点101と第2溶接点102は、ソケット110における第1ピン及び第2ピンの配列方式に合わせて、一列又は両列以上に配列され、第2溶接点102は、それぞれ、隣接する一対の第1溶接点101の両側に位置し、隣接する一対の第1溶接点101とは、2つの相隣する第1溶接点101であり、かつ該2つの第1溶接点101の間には、他の溶接点が存在しない。

【0069】

第2導線122は、それぞれ、隣接する一対の第1導線121の両側に位置し、即ち、この対の第1導線121の一側は、1本の第2導線122であり、この対の第1導線121の他側は、別の第2導線122であり、それにより、2本の第2導線122は、この対の第1導線121を取り囲んで／カバーする。隣接する一対の第1導線121とは、2本の相隣する第1導線121であり、かつ該2つの第1導線121の間には、他の導線は存在しない。

40

【0070】

第1溶接点101は、ソケット110における第1ピンを溶接することに用いられ、第2溶接点102は、ソケットにおける第2ピンを溶接することに用いられ、即ち、隣接する一対の第1導線121は、第1信号を伝送することに用いられ、第2導線122は、接地し、又は、第2信号を伝送することに用いられる。

【0071】

50

高速信号線の間のクロストーク問題を減少するために、通常、差動信号を送送する一対の導線の両側には、1本の接地導線がそれぞれ、平行にレイアウトされる必要があり、被覆線と称され、被覆線を挿入した後に、相隣する2対の差動信号線の信号がグラウンドに結合し、2対の差動信号線は、相互に結合することがしなく、線間のクロストークを大幅に減少される。本発明の実施例において、第2導線は、第1導線が高速の第1信号（差動信号）を送送する時に、低速の第2信号を送送し、低速信号が高速信号に対して接地作用として表現するため、低速の第2信号を送送するための第2導線は、第2信号を送送すると共に、隔離アースとしても機能し、隔離アース導線として多重化され、接地するための接地導線の数を減少する。第2導線は、一対の第1導線の両側に設けられ、この対の第1導線を被覆し、近接する2対の第1導線に伝送される差動信号の間のクロストークを減少する。

10

【0072】

例として、図7に示すように、第1導線領域AAには、第1溶接点101と第2溶接点102は、一列に配列することができ、第2導線領域BBには、第1導線領域AAにおける一列の溶接点と対称となる他列の溶接点が設けられる。図7に示すように、第2導線領域BBには、第3溶接点103、第4溶接点104、第3導線123及び第4導線124が設けられる。

【0073】

例として、第2導線領域BBには、第3溶接点103と第4溶接点104は、一列に配列されることができ、第2導線領域BBには、第4溶接点104は、それぞれ、隣接する一対の第3溶接点103の両側に位置し、隣接する一対の第3溶接点103とは、2つの相隣する第3溶接点103であり、かつ該2つの第3溶接点103の間には、他の溶接点は、存在しない。

20

【0074】

第3溶接点103と第3導線123とは電気接続され、少なくとも1つの第4溶接点104は、回路基板120のビアホールを通して回路基板120の第2表面の接地パッドに電気接続され、第2表面が第1表面と対向する表面であり、ほかの第4溶接点104と第4導線124とは電気接続される。

【0075】

隣接する一対の第3導線123は、第1信号（差動信号）を送送することに用いられ、第4導線124は、接地し、又は、第3導線123が差動信号を送送する時に、第2信号を送送することに用いられる。差動信号の伝送レートは、第2信号の伝送レートよりも大きい。隣接する一対の第3導線123とは、2本の相隣する第3導線123であり、かつこの2本の第3導線123の間には、他の導線は存在しない。相応的には、ソケットには、2列のピンが設けられ、2列のピンのうちの第1列における各ピンは、それぞれ、第1導線領域AAにおいて対応する溶接点に溶接され、2列のピンのうちの第2列の各ピンは、それぞれ、第2導線領域BBにおいて対応する溶接点に溶接される。

30

【0076】

図7に示すように、第2導線領域BBは、ソケット110に近接し、第2導線領域BBの幅は、2列の溶接点のピッチ、即ち、ソケット110の2列のピンのピッチにより決められ、通常、ソケット110の2列のピンのピッチが比較小さく、約4～5mmであり、それにより、第2導線領域BBには、十分な配線空間がなくなる。従って、第2導線領域BBには、差動信号を送送する一対の第3導線123の両側には、被覆される第4導線124が存在しなく、又は、そのうちの一侧には、被覆される第4導線124が存在する。ソケット110から離れる第1導線領域AAには、十分な配線空間は存在する。従って、相隣する一対の第1導線121の両側には、共に1本の第2導線122が設置されることができ、近接する2対の第1導線間の結合を減少し、それによりクロストークを減少する。

40

【0077】

上記コネクタのコア機能は、オーディオ・ビデオ信号が正常にホストコンピュータとディスプレイとの間に伝送できることを保証し、即ち、HDMI（登録商標）ビデオ信号の

50

信頼性を確保するということである。従って、HDMI（登録商標）を送送するための4対の第1導線121は、第1導線領域AAに布置される。第1導線領域AAには十分な配線空間が存在するので、HDMI（登録商標）ビデオ信号を送送するための各対の第1導線121の両側には、共に、1本の第2導線122が設置されることを保証することができ、近接する2対のHDMI（登録商標）ビデオ信号線間の結合を減少し、それによりクロストークを減少し、HDMI（登録商標）ビデオ信号の安全性を保証する。

【0078】

具体的には、図8は、本発明の実施例に係る別の回路基板の構成模式図である。図8に示すように、回路基板120の第1導線領域AAにおいて、4対の第1導線121は、HDMI（登録商標）導線であり、第2導線122は、HDMI（登録商標）電源導線、3本の接地導線及びホットスワップ検出導線を含む。4対の第1溶接点101は、HDMI（登録商標）溶接点であり、第2溶接点102は、HDMI（登録商標）電源溶接点、3つの接地溶接点及びホットスワップ検出溶接点を含む。

【0079】

第1導線121は、2つのDDC導線をさらに含み、DDC導線はDDC信号を送送することに用いられる。

【0080】

第1導線領域AAにおける一列の溶接点は、それぞれ、DDCクロック導線と電気接続され、DDCクロック信号を送送するためのDDCクロック溶接点、HDMI（登録商標）電源導線と電気接続され、HDMI（登録商標）導線がHDMI（登録商標）ビデオ信号を送送する時にHDMI（登録商標）電源信号を送送するためのHDMI（登録商標）電源溶接点、一对のHDMI（登録商標）導線と電気接続される一对のHDMI（登録商標）溶接点、1本の接地導線と電気接続される接地溶接点、一对のHDMI（登録商標）導線と電気接続される一对のHDMI（登録商標）溶接点、1本の接地導線と電気接続される接地溶接点、一对のHDMI（登録商標）導線と電気接続される一对のHDMI（登録商標）溶接点、1本の接地導線と電気接続される接地溶接点、一对のHDMI（登録商標）導線と電気接続される一对のHDMI（登録商標）溶接点、1本のホットスワップ検出導線と電気接続されるホットスワップ検出溶接点、DDCデータ導線と電気接続され、DDCデータ信号を送送するためのDDCデータ溶接点である。

【0081】

HDMI（登録商標）溶接点は、HDMI（登録商標）ピンを溶接することに用いられ、HDMI（登録商標）導線とHDMI（登録商標）溶接点とは電気接続され、HDMI（登録商標）ビデオ信号を送送することに用いられる。該実施例において、HDMI（登録商標）ビデオ信号は、合計に4対の差動信号を含み、それぞれ、HDMI（登録商標）クロック信号、赤色のビデオ信号、緑色のビデオ信号及び青色のビデオ信号であり、それぞれ4対のHDMI（登録商標）導線により伝送される。

【0082】

HDMI（登録商標）電源溶接点は、HDMI（登録商標）電源ピンを溶接することに用いられる。

【0083】

接地溶接点は、接地ピンを溶接することに用いられ、接地導線と接地溶接点とは電気接続され、接地することに用いられる。

【0084】

ホットスワップ検出溶接点は、ホットスワップ検出ピンを溶接することに用いられ、ホットスワップ検出導線とホットスワップ検出溶接点とは電気接続され、HDMI（登録商標）導線がHDMI（登録商標）ビデオ信号を送送する時に、ホットスワップ検出信号を送送することに用いられる。

【0085】

図8に示すように、回路基板120の第2導線領域BBには、4対の第3導線123は、ネットワークデータ導線であり、第4導線124は、待機制御導線と4本の接地導線を

含む。4対の第3溶接点103は、ネットワークデータ溶接点であり、第4溶接点104は、待機制御溶接点と4つの接地溶接点を含む。

【0086】

第2導線領域BB内において一列の溶接点は、それぞれ、導線に接続されない吊り下げ溶接点、待機制御導線と電気接続され、ネットワークデータ導線がネットワークデータ信号を送信する時に待機制御信号を送信するための待機制御溶接点、一対のネットワークデータ導線と電気接続される一対のネットワークデータ溶接点、1本の接地導線と電気接続される接地溶接点、一対のネットワークデータ導線と電気接続される一対のネットワークデータ溶接点、1本の接地導線と電気接続される接地溶接点、一対のネットワークデータ導線と電気接続される一対のネットワークデータ溶接点、1本の接地導線と電気接続される接地溶接点、導線に接続されない吊り下げ溶接点である。

10

【0087】

ネットワークデータ溶接点は、ネットワークデータピンを溶接することに用いられ、ネットワークデータ導線とネットワークデータ溶接点とは電気接続され、ネットワークデータ信号を送信することに用いられる。該実施例において、ネットワークデータ信号は、合計に4対の差動信号を含み、それぞれ、4対のネットワークデータ導線により伝送される。

【0088】

待機制御溶接点は、待機制御ピンを溶接することに用いられ、待機制御導線と待機制御溶接点とは電気接続され、ネットワークデータピンがネットワークデータ信号を送信する時に、待機制御信号を送信することに用いられる。

20

【0089】

接地溶接点は、接地ピンを溶接することに用いられ、接地導線と接地溶接点とは電気接続され、接地することに用いられる。

【0090】

図9は、図8の回路基板に対応するソケットのピンのレイアウトの模式図である。図9に示すように、該ソケットの第1列のピンは、少なくとも15個のピンを含み、15個のピンは、一列に設置され、上から下まで、その番号が1～15である。第1番名のピンは、第1ピンであり、具体的にDDCクロックピンである。第2番名のピンは、第2ピンであり、具体的にHDMI（登録商標）電源ピンである。隣接する第3番名、第4番名のピンは、第1ピンであり、具体的に一対のHDMI（登録商標）ピンである。第5番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第6番名、第7番名のピンは、第1ピンであり、具体的に一対のHDMI（登録商標）ピンである。第8番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第9番名、第10番名のピンは、第1ピンであり、具体的に一対のHDMI（登録商標）ピンである。第11番名のピンは、第2ピンであり、具体的に接地ピンアースである。隣接する第12番名、第13番名のピンは、第1ピンであり、具体的に一対のHDMI（登録商標）ピンである。第14番名のピンは、第2ピンであり、具体的にホットスワップ検出ピンである。第15番名のピンは、第1ピンであり、具体的にDDCデータピンである。第1番名～第15番名のピンは、第1導線領域AAにおいて上から下への15個の溶接点にそれぞれ溶接される。

30

40

【0091】

なお、上記実施例において、HDMI（登録商標）電源導線、3本の接地導線及びホットスワップ検出導線の位置は、お互いに交換することができ、HDMI（登録商標）電源導線とホットスワップ検出導線とは、低速の第2信号を送信するためのほかの第2導線に置換されることもでき、第2導線は、一対の第1導線の両側に設けられてもよく、本発明の実施例は、それを限定しない。

【0092】

図9に示すように、該ソケットの第2列のピンは、少なくとも15個のピンを含み、15個のピンは、一列に設置され、上から下まで、その番号が16～30である。第17番

50

名のピンは、第2ピンであり、具体的に待機制御ピンである。隣接する第18番名、第19番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンである。第20番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第21番名、第22番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンである。第23番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第24、第25番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンである。第26番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第27番名、第28番名のピンは、第1ピンであり、具体的に一对のネットワークデータピンである。第29番名のピンは、第2ピンであり、具体的に接地ピンである。該実施例において、第16番名、第30番名のピンは、除去され、又は、吊り下げて設置されることができる。第16番名～30番名のピンは、第2導線領域BBにおいて上から下への15個の溶接点にそれぞれ溶接される。

10

【0093】

なお、上記実施例において、待機制御溶接点と接地溶接点の位置は、お互いに交換することができ、待機制御溶接点は、低速の第2信号を伝送するためのほかの第4溶接点により置換されることもでき、第4溶接点は、一对の第3溶接点の両側に設けられてもよく、本発明の実施例は、それを限定しない。

【0094】

図10は、本発明の実施例に係る別の回路基板の構成模式図である。図10に示すように、ある回路基板において、回路基板120の第1導線領域AAには、2対の第1導線121は、USB3.0導線であり、第2導線122は、シリアルインターフェースデータ送信導線と1本の接地導線を含む。2対の第1溶接点101は、USB3.0溶接点であり、第2溶接点102は、シリアルインターフェースデータ送信溶接点と1つの接地溶接点を含む。

20

【0095】

具体的には、第1導線領域AAにおける一列の溶接点は、それぞれ、1本の接地導線と電気接続される接地溶接点、一对のUSB3.0導線と電気接続される一对のUSB3.0溶接点、1本の接地導線と電気接続される接地溶接点、一对のUSB3.0導線と電気接続される一对のUSB3.0溶接点、1本のシリアルインターフェースデータ送信導線と電気接続されるシリアルインターフェースデータ送信溶接点である。

30

【0096】

USB3.0溶接点は、USB3.0ピンを溶接することに用いられ、USB3.0導線とUSB3.0溶接点とは電気接続され、隣接する一对の第1導線121はUSB3.0導線であり、USB3.0導線はUSB3.0データ信号を伝送することに用いられる。該実施例において、USB3.0データ信号は、合計に2対の差動信号を含み、それぞれ、2対のUSB3.0導線により伝送される。隣接する一对の第1導線121とは、2つの相隣する第1導線121であり、かつ該2つの第1導線121の間には、他の導線は存在しない。

【0097】

接地溶接点は、接地ピンを溶接することに用いられ、接地導線と接地溶接点とは電気接続され、接地することに用いられる。

40

【0098】

シリアルインターフェースデータ送信溶接点は、シリアルインターフェースデータ送信ピンを溶接することに用いられ、シリアルインターフェースデータ送信導線とシリアルインターフェースデータ送信溶接点とは電気接続され、シリアルインターフェースデータ送信導線は、USB3.0導線がUSB3.0データ信号を伝送する時に、シリアルデータ信号を送信することに用いられる。

【0099】

幾つかの実施例において、図10に示すように、回路基板120の第2導線領域AAには、2対の第3導線123は、USB2.0導線であり、第4導線124は、電源スイッ

50

チ導線とシリアルインターフェースデータ受信導線を含む。2対の第3溶接点103は、USB2.0溶接点であり、第4溶接点104は、電源スイッチ溶接点とシリアルインターフェースデータ受信溶接点を含む。

【0100】

具体的には、第2導線領域BBにおける一列の溶接点は、それぞれ、回路基板120のビアホールを通して回路基板120の第2表面の接地パッドに電気接続される接地溶接点、一对のUSB2.0導線と電気接続される一对のUSB2.0溶接点、1本の電源スイッチ導線と電気接続される電源スイッチ溶接点、一对のUSB2.0導線と電気接続される一对のUSB2.0溶接点、1本のシリアルインターフェースデータ受信導線と電気接続されるシリアルインターフェースデータ受信溶接点である。

10

【0101】

USB2.0溶接点は、USB2.0ピンを溶接することに用いられ、USB2.0導線とUSB2.0溶接点とは電気接続され、隣接する一对の第3導線123は、USB2.0導線であり、USB2.0導線は、USB2.0データ信号を伝送することに用いられる。該実施例において、USB2.0データ信号は、合計に2対の差動信号を含み、それぞれ、2対のUSB2.0導線により伝送される。隣接する一对の第3導線123とは、2つの相隣する第3導線123であり、かつ該2つの第3導線123の間には、他の導線は存在しない。

【0102】

接地溶接点は、接地ピンを溶接することに用いられ、接地導線と接地溶接点とは電気接続され、接地することに用いられる。

20

【0103】

シリアルインターフェースデータ受信溶接点は、シリアルインターフェースデータ受信ピンを溶接することに用いられ、シリアルインターフェースデータ受信導線とシリアルインターフェースデータ受信溶接点とは電気接続され、シリアルインターフェースデータ受信導線は、USB2.0導線がUSB2.0データ信号を伝送する時に、シリアルデータ信号を受信することに用いられる。

【0104】

電源スイッチ溶接点は、電源スイッチピンを溶接することに用いられ、電源スイッチ導線と電源スイッチ溶接点とは電気接続され、USB2.0導線がUSB2.0データ信号を伝送する時に、電源スイッチ制御信号を伝送することに用いられる。

30

【0105】

図11は、図10の回路基板に対応するソケットのピンのレイアウトの模式図である。図11に示すように、該ソケットの第1列のピンは、少なくとも7つのピンを含み、7つのピンは、一列に設置され、上から下まで、その番号が1～7である。第1番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第2番名のピンと第3番名のピンは、第1ピンであり、具体的に一对のUSB3.0ピンである。第4番名のピンは、第2ピンであり、具体的に接地ピンである。隣接する第5番名のピンと第6番名のピンは、第1ピンであり、具体的に一对のUSB3.0ピンである。第7番名のピンは、第2ピンであり、具体的にシリアルインターフェースデータ送信ピンである。第1番名～第7番名のピンは、第1導線領域AAにおける上から下への7つの溶接点にそれぞれ溶接される。

40

【0106】

なお、上記実施例において、シリアルインターフェースデータ送信導線と接地導線の位置は、お互いに交換することができ、シリアルインターフェースデータ送信導線は、低速の第2信号を伝送するためのほかの第2導線により置換されることもでき、第2導線は、一对の第1導線の両側に設けられてもよく、本発明の実施例は、それを限定しない。

【0107】

図11に示すように、該ソケットの第2列のピンは、少なくとも7つのピンを含み、7つのピンは、一列に設置され、上から下まで、その番号が8～14である。第8番名のピンは、第4ピンであり、具体的に接地ピンである。隣接する第9番名のピンと第10番名

50

のピンは、第3ピンであり、具体的に一对のUSB 2.0ピンである。第11番名のピンは、第4ピンであり、具体的に電源スイッチ制御ピンである。隣接する第12番名のピンと第13番名のピンは、第3ピンであり、具体的に一对のUSB 2.0ピンである。第14番名のピンは、第4ピンであり、具体的にシリアルインターフェースデータ受信ピンである。第8番名～第14番名のピンは、第2導線領域BBにおける上から下への7つの溶接点にそれぞれ溶接される。

【0108】

なお、上記実施例において、電源スイッチ溶接点、シリアルインターフェースデータ受信溶接点及び接地溶接点の位置は、お互いに交換することができ、電源スイッチ溶接点とシリアルインターフェースデータ受信溶接点は、低速の第2信号を送送するための第4溶接点により置換されることもでき、第4溶接点は、一对の第3溶接点の両側に設けられてもよく、本発明の実施例は、それを限定しない。

【0109】

図12は、本発明の実施例に係る別の回路基板の構成模式図である。該回路基板が対応するソケットのピンのレイアウトの模式図は、図6を参照することができる。図12に示すように、第1導線領域AAは、20個の溶接点を含み、上から下へ、順次にDDCクロック溶接点、HDMI（登録商標）電源溶接点、一对のHDMI（登録商標）溶接点、接地溶接点、一对のHDMI（登録商標）溶接点、接地溶接点、一对のHDMI（登録商標）溶接点、接地溶接点、一对のHDMI（登録商標）溶接点、ホットスワップ検出溶接点、一对のUSB 3.0溶接点、接地溶接点、一对のUSB 3.0溶接点及びシリアルインターフェースデータ送信溶接点である。

【0110】

第1導線121は、DDCクロック導線、4対のHDMI（登録商標）導線及び2対のUSB 3.0導線を含む。第2導線122は、HDMI（登録商標）電源導線、4本の接地導線、ホットスワップ検出導線及びシリアルインターフェースデータ送信導線を含む。DDCクロック溶接点とDDCクロック導線とは電気接続され、HDMI（登録商標）電源溶接点とHDMI（登録商標）電源導線とは電気接続され、HDMI（登録商標）溶接点とHDMI（登録商標）導線とは電気接続され、ホットスワップ検出溶接点とホットスワップ検出導線とは電気接続され、接地溶接点と接地導線とは電気接続され、USB 3.0溶接点とUSB 3.0導線とは電気接続され、シリアルインターフェースデータ送信溶接点とシリアルインターフェースデータ送信導線とは電気接続される。

【0111】

第2導線領域BBは、20個の溶接点を含み、上から下へ、順次にDDCデータ溶接点、待機制御溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のネットワークデータ溶接点、接地溶接点、一对のUSB 2.0溶接点、電源スイッチ溶接点、一对のUSB 2.0溶接点及びシリアルインターフェースデータ受信溶接点である。

【0112】

第3導線123は、DDCデータ導線、4対のネットワークデータ導線及び2対のUSB 2.0導線を含む。第4導線124は、待機制御導線、電源スイッチ導線、シリアルインターフェースデータ受信導線及び1本の接地導線を含む。DDCデータ溶接点とDDCデータ導線とは電気接続され、待機制御溶接点と待機制御導線とは電気接続され、ネットワークデータ溶接点とネットワークデータ導線とは電気接続され、2対のネットワークデータ導線の間に位置する1つの接地溶接点は、回路基板のビアホールを通して回路基板の第2表面の接地パッドに電気接続され、USB 2.0溶接点とUSB 2.0導線とは電気接続され、電源スイッチ溶接点と電源スイッチ導線とは電気接続され、シリアルインターフェースデータ受信溶接点とシリアルインターフェースデータ受信導線とは電気接続される。

【0113】

図6に示すように、該ソケットは、2列のピンを含み、第1列のピンは、20個のピン

を含み、上から下へ、順次にD D Cクロックピン、H D M I（登録商標）電源ピン、一對のH D M I（登録商標）ピン、接地ピン、一對のH D M I（登録商標）ピン、接地ピン、一對のH D M I（登録商標）ピン、接地ピン、ホットスワップ検出ピン、一對のU S B 3 . 0ピン、接地ピン、一對のU S B 3 . 0ピン及びシリアルインターフェースデータ送信ピンである。D D Cクロック溶接点は、D D Cクロックピンを溶接することに用いられ、H D M I（登録商標）電源溶接点は、H D M I（登録商標）電源ピンを溶接することに用いられ、H D M I（登録商標）溶接点は、H D M I（登録商標）ピンを溶接することに用いられ、接地溶接点は、接地ピンを溶接することに用いられ、ホットスワップ検出溶接点は、ホットスワップ検出ピンを溶接することに用いられ、U S B 3 . 0溶接点は、U S B 3 . 0ピンを溶接することに用いられ、シリアルインターフェースデータ送信溶接点は、シリアルインターフェースデータ送信ピンを溶接することに用いられる。

10

【0114】

第2列のピンは、20個のピンを含み、上から下へ、順次にD D Cデータピン、待機制御ピン、一對のネットワークデータピン、接地ピン、一對のネットワークデータピン、接地ピン、一對のネットワークデータピン、接地ピン、一對のネットワークデータピン、接地ピン、一對のU S B 2 . 0ピン、電源スイッチピン、一對のU S B 2 . 0ピン及びシリアルインターフェースデータ受信ピンである。D D Cデータ溶接点は、D D Cデータピンを溶接することに用いられ、待機制御溶接点は、待機制御ピンを溶接することに用いられ、ネットワークデータ溶接点は、ネットワークデータピンを溶接することに用いられ、接地溶接点は、接地ピンを溶接することに用いられ、電源スイッチ溶接点は、電源スイッチピンを溶接し、U S B 2 . 0溶接点は、U S B 2 . 0ピンを溶接することに用いられ、シリアルインターフェースデータ受信溶接点は、シリアルインターフェースデータ受信ピンを溶接することに用いられる。

20

【0115】

あるコネクタにおいて、回路基板120の第2表面には接地パッドが設けられ、第1導線領域A Aにおいて、接地するための第2導線122と第2導線領域における接地導線及び接地溶接点は、回路基板120のビアホールを通して接地パッドに電気接続され、第2表面は、第1表面と対向する表面であり、接地パッドは、接地することに用いられる。

【0116】

あるコネクタでは、接地するための第2導線122には、複数のビアホールが設けられ、同一の第2導線122には、相隣する2つのビアホールの穴ピッチは、第1導線121に伝送される差動信号の1/5波長よりも小さく、それにより、該第2導線122における電位差を減少し、該第2導線122において各位置の電位は、共にアース電位である。

30

【0117】

好ましくは、第2導線122の線幅は、第1導線121の線幅の2倍以上であり、近接する2対の第1導線121間の結合をさらに減少し、クロストークを減少する。

【0118】

図13は、本発明の実施例に係る第1列のピンの近端クロストークのシミュレート結果図である。本発明の図6における第1列（第1～20番名のピン）の近端クロストークのシミュレート結果に対応し、図14は、本発明の実施例に係る第2列のピンの近端クロストークのシミュレート結果図であり、本発明の図6における第2列（第21～40番名のピン）の近端クロストークのシミュレート結果に対応する。図13、14に示すように、図における実線に示すように、曲線Aは、近接する2対の第1ピンの間には、第2ピンを設置しない時の近端クロストークの曲線である。図における点線に示すように、曲線Bは、近接する2対の第1ピンの間には、接地するための第2ピンを設置した時の近端クロストークの曲線である。図における二点鎖線に示すように、曲線Cは、近接する2対の第1ピンの間には、第2信号を伝送するための第2ピンを設置した時の近端クロストークの曲線である。図における鎖線に示すように、曲線Dは、P C I E 4 . 0標準を満足する近端クロストーク曲線である。近端クロストーク（N e a r E n d C r o s s ~ T a l k、

40

50

NEXT)とは、一対の第1ピンから隣接する別の対の第1ピンへ伝送された役に立たない信号であり、シングルリンク／チャンネルを評価するための1つの性能パラメータである。NEXTは、デシベル(dB)を単位として示し、伝送周波数の変化に伴って変化し、周波数が比較的高いと、比較的大きな干渉が発生する。PCI E (Peripheral Component Interconnect Express)は、快適な拡張インターフェース規格であり、Intelが提唱するPCプラットフォーム内部の配線標準である。

【0119】

図13及び図14に示すように、近接する2対の第1ピンの間には、第2信号を伝送するための第2ピンを設置した時の近端クロストークは、PCI E 4.0標準を満足することができ、かつ2対の第1ピンの間に第2信号を伝送するための第2ピンを設置した方案の高周波数の部分における表現は、近接する2対の第1ピンの間に接地するための第2ピンを設置した方案よりもよい。

10

【0120】

実施例二

本発明の実施例は、電子デバイスを更に提供し、本発明の上記実施例に係るコネクタを含み、図15は、本発明の実施例に係る電子デバイスの構成模式図である。図15に示すように、該電子デバイス210は、コネクタ211を含み、コネクタ211は、ソケットを含み、ソケットは、複数の第1ピンと複数の第2ピンを含み、

隣接する一対の第1ピンは、第1信号を伝送することに用いられ、

20

第2ピンは、接地し、又は、第2信号を伝送することに用いられ、第1信号の伝送レートは、第2信号の伝送レートよりも大きい。

【0121】

複数の第2ピンは、一対の第1ピンの両側に設けられる。

【0122】

あるソケットでは、4対の第1ピンは、HDMI(登録商標)ピンであり、HDMI(登録商標)ピンの両側に位置する第2ピンは、HDMI(登録商標)電源ピン、3つの接地ピン及びホットスワップ検出ピンを含み、

HDMI(登録商標)ピンは、HDMI(登録商標)ビデオ信号を伝送することに用いられ、

30

HDMI(登録商標)電源ピンは、HDMI(登録商標)ピンがHDMI(登録商標)ビデオ信号を伝送する時に、HDMI(登録商標)電源信号を伝送することに用いられ、

接地ピンは、接地することに用いられ、

ホットスワップ検出ピンは、HDMI(登録商標)ピンがHDMI(登録商標)ビデオ信号を伝送する時に、ホットスワップ検出信号を伝送することに用いられる。

【0123】

あるソケットでは、第1ピンは、2つのDDCピンをさらに含み、DDCピンは、DDC信号を伝送することに用いられる。

【0124】

あるソケットでは、2対の第1ピンは、USB 3.0ピンであり、USB 3.0ピンの両側に位置する第2ピンは、シリアルインターフェースデータ送信ピンと1つの接地ピンを含み、

40

USB 3.0ピンは、USB 3.0データ信号を伝送することに用いられ、

接地ピンは、接地することに用いられ、

シリアルインターフェースデータ送信ピンは、USB 3.0ピンがUSB 3.0データ信号を伝送する時に、シリアルデータ信号を伝送することに用いられる。

【0125】

あるソケットでは、4対の第1ピンは、ネットワークデータピンであり、ネットワークデータピンの両側に位置する第2ピンは、待機制御ピンと4つの接地ピンを含み、

ネットワークデータピンは、ネットワークデータ信号を伝送することに用いられ、

50

待機制御ピンは、ネットワークデータピンがネットワークデータ信号を伝送する時に、待機制御信号を伝送することに用いられ、

接地ピンは、接地することに用いられる。

【0126】

あるソケットでは、2対の第1ピンは、USB 2.0ピンであり、USB 2.0ピンの両側に位置する第2ピンは、シリアルインターフェースデータ受信ピンと電源スイッチ制御ピンを含み、

USB 2.0ピンは、USB 2.0データ信号を伝送することに用いられ、

シリアルインターフェースデータ受信ピンは、USB 2.0ピンがUSB 2.0データ信号を伝送する時に、シリアルデータ信号を受信することに用いられ、

電源スイッチ制御ピンは、USB 2.0ピンがUSB 2.0データ信号を伝送する時に、電源スイッチ制御信号を伝送することに用いられる。

【0127】

あるソケットでは、第1ピンは、4対のHDMI（登録商標）ピン、2対のUSB 3.0ピン、2対のUSB 2.0ピン、4対のネットワークデータピン、2つのDDCピンを含み、2つのDDCピンは、それぞれ、DDCクロックピンとDDCデータピンであり、

第2ピンは、HDMI（登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、シリアルインターフェースデータ受信ピン、待機制御ピン、電源スイッチ制御ピン及び8つの接地ピンを含み、

ソケットの第1側には、1つのDDCクロックピン、HDMI（登録商標）電源ピン、一对のHDMI（登録商標）ピン、1つの接地ピン、一对のHDMI（登録商標）ピン、1つの接地ピン、一对のHDMI（登録商標）ピン、1つの接地ピン、一对のHDMI（登録商標）ピン、ホットスワップ検出ピン、一对のUSB 3.0ピン、1つの接地ピン、一对のUSB 3.0ピン及びシリアルインターフェースデータ送信ピンは、順に設けられ、

ソケットの第2側には、1つのDDCデータピン、待機制御ピン、一对のネットワークデータピン、1つの接地ピン、一对のネットワークデータピン、1つの接地ピン、一对のネットワークデータピン、1つの接地ピン、一对のUSB 2.0ピン、電源スイッチ制御ピン、一对のUSB 2.0ピン及びシリアルインターフェースデータ受信ピンは、順に設けられ、第1側と第2側とは対向している。

【0128】

あるコネクタでは、コネクタは、回路基板をさらに含み、ソケットは、回路基板の1つの辺縁に溶接され、

回路基板の第1表面には、第1導線領域と第2導線領域とが区分され、第1導線領域とソケットとの間の距離は、第2導線領域とソケットとの間の距離よりも大きく、

第1導線領域には、第1溶接点、第2溶接点、第1導線及び第2導線が設けられ、第1溶接点と第1導線とは電気接続され、第2溶接点と第2導線とは電気接続され、

第2溶接点は、それぞれ、隣接する一对の第1溶接点の両側に位置し、

第2導線は、それぞれ、隣接する一对の第1導線の両側に位置し、

第1溶接点は、ソケットにおける一部の第1ピンを溶接することに用いられ、

第2溶接点は、ソケットにおける一部の第2ピンを溶接することに用いられる。

【0129】

HDMI（登録商標）ピン及びUSB 3.0ピンは、第1導線領域における第1溶接点に溶接される。

【0130】

本発明の実施例は、電子デバイスを提供し、該電子デバイスは、コネクタを含み、コネクタは、第1ピンと第2ピンを含み、隣接する一对の第1ピンは、高速の第1信号を伝送することに用いられ、第2ピンは、それぞれ、一对の第1ピンの両側に位置し、第2ピンは、接地することに用いられ、この対の第1ピンが第1信号を伝送する時に、低速の第2信号を伝送することに用いられる。低速の第2信号を伝送するための第2ピンは、第2信

号を伝送すると共に、隔離アースとしても機能し、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。2つの第2ピンは、それぞれ、一対の第1ピンの両側に位置し、この対の第1ピンを被覆し、近接する2対の第1ピンに伝送される第1信号の間のクロストークを減少する。HDMI（登録商標）電源信号を伝送するための第2導線、ホットスワップ検出信号を伝送するための第2導線及びシリアルインターフェースデータを伝送するための第2導線は、HDMI（登録商標）ビデオ信号及びUSB 3.0データ信号を伝送するための第1導線が高速の第1信号を伝送する時に、低速の第2信号を伝送し、HDMI（登録商標）電源信号を伝送するための第2導線、ホットスワップ検出信号を伝送するための第2導線は、隔離アース導線として多重化され、接地するための接地導線の数を減少する。第2導線は、一対の第1導線の両側に設けられ、この対の第1導線を被覆し、近接する2対の第1導線に伝送される第1信号の間のクロストークを減少する。また、HDMI（登録商標）ビデオ信号を伝送するための第1導線は、第1導線領域に設けられ、HDMI（登録商標）ビデオ信号を伝送するための各対の第1導線の両側には、共に1本の第2導線を設置することを保証することができ、近接する2対のHDMI（登録商標）ビデオ信号線の間の結合を減少し、それによりクロストークを減少し、HDMI（登録商標）ビデオ信号の安全性を保証する。

10

【0131】

実施例三

オープンプラグブル仕様は、Intelとディスプレイの製造者とが共同に制定される標準化デジタルサインインターフェース仕様である。OPSコンピュータの内部構成は、1つのX86アーキテクチャの小型コンピュータであり、プロセッサ、メモリ、ハードディスク、複数種の入出力インターフェース及びWindows操作インターフェースが配置され、1台のホストコンピュータに相当する。

20

【0132】

従来のOPSコンピュータのアプリケーションは、通常、2つの部分により実現され、第1部分は、OPSコンピュータであり、第2部分は、OPSコネクタである。OPSコネクタは、OPSコンピュータとオールインワンマシン又はテレビジョンの内部線路とが接続するブリッジであり、オールインワンマシン又はテレビジョン内部の電源を、OPSインターフェースを介してOPSコンピュータに供給し、OPSコンピュータのHDMI（登録商標）ビデオ信号、USB端口信号及びスイッチ制御信号は、OPSコネクタを介して信号出力を実現し、このようにして、OPSコンピュータとオールインワンマシンとの間は、プラグだけで、接続して使用されることができる。

30

【0133】

コネクタに伝送される信号、例えば、HDMI（登録商標）、ギガビットネットワーク、USB 3.0は、共に伝送レートが比較的高い信号であり、高速信号のアースに対する要求は比較的高く、高速信号指標を保証するために、クロストーク、インピーダンスなどの指標が標準に達することを保証するために、信号プロトコルの要求に従って、通常、差動対間を被覆する必要がある。しかしながら、差動対間を被覆する要求に厳格的に従うと、少なくとも、以下の隔離アースが要求される。

【0134】

HDMI（登録商標）：4組の差動対について、4つの隔離アースが必要である。

40

【0135】

USB 3.0：2組の差動対について、2つの隔離アースが必要である。

【0136】

ギガビットネットワーク：4組の差動対について、4つの隔離アースが必要である。

【0137】

USB 2.0：2対のUSB 2.0について、1つの隔離アースを追加する必要がある。

【0138】

従って、4つのパワーグラウンドピンの以外に、更なる11個の隔離接地ピンが必要とし、それによりOPSコネクタの構成を複雑化させ、かつ製造コストは高い。

50

【0139】

本発明の実施例は、オーブンブラガブル仕様（OPS）デバイスを提供し、図16は、本発明の実施例に係るオーブンブラガブル仕様（OPS）デバイスの構成模式図である。図16に示すように、該デバイスは、OPSホストコンピュータ210とオールインワンマシン220を含む。オールインワンマシン220は、従来の分体されたデスクトップコンピュータのホストコンピュータをディスプレイに集積し、オールインワンマシンを形成する。

【0140】

OPSホストコンピュータ210は、第1コネクタ211を含み、第1コネクタ211は、オスプラグを含み、オスプラグは、第1ピンと第2ピンを含み、

隣接する一対の第1ピンは、OPSホストコンピュータ210が発生するホストコンピュータ信号をオールインワンマシンに伝送し、又は、オールインワンマシン220からの外部信号を受信することに用いられ、

第2ピンは、それぞれ、一対の第1ピンの両側に位置し、

第2ピンは、接地し、又は、オールインワンマシンからの第1目標信号を受信し、又は、第2目標信号をオールインワンマシンに伝送することに用いられ、

ホストコンピュータ信号及び外部信号の伝送レートは、第1目標信号と第2目標信号の伝送レートよりも大きい。

【0141】

例として、ホストコンピュータ信号及び外部信号は、HDMI（登録商標）ビデオ信号、ネットワークデータ信号、USB3.0データ信号、USB2.0データ信号及びDDC信号のうちの少なくとも1つを含み、第1目標信号及び第2目標信号は、ホットスワップ信号、HDMI（登録商標）電源信号、シリアルインターフェースデータ信号、待機制御信号及び電源スイッチ制御信号のうちの少なくとも1つを含む。

【0142】

一具体的な実施例において、オスプラグのピンのレイアウトの模式図は、図6に示される。

【0143】

第1コネクタ211は、第1回路基板をさらに含み、オスプラグは、第1回路基板に溶接され、第1回路基板は、OPSホストコンピュータ210のマザーボードに集積されることができる。第1回路基板の第1表面には、第1導線領域と第2導線領域とが区分され、第1導線領域とオスプラグとの間の距離は、第2導線領域とオスプラグとの間の距離よりも大きい。

【0144】

第1導線領域には、第1溶接点、第2溶接点、第1導線及び第2導線が設けられ、第1溶接点と第1導線とは電気接続され、第2溶接点と第2導線とは電気接続され、

第2溶接点は、それぞれ、隣接する一対の第1溶接点の両側に位置し、

第2導線は、それぞれ、隣接する一対の第1導線の両側に位置し、

第1溶接点は、ソケットにおける一部の第1ピンを溶接することに用いられ、

第2溶接点は、ソケットにおける一部の第2ピンを溶接することに用いられる。

【0145】

一具体的な実施例において、第1導線領域は、20個の溶接点を含み、本発明の図6におけるソケットの第1側の20個のピンに対応し、第2導線領域は、20個の溶接点を含み、本発明の図6におけるソケットの第2側の20個のピンに対応し、各ピンは、対応する溶接点に溶接される。第1導線領域において、上から下への20個の溶接点は、順次にオスプラグの第1側の第1～20番名のピンに対応して溶接され、第2導線領域において、上から下への20個の溶接点は、順次にオスプラグの第2側の第21～40番名のピンに対応して溶接される。

【0146】

オスプラグは、オスプラグの各ピンに対応して電気接続された40本の挿入ピンをさら

10

20

30

40

50

に含む。

【0147】

オールインワンマシン220は、第2コネクタ221を含み、第2コネクタ221は、メスプラグを含み、オスプラグは、メスプラグに挿入されることに用いられ、

メスプラグは、第3ピンと第4ピンを含み、

隣接する一対の第3ピンは、オールインワンマシン220が発生する外部信号をOPSHOSTコンピュータ210に伝送し、又は、OPSHOSTコンピュータ210からのHOSTコンピュータ信号を受信することに用いられ、

第4ピンは、それぞれ、一対の第3ピンの両側に位置し、

第4ピンは、接地し、又は、OPSHOSTコンピュータからの第2目標信号を受信し、又は、第1目標信号をOPSHOSTコンピュータに伝送することに用いられる。

10

【0148】

一具体的な実施例において、メスプラグのピンのレイアウトの模式図は、図6に示される。

【0149】

第2コネクタ221は、第2回路基板をさらに含み、メスプラグは、第2回路基板に溶接され、第2回路基板は、オールインワンマシン220のマザーボードに集積されることができる。第2回路基板の第1表面には、第1導線領域と第2導線領域とが区分され、第1導線領域とオスプラグとの間の距離は、第2導線領域とオスプラグとの間の距離よりも大きい。

20

【0150】

第1導線領域には、第1溶接点、第2溶接点、第1導線及び第2導線が設けられ、第1溶接点と第1導線とは電気接続され、第2溶接点と第2導線とは電気接続され、

第2溶接点は、それぞれ、隣接する一対の第1溶接点の両側に位置し、

第2導線は、それぞれ、隣接する一対の第1導線の両側に位置し、

第1溶接点は、ソケットにおける一部の第1ピンを溶接することに用いられ、

第2溶接点は、ソケットにおける一部の第2ピンを溶接することに用いられる。

【0151】

一具体的な実施例において、第1導線領域は、20個の溶接点を含み、本発明の図6におけるソケットの第1側の20個のピンに対応し、第2導線領域は、20個の溶接点を含み、本発明の図6におけるソケットの第2側の20個のピンに対応し、各ピンは、対応する溶接点に溶接される。第1導線領域において、上から下への20個の溶接点は、順次にオスプラグの第1側の第1～20番名のピンに対応して溶接され、第2導線領域において、上から下への20個の溶接点は、順次にオスプラグの第2側の第21～40番名のピンに対応して溶接される。

30

【0152】

メスプラグは、メスプラグの各ピンに対応して電気接続される40個の挿入穴をさらに含む。

【0153】

挿入ピンは、挿入穴に挿入されることにより、OPSHOSTコンピュータ210とオールインワンマシン220とがプラグ可能に接続される。

40

【0154】

具体的には、オスプラグがメスプラグに挿入された時に、オールインワンマシン220は、主電源ピンを介してOPSHOSTコンピュータ210へ主電源信号(18V、3A)を伝送し、それによりOPSHOSTコンピュータ210へ電力を供給する。オールインワンマシン220は、電源スイッチ制御ピンを介してOPSHOSTコンピュータ210へ電源スイッチ制御信号を送信することにより、OPSHOSTコンピュータ210がオンまたはオフするように制御する。オールインワンマシン220は、待機制御ピンを介してOPSHOSTコンピュータ210へ待機制御信号を送信することにより、OPSHOSTコンピュータ210が待機状態に進入し、又は、待機状態から退出するように制御する。オール

50

インワンマシン２２０がＤＤＣピンを介してＯＰＳホストコンピュータ２１０へディスプレイ情報（例えば、解像度、走査周波数など）を送信することにより、ＯＰＳホストコンピュータ２１０は、ディスプレイ情報に基づいて、ディスプレイとＯＰＳホストコンピュータ２１０との間の通信方法を特定する。オールインワンマシン２２０は、ＨＤＭＩ（登録商標）電源ピンを介してＯＰＳホストコンピュータ２１０へＨＤＭＩ（登録商標）電源信号を送信することにより、ＨＤＭＩ（登録商標）ビデオ信号をＶＧＡなどのアナログＲＧＢ信号に変換する。オールインワンマシン２２０は、ホットスワップ検出ピンを介してＯＰＳホストコンピュータ２１０へホットスワップ検出信号を送信することにより、オールインワンマシン２２０がコネクタを介してＯＰＳホストコンピュータ２１０に接続し、又は、接続を切断する時に、ＯＰＳホストコンピュータ２１０は、ホットスワップ検出ピンを介してこのイベントを検出し、かつ応答することができる。ＯＰＳホストコンピュータ２１０は、シリアルインターフェースデータ送信ピンを介してオールインワンマシン２２０へシリアルインターフェースデータを送信し、及びシリアルインターフェースデータ受信ピンを介してオールインワンマシン２２０から送信されるシリアルインターフェースデータを受信する。ＯＰＳホストコンピュータ２１０は、ＨＤＭＩ（登録商標）ピンを介してオールインワンマシン２２０へＨＤＭＩ（登録商標）ビデオ信号を送信し、又は、オールインワンマシン２２０からのＨＤＭＩ（登録商標）ビデオ信号を受信する。ＯＰＳホストコンピュータ２１０は、ＵＳＢ３．０ピンを介してオールインワンマシン２２０へＵＳＢ３．０データ信号を送信し、又は、オールインワンマシン２２０からのＵＳＢ３．０データ信号を受信する。ＯＰＳホストコンピュータ２１０は、ＵＳＢ２．０ピンを介してオールインワンマシン２２０へＵＳＢ２．０データ信号を送信し、又は、オールインワンマシン２２０からのＵＳＢ２．０データ信号を受信する。ＯＰＳホストコンピュータ２１０は、ネットワークデータピンを介してオールインワンマシン２２０へネットワークデータ信号を送信する。

【０１５５】

本発明の実施例に係るオープンプラグブル仕様（ＯＰＳ）デバイスは、ＯＰＳホストコンピュータとオールインワンマシンを含み、ＯＰＳホストコンピュータとオールインワンマシンとは、コネクタを介して接続され、コネクタは、オスプラグとメスプラグを含み、オスプラグ及びメスプラグのＨＤＭＩ（登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、待機制御ピン、電源スイッチ制御ピン及びシリアルインターフェースデータ受信ピンは、第１ピンが高速の第１信号を送信する時に、低速の第２信号を送信し、ＨＤＭＩ（登録商標）電源ピン、ホットスワップ検出ピン、シリアルインターフェースデータ送信ピン、待機制御ピン、電源スイッチ制御ピン及びシリアルインターフェースデータ受信ピンは、隔離接地ピンとして多重化され、接地するための接地ピンの数を減少させ、生産コストを低下させる。２つの第２ピンは、それぞれ、一対の第１ピンの両側に位置し、この対の第１ピンを被覆し、近接する２対の第１ピンに伝送される第１信号の間のクロストークを減少する。ＨＤＭＩ（登録商標）電源信号を送信するための第２導線、ホットスワップ検出信号を送信するための第２導線及びシリアルインターフェースデータを送信するための第２導線は、ＨＤＭＩ（登録商標）ビデオ信号及びＵＳＢ３．０データ信号を送信するための第１導線が高速の第１信号を送信する時に、低速の第２信号を送信し、ＨＤＭＩ（登録商標）電源信号を送信するための第２導線、ホットスワップ検出信号を送信するための第２導線は、隔離アース導線として多重化され、接地するための接地導線の数を減少する。２本の第２導線は、それぞれ、一対の第１導線の両側に位置し、この対の第１導線を被覆し、近接する２対の第１導線に伝送される第１信号の間のクロストークを減少する。また、ＨＤＭＩ（登録商標）ビデオ信号を送信するための第１導線は、第１導線領域に設けられ、ＨＤＭＩ（登録商標）ビデオ信号を送信するための各対の第１導線の両側には、共に１本の第２導線が設置されることを保証することができ、近接する２対のＨＤＭＩ（登録商標）ビデオ信号線間の結合を減少し、それによりクロストークを減少し、ＨＤＭＩ（登録商標）ビデオ信号の安全性を保証する。

【０１５６】

なお、本明細書の説明において、用語「上」、「下」、「右」などの方位又は位置関係は図面に示す方位又は位置関係に基づくものであり、説明の便宜及び簡潔さのために過ぎず、係る装置又は構成部材が必ずしも特定の方位を有したり、特定の方位で構成、操作されたりすることを指示又は示唆するものではなく、このため、本出願を制限するものとして理解できない。さらに、用語「第1」、「第2」は説明するときに区別するために過ぎず、特別な意味がない。

【0157】

本明細書の説明において、用語「一実施例」、「例」などを参照した説明は、この実施例又は例を参照して説明した具体的な特徴、構造、材料や特性が本出願の少なくとも1つの実施例又は例に含まれることを意味する。本明細書では、上記用語に対する例示的な表現は同じ実施例又は例を指すわけではない。

10

【0158】

なお、本明細書は実施形態として説明したが、各実施形態は1つの独立した技術案だけを含むわけではなく、明細書のこのような記述方式は明瞭さのために過ぎず、当業者であれば、明細書を全体として取り扱うべきであり、各実施例の技術案も適切に組み合わせられて、当業者にとって理解できる他の実施形態としてもよい。

【0159】

以上、具体的な実施例を組み合わせる本発明の技術原理を説明した。これらの説明は、本発明の原理を解釈するためのものに過ぎず、いずれかの方式で本発明の保護範囲の制限として解釈すべきではない。ここでの解釈に基づいて、当業者は、創意工夫をしない前提で容易に想到された他の具体的な実施形態は、いずれも、本発明の保護範囲に含まれる。

20

30

40

50

【図面】
【図 1】

No.	ピン
1	第 2 ピン
2	第 1 ピン
3	第 1 ピン
4	第 2 ピン
5	第 1 ピン
6	第 1 ピン
7	第 2 ピン

【図 2】

No.	ピン
1	PC-HDMI-DDC-CLK
2	HDMI-5V
3	PC-HDMI-CLKN
4	PC-HDMI-CLKP
5	GND
6	PC-HDMI-TXN0
7	PC-HDMI-TXP0
8	GND
9	PC-HDMI-TXN1
10	PC-HDMI-TXP1
11	GND
12	PC-HDMI-TXN2
13	PC-HDMI-TXP2
14	HPD
15	PC-HDMI-DDC-DATA

10

【図 3】

No.	ピン
1	GND
2	U3. 0-RXP1-R
3	U3. 0-RXN1-R
4	GND
5	U3. 0-TXP1-R
6	U3. 0-TXN1-R
7	PC-UART-TX

【図 4】

No.	ピン
1	
2	3. 3V-STB
3	L2-TDI-P0
4	L2-TDI-N0
5	GND
6	L2-TDI-P1
7	L2-TDI-N1
8	GND
9	L2-TDI-P2
10	L2-TDI-N2
11	GND
12	L2-TDI-P3
13	L2-TDI-N3
14	GND
15	

20

30

40

50

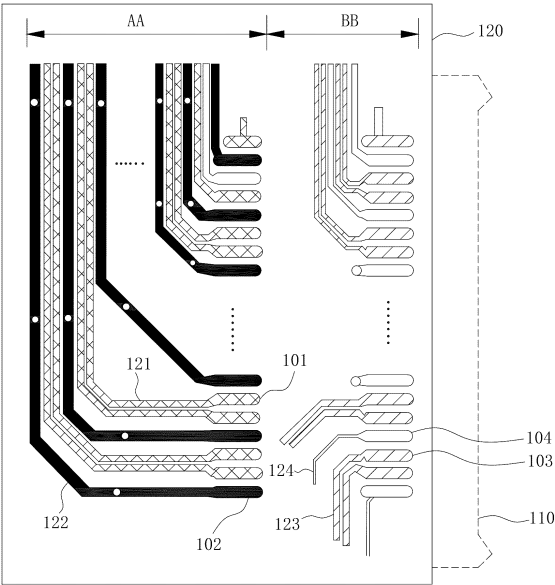
【図 5】

No.	ピン
1	GND
2	USB2. 0+ #1
3	USB2. 0- #1
4	PWR-BTN
5	USB2. 0+ #2
6	USB2. 0- #2
7	PC-UART-RX

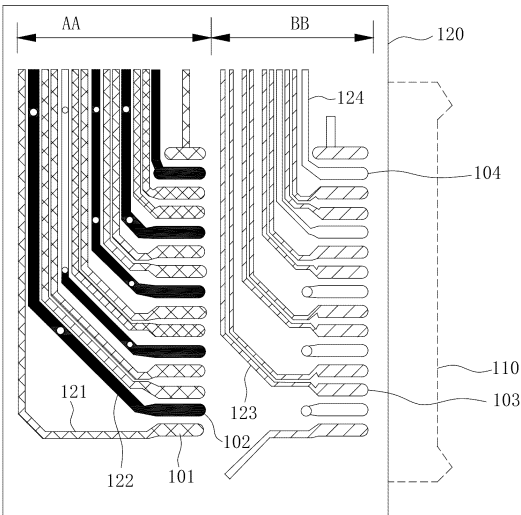
【図 6】

MF-A	GND	GND	MF-A
MF-B	DC-18V (3A)	DC-18V (3A)	MF-B
1	PC-HDMI-DDC-CLK	PC-HDMI-DDC-DATA	21
2	HDMI-5V	3. 3V-STB	22
3	PC-HDMI-CLKN	L2-TDI-P0	23
4	PC-HDMI-CLKP	L2-TDI-N0	24
5	GND	GND	25
6	PC-HDMI-TXN0	L2-TDI-P1	26
7	PC-HDMI-TXP0	L2-TDI-N1	27
8	GND	GND	28
9	PC-HDMI-TXN1	L2-TDI-P2	29
10	PC-HDMI-TXP1	L2-TDI-N2	30
11	GND	GND	31
12	PC-HDMI-TXN2	L2-TDI-P3	32
13	PC-HDMI-TXP2	L2-TDI-N3	33
14	HPD	GND	34
15	U3. 0-RXP1-R	USB2. 0+ #1	35
16	U3. 0-RXN1-R	USB2. 0- #1	36
17	GND	PWR-BTN	37
18	U3. 0-TXP1-R	USB2. 0+ #2	38
19	U3. 0-TXN1-R	USB2. 0- #2	39
20	PC-UART-TX	PC-UART-RX	40
MF-A	GND	GND	MF-A

【図 7】



【図 8】



10

20

30

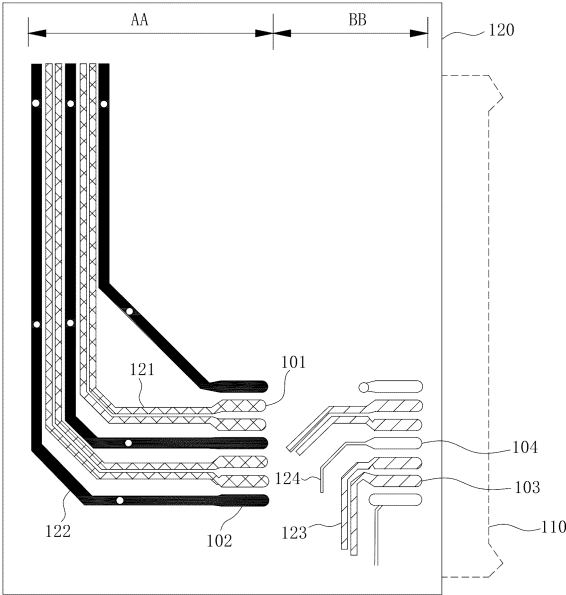
40

50

【図 9】

1	PC-HDMI-DDC-CLK		16
2	HDMI-5V	3.3V-STB	17
3	PC-HDMI-CLKN	L2-TDI-P0	18
4	PC-HDMI-CLKP	L2-TDI-N0	19
5	GND	GND	20
6	PC-HDMI-TXN0	L2-TDI-P1	21
7	PC-HDMI-TXP0	L2-TDI-N1	22
8	GND	GND	23
9	PC-HDMI-TXN1	L2-TDI-P2	24
10	PC-HDMI-TXP1	L2-TDI-N2	25
11	GND	GND	26
12	PC-HDMI-TXN2	L2-TDI-P3	27
13	PC-HDMI-TXP2	L2-TDI-N3	28
14	HPD	GND	29
15	PC-HDMI-DDC-DATA		30

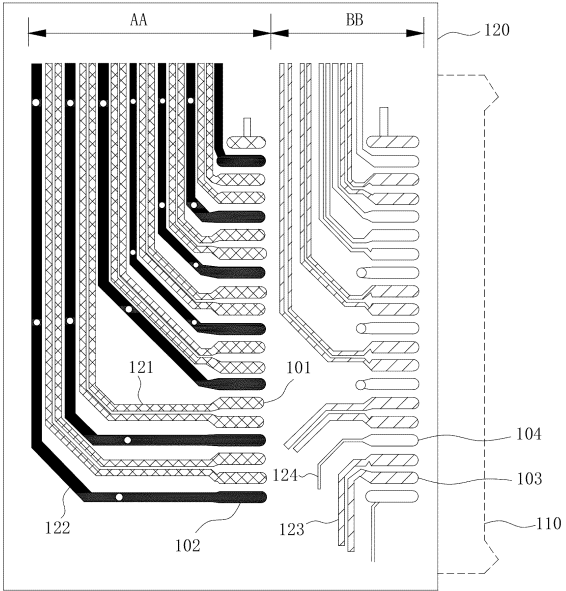
【図 10】



【図 11】

1	HPD	GND	8
2	U3.0-RXP1-R	USB2.0-#1	9
3	U3.0-RXN1-R	USB2.0-#1	10
4	GND	PWR-BTN	11
5	U3.0-TXP1-R	USB2.0-#2	12
6	U3.0-TXN1-R	USB2.0-#2	13
7	PC-UART-TX	PC-UART-RX	14

【図 12】



10

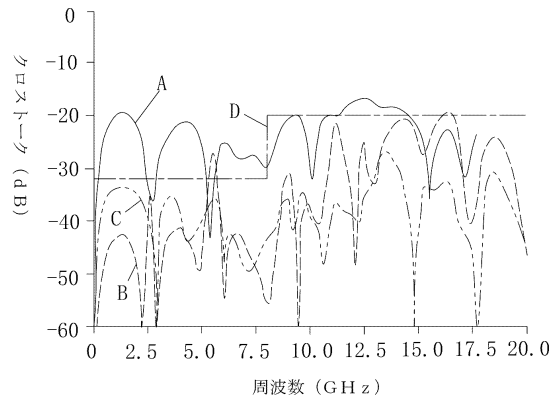
20

30

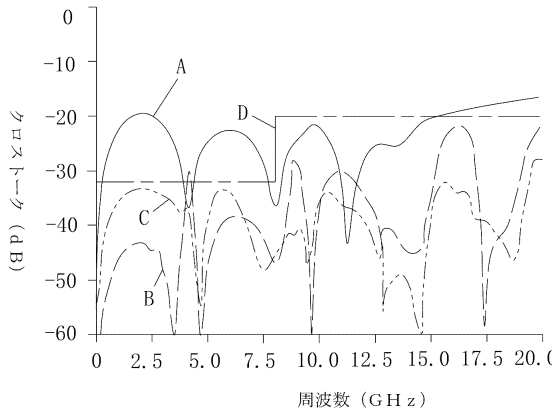
40

50

【図 1 3】

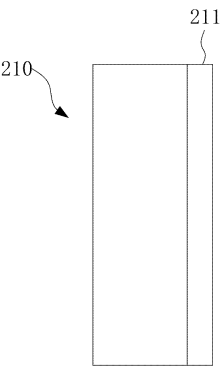


【図 1 4】

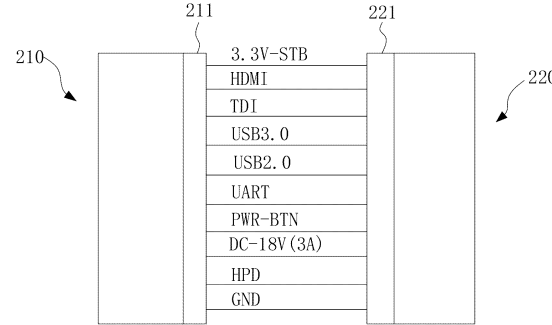


10

【図 1 5】



【図 1 6】



20

30

40

50

フロントページの続き

中国 5 1 0 6 6 3 ▲広▼東省▲広▼州市▲経▼▲済▼技▲術▼▲開▼▲発▼区科学城科珠路 1 9 2 号

No. 192, Kezhu Road, Science Park Guangzhou, Guangdong, China

(74)代理人 100107766

弁理士 伊東 忠重

(74)代理人 100070150

弁理士 伊東 忠彦

(74)代理人 100135079

弁理士 宮崎 修

(72)発明者 ▲蘇▼ 章岳

中華人民共和国広東省広州市黄埔区雲埔四路 6 号

(72)発明者 ▲楊▼ 学涯

中華人民共和国広東省広州市黄埔区雲埔四路 6 号

(72)発明者 侯 旻翔

中華人民共和国広東省広州市黄埔区雲埔四路 6 号

(72)発明者 ▲陳▼ 江武

中華人民共和国広東省広州市黄埔区雲埔四路 6 号

審査官 山下 寿信

(56)参考文献 中国実用新案第 2 0 2 5 8 5 8 4 0 (CN, U)

特開 2 0 1 3 - 0 6 2 1 3 8 (JP, A)

登録実用新案第 3 1 5 9 9 0 0 (JP, U)

米国特許出願公開第 2 0 1 6 / 0 0 4 3 5 0 8 (US, A1)

米国特許出願公開第 2 0 0 9 / 0 2 0 3 2 5 9 (US, A1)

特開 2 0 1 5 - 2 0 1 5 3 3 (JP, A)

中国実用新案第 2 0 3 4 1 6 3 4 8 (CN, U)

中国実用新案第 2 0 6 8 6 3 6 6 1 (CN, U)

(58)調査した分野 (Int.Cl., DB名)

H 0 1 R 1 3 / 6 4 7 1

H 0 1 R 2 4 / 6 0