

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 7 月 9 日 (09.07.2015)



(10) 国际公布号
WO 2015/100815 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2014/070960
- (22) 国际申请日: 2014 年 1 月 21 日 (21.01.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310753955.X 2013 年 12 月 31 日 (31.12.2013) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO.,LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 曾丽媚 (ZENG, Limei); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市深南中路新闻大厦 1 号楼 3 楼 307 室, Guangdong 518027 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: METHOD OF COMPENSATING FOR GATE DRIVING ON ARRAY SIGNAL LINE RESISTANCE, AND LIQUID CRYSTAL DISPLAY PANEL USING SAME

(54) 发明名称: 补偿栅极驱动电路信号线阻值的方法及应用该方法液晶显示面板

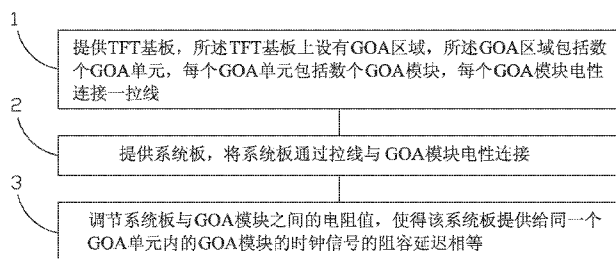


图3 /Fig.3

- 1 Providing a TFT substrate, the TFT substrate (20) being provided with a GOA region comprising a plurality of GOA units, each GOA unit comprising a plurality of GOA modules, and each GOA module being electrically connected to a pull line
- 2 Providing a system board electrically connect to the GOA modules via the pull lines
- 3 Adjusting the resistance between the system board and the GOA modules so as to enable the system board to provide equal resistance-capacitance delay of the clock signals for the GOA modules in the same GOA unit

(57) Abstract: Provided are a method of compensating for gate driving on array (GOA) signal line resistance, and liquid crystal display panel using the method, the method comprising: step 1, providing a TFT substrate (20), the TFT substrate (20) being provided with a GOA region (22) comprising a plurality of GOA units (24), each GOA unit (24) comprising a plurality of GOA modules, and each GOA module being electrically connected to a pull line; step 2, providing a system board (40) electrically connect to the GOA modules via the pull lines; step 3, adjusting the resistance between the system board (40) and the GOA modules so as to enable the system board (40) to provide equal resistance-capacitance delay of the clock signals for the GOA modules in the same GOA unit (24), such that the gate driving signals have the same delay, and two neighboring rows of pixels have the same charging rate and the same gray scale, thus avoiding stripes and improving display effect.

(57) 摘要: 本发明提供一种补偿栅极驱动电路信号线阻值的方法及应用该方法液晶显示面板, 所述方法包括: 步骤1、提供 TFT 基板 (20), 所述 TFT 基板 (20) 上设有 GOA 区域 (22), 所述 GOA 区域 (22) 包括数个 GOA 单元 (24), 每个 GOA 单元 (24) 包括数个 GOA 模块, 每个 GOA 模块电性连接一拉线; 步骤2、提供系统板 (40), 将系统板 (40) 通过拉线与 GOA 模块电性连接;

步骤3、调节系统板 (40) 与 GOA 模块之间的电阻值, 使得该系统板 (40) 提供给同一个 GOA 单元 (24) 内的 GOA 模块的时钟信号的阻容延迟相等, 使得栅极驱动信号的延迟相同, 进而使得相邻两排的像素的充电率相同, 使得该两排像素具有相同的灰阶, 避免条纹的产生, 提高了显示效果。

补偿栅极驱动电路信号线阻值的方法及应用该方法的液晶显示面

板

技术领域

- 5 本发明涉及平面显示领域，尤其涉及一种补偿栅极驱动电路信号线阻值的方法及应用该方法的液晶显示面板。

背景技术

- 10 液晶显示装置（Liquid Crystal Display, LCD）具有机身薄、省电、无辐射等众多优点，得到了广泛的应用，如移动电话、个人数字助理（PDA）、数字相机、计算机屏幕或笔记本电脑屏幕等。

- 现有市场上的液晶显示装置大部分为背光型液晶显示装置，其包括壳体、设于壳体內的液晶显示面板及设于壳体內的背光模组（Backlight module）。传统的液晶显示面板的结构是由一彩色滤光片基板（Color Filter）、一薄膜晶体管阵列基板（Thin Film Transistor Array Substrate, TFT Array Substrate）以及一配置于两基板间的液晶层（Liquid Crystal Layer）所构成，其工作原理是通过在两片玻璃基板上施加驱动电压来控制液晶层的液晶分子的旋转，将背光模组的光线折射出来产生画面。由于液晶显示面板本身不发光，需要借由背光模组提供的光源来正常显示影像，
- 20 因此，背光模组成为液晶显示装置的关键组件之一。背光模组依照光源入射位置的不同分成侧入式背光模组与直下式背光模组两种。直下式背光模组是将发光光源例如阴极荧光灯管（Cold Cathode Fluorescent Lamp, CCFL）或发光二极管（Light Emitting Diode, LED）设置在液晶显示面板后方，直接形成面光源提供给液晶显示面板。而侧入式背光模组是将背光源 LED 灯
- 25 条（Light bar）设于液晶显示面板侧后方的背板边缘处，LED 灯条发出的光线从导光板（Light Guide Plate, LGP）一侧的入光面进入导光板，经反射和扩散后从导光板出光面射出，再经由光学膜片组，以形成面光源提供给液晶显示面板。

- 栅极驱动电路（gate driving on array, GOA）技术目前在液晶显示面
- 30 板中已经得到较为普遍的应用，可应用于超窄边框和无边框产品。在设计产品的时候，由于空间可能存在的限制性使讯号线的阻值达不到设计要求的值，或者跟设计要求的值存在偏差。

如图 1 所示, 在 GOA 双驱面板中, 系统板 (Control board system) 通过软性线路板 (FPC) 连接到薄膜晶体管 (TFT) 基板给出各种讯号。系统板提供的 4 条时钟讯号在拉线区域以上的拉线 (CK1、CK2、CK3、CK4) 的长短不一。其中, CK4 最长, CK1 最短, 就很有可能造成 CK4 的阻容延迟 (RC delay) 比 CK1 的阻容延迟要大。因为 $R4C4 > R3C3 > R2C2 > R1C1$, 所以四条讯号线在进入 GOA 时就存在不一样的初始波形。如图 2 所示, CK4 到 CK1 的波形依次渐变。可以看到的是 CK4 的波形的阻容延迟最严重, CK1 波形的阻容延迟最小。也就是 CK1 的波形最接近理想的方波。

GOA 的时钟信号很多时候是要求有一样的阻容延迟的。因为时钟讯号最后就是输入显示区 (active area, AA) 的栅极 (Gate) 信号。栅极信号用于打开一个横排像素 (Pixel) 上的薄膜晶体管, 使得源极 (source) 信号充电给像素电极。当来两条时钟信号阻容延迟相差较大时, 对应的栅极延迟 (gate delay) 就不一样, 进而导致充电就不同, 此时充电率不同的两排像素可能表现不一样的灰阶, 在既定的画面下人眼可能就会看到横向的亮暗纹, 这种现象会随着移位寄存器巡信号往下传变得越加明显。

发明内容

本发明的目的在于提供一种补偿栅极驱动电路信号线阻值的方法, 其在不增加成本的前提下, 有效解决时钟信号延迟不一致的问题, 提高了显示质量。

本发明的另一目的在于提供一种液晶显示面板, 其结构简单、成本低, 显示质量好。

为实现上述目的, 本发明提供一种补偿栅极驱动电路信号线阻值的方法, 包括以下步骤:

步骤 1、提供 TFT 基板, 所述 TFT 基板上设有 GOA 区域, 所述 GOA 区域包括数个 GOA 单元, 每个 GOA 单元包括数个 GOA 模块, 每个 GOA 模块电性连接一拉线;

步骤 2、提供系统板, 将系统板通过拉线与 GOA 模块电性连接;

步骤 3、调节系统板与 GOA 模块之间的电阻值, 使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等。

所述步骤 3 中, 通过在系统板上对应拉线设置电阻, 以调节系统板与 GOA 模块之间的电阻值, 进而使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等。

每个 GOA 单元包括依次排列的第一、第二、第三及第四 GOA 模块，所述拉线包括分别与第一、第二、第三及第四 GOA 模块电性连接的第一、第二、第三及第四拉线，该第一、第二、第三与第四拉线的长度依次递增，所述系统板上对应第一、第二与第三拉线设有第一、第二与第三电阻；设所述第一、第二、第三与第四拉线的电阻值分别为 $R1$ 、 $R2$ 、 $R3$ 、 $R4$ ，所述第一、第二、第三与第四拉线的电容分别为 $C1$ 、 $C2$ 、 $C3$ 、 $C4$ ，第一、第二与第三电阻的电阻值分别为 Ra 、 Rb 、 Rc ，那么， $(R1+Ra) \times C1 = (R2+Rb) \times C2 = (R3+Rc) \times C3 = R4 \times C4$ 。

所述系统板通过软性线路板与拉线电性连接。

所述 TFT 基板上还设有源极驱动芯片。

本发明还提供一种补偿栅极驱动电路信号线阻值的方法，包括以下步骤：

步骤 1、提供 TFT 基板，所述 TFT 基板上设有 GOA 区域，所述 GOA 区域包括数个 GOA 单元，每个 GOA 单元包括数个 GOA 模块，每个 GOA 模块电性连接一拉线；

步骤 2、提供系统板，将系统板通过拉线与 GOA 模块电性连接；

步骤 3、调节系统板与 GOA 模块之间的电阻值，使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等；

其中，所述步骤 3 中，通过在系统板上对应拉线设置电阻，以调节系统板与 GOA 模块之间的电阻值，进而使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等。

每个 GOA 单元包括依次排列的第一、第二、第三及第四 GOA 模块，所述拉线包括分别与第一、第二、第三及第四 GOA 模块电性连接的第一、第二、第三及第四拉线，该第一、第二、第三与第四拉线的长度依次递增，所述系统板上对应第一、第二与第三拉线设有第一、第二与第三电阻；设所述第一、第二、第三与第四拉线的电阻值分别为 $R1$ 、 $R2$ 、 $R3$ 、 $R4$ ，所述第一、第二、第三与第四拉线的电容分别为 $C1$ 、 $C2$ 、 $C3$ 、 $C4$ ，第一、第二与第三电阻的电阻值分别为 Ra 、 Rb 、 Rc ，那么， $(R1+Ra) \times C1 = (R2+Rb) \times C2 = (R3+Rc) \times C3 = R4 \times C4$ 。

所述系统板通过软性线路板与拉线电性连接。

所述 TFT 基板上还设有源极驱动芯片。

本发明还提供一种液晶显示面板，包括：TFT 基板、与 TFT 基板相对贴合的 CF 基板、设于 TFT 基板与 CF 基板之间的液晶层、及电性连接 TFT 基板的系统板，所述 TFT 基板上设有 GOA 区域，所述 GOA 区域包

括数个 GOA 单元，每个 GOA 单元包括数个 GOA 模块，所述系统板通过数条拉线电性连接所述 GOA 模块，为这些 GOA 模块提供时钟信号，所述系统板对应数条拉线设有数个电阻，使同一个 GOA 单元内的 GOA 模块所接收到的时钟信号的阻容延迟相等。

5 每个 GOA 单元包括依次排列的第一 GOA 模块、第二 GOA 模块、第三 GOA 模块及第四 GOA 模块，所述系统板分别通过第一、第二、第三及第四拉线电性连接于所述第一、第二、第三及第四 GOA 模块，分别为所述第一、第二、第三及第四 GOA 模块提供第一、第二、第三与第四时钟信号，该第一、第二、第三与第四时钟信号的阻容延迟相等。

10 所述第一、第二、第三与第四拉线的长度依次递增，所述系统板上对应第一、第二与第三拉线设有第一、第二与第三电阻；设所述第一、第二、第三与第四拉线的电阻值分别为 R_1 、 R_2 、 R_3 、 R_4 ，所述第一、第二、第三与第四拉线的电容分别为 C_1 、 C_2 、 C_3 、 C_4 ，第一、第二与第三电阻的电阻值分别为 R_a 、 R_b 、 R_c ，那么， $(R_1+R_a) \times C_1 = (R_2+R_b) \times C_2 = (R_3+R_c) \times C_3 = R_4 \times C_4$ 。

15 所述系统板通过软性线路板电性连接于所述 TFT 基板，所述 TFT 基板上还设有源极驱动芯片。

所述电阻的数量比拉线的数量少一个。

20 本发明的有益效果：本发明的补偿栅极驱动电路信号线阻值的方法及应用该方法液晶显示面板，通过在系统板上设置电阻，使得系统板提供给同一个 GOA 单元内的数个 GOA 模块的时钟信号具有相同的阻容延迟，使得栅极驱动信号的延迟相同，进而使得相邻两排的像素的充电率相同，使得该两排像素具有相同的灰阶，避免条纹的产生，提高了显示效果。

25 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

30 下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

图 1 为现有的一种液晶显示面板的驱动电路图；

图 2 为在图 1 的驱动线路的驱动下各时钟信号的波形图；

图 3 为本发明补偿栅极驱动电路信号线阻值的方法的流程图；

图 4 为本发明液晶显示面板的结构示意图;

图 5 为本发明液晶显示面板的驱动电路图;

图 6 为本发明液晶显示面板的各时钟信号的波形图。

5 具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果, 以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 3, 并参考图 4 至图 6, 本发明提供一种补偿栅极驱动电路信号线阻值的方法, 包括以下步骤:

10 步骤 1、提供 TFT 基板 20, 所述 TFT 基板 20 上设有 GOA 区域 22, 所述 GOA 区域 22 包括数个 GOA 单元 24, 每个 GOA 单元 24 包括数个 GOA 模块, 每个 GOA 模块电性连接一拉线。

请参阅图 4, 在本实施例中, 每个 GOA 单元 24 包括依次排列的第一、第二、第三及第四 GOA 模块 242、244、246、248, 所述拉线包括分别
15 分别与第一、第二、第三及第四 GOA 模块 242、244、246、248 电性连接的第一、第二、第三及第四拉线 CK1、CK2、CK3、CK4, 该第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4 的长度依次递增。

进一步地, 所述 TFT 基板 20 上还设有源极驱动芯片 26, 用于提供源极驱动信号。

20 步骤 2、提供系统板 40, 将系统板 40 通过拉线与 GOA 模块电性连接。

所述系统板 40 通过软性线路板 (未图示) 电性连接于所述拉线。

步骤 3、调节系统板 40 与 GOA 模块之间的电阻值, 使得该系统板 40 提供给同一个 GOA 单元 24 内的 GOA 模块的时钟信号的阻容延迟相等。

25 通过在系统板 40 上对应拉线设置电阻, 以调节系统板 40 与 GOA 模块之间的电阻值, 进而使得该系统板 40 提供给同一个 GOA 单元 24 内 GOA 模块的时钟信号的阻容延迟相等, 使得栅极驱动信号的延迟相同, 进而使得相邻两排的像素的充电率相同, 使得该两排像素具有相同的灰阶, 避免条纹的产生, 提高了显示效果。

30 其具体操作可为: 在本实施例中, 由于第四拉线 CK4 的长度最长, 导致该第四拉线 CK4 的阻容延迟最大, 那么以第四拉线 CK4 的阻容延迟为基准调整第一、第二与第三拉线 CK1、CK2、CK3 上的阻容延迟, 使得该第一、第二与第三拉线 CK1、CK2、CK3 上的阻容延迟等于第四拉线 CK4 上的阻容延迟, 即可保证第一、第二、第三与第四拉线 CK1、CK2、

CK3、CK4 具有相同的阻容延迟，在所述系统板 40 上对应第一、第二与第三拉线 CK1、CK2、CK3 设有第一、第二与第三电阻 42、44、46；进而使得调节系统板 40 与 GOA 模块之间的电阻值。其原理为：设所述第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4 的电阻值分别为 R1、R2、R3、R4，所述第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4 的电容分别为 C1、C2、C3、C4，第一、第二与第三电阻 42、44、46 的电阻值分别为 Ra、Rb、Rc，那么， $(R1+Ra) \times C1 = (R2+Rb) \times C2 = (R3+Rc) \times C3 = R4 \times C4$ 。

请参阅图 4 至图 6，本发明提供一种液晶显示面板，包括：TFT 基板 20、电性连接 TFT 基板 20 的系统板 40、与 TFT 基板 20 相对贴合的 CF 基板 60 及设于 TFT 基板 20 与 CF 基板 60 之间的液晶层 80，所述系统板 40 通过软性线路板（未图示）电性连接于所述 TFT 基板 20，所述 TFT 基板 20 上设有 GOA 区域 22 及源极驱动芯片 26，所述 GOA 区域 22 包括数个 GOA 单元 24，每个 GOA 单元 24 包括数个 GOA 模块，所述系统板 40 通过数条拉线电性连接所述 GOA 模块，为这些 GOA 模块提供时钟信号，所述系统板 40 对应数条拉线设有数个电阻，且所述电阻的数量比拉线的数量少一个，使同一个 GOA 单元 24 内的 GOA 模块所接收到的时钟信号的阻容延迟相等，进而使得栅极驱动信号的延迟相同，进而使得相邻两排的像素的充电率相同，使得该两排像素具有相同的灰阶，避免条纹的产生，提高了显示效果。

下面以每个 GOA 单元 24 包括四个 GOA 模块为例进行说明：

请参阅图 4，在本实施例中，每个 GOA 单元 24 包括依次排列的第一 GOA 模块 242、第二 GOA 模块 244、第三 GOA 模块 246 及第四 GOA 模块 248，所述系统板 40 分别通过第一、第二、第三及第四拉线 CK1、CK2、CK3、CK4 电性连接于所述第一、第二、第三及第四 GOA 模块 242、244、246、248，分别为所述第一、第二、第三及第四 GOA 模块 242、244、246、248 提供第一、第二、第三与第四时钟信号，该第一、第二、第三与第四时钟信号的阻容延迟相等。

进一步地，所述第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4 的长度依次递增，由于第四拉线 CK4 的长度最长，导致该第四拉线 CK4 的阻容延迟最大，那么以第四拉线 CK4 的阻容延迟为基准调整第一、第二与第三拉线 CK1、CK2、CK3 上的阻容延迟，使得该第一、第二与第三拉线 CK1、CK2、CK3 上的阻容延迟等于第四拉线 CK4 上的阻容延迟，即可保证第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4 具

有相同的阻容延迟。

在本实施例中，以通过在所述系统板 40 上对应第一、第二与第三拉线 CK1、CK2、CK3 设有第一、第二与第三电阻 42、44、46 来增大第一、第二与第三拉线 CK1、CK2、CK3 的阻容延迟。

5 具体地，设所述第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4、的电阻值分别为 R1、R2、R3、R4，所述第一、第二、第三与第四拉线 CK1、CK2、CK3、CK4 的电容分别为 C1、C2、C3、C4，第一、第二与第三电阻 42、44、46 的电阻值分别为 Ra、Rb、Rc，那么， $(R1+Ra) \times C1 = (R2+Rb) \times C2 = (R3+Rc) \times C3 = R4 \times C4$ ，进而保证同一个 GOA 单元 24 内的 GOA 模块所接收到的时钟信号的阻容延迟相等。

10 以上每个 GOA 单元 24 包括四个 GOA 模块的具体实施例，只是为了清楚的阐述本发明，而并非对本发明进行限制。

值得一提的是，本发明还适用于每个 GOA 单元包括六个或八个 GOA 模块的液晶显示面板，当每个 GOA 单元包括六个 GOA 模块时，那么以最长的第六拉线为基准，在第一至第五拉线上设置电阻，使得该第一至第五
15 条拉线上的阻容延迟等于第六拉线上的阻容延迟，即可实现本发明的技术效果；同理，当每个 GOA 单元包括八个 GOA 模块时，那么以最长的第八拉线为基准，在第一至第七拉线上设置电阻，使得该第一至第七条拉线上的阻容延迟等于第八拉线上的阻容延迟，即可实现本发明的技术效果。

20 综上所述，本发明的补偿栅极驱动电路信号线阻值的方法，通过在系统板上设置电阻，使得系统板提供给同一个 GOA 单元内的数个 GOA 模块的时钟信号具有相同的阻容延迟，使得栅极驱动信号的延迟相同，进而使得相邻两排的像素的充电率相同，使得该两排像素具有相同的灰阶，避免条纹的产生，提高了显示效果。

25 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种补偿栅极驱动电路信号线阻值的方法，包括以下步骤：

步骤 1、提供 TFT 基板，所述 TFT 基板上设有 GOA 区域，所述 GOA 区域包括数个 GOA 单元，每个 GOA 单元包括数个 GOA 模块，每个 GOA 模块电性连接一拉线；

步骤 2、提供系统板，将系统板通过拉线与 GOA 模块电性连接；

步骤 3、调节系统板与 GOA 模块之间的电阻值，使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等。

2、如权利要求 1 所述的补偿栅极驱动电路信号线阻值的方法，其中，所述步骤 3 中，通过在系统板上对应拉线设置电阻，以调节系统板与 GOA 模块之间的电阻值，进而使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等。

3、如权利要求 2 所述的补偿栅极驱动电路信号线阻值的方法，其中，每个 GOA 单元包括依次排列的第一、第二、第三及第四 GOA 模块，所述拉线包括分别与第一、第二、第三及第四 GOA 模块电性连接的第一、第二、第三及第四拉线，该第一、第二、第三与第四拉线的长度依次递增，所述系统板上对应第一、第二与第三拉线设有第一、第二与第三电阻；设所述第一、第二、第三与第四拉线的电阻值分别为 R_1 、 R_2 、 R_3 、 R_4 ，所述第一、第二、第三与第四拉线的电容分别为 C_1 、 C_2 、 C_3 、 C_4 ，第一、第二与第三电阻的电阻值分别为 R_a 、 R_b 、 R_c ，那么， $(R_1+R_a) \times C_1 = (R_2+R_b) \times C_2 = (R_3+R_c) \times C_3 = R_4 \times C_4$ 。

4、如权利要求 1 所述的补偿栅极驱动电路信号线阻值的方法，其中，所述系统板通过软性线路板与拉线电性连接。

5、如权利要求 1 所述的补偿栅极驱动电路信号线阻值的方法，其中，所述 TFT 基板上还设有源极驱动芯片。

6、一种补偿栅极驱动电路信号线阻值的方法，包括以下步骤：

步骤 1、提供 TFT 基板，所述 TFT 基板上设有 GOA 区域，所述 GOA 区域包括数个 GOA 单元，每个 GOA 单元包括数个 GOA 模块，每个 GOA 模块电性连接一拉线；

步骤 2、提供系统板，将系统板通过拉线与 GOA 模块电性连接；

步骤 3、调节系统板与 GOA 模块之间的电阻值，使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等；

其中，所述步骤 3 中，通过在系统板上对应拉线设置电阻，以调节系统板与 GOA 模块之间的电阻值，进而使得该系统板提供给同一个 GOA 单元内的 GOA 模块的时钟信号的阻容延迟相等。

7、如权利要求 6 所述的补偿栅极驱动电路信号线阻值的方法，其中，每个 GOA 单元包括依次排列的第一、第二、第三及第四 GOA 模块，所述拉线包括分别与第一、第二、第三及第四 GOA 模块电性连接的第一、第二、第三及第四拉线，该第一、第二、第三与第四拉线的长度依次递增，所述系统板上对应第一、第二与第三拉线设有第一、第二与第三电阻；设所述第一、第二、第三与第四拉线的电阻值分别为 $R1$ 、 $R2$ 、 $R3$ 、 $R4$ ，所述第一、第二、第三与第四拉线的电容分别为 $C1$ 、 $C2$ 、 $C3$ 、 $C4$ ，第一、第二与第三电阻的电阻值分别为 Ra 、 Rb 、 Rc ，那么， $(R1+Ra) \times C1 = (R2+Rb) \times C2 = (R3+Rc) \times C3 = R4 \times C4$ 。

8、如权利要求 6 所述的补偿栅极驱动电路信号线阻值的方法，其中，所述系统板通过软性线路板与拉线电性连接。

9、如权利要求 6 所述的补偿栅极驱动电路信号线阻值的方法，其中，所述 TFT 基板上还设有源极驱动芯片。

10、一种液晶显示面板，包括：TFT 基板、与 TFT 基板相对贴合的 CF 基板、设于 TFT 基板与 CF 基板之间的液晶层、及电性连接 TFT 基板的系统板，所述 TFT 基板上设有 GOA 区域，所述 GOA 区域包括数个 GOA 单元，每个 GOA 单元包括数个 GOA 模块，所述系统板通过数条拉线电性连接所述 GOA 模块，为这些 GOA 模块提供时钟信号，所述系统板对应数条拉线设有数个电阻，使同一个 GOA 单元内的 GOA 模块所接收到的时钟信号的阻容延迟相等。

11、如权利要求 10 所述的液晶显示面板，其中，每个 GOA 单元包括依次排列的第一 GOA 模块、第二 GOA 模块、第三 GOA 模块及第四 GOA 模块，所述系统板分别通过第一、第二、第三及第四拉线电性连接于所述第一、第二、第三及第四 GOA 模块，分别为所述第一、第二、第三及第四 GOA 模块提供第一、第二、第三与第四时钟信号，该第一、第二、第三与第四时钟信号的阻容延迟相等。

12、如权利要求 11 所述的液晶显示面板，其中，所述第一、第二、第三与第四拉线的长度依次递增，所述系统板上对应第一、第二与第三拉线设有第一、第二与第三电阻；设所述第一、第二、第三与第四拉线的电阻值分别为 $R1$ 、 $R2$ 、 $R3$ 、 $R4$ ，所述第一、第二、第三与第四拉线的电容分别为 $C1$ 、 $C2$ 、 $C3$ 、 $C4$ ，第一、第二与第三电阻的电阻值分别为 Ra 、

Rb、Rc，那么， $(R1+Ra) \times C1 = (R2+Rb) \times C2 = (R3+Rc) \times C3 = R4 \times C4$ 。

13、如权利要求 10 所述的液晶显示面板，其中，所述系统板通过软性线路板电性连接于所述 TFT 基板，所述 TFT 基板上还设有源极驱动芯片。

5 14、如权利要求 10 所述的液晶显示面板，其中，所述电阻的数量比拉线的数量少一个。

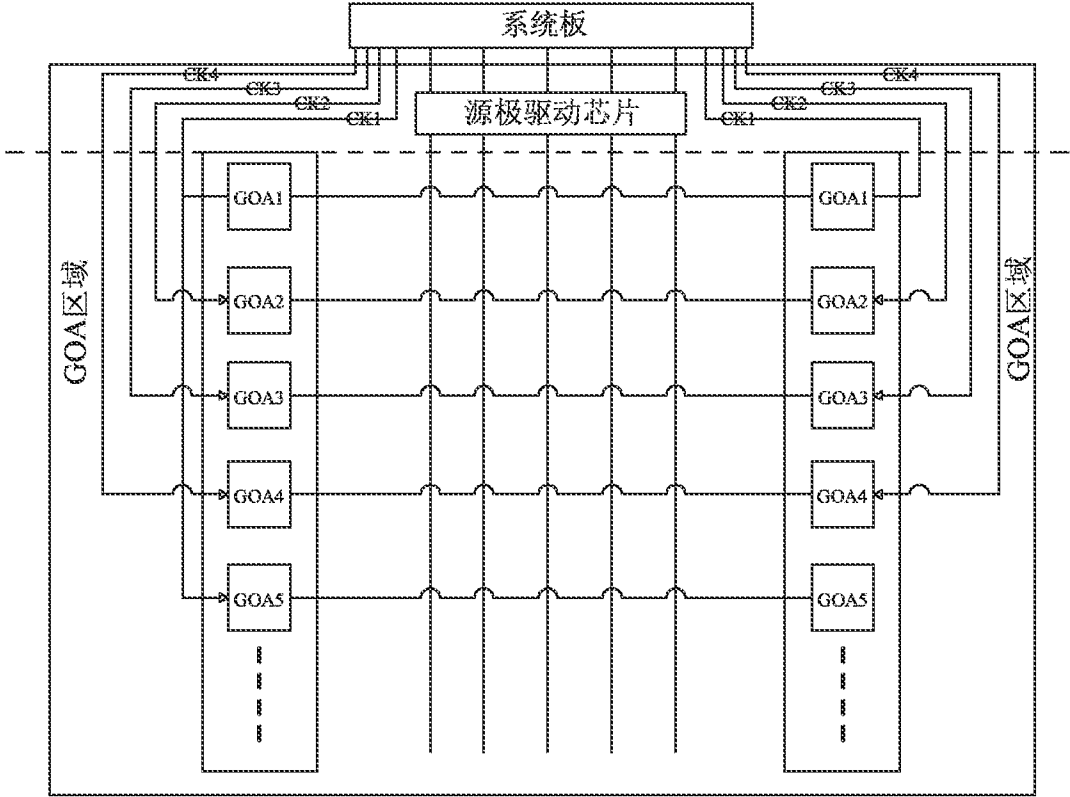


图1

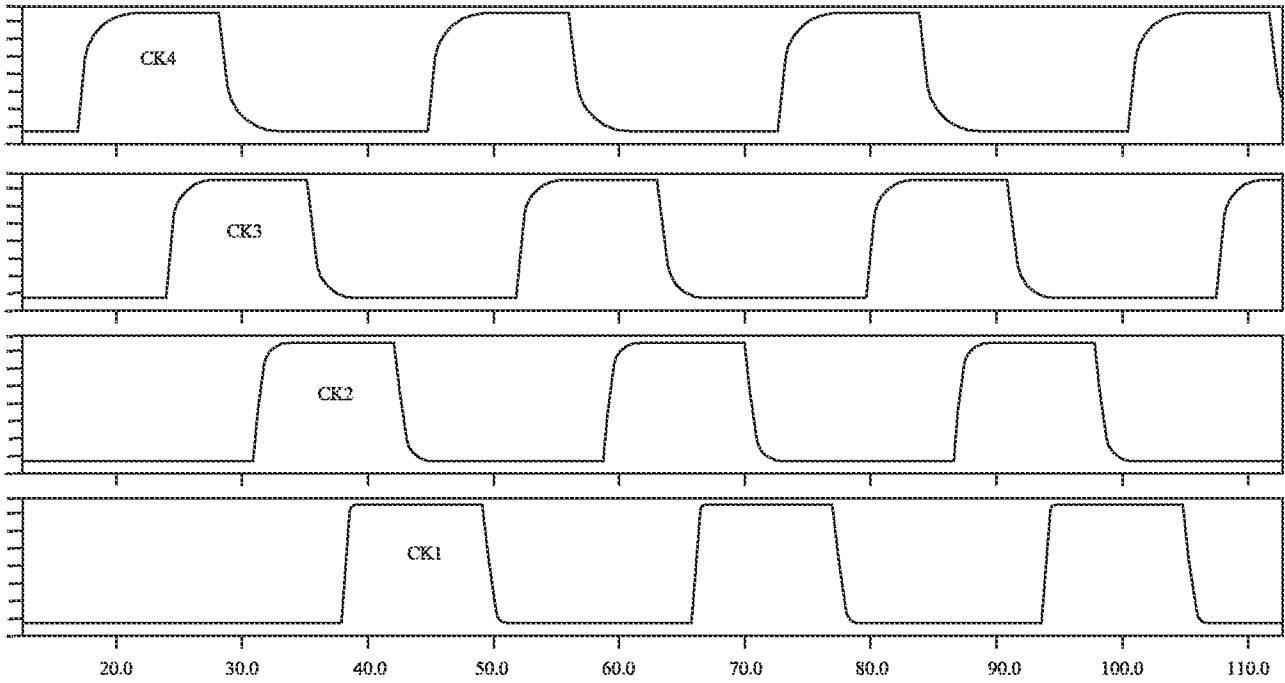


图2

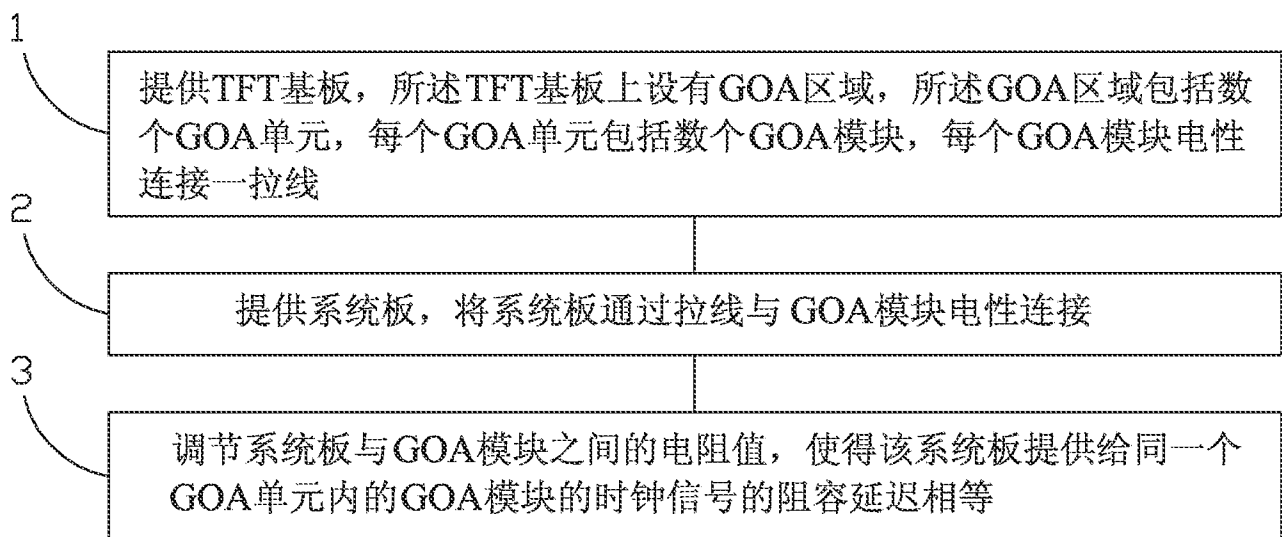


图3

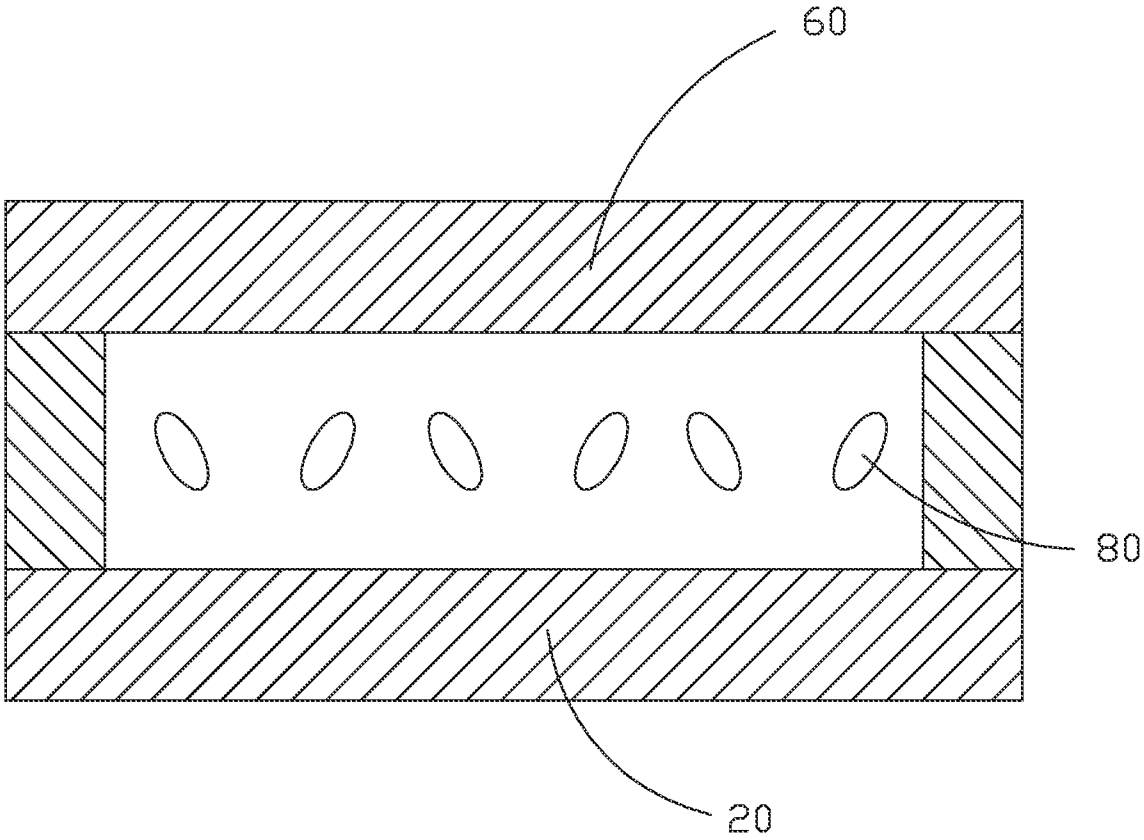


图4

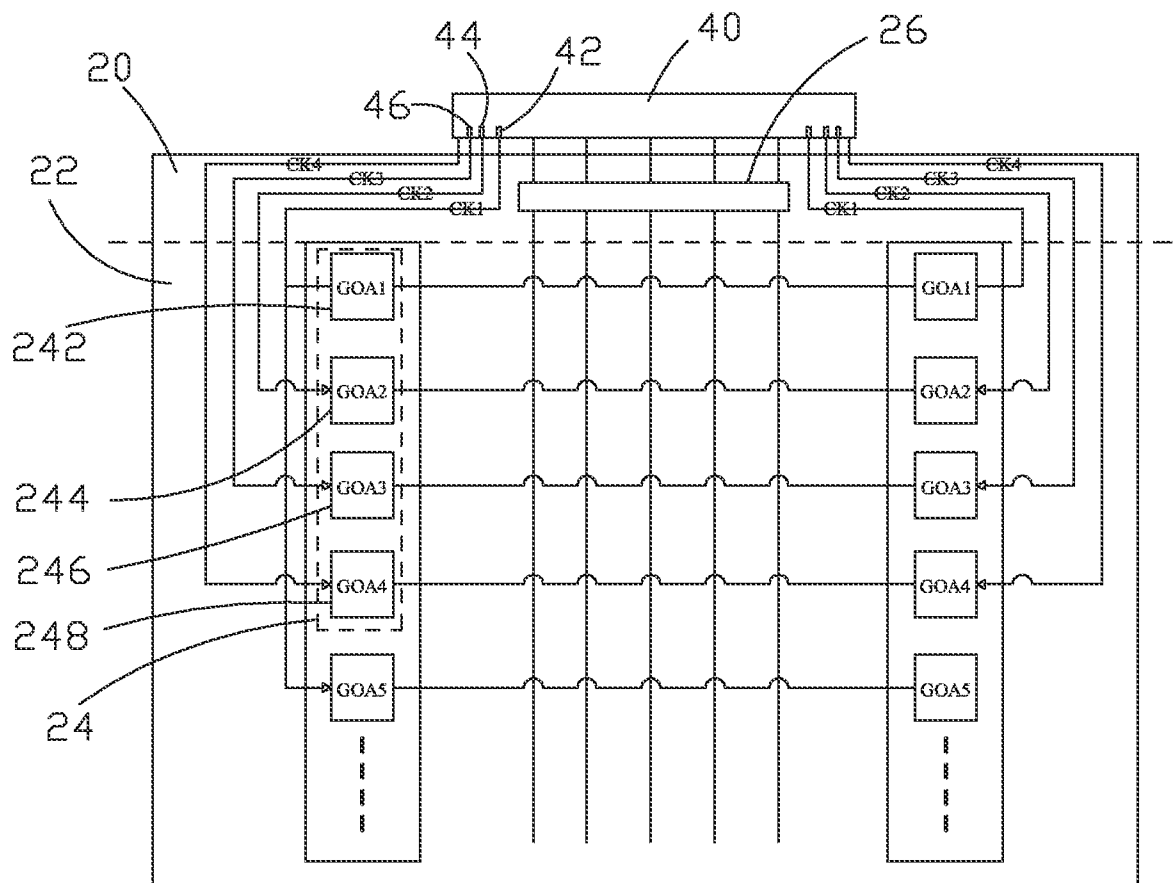


图5

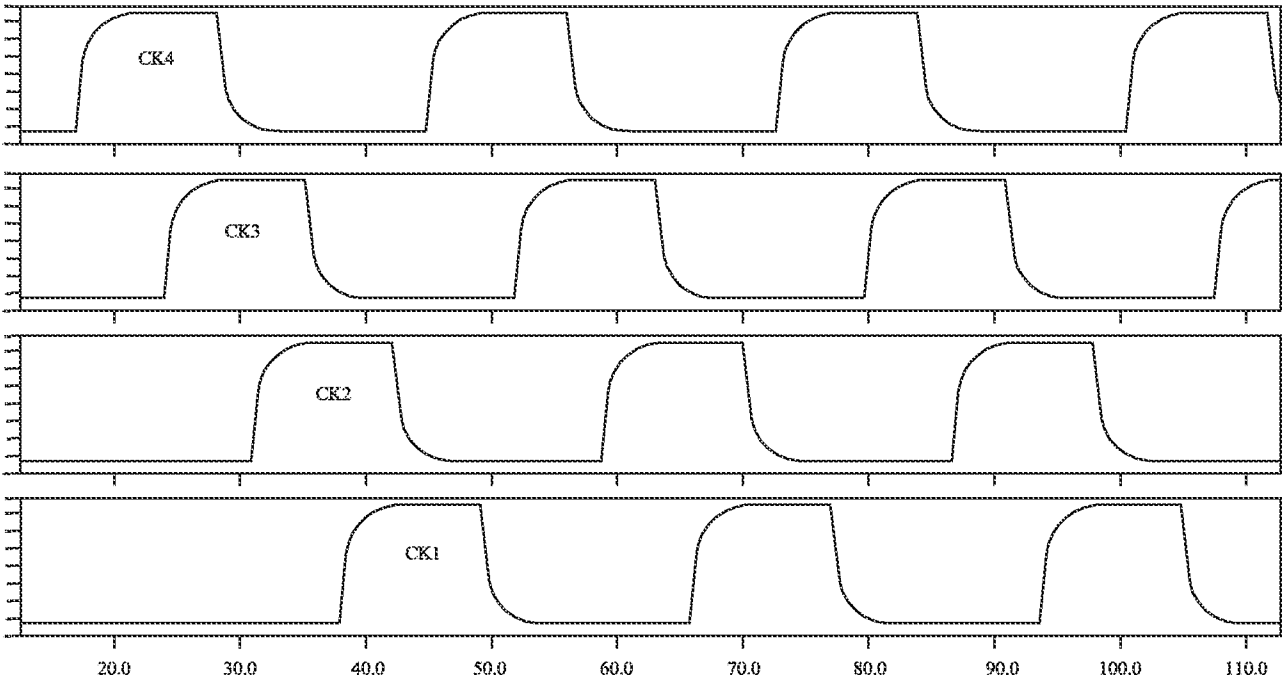


图6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/070960

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G; G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNXTX; VEN; CNKI: (liquid crystal display, gate driving circuit, thin film transistor, resistance, LCD, GOA, TFT, delay, resistor, compensate)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101131491 A (SAMSUNG ELECTRONICS CO., LTD.), 27 February 2008 (27.02.2008), claims 1-24, description, page 8, paragraph 14 to page 10, paragraph 1, and page 12, paragraphs 5-8, and figures 7 and 16	1-14
A	CN 101290409 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 22 October 2008 (22.10.2008), the whole document	1-14
A	CN 101661173 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD.), 03 March 2010 (03.03.2010), the whole document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
04 September 2014 (04.09.2014)

Date of mailing of the international search report
09 October 2014 (09.10.2014)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
WANG, Yankun
Telephone No.: (86-10) **62089282**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/070960

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101131491 A	27 February 2008	CN 101131491 B	20 June 2012
		KR 20080018773 A	28 February 2008
		JP 2008052258 A	06 March 2008
		US 8089598 B2	03 January 2012
		US 2008049156 A1	28 February 2008
		KR 1392160 B1	08 May 2014
		EP 1892697 B1	10 October 2012
		EP 1892697 A1	27 February 2008
		KR 20080076196 A	20 August 2008
CN 101290409 A	22 October 2008	US 2008259010 A1	23 October 2008
		CN 101290409 B	19 May 2010
CN 101661173 A	03 March 2010	CN 101661173 B	16 March 2011

A. 主题的分类		
G09G 3/36 (2006.01) i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G09G; G06F		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNTXT; VEN; CNKI: (液晶显示器, 栅极驱动电路, 薄膜晶体管, 延迟, 电阻, 补偿, LCD, GOA, TFT, delay, resistor, compensate)		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101131491 A (三星电子株式会社) 2008年 2月 27日 (2008 - 02 - 27) 权利要求1-24, 说明书第8页第14段至第10页第1段, 第12页第5-8段, 图7和16	1-14
A	CN 101290409 A (北京京东方光电科技有限公司) 2008年 10月 22日 (2008 - 10 - 22) 全文	1-14
A	CN 101661173 A (上海天马微电子有限公司) 2010年 3月 03日 (2010 - 03 - 03) 全文	1-14
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 9月 04日		2014年 10月 09日
ISA/CN的名称和邮寄地址		受权官员
中华人民共和国国家知识产权局 (ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		王艳坤
传真号 (86-10)62019451		电话号码 (86-10)62089282

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/070960

检索报告引用的专利文件				公布日 (年/月/日)		同族专利	公布日 (年/月/日)	
CN	101131491	A	2008年 2月 27日	CN	101131491	B	2012年 6月 20日	
				KR	20080018773	A	2008年 2月 28日	
				JP	2008052258	A	2008年 3月 06日	
				US	8089598	B2	2012年 1月 03日	
				US	2008049156	A1	2008年 2月 28日	
				KR	1392160	B1	2014年 5月 08日	
				EP	1892697	B1	2012年 10月 10日	
				EP	1892697	A1	2008年 2月 27日	
				KR	20080076196	A	2008年 8月 20日	
CN	101290409	A	2008年 10月 22日	US	2008259010	A1	2008年 10月 23日	
				CN	101290409	B	2010年 5月 19日	
CN	101661173	A	2010年 3月 03日	CN	101661173	B	2011年 3月 16日	