

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 12 月 7 日 (07.12.2017)



(10) 国际公布号
WO 2017/206262 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01) **G02F 1/1343** (2006.01)

(21) 国际申请号: PCT/CN2016/088495

(22) 国际申请日: 2016 年 7 月 5 日 (05.07.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610383643.8 2016 年 6 月 1 日 (01.06.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 郝思坤 (HAO, Sikun); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU,

(54) Title: LIQUID CRYSTAL DISPLAY PANEL, ARRAY SUBSTRATE, AND PREPARATION METHOD THEREFOR

(54) 发明名称: 液晶显示面板、阵列基板及其制备方法

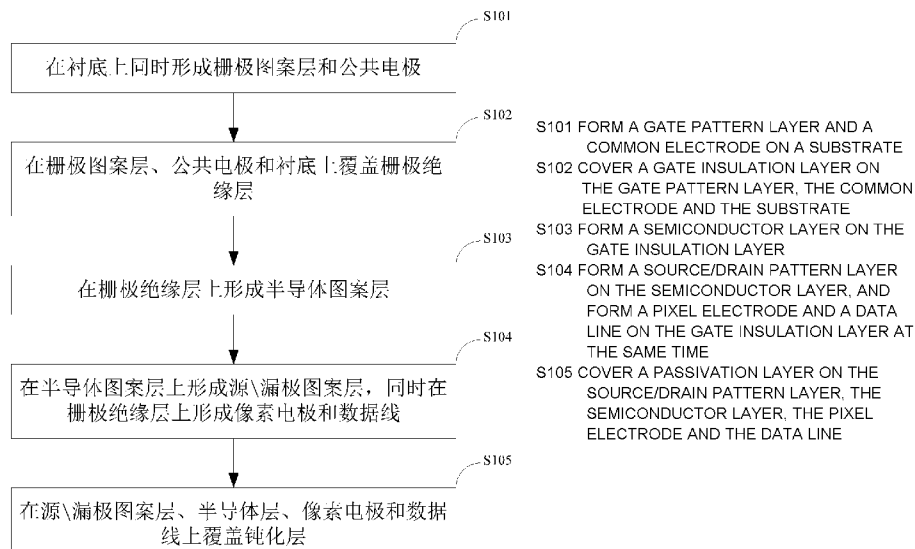


图 3

(57) Abstract: A liquid crystal display panel, an array substrate (60), and a preparation method therefor. The preparation method for the array substrate (60) comprises: forming a gate pattern layer (32) and a common electrode (33) on a substrate (1); covering a gate insulation layer (34) on the gate pattern layer (32), the common electrode (33) and the substrate (31); forming a semiconductor layer (35) on the gate insulation layer (34); forming a source/drain pattern layer (36) on the semiconductor layer (35), and forming a pixel electrode (37) and a data line (38) on the gate insulation layer (34) at the same time; and covering a passivation layer (39) on the source/drain pattern layer (36), the semiconductor layer (35), the pixel electrode (37) and the data line (38). The array substrate (60) can improve the aperture ratio and the penetration rate of pixels, so that the display effect is better.

RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH,
TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA,
ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 液晶显示面板、阵列基板 (60) 及其制作方法。阵列基板 (60) 的制作方法包括: 在衬底 (31) 上同时形成栅极图案层 (32) 和公共电极 (33); 在栅极图案层 (32)、公共电极 (33) 和衬底 (31) 上覆盖栅极绝缘层 (34); 在栅极绝缘层 (34) 上形成半导体层 (35); 在半导体层 (35) 上形成源\漏极图案层 (36), 同时在栅极绝缘层 (34) 上形成像素电极 (37) 和数据线 (38); 在源\漏极图案层 (36)、半导体层 (35)、像素电极 (37) 和数据线 (38) 上覆盖钝化层 (39)。该阵列基板 (60) 能提高像素开口率和穿透率, 使得显示效果更佳。

液晶显示面板、阵列基板及其制作方法

[1] **【技术领域】**

[2] 本发明涉及液晶显示技术领域，特别是涉及一种液晶显示面板、阵列基板及其制作方法。

[3] **【背景技术】**

[4] 液晶显示器是目前使用最广泛的一种平板显示器，已经逐渐成为各种电子设备如移动电话、个人数字助理(PDA)、数字相机、计算机屏幕或笔记本电脑屏幕所广泛应用具有高分辨率彩色屏幕的显示器。随着液晶显示器技术的发展进步，人们对液晶显示器的显示品质、外观设计、低成本和高穿透率等提出了更高的要求

[5] IPS（平面控制模式）广视角技术的液晶显示让观察者任何时候都只能看到液晶分子的短轴，因此在各个角度上观看的画面都不会有太大差别，这样就比较完美地改善了液晶显示器的视角。第一代IPS技术针对TN模式的弊病提出了全新的液晶排列方式，实现较好的可视角度。第二代IPS技术（S-IPS即Super-IPS）采用人字形电极，引入双畴模式，改善IPS模式在某些特定角度的灰阶逆转现象。第三代IPS技术（AS-IPS即Advanced Super-IPS）减小液晶分子间距离，提高开口率，获得更高亮度。

[6] 如图1和图2所示，图1是现有技术的液晶显示面板的截面结构示意图。图2是现有技术的液晶显示面板的像素结构示意图。现有的液晶显示面板包括TFT基板1、彩膜基板2和设置在所述TFT基板1和彩膜基板2之间的液晶层3。其中，TFT基板1包括玻璃衬底11、设置在玻璃衬底11上的栅极12，覆盖所述栅极12和玻璃衬底11之上的栅极绝缘层13，设置在所述栅极绝缘层13上的半导体层14和源\漏极图案层15以及数据线16，覆盖所述半导体层14、源\漏极图案层15和所述数据线16的隔离层17，设置在所述隔离层17上的像素电极18和公共电极19。现有技术中的TFT基板11的形成需要形成三层金属，第一层金属形成栅极12、第二层金属形成源\漏极图案层15和数据线16、第三层金属形成像素电极18和公共电极19。图2

所示的像素中，TFT10、存储电容101和数据线16设在栅极12之上，公共电极19和像素电极18设置在数据线16和存储电容101之上，其中，像素电极18上还设有过孔105，以使像素电极18和TFT10上的源极通过过孔106进行连接。

[7] 现有技术中，像素电极与TFT桥接处需要设过孔，当像素较小时，该过孔会影响像素开口率，导致液晶显示器的穿透率过低。

[8] **【发明内容】**

[9] 本发明提供一种液晶显示面板、阵列基板及其制作方法，能够解决现有技术存在的过孔影响像素开口率导致液晶显示器穿透率低的问题。

[10] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种阵列基板的制作方法，该方法包括以下步骤：在衬底上同时形成栅极图案层和公共电极；在所述栅极图案层、所述公共电极和所述衬底上覆盖栅极绝缘层；在所述栅极绝缘层上形成半导体层；在所述半导体层上形成源漏极图案层，同时在所述栅极绝缘层上形成像素电极和数据线；在所述源漏极图案层、半导体层、像素电极和数据线上覆盖钝化层。

[11] 其中，在所述源漏极图案层、半导体层、像素电极和数据线上覆盖钝化层的步骤之后，还包括：在所述钝化层上形成顶层电极。

[12] 其中，所述顶层电极为ITO电极，所述顶层电极与所述公共电极电连接。

[13] 其中，当所述顶层电极为金属电极，所述顶层电极与所述公共电极电连接；在所述钝化层上形成顶层电极的步骤包括：在所述钝化层上形成顶层金属层；通过黄光制程将所述顶层金属层图案化形成顶层电极。

[14] 其中，在衬底上同时形成栅极图案层和公共电极的步骤包括：在所述衬底上形成第一金属层；通过黄光制程将所述第一金属层图案化形成栅极图案层和公共电极层。

[15] 其中，在所述半导体层上形成源漏极图案层，同时在所述栅极绝缘层上形成像素电极和数据线的步骤包括：在所述半导体层和所述栅极绝缘层上覆盖第二金属层；通过黄光制程将所述第二金属层图案化形成源漏极图案层、像素电极和数据线。

[16] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种阵列基板，

该阵列基板包括衬底；形成在所述衬底之上的栅极图案层和公共电极；覆盖在所述栅极图案层和所述公共电极之上的栅极绝缘层；形成在所述栅极绝缘层之上的半导体层；形成在所述半导体层之上的源\漏极图案层以及设置在所述栅极绝缘层之上的像素电极和数据线；覆盖在所述源\漏极图案层、半导体层、像素电极和数据线之上的钝化层。

[17] 其中，所述阵列基板还包括形成在所述钝化层之上的顶层电极。

[18] 其中，所述顶层电极为金属电极或者ITO电极，所述顶层电极与所述公共电极电连接。

[19] 为解决上述技术问题，本发明采用的又一个技术方案是：提供一种液晶显示面板，该液晶面板包括彩膜基板、阵列基板以及设置在所述彩膜基板和所述阵列基板之间的液晶层，所述阵列基板包括衬底；形成在所述衬底之上的栅极图案层和公共电极；覆盖在所述栅极图案层和所述公共电极之上的栅极绝缘层；形成在所述栅极绝缘层之上的半导体层；形成在所述半导体层之上的源\漏极图案层以及设置在所述栅极绝缘层之上的像素电极和数据线；覆盖在所述源\漏极图案层、半导体层、像素电极和数据线之上的钝化层。

[20] 其中，所述阵列基板还包括形成在所述钝化层之上的顶层电极。

[21] 其中，所述顶层电极为金属电极或者ITO电极，所述顶层电极与所述公共电极电连接。

[22] 本发明的有益效果是：区别于现有技术的情况，本发明通过在形成栅极图案层的同时形成公共电极，在形成源\漏极图案层的同时形成像素电极和数据线，减少了一道制程，并且使像素电极与源\漏极图案层位于同一平面上，从而使得像素电极和源电极之间的连接无需过孔，即使像素很小时，也不会发生因过孔影响像素开口率的问题，进而提高了像素开口率和液晶显示器的穿透率，从而使得显示效果更佳。

[23] **【附图说明】**

[24] 图1是现有技术的液晶显示面板的截面结构示意图；

[25] 图2是现有技术的液晶显示面板的像素结构示意图；

[26] 图3是本发明阵列基板的制作方法第一实施例的流程图；

- [27] 图4是本发明阵列基板的制作方法第一实施例中形成栅极图案层和公共电极的步骤的示意图；
- [28] 图5是本发明阵列基板的制作方法第一实施例中形成栅极绝缘层的步骤的示意图；
- [29] 图6是本发明阵列基板的制作方法第一实施例中形成半导体层的步骤的示意图；
- [30] 图7是本发明阵列基板的制作方法第一实施例中形成源\漏极图案层、像素电极和数据线的步骤的示意图；
- [31] 图8是本发明阵列基板的制作方法第一实施例中形成钝化层的步骤的示意图；
- [32] 图9是本发明阵列基板的制作方法第一实施例最终形成的像素结构的示意图；
- [33] 图10是图9的像素结构中栅极图案层和公共电极之后的结构示意图；
- [34] 图11是在图10上形成半导体层后的结构示意图；
- [35] 图12是在图11上形成像素电极和数据线之后的结构示意图；
- [36] 图13是本发明阵列基板的制作方法第二实施例的流程图；
- [37] 图14是本发明阵列基板的制作方法第二实施例最终形成的像素结构的示意图；
- [38] 图15是本发明液晶显示面板实施例的结构示意图；
- [39] 图16是本发明液晶面板的彩膜基板制作过程中，形成黑矩阵后的结构示意图；
- [40] 图17是本发明液晶面板的彩膜基板制作过程中，形成了红色色阻后的结构示意图；
- [41] 图18是本发明液晶面板的彩膜基板制作过程中，形成了绿色色阻后的结构示意图；
- [42] 图19是本发明液晶面板的彩膜基板制作过程中，形成了蓝色色阻后的结构示意图；
- [43] 图20是本发明液晶面板的彩膜基板制作过程中，形成了支撑件后的结构示意图。
- [44] **【具体实施方式】**
- [45] 下面结合附图和具体实施方式对本发明进行详细说明。
- [46] 请参阅图3，图3是本发明阵列基板的制作方法第一实施例的流程图。本发明提

供了一种阵列基板的制作方法，具体地，该方法包括以下步骤：

[47] S101、在衬底31上同时形成栅极图案层32和公共电极33。

[48] 请结合图4，图4是本发明阵列基板的制作方法第一实施例中形成栅极图案层和公共电极的步骤的示意图。步骤S101中，在衬底31上形成第一金属层，然后通过黄光制程经曝光、显影和蚀刻形成栅极图案层32和公共电极33。栅极图案层32和公共电极33同时形成，并且位于同一平面中。栅极图案层32和公共电极33采用铝及铝合金或者铜等材料形成。

[49] S102、在栅极图案层32、公共电极33和衬底31上覆盖栅极绝缘层34。

[50] 其中，栅极绝缘层34可以是一层结构，也可以是两层结构，如果采用两层结构，第一层为SiNx，SiO或者AlO，厚度在175-300nm左右，第二层一般采用SiNx，厚度在300nm左右，如图5所示，图5是本发明阵列基板的制作方法第一实施例中形成栅极绝缘层的步骤的示意图。栅极绝缘层34通过CVD或者PECVD的方式形成。

[51] S103、在栅极绝缘层34上形成半导体层35。

[52] 如图6所示，图6是本发明阵列基板的制作方法第一实施例中形成半导体层的步骤的示意图。半导体层35的厚度为150-350nm，例如250nm，半导体层35也通过该CVD工艺形成。

[53] S104、在半导体层35上形成源\漏极图案层36，同时在栅极绝缘层34上形成像素电极37和数据线38。

[54] 步骤S104中首先在半导体层35和栅极绝缘层34上形成第二金属层，再通过黄光制程经曝光、显影和蚀刻形成源\漏极图案层36、像素电极37和数据线38。请参阅图7，图7是本发明阵列基板的制作方法第一实施例中形成源\漏极图案层、像素电极和数据线的步骤的示意图。

[55] 第三金属层可以由铝合金或者金属铝或者金属铬制成。源\漏极图案层的厚度为350nm-450nm，例如，427nm或者400nm。

[56] 步骤S104中，在形成源\漏极图案层36的同时，形成了像素电极37和数据线38，像素电极37和数据线38也是金属，具体地，源\漏极图案层36的一部分位于半导体层35的上方，一部分位于栅极绝缘层上。像素电极37、数据线38、半导

体层35以及一部分源\漏极图案层36均位于栅极绝缘层34上，即位于同一平面上，因此，像素电极37与源电极之间无需经过孔进行连接，因而不会产生因过孔影响开口率导致液晶显示器的穿透率过低的问题，提示像素开口率和穿透率。

[57] 并且，本实施例中，第一层金属形成了栅极图案层和公共电极，第二层金属形成了源\漏极图案层、像素电极和数据线，因而可以不用形成第三层金属。整个液晶显示面板的制作过程中，节省了一道制程，且光罩数量由五道降为四道，节约了成本。

[58] S105、在源\漏极图案层36、半导体层35、像素电极37和数据线上38覆盖钝化层39。

[59] 本实施例的钝化层39为氮化硅，其厚度为100nm-300nm，例如200nm或者250nm，该钝化层39对其下方的元器件起保护作用，如图8所示，图8是本发明阵列基板的制作方法第一实施例中形成钝化层的步骤的示意图。

[60] 经过上述步骤之后，最终形成的阵列基板的像素结构如图9所示，图9是本发明阵列基板的制作方法第一实施例最终形成的像素结构的示意图。图10、图11和图12是图9中的像素结构的分层结构图。其中，图10是图9的像素结构中栅极图案层和公共电极之后的结构示意图。图11是在图10上形成半导体层后的结构示意图。图12是在图11上形成像素电极和数据线之后的结构示意图。所形成的像素结构中，栅极图案层32和公共电极33位于同一平面上，TFT30设在栅极图案层32之上，存储电容370、像素电极37、TFT30中的源\漏极图案层以及数据线38设置在栅极图案层32和公共电极33之上，且同时形成，因而位于同一平面上，由于像素电极37和源\漏极图案层中的源极位于同一平面，所以像素电极37和源极之间无需通过过孔进行连接。

[61] TFT10、存储电容101和数据线16设在栅极12之上，公共电极19和像素电极18设置在数据线16和存储电容101之上，其中，像素电极18上还设有过孔105，以使像素电极18和TFT10上的源极通过过孔106进行连接。

[62] 区别于现有技术，本发明通过在形成栅极图案层32的同时形成公共电极33，在形成源\漏极图案层36的同时形成像素电极37和数据线38，减少了一道制程，并且使像素电极37与源\漏极图案层36位于同一平面上，从而使得像素电极37和源

电极之间的连接无需过孔，即使像素很小时，也不会发生因过孔影响像素开口率的问题，进而提高了像素开口率和液晶显示器的穿透率，从而使得显示效果更佳。

[63] 请参阅图13，图13是本发明阵列基板的制作方法第二实施例的流程图。

[64] S201、在衬底31上同时形成栅极图案层32和公共电极33。

[65] 请继续参阅图4。具体地，步骤S201包括：在衬底31上形成第一金属层；通过黄光制程，经曝光、显影和蚀刻将第一金属层图案化形成栅极图案层32和公共电极层33。

[66] S202、在栅极图案层32、公共电极33和衬底31上覆盖栅极绝缘层34。

[67] 具体地，栅极绝缘层34通过CVD或者PECVD的方式形成，请继续参阅图5。

[68] S203、在栅极绝缘层32上形成半导体层35。

[69] 请继续参阅图5，其中，半导体层35也通过该CVD工艺形成。

[70] S204、在半导体层35上形成源\漏极图案层36，同时在栅极绝缘层34上形成像素电极37和数据线38。

[71] 步骤S204包括：在半导体层35和栅极绝缘层34上覆盖第二金属层；通过黄光制程将第二金属层图案化形成源\漏极图案层36、像素电极37和数据线38，如图6所示。

[72] S205、在源\漏极图案层36、半导体层35、像素电极37和数据线38上覆盖钝化层39。

[73] 如图7所示，钝化层39可以是氮化硅保护膜，通过CVD工艺形成，对TFT等元器件进行保护。

[74] S206、在钝化层39上形成顶层电极40。

[75] 具体地，顶层电极40为ITO电极或者金属电极，顶层电极40与公共电极33电连接，通过公共电极33给顶层电极40进行配电。本实施例的顶层电极40为ITO电极。当顶层电极40为金属电极时，步骤S206包括：在钝化层39上形成顶层金属层；通过黄光制程将顶层金属层图案化形成顶层电极40。

[76] 如图14所示，图14是本发明阵列基板的制作方法第二实施例最终形成的像素结构的示意图。所形成的像素结构中，栅极图案层32和公共电极33位于同一平面

上，TFT30设在栅极图案层32之上，存储电容370、像素电极37、TFT30中的源漏极图案层以及数据线38设置在栅极图案层32和公共电极33之上，且同时形成，因而位于同一平面上，由于像素电极37和源漏极图案层中的源极位于同一平面，所以像素电极37和源极之间无需通过过孔进行连接。在存储电容370、像素电极37、TFT30中的源漏极图案层以及数据线38所在层之上还设有顶层电极40，顶层电极40与公共电极33连接。

[77] 本发明还提供了一种阵列基板，如图8所示，该阵列基板包括衬底31、形成在衬底31之上的栅极图案层32和公共电极33。覆盖在栅极图案层32和公共电极33之上的栅极绝缘层34。形成在栅极绝缘层34之上的半导体层35。形成在半导体层35之上的源漏极图案层36以及设置在栅极绝缘层34之上的像素电极37和数据线38。覆盖在源漏极图案层36、半导体层35、像素电极37和数据线38之上的钝化层39。

[78] 其中，栅极图案层32和公共电极33位于同一平面上，由同一层金属层形成。源漏极图案层36、像素电极37和数据线38位于同一平面上，由同一层金属层形成，由于像素电极37和源漏极图案层36在同一平面上，因而，像素电极37与源极之间无需经过孔连接，因而本发明的阵列基板的像素电极37上不用设置过孔，所以不会影响像素开口率，从而提高了穿透率。

[79] 在另一个实施例中，阵列基板还包括形成在钝化层39之上的顶层电极40，如图14所示。顶层电极40为金属电极或者ITO电极，顶层电极40与公共电极33电连接。

[80] 本发明还提供了一种液晶显示面板，请参阅图15，图15是本发明液晶显示面板实施例的结构示意图。该液晶显示面板包括彩膜基板50、阵列基板60以及设置在彩膜基板50和阵列基板60之间的液晶层70。其中，阵列基板60为上述任一实施例的阵列基板60。

[81] 具体地，阵列基板60可以通过本发明的阵列基板的制作方法制作而成。

[82] 彩膜基板50的形成过程如下：

[83] 在衬底51上形成黑矩阵52，如图16所示，图16是本发明液晶面板的彩膜基板制作过程中，形成黑矩阵后的结构示意图。

- [84] 在衬底51和黑矩阵52上覆盖不同颜色的色阻以形成色阻层53，例如，红色色阻、绿色色阻和蓝色色阻，不同的颜色的色阻之间的分界线形成在黑矩阵52之上，如图20、21和22所示，图17是本发明液晶面板的彩膜基板制作过程中，形成了红色色阻后的结构示意图，图18是本发明液晶面板的彩膜基板制作过程中，形成了绿色色阻后的结构示意图，图19是本发明液晶面板的彩膜基板制作过程中，形成了蓝色色阻后的结构示意图。
- [85] 在色阻层53上形成支撑件54，支撑件54的作用是维持阵列基板60和彩膜基板50之间的间隔，如图20所示，图20是本发明液晶面板的彩膜基板制作过程中，形成了支撑件后的结构示意图。
- [86] 当阵列基板60和彩膜基板50形成之后，将阵列基板60和彩膜基板50对位组装，并在阵列基板60和彩膜基板50之间形成液晶层70，从而形成本发明的液晶显示面板。
- [87] 综上所述，本发明能提高像素开口率和穿透率，使得显示效果更佳。
- [88] 以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

- [权利要求 1] 一种阵列基板的制作方法，其中，包括以下步骤：
在衬底上同时形成栅极图案层和公共电极；
在所述栅极图案层、所述公共电极和所述衬底上覆盖栅极绝缘层；
；
在所述栅极绝缘层上形成半导体层；
在所述半导体层上形成源\漏极图案层，同时在所述栅极绝缘层上形成像素电极和数据线；
在所述源\漏极图案层、半导体层、像素电极和数据线上覆盖钝化层。
- [权利要求 2] 根据权利要求1所述的方法，其中，在所述源\漏极图案层、半导体层、像素电极和数据线上覆盖钝化层的步骤之后，还包括：
在所述钝化层上形成顶层电极。
- [权利要求 3] 根据权利要求2所述的方法，其中，所述顶层电极为ITO电极，所述顶层电极与所述公共电极电连接。
- [权利要求 4] 根据权利要求2所述的方法，其中，当所述顶层电极为金属电极，所述顶层电极与所述公共电极电连接；
在所述钝化层上形成顶层电极的步骤包括：
在所述钝化层上形成顶层金属层；
通过黄光制程将所述顶层金属层图案化形成顶层电极。
- [权利要求 5] 根据权利要求1所述的方法，其中，在衬底上同时形成栅极图案层和公共电极的步骤包括：
在所述衬底上形成第一金属层；
通过黄光制程将所述第一金属层图案化形成栅极图案层和公共电极层。
- [权利要求 6] 根据权利要求1所述的方法，其中，在所述半导体层上形成源\漏极图案层，同时在所述栅极绝缘层上形成像素电极和数据线的步骤包括：

在所述半导体层和所述栅极绝缘层上覆盖第二金属层；
通过黄光制程将所述第二金属层图案化形成源漏极图案层、像素电极和数据线。

- [权利要求 7] 一种阵列基板，其中，包括：
衬底；
形成在所述衬底之上的栅极图案层和公共电极；
覆盖在所述栅极图案层和所述公共电极之上的栅极绝缘层；
形成在所述栅极绝缘层之上的半导体层；
形成在所述半导体层之上的源漏极图案层以及设置在所述栅极绝缘层之上的像素电极和数据线；
覆盖在所述源漏极图案层、半导体层、像素电极和数据线之上的钝化层。
- [权利要求 8] 根据权利要求7所述的阵列基板，其中，所述阵列基板还包括形成在所述钝化层之上的顶层电极。
- [权利要求 9] 根据权利要求8所述的阵列基板，其中，所述顶层电极为金属电极或者ITO电极，所述顶层电极与所述公共电极电连接。
- [权利要求 10] 一种液晶显示面板，其中，包括彩膜基板、阵列基板以及设置在所述彩膜基板和所述阵列基板之间的液晶层，所述阵列基板包括：
衬底；
形成在所述衬底之上的栅极图案层和公共电极；
覆盖在所述栅极图案层和所述公共电极之上的栅极绝缘层；
形成在所述栅极绝缘层之上的半导体层；
形成在所述半导体层之上的源漏极图案层以及设置在所述栅极绝缘层之上的像素电极和数据线；
覆盖在所述源漏极图案层、半导体层、像素电极和数据线之上的钝化层。
- [权利要求 11] 根据权利要求10所述的液晶显示面板，其中，所述阵列基板还包

括形成在所述钝化层之上的顶层电极。

[权利要求 12] 根据权利要求11所述的液晶显示面板，其中，所述顶层电极为金属电极或者ITO电极，所述顶层电极与所述公共电极电连接

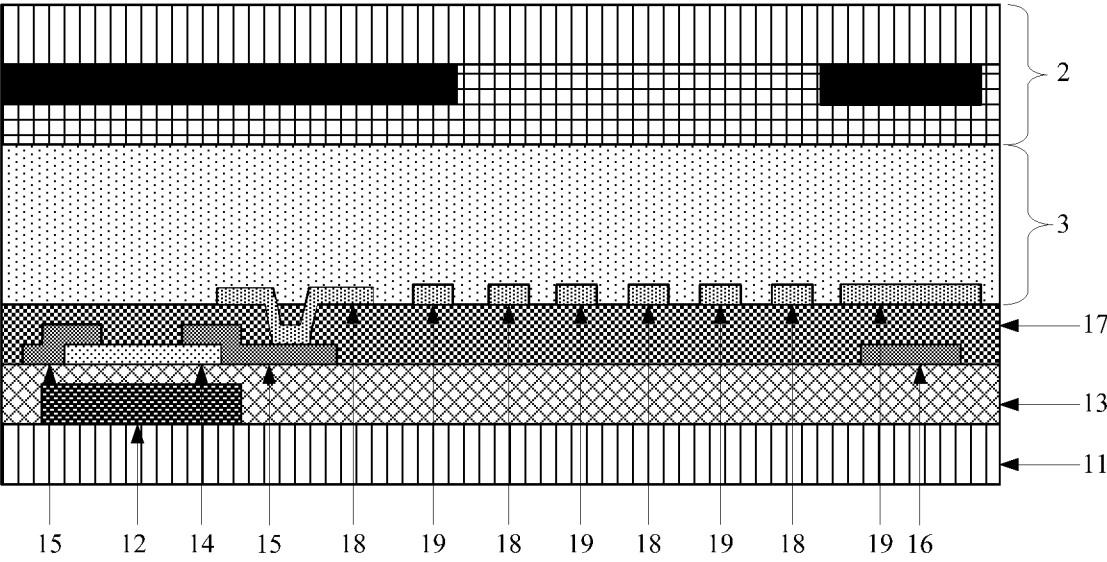


图 1

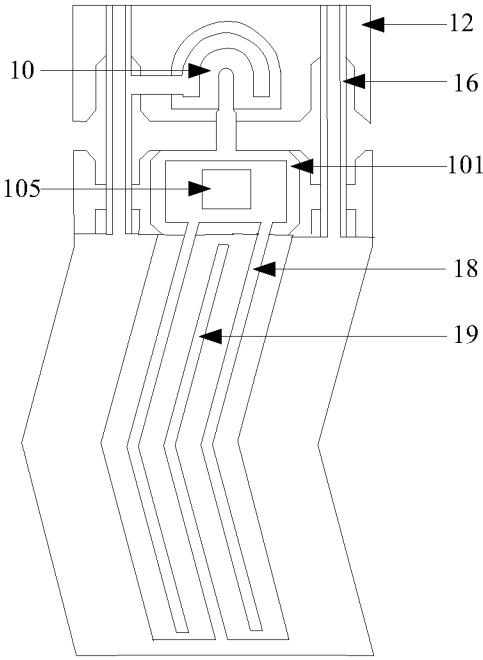


图 2

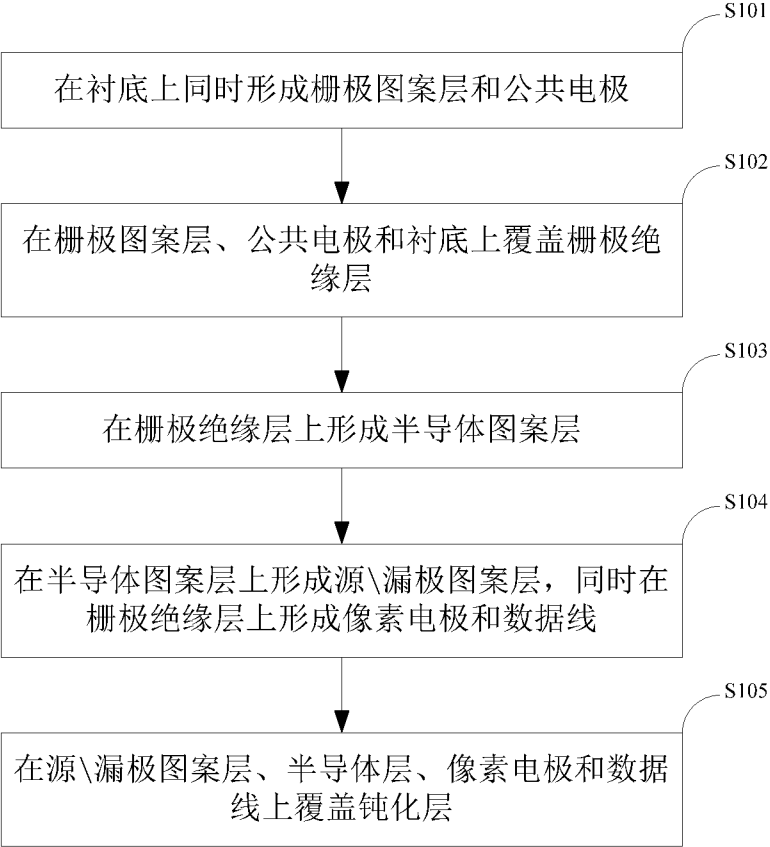


图 3

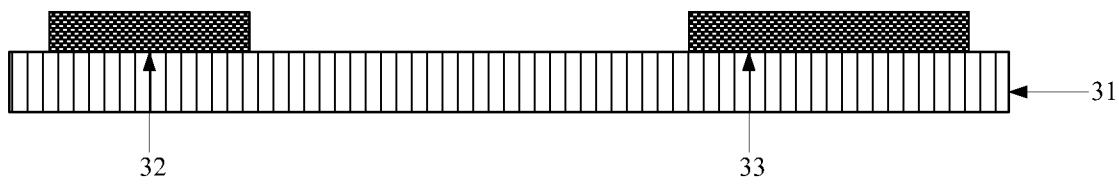


图 4

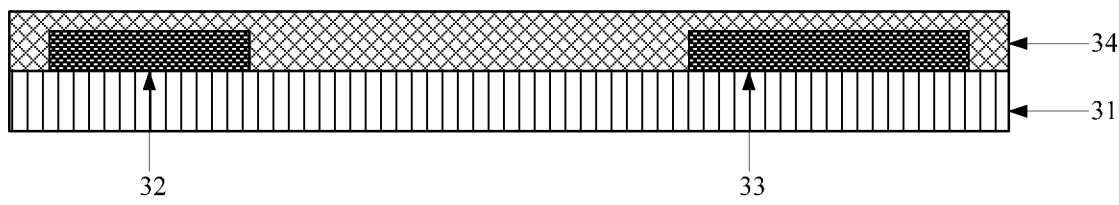


图 5

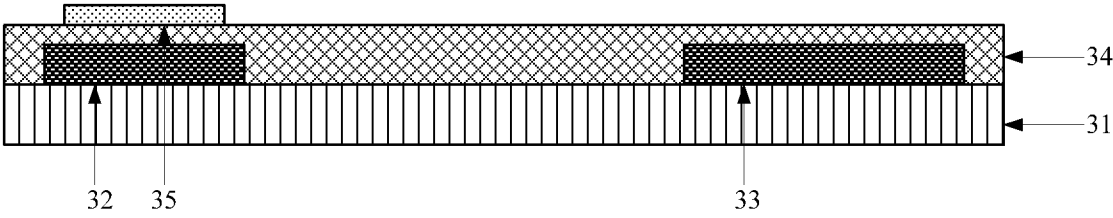


图 6

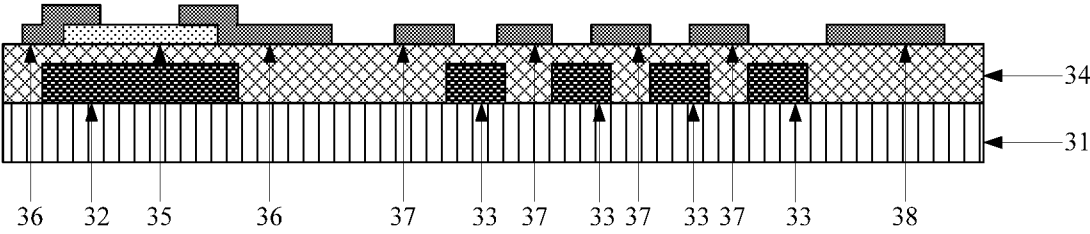


图 7

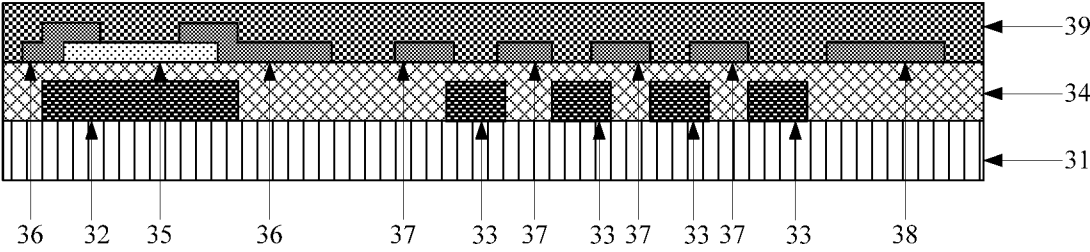


图 8

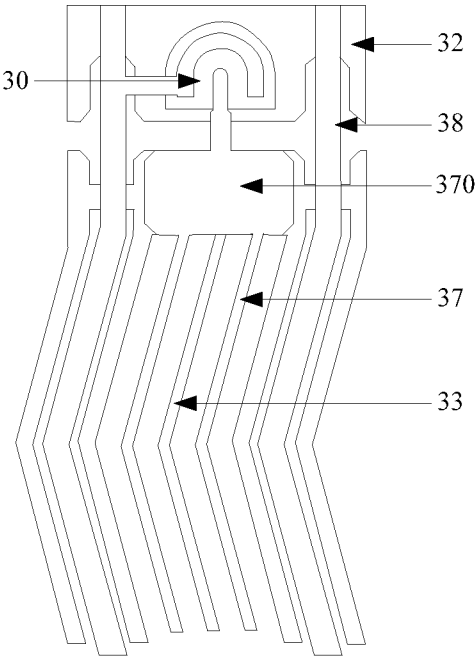


图 9

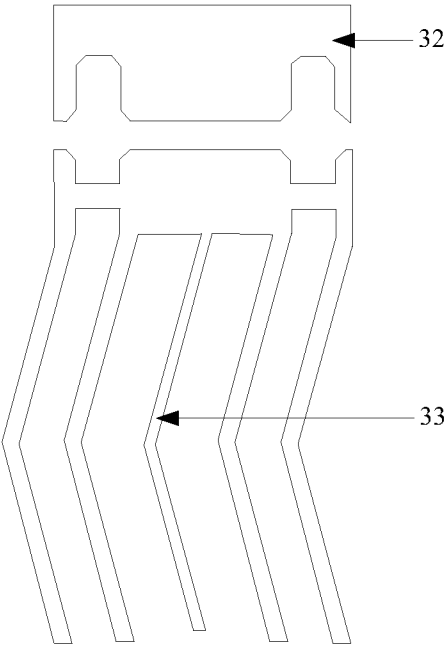


图 10

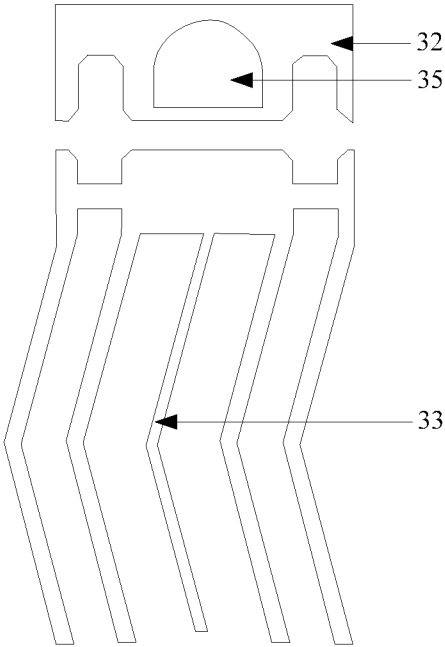


图 11

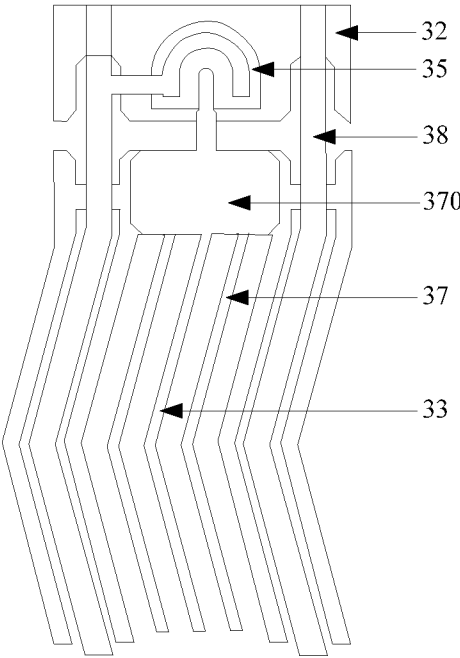


图 12

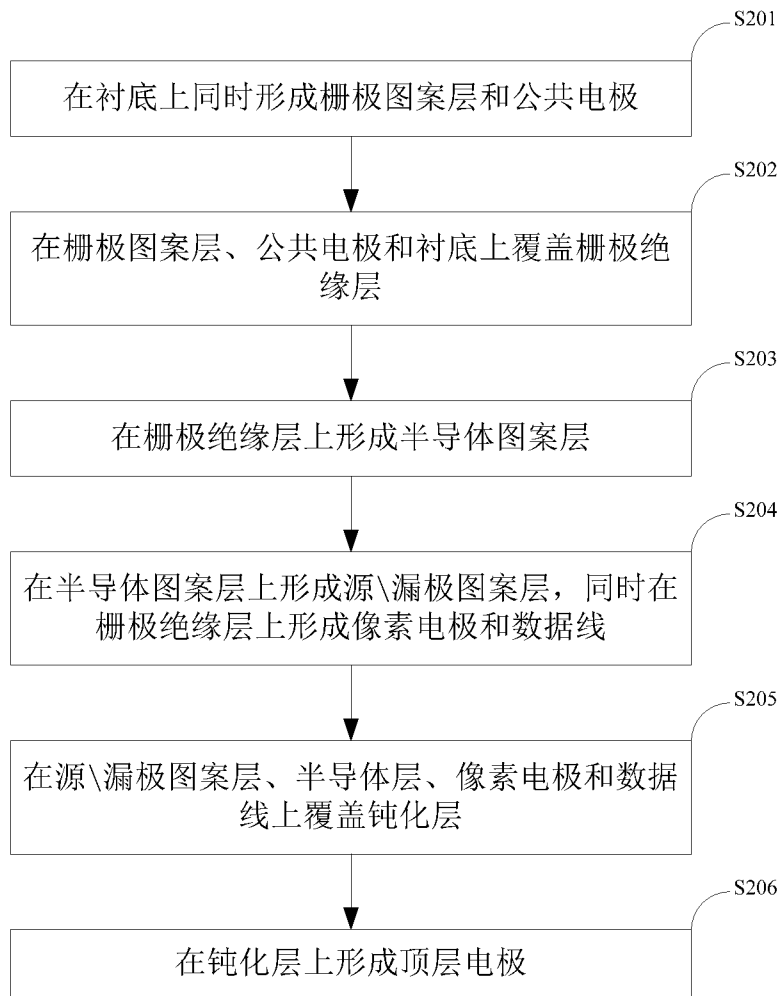


图 13

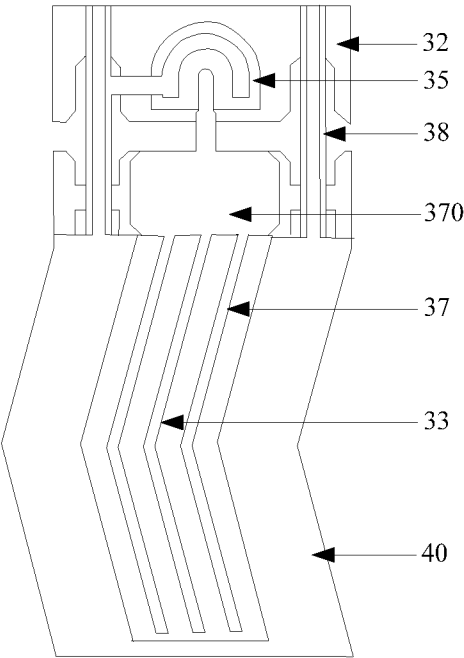


图 14

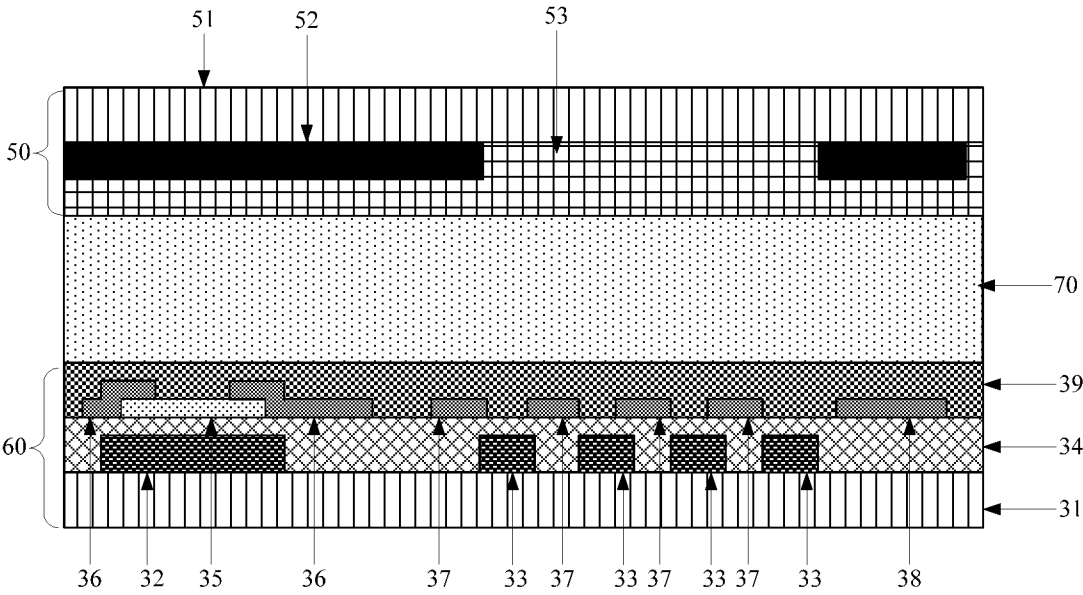


图 15

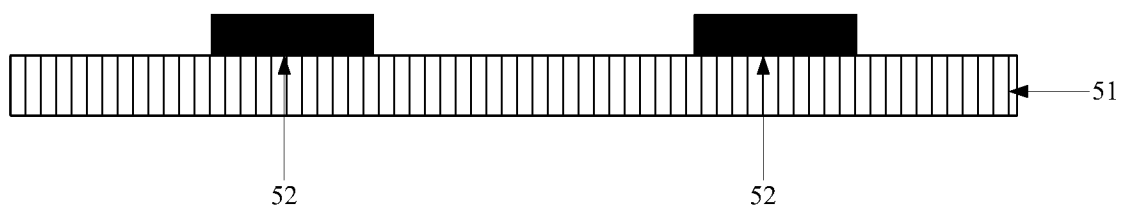


图 16

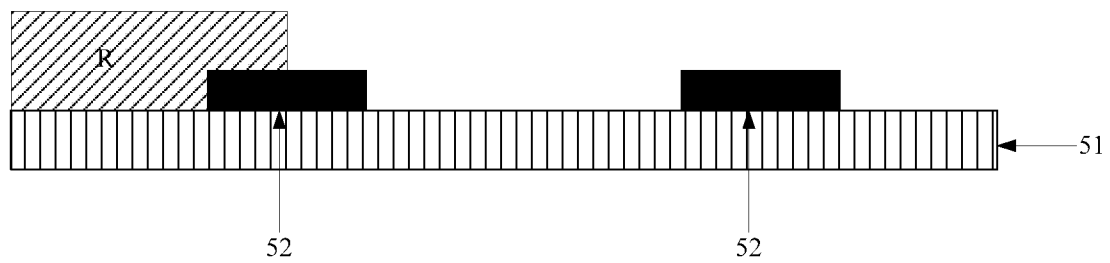


图 17

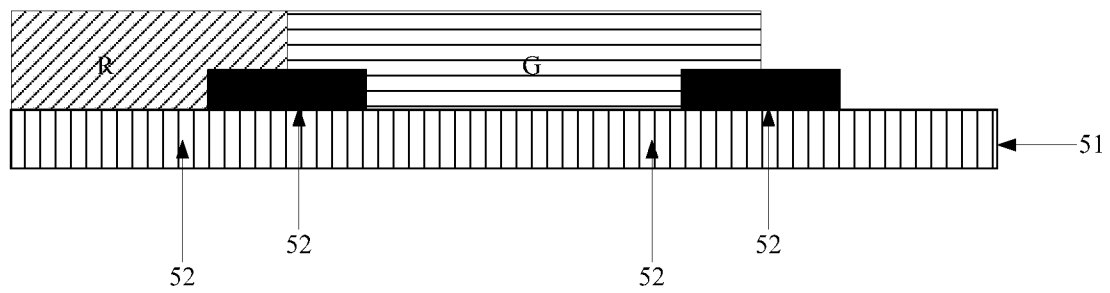


图 18

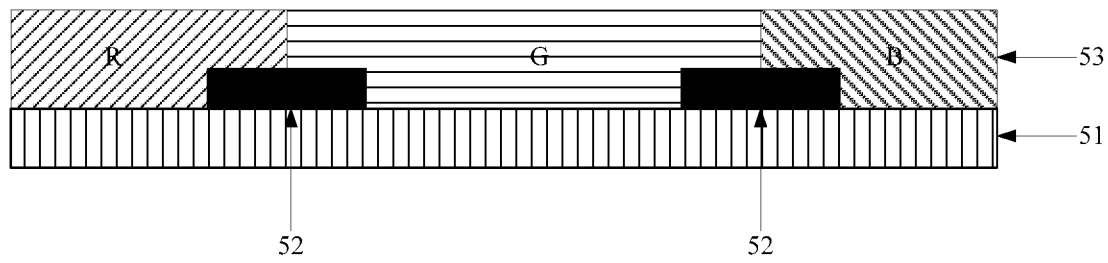


图 19

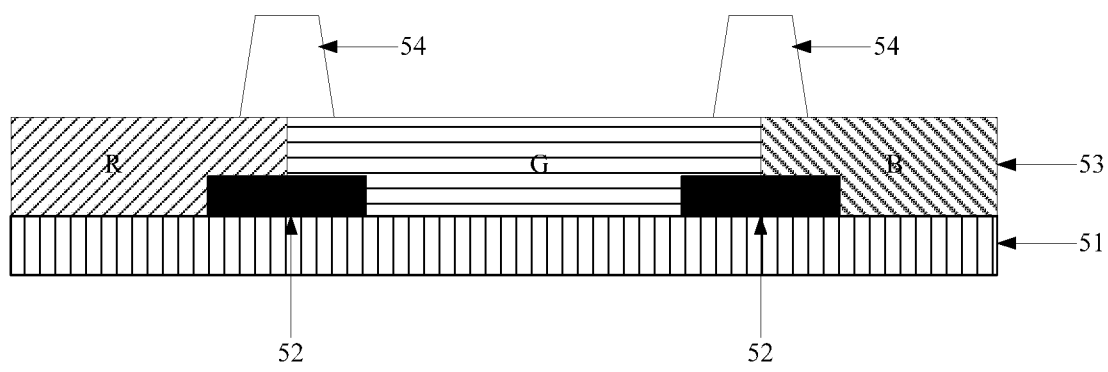


图 20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/088495

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G02F 1/1343 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
CNPAT, CNKI, WPI, EPODOC: CHINA STAR OPTOELECTRONICS; HAO, Sikun; via hole, aperture ratio, pixel electrode, common electrode, common wiring, medium, pixel, common, electrode, wire, insulat+, dielectric, passivat+, IPS, via, hole

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2009091678 A1 (LG DISPLAY CO., LTD.), 09 April 2009 (09.04.2009), description, paragraphs [0008], [0066] and [0073]-[0078], and figures 11A-11C	1-12
A	CN 102419499 A (HITACHI DISPLAYS, LTD. et al.), 18 April 2012 (18.04.2012), the whole document	1-12
A	CN 103295959 A (SHANGHAI AVIC OPTOELECTRONICS CO. LTD.), 11 September 2013 (11.09.2013), the whole document	1-12
A	CN 102902118 A (LG DISPLAY CO., LTD.), 30 January 2013 (30.01.2013), the whole document	1-12
A	CN 102610564 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 July 2012 (25.07.2012), the whole document	1-12
A	CN 103163693 A (LG DISPLAY CO., LTD.), 19 June 2013 (19.06.2013), the whole document	1-12
A	US 2006146255 A1 (AHN, B.C.), 06 July 2006 (06.07.2006), the whole document	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 24 January 2017 (24.01.2017)	Date of mailing of the international search report 14 February 2017 (14.02.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer GE, Jiajia Telephone No.: (86-10) 62413584

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/088495

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2009091678 A1	09 April 2009	US 7301597 B2	27 November 2007
		US 2005162579 A1	28 July 2005
		US 7880851 B2	01 February 2011
		US 7480025 B2	20 January 2009
		US 2010283058 A1	11 November 2010
		US 7787093 B2	31 August 2010
		US 2008042217 A1	21 February 2008
		KR 20050050304 A	31 May 2005
		KR 101019045 B1	04 March 2011
CN 102419499 A	18 April 2012	KR 20120032438 A	05 April 2012
		TW I467296 B	01 January 2015
		US 8537298 B2	17 September 2013
		JP 2012073341 A	12 April 2012
		US 8928830 B2	06 January 2015
		TW 201219939 A	16 May 2012
		US 2014232966 A1	21 August 2014
		US 8730421 B2	20 May 2014
		US 2014009715 A1	09 January 2014
		CN 102419499 B	20 May 2015
		US 2012075564 A1	29 March 2012
		EP 2434338 A2	28 March 2012
CN 103295959 A	11 September 2013	CN 103295959 B	25 November 2015
CN 102902118 A	30 January 2013	US 2013027646 A1	31 January 2013
		KR 20130014290 A	07 February 2013
		US 8953133 B2	10 February 2015
		CN 102902118 B	26 August 2015
CN 102610564 A	25 July 2012	DE 112012005832 T5	04 December 2014
		WO 2013117004 A1	15 August 2013
		CN 102610564 B	25 June 2014
		US 2013203196 A1	08 August 2013
		US 8895428 B2	25 November 2014
CN 103163693 A	19 June 2013	CN 103163693 B	23 March 2016
		US 8891050 B2	18 November 2014
		US 2013155358 A1	20 June 2013
		KR 20130069303 A	26 June 2013
US 2006146255 A1	06 July 2006	KR 20060079040 A	05 July 2006
		US 7782436 B2	24 August 2010
		US 7564529 B2	21 July 2009
		US 2009261334 A1	22 October 2009

国际检索报告

国际申请号

PCT/CN2016/088495

A. 主题的分类

G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F; H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 华星光电, 郝思坤, 过孔, 开口率, 像素电极, 象素电极, 公共电极, 公共布线, 绝缘, 介质, 介电, 钝化, pixel, common, electrode, wire, insulat+, dielectric, passivat+, IPS, via, hole

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US 2009091678 A1 (LG DISPLAY CO., LTD.) 2009年 4月 9日 (2009 - 04 - 09) 说明书第[0008], [0066], [0073]-[0078]段、附图11A-11C	1-12
A	CN 102419499 A (株式会社日立显示器 等) 2012年 4月 18日 (2012 - 04 - 18) 全文	1-12
A	CN 103295959 A (上海中航光电子有限公司) 2013年 9月 11日 (2013 - 09 - 11) 全文	1-12
A	CN 102902118 A (乐金显示有限公司) 2013年 1月 30日 (2013 - 01 - 30) 全文	1-12
A	CN 102610564 A (深圳市华星光电技术有限公司) 2012年 7月 25日 (2012 - 07 - 25) 全文	1-12
A	CN 103163693 A (乐金显示有限公司) 2013年 6月 19日 (2013 - 06 - 19) 全文	1-12
A	US 2006146255 A1 (AHN, BYUNG CHUL) 2006年 7月 6日 (2006 - 07 - 06) 全文	1-12

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 1月 24日

国际检索报告邮寄日期

2017年 2月 14日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

葛佳佳

电话号码 (86-10)62413584

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/088495

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2009091678	A1	2009年 4月 9日	US	7301597	B2	2007年 11月 27日
				US	2005162579	A1	2005年 7月 28日
				US	7880851	B2	2011年 2月 1日
				US	7480025	B2	2009年 1月 20日
				US	2010283058	A1	2010年 11月 11日
				US	7787093	B2	2010年 8月 31日
				US	2008042217	A1	2008年 2月 21日
				KR	20050050304	A	2005年 5月 31日
				KR	101019045	B1	2011年 3月 4日
CN	102419499	A	2012年 4月 18日	KR	20120032438	A	2012年 4月 5日
				TW	I467296	B	2015年 1月 1日
				US	8537298	B2	2013年 9月 17日
				JP	2012073341	A	2012年 4月 12日
				US	8928830	B2	2015年 1月 6日
				TW	201219939	A	2012年 5月 16日
				US	2014232966	A1	2014年 8月 21日
				US	8730421	B2	2014年 5月 20日
				US	2014009715	A1	2014年 1月 9日
				CN	102419499	B	2015年 5月 20日
				US	2012075564	A1	2012年 3月 29日
				EP	2434338	A2	2012年 3月 28日
CN	103295959	A	2013年 9月 11日	CN	103295959	B	2015年 11月 25日
CN	102902118	A	2013年 1月 30日	US	2013027646	A1	2013年 1月 31日
				KR	20130014290	A	2013年 2月 7日
				US	8953133	B2	2015年 2月 10日
				CN	102902118	B	2015年 8月 26日
CN	102610564	A	2012年 7月 25日	DE	112012005832	T5	2014年 12月 4日
				WO	2013117004	A1	2013年 8月 15日
				CN	102610564	B	2014年 6月 25日
				US	2013203196	A1	2013年 8月 8日
				US	8895428	B2	2014年 11月 25日
CN	103163693	A	2013年 6月 19日	CN	103163693	B	2016年 3月 23日
				US	8891050	B2	2014年 11月 18日
				US	2013155358	A1	2013年 6月 20日
				KR	20130069303	A	2013年 6月 26日
US	2006146255	A1	2006年 7月 6日	KR	20060079040	A	2006年 7月 5日
				US	7782436	B2	2010年 8月 24日
				US	7564529	B2	2009年 7月 21日
				US	2009261334	A1	2009年 10月 22日

表 PCT/ISA/210 (同族专利附件) (2009年7月)