

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5630203号
(P5630203)

(45) 発行日 平成26年11月26日 (2014. 11. 26)

(24) 登録日 平成26年10月17日 (2014. 10. 17)

(51) Int. Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 660X
H01L 51/50 (2006.01)	G09G 3/20 612E
H05B 33/02 (2006.01)	G09G 3/20 621A
	G09G 3/20 621K
請求項の数 7 (全 22 頁) 最終頁に続く	

(21) 出願番号 特願2010-236194 (P2010-236194)
 (22) 出願日 平成22年10月21日 (2010. 10. 21)
 (65) 公開番号 特開2012-88587 (P2012-88587A)
 (43) 公開日 平成24年5月10日 (2012. 5. 10)
 審査請求日 平成25年10月18日 (2013. 10. 18)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100125689
 弁理士 大林 章
 (74) 代理人 100125335
 弁理士 矢代 仁
 (74) 代理人 100121108
 弁理士 高橋 太朗
 (74) 代理人 100095728
 弁理士 上柳 雅普
 (74) 代理人 100107261
 弁理士 須澤 修
 (74) 代理人 100127661
 弁理士 宮坂 一彦

最終頁に続く

(54) 【発明の名称】 電気光学装置、および電子機器。

(57) 【特許請求の範囲】

【請求項1】

第1走査線と、第2走査線と、データ線と、所定電位が供給される給電線と、
 ゲートが前記第1走査線に電氣的に接続され、ソース及びドレインのうち一方が前記データ線に電氣的に接続された第1選択トランジスターと、
ソース及びドレインのうち一方が前記給電線に電氣的に接続され、前記第1選択トランジスターを介して前記データ線から供給される画像信号に応じた電流を供給する第1駆動トランジスターと、
 前記第1駆動トランジスターのソース及びドレインのうち他方と電氣的に接続された第1電極と、
 第2電極と、
 第3電極と、
ゲートが前記第2走査線に電氣的に接続され、ソース及びドレインのうち一方が前記データ線に電氣的に接続された第2選択トランジスターと、
ソース及びドレインのうち一方が前記給電線に電氣的に接続され、前記第2選択トランジスターを介して前記データ線から供給される画像信号に応じた電流を供給する第2駆動トランジスターと、
前記第2駆動トランジスターのソース及びドレインのうち他方と電氣的に接続された第4電極と、
第5電極と、

前記第 2 電極及び前記第 3 電極と前記第 1 電極との間、並びに、前記第 3 電極及び前記第 5 電極と前記第 4 電極との間に設けられた発光層と、

前記発光層に発光閾値電圧以上の電圧を印加させるための第 1 電位と、前記発光層に前記発光閾値電圧未満の電圧を印加させるための第 2 電位とのうちいずれか一方を、前記第 2 電極、前記第 3 電極、及び、前記第 5 電極に供給する電位制御回路と、

を備え、

前記電位制御回路は、

第 1 期間において、

前記第 2 電極に前記第 1 電位を供給することで、前記第 1 電極、前記第 2 電極、及び、前記第 1 電極と前記第 2 電極との間に設けられた発光層を含む第 1 発光素子を発光させ、

10

前記第 3 電極に前記第 2 電位を供給し、

前記第 1 期間とは重複しない第 2 期間において、

前記第 3 電極に前記第 1 電位を供給することで、前記第 1 電極、前記第 3 電極、及び、前記第 1 電極と前記第 3 電極との間に設けられた発光層を含む第 2 発光素子を発光させるとともに、前記第 4 電極、前記第 3 電極、及び、前記第 4 電極と前記第 3 電極との間に設けられた発光層を含む第 3 発光素子を発光させ、

前記第 2 電極及び前記第 5 電極に前記第 2 電位を供給し、

前記第 2 期間とは重複しない第 3 期間において、

前記第 5 電極に前記第 1 電位を供給することで、前記第 4 電極、前記第 5 電極、及び、前記第 4 電極と前記第 5 電極との間に設けられた発光層を含む第 4 発光素子を発光させ、

20

前記第 3 電極に前記第 2 電位を供給する、

ことを特徴とする電気光学装置。

【請求項 2】

前記第 1 走査線及び前記第 2 走査線を排他的なタイミングで選択する走査線駆動回路と、

前記走査線駆動回路による選択と同期して、前記データ線に前記画像信号を供給するデータ線駆動回路と、

を備え、

前記第 2 期間は、

前記走査線駆動回路が前記第 1 走査線を選択する期間であって、前記データ線駆動回路が前記第 2 発光素子の輝度を指定する画像信号を前記データ線に供給する第 1 選択期間の少なくとも一部と、

30

前記走査線駆動回路が前記第 2 走査線を選択する期間であって、前記データ線駆動回路が前記第 3 発光素子の輝度を指定する画像信号を前記データ線に供給する第 2 選択期間の少なくとも一部と、

を含む、

ことを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】

前記第 2 電極、前記第 3 電極、及び前記第 5 電極は、前記第 1 走査線及び前記第 2 走査線が延在する方向に延在することを特徴とする請求項 1 または 2 に記載の電気光学装置。

40

【請求項 4】

前記第 1 乃至第 3 期間とは異なる第 4 期間において、

前記第 2 電極、前記第 3 電極、及び、前記第 5 電極に前記第 1 電位を供給することで、前記第 1 発光素子、前記第 2 発光素子、前記第 3 発光素子、及び前記第 4 発光素子を発光させる、

ことを特徴とする請求項 1 乃至 3 のうち何れか 1 項に記載の電気光学装置。

【請求項 5】

遮光部と、

前記第 1 発光素子より照射された光のうち少なくとも一部及び前記第 2 発光素子より照射された光のうち少なくとも一部が通過する位置に設けられた第 1 開口部と、

50

前記第3発光素子より照射された光のうち少なくとも一部及び前記第4発光素子より照射された光のうち少なくとも一部が通過する位置に設けられた第2開口部と、

を有する視差バリアをさらに備え、

前記第1開口部は、

前記第1発光素子より照射された光を第1の領域に導き、

前記第2発光素子より照射された光を第2の領域に導き、

前記第2開口部は、

前記第3発光素子より照射された光を前記第1の領域に導き、

前記第4発光素子より照射された光を前記第2の領域に導く、

ことを特徴とする請求項1乃至4のうちいずれか1項に記載の電気光学装置。

10

【請求項6】

前記第1発光素子より照射された光のうち少なくとも一部及び前記第2発光素子より照射された光のうち少なくとも一部が透過する位置に設けられた第1レンズと、

前記第3発光素子より照射された光のうち少なくとも一部及び前記第4発光素子より照射された光のうち少なくとも一部が透過する位置に設けられた第2レンズと、

を有するレンチキュラーレンズをさらに備え、

前記第1レンズは、

前記第1発光素子より照射された光を第1の領域に導き、

前記第2発光素子より照射された光を第2の領域に導き、

前記第2レンズは、

前記第3発光素子より照射された光を前記第1の領域に導き、

前記第4発光素子より照射された光を前記第2の領域に導く、

ことを特徴とする請求項1乃至4のうちいずれか1項に記載の電気光学装置。

20

【請求項7】

請求項1乃至6のうちいずれか1項に記載の電気光学装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機EL (Electroluminescence) 素子などの発光素子を備える電気光学装置、およびこれを備える電子機器に関する。

30

【背景技術】

【0002】

近年、2画面表示機能を有するカーナビゲーションシステムや3Dテレビ等の普及に伴い、左右で異なる2つの画像を表示する2画面表示装置あるいは、右目用画像と左目用画像と同時に出力して3D表示を行う3Dディスプレイのニーズが高まりつつある。

また、自発光素子である有機EL素子(以下、「OLED素子」と称する)を2画面表示装置に適用することで装置の小型化を図り、HMD(Head Mounted Display)等に適用するというニーズも存在する。

【0003】

40

一般的に、2画面表示装置は、右側用の画像を表示するための画素と、左側用の画像を表示するための画素とを交互に配列し、画素と観察者との間にレンチキュラーレンズや視差バリア等の画素に対応する光学装置により左右の画像を光学的に分離することで、左右で異なる画像の表示を実現している。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2006-259192号公報

【発明の概要】

【発明が解決しようとする課題】

50

【 0 0 0 5 】

このような2画面表示装置においては、左側用の画像と右側用の画像を同時に表示するため、通常の1画面表示装置に比べて2倍の画素数を要する。

通常の1画面表示装置に比べて表示の精細度を落とさずに2画面表示を実現させるためには、倍の密度で画素を配置する必要があり、製造工程の複雑化による製品価格の上昇や、歩留まり低下等の問題が発生することになる。

そこで、本発明は、上述した事情を考慮して、簡易な構成で高精細度の2画面表示装置を提供することを解決課題とする。

【課題を解決するための手段】

【 0 0 0 6 】

上述した課題を解決するため、本発明に係る電気光学装置は、第1走査線と、第2走査線と、データ線と、所定電位が供給される給電線と、ゲートが前記第1走査線に電氣的に接続され、ソース及びドレインのうち一方が前記データ線に電氣的に接続された第1選択トランジスターと、ソース及びドレインのうち一方が前記給電線に電氣的に接続され、前記第1選択トランジスターを介して前記データ線から供給される画像信号に応じた電流を供給する第1駆動トランジスターと、前記第1駆動トランジスターのソース及びドレインのうち他方と電氣的に接続された第1電極と、第2電極と、第3電極と、ゲートが前記第2走査線に電氣的に接続され、ソース及びドレインのうち一方が前記データ線に電氣的に接続された第2選択トランジスターと、ソース及びドレインのうち一方が前記給電線に電氣的に接続され、前記第2選択トランジスターを介して前記データ線から供給される画像信号に応じた電流を供給する第2駆動トランジスターと、前記第2駆動トランジスターのソース及びドレインのうち他方と電氣的に接続された第4電極と、第5電極と、前記第2電極及び前記第3電極と前記第1電極との間、並びに、前記第3電極及び前記第5電極と前記第4電極との間に設けられた発光層と、前記発光層に発光閾値電圧以上の電圧を印加させるための第1電位と、前記発光層に前記発光閾値電圧未満の電圧を印加させるための第2電位とのうちいずれか一方を、前記第2電極、前記第3電極、及び、前記第5電極に供給する電位制御回路と、を備え、前記電位制御回路は、第1期間において、前記第2電極に前記第1電位を供給することで、前記第1電極、前記第2電極、及び、前記第1電極と前記第2電極との間に設けられた発光層を含む第1発光素子を発光させ、前記第3電極に前記第2電位を供給し、前記第1期間とは重複しない第2期間において、前記第3電極に前記第1電位を供給することで、前記第1電極、前記第3電極、及び、前記第1電極と前記第3電極との間に設けられた発光層を含む第2発光素子を発光させるとともに、前記第4電極、前記第3電極、及び、前記第4電極と前記第3電極との間に設けられた発光層を含む第3発光素子を発光させ、前記第2電極及び前記第5電極に前記第2電位を供給し、前記第2期間とは重複しない第3期間において、前記第5電極に前記第1電位を供給することで、前記第4電極、前記第5電極、及び、前記第4電極と前記第5電極との間に設けられた発光層を含む第4発光素子を発光させ、前記第3電極に前記第2電位を供給することを特徴とする。

【 0 0 0 7 】

この発明に係る電気光学装置は、画素回路に備えられた2つの発光素子が、それぞれ個別に発光するものであり、2画面表示装置や3D表示装置に適用することが可能である。

また、この電気光学装置によれば、1つの画素回路に2つの発光素子を備えるため、1つの画素回路が1つの発光素子を備える従来の画素回路に比べて、各発光素子に対するトランジスターの個数や、容量素子の個数を半分にすることができる。従って、この電気光学装置によれば、1つの画素回路に1つの発光素子を備える従来の表示装置に比べて、より高精細な表示が可能であり、2画面表示装置や3D表示装置にも適した表示装置であるという利点を有する。

【 0 0 0 8 】

また、上述した電気光学装置は、前記第1走査線及び前記第2走査線を排他的なタイミングで選択する走査線駆動回路と、前記走査線駆動回路による選択と同期して、前記デー

10

20

30

40

50

夕線に前記画像信号を供給するデータ線駆動回路と、を備え、前記第2期間は、前記走査線駆動回路が前記第1走査線を選択する期間であって、前記データ線駆動回路が前記第2発光素子の輝度を指定する画像信号を前記データ線に供給する第1選択期間の少なくとも一部と、前記走査線駆動回路が前記第2走査線を選択する期間であって、前記データ線駆動回路が前記第3発光素子の輝度を指定する画像信号を前記データ線に供給する第2選択期間の少なくとも一部と、を含む、ことを特徴としてもよい。

【0010】

また、上述した電気光学装置は、前記第2電極、前記第3電極、及び前記第5電極は、前記第1走査線及び前記第2走査線が延在する方向に延在することを特徴としてもよい。

【0012】

また、上述した電気光学装置は、前記第1乃至第3期間とは異なる第4期間において、前記第2電極、前記第3電極、及び、前記第5電極に前記第1電位を供給することで、前記第1発光素子、前記第2発光素子、前記第3発光素子、及び前記第4発光素子を発光させる、ことを特徴としてもよい。

【0013】

この電気光学装置によれば、各画素回路内の2つの発光素子を同時に発光させ、1つの画像を表示させることができる。また、この電気光学装置によれば、1画面表示および2画面表示の表示モードの切り替えを、電位制御回路の制御により、簡易に行うことができるという利点を有する。

【0022】

また、上述した電気光学装置は、遮光部と、前記第1発光素子より照射された光のうち少なくとも一部及び前記第2発光素子より照射された光のうち少なくとも一部が通過する位置に設けられた第1開口部と、前記第3発光素子より照射された光のうち少なくとも一部及び前記第4発光素子より照射された光のうち少なくとも一部が通過する位置に設けられた第2開口部と、を有する視差バリアをさらに備え、前記第1開口部は、前記第1発光素子より照射された光を第1の領域に導き、前記第2発光素子より照射された光を第2の領域に導き、前記第2開口部は、前記第3発光素子より照射された光を前記第1の領域に導き、前記第4発光素子より照射された光を前記第2の領域に導く、ことを特徴としてもよい。

【0023】

この電気光学装置によれば、開口部の位置および大きさを、第1の領域および第2の領域が、それぞれ観察者の右目および左目に位置するように設定することで、観察者の観察者は右目と左目で異なる画像を観察することが可能となり、例えば、3D表示装置が実現される。

また、この電気光学装置によれば、開口部の位置および大きさを、第1の領域および第2の領域が、異なる二人の観察者のそれぞれの位置に合致するように設定することで、電気光学装置の両側に位置する2名の観察者に対してそれぞれ異なる画像を表示可能な2画面表示装置を実現することができる。

【0024】

また、上述した電気光学装置は、前記第1発光素子より照射された光のうち少なくとも一部及び前記第2発光素子より照射された光のうち少なくとも一部が透過する位置に設けられた第1レンズと、前記第3発光素子より照射された光のうち少なくとも一部及び前記第4発光素子より照射された光のうち少なくとも一部が透過する位置に設けられた第2レンズと、を有するレンチキュラーレンズをさらに備え、前記第1レンズは、前記第1発光素子より照射された光を第1の領域に導き、前記第2発光素子より照射された光を第2の領域に導き、前記第2レンズは、前記第3発光素子より照射された光を前記第1の領域に導き、前記第4発光素子より照射された光を前記第2の領域に導く、ことを特徴としてもよい。

【0025】

この電気光学装置によれば、レンズの位置および大きさを、第1の領域および第2の領

10

20

30

40

50

域が、それぞれ観察者の右目および左目に位置するように設定することで、観察者の観察者は右目と左目で異なる画像を観察することが可能となり、例えば、3D表示装置が実現される。

また、この電気光学装置によれば、レンズの位置および大きさを、第1の領域および第2の領域が、異なる二人の観察者のそれぞれの位置に合致するように設定することで、電気光学装置の両側に位置する2名の観察者に対してそれぞれ異なる画像を表示可能な2画面表示装置を実現することができる。

【0026】

また、本発明に係る電子機器は、上記のうちいずれかの電気光学装置を備えることを特徴とする。

【0027】

このような電子機器として、カーナビゲーション装置、およびHMDなどの2画面表示装置や、パーソナルコンピュータ、および携帯電話などの1画面表示装置が該当する。

この電子機器によれば、2画面表示を行う場合にも、それぞれ異なる電気光学装置で表示するのではなく、1つの電気光学装置により表示するため、装置の小型化および軽量化が可能になるという利点を有する。

【図面の簡単な説明】

【0028】

【図1】本発明の実施形態に係る表示装置を示すブロック図である。

【図2】画素回路を示す回路図である。

【図3】表示装置の動作を示すタイミングチャートである。

【図4】表示装置の動作を示すタイミングチャートである。

【図5】画素回路の各期間における状態を示す図である。

【図6】表示装置の陰極の配置を示すブロック図である。

【図7】表示装置の構造を示す断面図である。

【図8】表示装置の発光パターンを示す図である。

【図9】表示装置に視差バリアまたはレンチキュラーレンズを適用した場合の、表示装置の断面図である。

【図10】本発明の第2実施形態に係る表示装置の陰極の配置を示すブロック図である。

【図11】本発明の第2実施形態に係る表示装置の構造を示す断面図である。

【図12】本発明の第2実施形態に係る表示装置の動作を示すタイミングチャートである。

【図13】本発明の第2実施形態に係る表示装置の発光パターンを示す図である。

【図14】本発明の変形例1に係る画素回路を示す回路図である。

【図15】本発明の変形例3に係る表示装置の陰極の配置を示すブロック図である。

【図16】HMD(Head Mounted Display)の斜視図である。

【図17】電子機器(パーソナルコンピュータ)の斜視図である。

【図18】電子機器(携帯電話機)の斜視図である。

【発明を実施するための形態】

【0029】

< A : 第1実施形態 >

以下、添付の図面を参照しながら本発明に係る様々な実施の形態を説明する。図面においては、各部の寸法の比率は実際のものとは適宜に異ならせてある。

【0030】

図1は、本発明の第1実施形態に係る表示装置1のブロック図である。

表示装置1は、複数の画素回路20が配列された表示領域10と、各画素回路20を駆動する駆動回路30とを備える。駆動回路30は、例えば複数の集積回路に分散して実装される。ただし、駆動回路30の少なくとも一部は、画素回路20とともに基板上に形成された薄膜トランジスタで構成されてもよい。

【0031】

10

20

30

40

50

表示領域 10 には、X 方向に延在する M 本の走査線 12 と、X 方向に延在する M 本の第 1 電源線 16 a および M 本の第 2 電源線 16 b と、X 方向に交差する Y 方向に延在する N 本のデータ線 14 とが形成される (M、N は 1 以上の自然数)。なお、M 本の走査線 12 と M 本の第 1 電源線 16 a とは 1 対 1 に対応しており、M 本の走査線 12 と M 本の第 2 電源線 16 b とは 1 対 1 に対応している。

複数の画素回路 20 は、各走査線 12 と各データ線 14 との交差に対応して、縦 M 行 × 横 N 列の行列状に配列される。

【0032】

駆動回路 30 は、走査線駆動回路 31、データ線駆動回路 32、電位制御回路 33、及び制御回路 34 を備える。

10

走査線駆動回路 31 は、複数の画素回路 20 を行単位で順次選択するための手段であり、複数の画素回路 20 を行単位で順次に選択するための選択信号 $G[i]$ (i は 1 から M を満たす整数) を生成して、各走査線 12 へ出力する。

データ線駆動回路 32 は、 j は 1 から N を満たす整数としたとき、 j 列目のデータ線 14 に、各画素回路 20 の発光素子が発光すべき階調 (以下、「指定階調」という) に応じた画像信号 $VD[j]$ を出力する。なお、 j 列の画素回路 20 は、第 1 行から第 M 行までの M 個の回路がある。このため、以下の説明では、 j 列目のデータ線 14 に供給する信号は画像信号 $VD[j]$ と記載し、 i 行 j 列の画素回路 20 に供給すべき信号は画像信号 $VD[i, j]$ と記載する。

電位制御回路 33 は、第 1 電源電位 $V_{ct1}[i]$ (i は 1 から M を満たす整数) を生成し各第 1 電源線 16 a へ出力するとともに、第 2 電源電位 $V_{ct2}[i]$ (i は 1 から M を満たす整数) を生成し各第 2 電源線 16 b へ出力する。

20

制御回路 34 は、走査線駆動回路 31、データ線駆動回路 32、及び電位制御回路 33 にクロック信号やスタートパルスなどの各種制御信号を供給すると共に、外部から供給される入力画像信号 (図示略) にガンマ補正などの処理を施してデータ線駆動回路 32 に供給する。

【0033】

図 2 は、画素回路 20 の回路図である。図 2 においては、第 i 行の第 j 列に位置する画素回路 20 が代表的に図示されている。画素回路 20 は、選択トランジスタ $Tr1$ 、駆動トランジスタ $Tr2$ 、第 1 発光素子 $E1$ 、第 2 発光素子 $E2$ 、および容量 $C1$ を備える。

30

選択トランジスタ $Tr1$ のゲートは、 i 行目の走査線 12 に接続される。選択トランジスタ $Tr1$ のソースおよびドレインのうち一方は j 列目のデータ線 14 に接続され、選択トランジスタ $Tr1$ のソースおよびドレインのうち他方は第 1 ノード ND に接続される。第 1 実施形態において選択トランジスタ $Tr1$ は n チャンネルで構成される。 i 行目の走査線 12 に供給される選択信号 $G[i]$ がハイレベルになると、選択トランジスタ $Tr1$ はオン状態となり、データ線 14 および第 1 ノード ND が電氣的に接続される。一方、選択信号 $G[i]$ がローレベルの期間では、選択トランジスタ $Tr1$ はオフ状態となり、データ線 14 と第 1 ノード ND は非導通となる。

容量 $C1$ の一方の電極は第 1 ノード ND に電氣的に接続され、他方の電極は第 3 電源線 13 に電氣的に接続される。第 3 電源線 13 には、第 3 電位 V_{EL} が供給される。

40

駆動トランジスタ $Tr2$ は電流供給手段の一例であり、第 1 発光素子 $E1$ 及び第 2 発光素子 $E2$ に電流を供給することで当該発光素子を発光させる役割を担うものである。

【0034】

第 1 発光素子 $E1$ および第 2 発光素子 $E2$ は、相対向する陽極と陰極との間に有機 EL (Electroluminescence) 材料の発光層を設けた有機 EL 素子である。

第 1 発光素子 $E1$ は、共通電極 22 を陽極 (画素電極) とし、第 1 対向電極 24 a を陰極として構成される。第 2 発光素子 $E2$ は、共通電極 22 を陽極 (画素電極) とし、第 2 対向電極 24 b を陰極として構成される。すなわち、共通電極 22 は、第 1 発光素子 $E1$ および第 2 発光素子 $E2$ の共通の陽極として機能する。

第 1 発光素子 $E1$ および第 2 発光素子 $E2$ は、陽極と陰極との間に発光閾値電圧 V_{th}

50

以上の電圧が印加されると、発光層に陽極から陰極への向きに電流が流れる。発光層はこの電流の大きさに応じた輝度で発光する。

なお、第1実施形態においては、共通電極22を陽極とし、第1対向電極24aおよび第2対向電極24bを陰極としているが、本発明はこのような形態に限定されず、共通電極22を陰極とし、第1対向電極24aおよび第2対向電極24bを陽極として構成しても良い。

【0035】

第1対向電極24aは、第1電源線16aを介して電位制御回路33に電氣的に接続する。第2対向電極24bは、第2電源線16bを介して電位制御回路33に電氣的に接続する。電位制御回路33は、第1電源線16aおよび第2電源線16bを介して、第1対向電極24aおよび第2対向電極24bに対して、第1電位 V_L または第2電位 V_H のうちいずれかの電位を印加する。

10

電位制御回路33は、第1電源電位 $V_{ct1}[i]$ を第1電源線16aを介して第1対向電極24aに供給し、第2電源電位 $V_{ct2}[i]$ を第2電源線16bを介して第2対向電極24bに供給する。第1電源電位 $V_{ct1}[i]$ および第2電源電位 $V_{ct2}[i]$ の各々は、第1電位 V_L または第2電位 V_H のうちいずれかの電位となる。

第1電位 V_L は、第3電位 V_{EL} よりも低い電位である。第2電位 V_H は、第1電位 V_L よりも高い電位であり、かつ、第3電位 V_{EL} よりも低い電位である。

第1電源電位 $V_{ct1}[i]$ として第1電位 V_L が印加された場合、第1発光素子E1の陰極と陽極との間には、発光閾値電圧 V_{th} 以上の電圧が印加され、第1発光素子E1は発光可能となる。一方、第1電源電位 $V_{ct1}[i]$ として第2電位 V_H が印加された場合、第1発光素子E1の陰極と陽極との間には、発光閾値電圧 V_{th} 未満の電圧が印加され、第1発光素子E1は発光不能となる。

20

第2電源電位 $V_{ct2}[i]$ として第1電位 V_L が印加された場合、第2発光素子E2の陰極と陽極との間には、発光閾値電圧 V_{th} 以上の電圧が印加され、第2発光素子E2は発光可能となる。一方、第2電源電位 $V_{ct2}[i]$ として第2電位 V_H が印加された場合、第2発光素子E2の陰極と陽極との間には、発光閾値電圧 V_{th} 未満の電圧が印加され、第2発光素子E2は発光不能となる。

【0036】

図3は、表示装置1の動作を説明するためのタイミングチャートである。

30

選択信号 $G[i]$ は、1垂直走査期間に相当する周期を有するパルス信号であり、 i 行目の走査線12に供給される。選択信号 $G[i]$ のパルス幅、つまり選択信号 $G[i]$ がハイレベルである期間は、1水平走査期間に相当する。選択信号 $G[i]$ は選択信号 $G[i-1]$ より1水平走査期間の期間だけおくれてハイレベルに立ち上がる。この選択信号 $G[1] \sim G[M]$ により、 M 本の走査線12は、1水平走査期間毎に順次排他的に選択される。

選択信号 $G[i]$ がハイレベルである期間、すなわち、第 i 行の走査線12が選択されている期間において、データ線駆動回路32から、第 i 行に属する N 個の画素回路20に、画素回路20の階調を規定する画像信号 $VD[i, 1] \sim VD[i, N]$ が供給される。

40

画像信号 $VD[i, j]$ は、画素回路20のうち、第1発光素子E1の階調を規定する第1画像信号 $VD1[i, j]$ 、および画素回路20のうち、第2発光素子E2の階調を規定する第2画像信号 $VD2[i, j]$ より構成される。各画素回路20には、第1画像信号 $VD1[i, j]$ および第2画像信号 $VD2[i, j]$ が、選択信号 $G[i]$ がハイレベルになる期間において、それぞれ交互に供給される。

【0037】

第1発光期間 $TL1$ は、選択信号 $G[i]$ がハイレベルに立ち上がるタイミングから始まる1垂直走査期間に相当する期間であり、走査線12毎に順次開始される。第2発光期間 $TL2$ は、第1発光期間 $TL1$ の終了と同時に、選択信号 $G[i]$ がハイレベルに立ち上がるタイミングから始まる1垂直走査期間に相当する期間であり、走査線12毎に順次

50

開始される。すなわち、第1発光期間 $T L 1$ および第2発光期間 $T L 2$ は、走査線12毎に規定される期間であり、1垂直走査期間毎に交互に設けられる。

【0038】

第1電源電位 $V c t 1 [i]$ は、第1発光期間 $T L 1$ において第1電位 $V L$ に設定され、それ以外の期間、すなわち、第2発光期間 $T L 2$ において第2電位 $V H$ に設定される。

第2電源電位 $V c t 2 [i]$ は、第2発光期間 $T L 2$ において第1電位 $V L$ に設定され、それ以外の期間、すなわち、第1発光期間 $T L 1$ において第2電位 $V H$ に設定される。

上述したように第1発光素子 $E 1$ および第2発光素子 $E 2$ は、それらの陰極に第1電位 $V L$ が供給されると発光可能となり、第2電位 $V H$ が供給されると発光不能となる。したがって、各画素回路20において、第1発光期間 $T L 1$ では第1画像信号 $V D 1 [i, j]$ に基づいて第1発光素子 $E 1$ が発光可能となり、第2発光期間 $T L 2$ では第2画像信号 $V D 2 [i, j]$ に基づいて第2発光素子 $E 2$ が発光可能となり、これらが1垂直走査期間周期で交互に繰り返される。

10

【0039】

なお、図3では、第1発光期間 $T L 1$ および第2発光期間 $T L 2$ は、選択信号 $G [i]$ がハイレベルに立ち上がるのと同時に開始され、選択信号 $G [i]$ がローレベルに立ち下がるのと同時に終了しているが、本発明はこのような形態に限定されるものではない。

例えば、図4に示す通り、第1発光期間 $T L 1$ および第2発光期間 $T L 2$ は、選択信号 $G [i]$ がハイレベルに立ち上がるタイミングよりも期間 $T a$ だけ遅れて開始され、選択信号 $G [i]$ がローレベルに立ち下がるタイミングよりも期間 $T b$ だけ早く開始されるように設定しても良い。この場合は、第1発光期間 $T L 1$ と第2発光期間 $T L 2$ との間にマージンを設けることができるので、第1発光素子 $E 1$ と第2発光素子 $E 2$ とが同時に発光するのを防止できる。

20

【0040】

図5を参照して、第 i 行第 j 列の画素回路20の動作を説明する。図5(a)は、第1発光期間 $T L 1$ の中で、選択信号 $G [i]$ がハイレベルである期間における、画素回路20の動作を示す図である。

図5(a)の期間においては、選択信号 $G [i]$ がハイレベルとなるため、選択トランジスタ $T r 1$ はオン状態となり、データ線14と第1ノード $N D$ とが電氣的に接続される。データ線14からは、第1画像信号 $V D 1 [i, j]$ が第1ノード $N D$ を介して、駆動トランジスタ $T r 2$ のゲートおよび容量 $C 1$ に対して供給される。容量 $C 1$ には、第1画像信号 $V D 1 [i, j]$ に対応する電荷 $Q 1$ が蓄積される。

30

また、第1電源電位 $V c t 1 [i]$ は第1電位 $V L$ に設定され、第1発光素子 $E 1$ の両極間の電圧は発光閾値電圧 $V t h$ よりも大きな値となる。従って、第1発光素子 $E 1$ には、駆動トランジスタ $T r 2$ のゲートに印加された第1画像信号 $V D 1 [i, j]$ に基づく大きさの電流 $I 1$ が流れ、第1発光素子 $E 1$ は第1画像信号 $V D 1 [i, j]$ により規定される輝度で発光する。一方、第2電源電位 $V c t 2 [i]$ は第2電位 $V H$ に設定され、第2発光素子 $E 2$ の両極間の電圧は発光閾値電圧 $V t h$ 未満の値となる。従って、第2発光素子 $E 2$ は発光しない。

【0041】

40

図5(b)は、図5(a)の期間に後続する期間、すなわち、第1発光期間 $T L 1$ の中で、選択信号 $G [i]$ がローレベルに立ち下がった後の期間における、画素回路20の動作を示す図である。

図5(b)の期間においては、選択信号 $G [i]$ がローレベルであるため、選択トランジスタ $T r 1$ はオフ状態となり、データ線14と第1ノード $N D$ とが非導通となる。しかし、容量 $C 1$ には図5(a)の期間において蓄積された電荷 $Q 1$ が保持されている。これにより、駆動トランジスタ $T r 2$ は、ゲート電位に応じた電流 $I 1$ を出力する。また、第1電源電位 $V c t 1 [i]$ は第1電位 $V L$ に設定され、第2電源電位 $V c t 2 [i]$ は第2電位 $V H$ に設定される。従って、第1発光素子 $E 1$ は、第1画像信号 $V D 1 [i, j]$ に基づく大きさの電流 $I 1$ により、第1画像信号 $V D 1 [i, j]$ により規定される輝度

50

で発光するが、第2発光素子E2は発光しない。

【0042】

図5(c)は、図5(b)の期間に後続する期間、すなわち、第2発光期間TL2の中で、選択信号G[i]がハイレベルである期間における、画素回路20の動作を示す図である。

図5(c)の期間においては、選択信号G[i]がハイレベルとなるため、選択トランジスタTr1はオン状態となり、データ線14からは、第2画像信号VD2[i, j]が第1ノードNDを介して、駆動トランジスタTr2のゲートおよび容量C1に供給される。容量C1には第2画像信号VD2[i, j]に対応する電荷Q2が蓄積される。また、第1電源電位Vct1[i]は第2電位VHに設定され、第2電源電位Vct2[i]は第1電位VLに設定される。従って、第2発光素子E2は、第2画像信号VD2[i, j]に基づく大きさの電流I2により、第2画像信号VD2[i, j]により規定される輝度で発光するが、第1発光素子E1は発光しない。

【0043】

図6および図7を用いて、各画素回路20の共通電極22、第1発光素子E1、および第2発光素子E2に対する、第1対向電極24aおよび第2対向電極24bの配置の一例を説明する。図6は、各画素回路20に対する第1対向電極24aおよび第2対向電極24bの配置を示したブロック図である。

図6に示すとおり、各画素回路20には、Y軸と平行な長辺とX軸に平行な短辺とからなる長方形の形状を有する発光層23が形成される。

第1対向電極24aは、X軸と平行な長辺とY軸に平行な短辺とからなる長方形の形状を有し、各走査線12に接続するN個の画素回路20にそれぞれ備えられたN個の第1発光素子E1に共通するように設けられている。そして、第1対向電極24aは、M本の走査線12に対応してM個形成される。同様に、第2対向電極24bは、第1対向電極24aと同様、X軸と平行な長辺とY軸に平行な短辺とからなる長方形の形状を有し、各走査線12に接続するN個の画素回路20にそれぞれ備えられたN個の第2発光素子E2に共通するように設けられている。そして、第2対向電極24bは、M本の走査線12に対応してM個形成される。すなわち、1対の第1対向電極24aおよび第2対向電極24bは、各走査線12に接続されるN個の画素回路20の発光層23と重なるように、互いに一定の距離をあけて配置される。

M個の第1対向電極24aは、M本の第1電源線16aにより、それぞれ電位制御回路33に接続され、M個の第2対向電極24bは、M本の第2電源線16bにより、それぞれ電位制御回路33に接続される。

【0044】

図7(a)は、図6に示された表示領域10をZ~Z'で切断した断面図である。

図7(a)に示すとおり、基板19上には、各画素回路20と1対1に対応して共通電極22が形成され、基板19および共通電極22の上に発光層23が形成される。発光層23上には、各共通電極22に対応する位置に、第1対向電極24aおよび第2対向電極24bが一定の間隔を隔てて形成される。ここで、第1発光素子E1は、発光層23のうち第1対向電極24aおよび共通電極22の間に位置する第1発光部23aと、第1対向電極24aと、共通電極22のうち第1発光部23aに接する部分とから形成される。同様に、第2発光素子E2は、発光層23のうち第2対向電極24bおよび共通電極22の間に位置する第2発光部23bと、第2対向電極24bと、共通電極22のうち第2発光部23bに接する部分とから形成される。すなわち、各画素回路20において、第1発光素子E1および第2発光素子E2は、Y軸に沿った方向に並ぶように配置される。

図示は省略するが、基板19上には、走査線12、データ線14、および第3電源線13が形成される。

【0045】

なお、図6および図7(a)においては、発光層23は各画素回路20と1対1となるように形成されているが、本発明はこのような形態に限定されるものではない。

10

20

30

40

50

すなわち、図7(b)に示すとおり、発光層23が複数の画素回路20に共通に形成されても良い。この場合には発光層23を画素回路20毎に区分けして形成する必要が無いため、製造工程の簡素化が可能となる。

また、逆に、発光層23を、第1発光素子E1および第2発光素子E2の間で区分けして形成しても良い。この場合には、第1発光素子E1および第2発光素子E2の間に隔壁等が形成される。第1発光素子E1および第2発光素子E2を区分けして形成する場合、隣り合う発光層相互間での光の漏れ等を低減することが可能となり、より鮮明な画像の表示が可能となる。

【0046】

図8は、表示領域10の発光パターンを表した図である。

表示領域10は、奇数フレームでは、各行の画素回路20の第1発光素子E1が第1画像信号VD1[i, j]に基づいて1水平期間毎に順次発光し、偶数フレームでは、各行の画素回路20の第2発光素子E2が第2画像信号VD2[i, j]に基づいて1水平期間毎に順次発光する。

なお、図8(a)のように、R色、G色、B色のうちいずれか一色で発光するN個の画素回路20をX軸方向に延在する方向に1行に並べ、このようなR色、G色、B色に発光するN個の画素回路20の列をY軸方向にストライプ状に配置しても良い。この場合、各水平走査期間において、データ線駆動回路32より供給される画像信号VD[i]は、R色、G色、B色のうち一色のみを表す信号となるため、画像信号VD[i]の生成が容易となる。

また、図8(b)のように、R色、G色、B色のうちいずれか一色で発光するM個の画素回路20をY軸方向に延在する方向に1列に並べ、このようなR色、G色、B色に発光するM個の画素回路20の行をX軸方向にストライプ状に配置しても良い。

【0047】

以上のように、表示装置1は、第1発光素子E1が第1画像信号VD1[i, j]に基づいて第1の画像を表示し、第2発光素子E2が第2画像信号VD2[i, j]に基づいて第2の画像を表示する。従って、第1の画像を観察できる領域と第2の画像を観察できる領域とを、光学的な手法等を用いて分離することにより、左右で異なる画像を表示できる2画面表示装置を実現することができる。この場合、例えば、第1の画像を観察できる領域を観察者の右目に位置するように設定し、第2の画像を観察できる領域を観察者の左目に位置するように設定することで、両眼で異なる画像を観察することが可能となり、3D表示装置等を実現することができる。

【0048】

図9に、第1発光素子E1が表示する第1の画像と、第2発光素子E2が表示する第2の画像とを光学的に分離する、2画面表示装置の例を示す。

図9(a)は、視差バリア40を用いて、第1発光素子E1が表示する第1の画像および第2発光素子E2が表示する第2の画像を分離して表示する表示装置の断面図である。視差バリア40は、遮光部41と開口部42とを備える。開口部42は、第1発光素子E1および第2発光素子E2の間に配置され、第1発光素子E1の発する光のうち、左領域FLに向かう光は遮光部41により吸収される一方、右領域FRに向かう光は、開口部42より出射される。同様に、第2発光素子E2が発する光は、開口部42より、左領域FLにのみ出射される。

この場合、視差バリア40の位置と開口部42の位置および大きさを、右領域FRおよび左領域FLが、それぞれ観察者の右目および左目に位置するように設定することで、観察者の観察者は右目と左目で異なる画像を観察することが可能となり、例えば、3D表示装置が実現される。

また、視差バリア40の位置と開口部42の位置および大きさを、右領域FRおよび左領域FLが、異なる二人の観察者のそれぞれの位置に合致するように設定することで、表示装置1の両側に位置する2名の観察者に対してそれぞれ異なる画像を表示可能な2画面表示装置を実現することができる。

10

20

30

40

50

【 0 0 4 9 】

なお、このような2画面表示装置は、視差バリア40の代わりにレンチキュラーレンズ50を用いても実現可能である。図9(b)は、レンチキュラーレンズ50を用いて第1および第2の画像を分離する表示装置の断面を示した図である。

レンチキュラーレンズ50は、レンチキュラーレンズ50を構成する各レンズを第1発光素子E1および第2発光素子E2の間に配置し、第1発光素子E1が発する光は右領域FRに出射され、第2発光素子E2が発する光は左領域FLに出射される。これにより、右領域FRおよび左領域FLとで異なる画像を表示する2画面表示装置を実現できる。

【 0 0 5 0 】

第1実施形態に係る表示装置1は、第1発光素子E1と第2発光素子E2を排他的に発光させることにより、2つの異なる画像を表示するものとして説明した。しかしながら、表示装置1が2つの異なる画像を表示する第1モードと、第1発光素子E1及び第2発光素子E2を同時に発光させて1つの画像を表示する第2モードとを切り換え可能に構成してもよい。この場合、制御回路34は、外部から供給されモードを指定するモード信号に基づいてモードを切り替える。例えば、第1モードの場合には駆動周波数を120Hzに設定し、第2モードの場合には駆動周波数を60Hzに設定する。

また、第2モードでは、電位制御回路33で生成する第1電源電位 $V_{ct1}[i]$ および第2電源電位 $V_{ct2}[i]$ の波形が、上述したように第1電位 V_L と第2電位 V_H とを交互に繰り返すのではなく、常時、第1電位 V_L に設定される。つまり、第1発光素子E1と第2発光素子E2とを同時に発光させればよい。すなわち、電位制御回路33は、第1発光素子E1及び第2発光素子E2を同時に発光させる場合、選択信号により選択される走査線に対応して設けられた画素回路20の第1対向電極24aに第1電源線16aを介して第1電位 V_L を供給するとともに、第2対向電極24bに第2電源線16bを介して第1電位 V_L を供給する。また、この場合、データ線駆動回路32から、選択信号 $G[i]$ により選択された第i行の走査線12に対応して設けられたN個の画素回路20に対して、各画素回路20の第1発光素子E1および第2発光素子E2の階調を規定する第3画像信号 $VD3[i, j]$ が供給される。

このように、2次元表示および3次元表示の切り替えを、電位制御回路33から出力される、第1電源電位 $V_{ct1}[i]$ および第2電源電位 $V_{ct2}[i]$ の波形を切り替えるのみで簡便に実現することができる。

【 0 0 5 1 】

第1実施形態では、1つの画素回路20が、2つの発光素子(第1発光素子E1および第2発光素子E2)を備える。1つの画素回路が1つの発光素子を備える従来の画素回路に比べて、各発光素子に対するトランジスタの個数や、容量素子の個数を半分にすることができる。従って、表示装置1は、1つの画素回路に1つの発光素子を備える従来の表示装置に比べて、より高精細な表示が可能であり、2画面表示装置や3D表示装置にも適した表示装置であるという利点を有する。

【 0 0 5 2 】

また、第1実施形態では、各共通電極22の長辺と、第1対向電極24aおよび第2対向電極24bの長辺とが直交するように、第1対向電極24aおよび第2対向電極24bを配置する。これにより、各共通電極22の短辺と、第1対向電極24aおよび第2対向電極24bの長辺とが直交するように、第1対向電極24aおよび第2対向電極24bを配置する場合に比べて、第1対向電極24aおよび第2対向電極24bの短辺を長くすることが可能となる。従って、第1実施形態の表示装置1は、製造の簡易化、歩留まりの向上という利点を有する。

【 0 0 5 3 】

また、第1実施形態では、第1発光期間 $TL1$ は、選択信号 $G[i]$ がハイレベルとなった後、ローレベルに立ち下がる前に開始される。これにより、選択信号 $G[i]$ がローレベルになった後も、第1画像信号 $VD1[i, j]$ が容量 $C1$ により正確に保持されるという利点を有する。

10

20

30

40

50

仮に、第1発光期間 T_{L1} が、選択信号 $G[i]$ がローレベルに立ち下がった後に開始される場合、第1対向電極24aに印加される第1電源電位 $V_{ct1}[i]$ は、選択信号 $G[i]$ がローレベルに立ち下がった後に、第2電位 V_H から第1電位 V_L に引き下げられることになる。この場合、第1対向電極24aの電位が第2電位 V_H から第1電位 V_L に引き下げられるタイミングで、容量 C_1 に蓄積された電荷 Q_1 のうち一部が、駆動トランジスタ T_r2 のゲートおよびソース間に形成される寄生容量に移動し、第1ノード N_D の電位も引き下げられるため、容量 C_1 は第1画像信号 $V_{D1}[i, j]$ を正確に保持することが出来なくなる。従って、第1発光期間 T_{L1} の間、第1発光素子 E_1 は第1画像信号 $V_{D1}[i, j]$ により規定される輝度とは異なる輝度で発光することになる。

一方、第1実施形態では、選択信号 $G[i]$ がハイレベルである間に、第1対向電極24aに印加される第1電源電位 $V_{ct1}[i]$ を第2電位 V_H から第1電位 V_L に引き上げるため、容量 C_1 から駆動トランジスタ T_r2 の寄生容量への電荷の移動が防止され、第1発光素子 E_1 は、第1発光期間 T_{L1} の間、第1画像信号 $V_{D1}[i, j]$ により規定される輝度で正確に発光するという利点を有する。第2発光期間 T_{L2} は、選択信号 $G[i]$ がハイレベルとなった後、ローレベルに立ち下がる前に開始される。これにより、第2発光素子 E_2 が、第2画像信号 $V_{D2}[i, j]$ により規定される輝度で正確に発光することが可能になるという利点を有する。

【0054】

< B : 第2実施形態 >

図10は、第2実施形態に係る、各画素回路20と対向電極24との配置を示したブロック図である。第2実施形態の表示装置1Aは、第1対向電極24aおよび第2対向電極24bの代わりに対向電極24を備え、第1電源線16aおよび第2電源線16bの代わりに電源線16を備える点を除き、第1実施形態の表示装置1と同様に構成されている。

【0055】

図10に示す通り、表示装置1Aの各画素回路20には、Y軸と平行な長辺とX軸に平行な短辺とからなる長方形の形状を有する発光層23が形成される。

対向電極24は、X軸と平行な長辺とY軸に平行な短辺とからなる長方形の形状を有し、隣り合う2本の走査線12のうち一方の走査線12に接続するN個の画素回路20にそれぞれ備えられたN個の第1発光素子 E_1 、および、隣り合う2本の走査線12のうち他方の走査線12に接続するN個の画素回路20にそれぞれ備えられたN個の第2発光素子 E_2 に共通するように配置される。また、各対向電極24は互いに一定の間隔をあけて平行に配置される。

すなわち、表示装置1Aでは、任意の走査線12に対応して設けられたN個の画素回路20を第1画素回路群、当該走査線に隣り合う走査線に対応して設けられたN個の画素回路20を第2画素回路群としたとき、第1画素回路群に含まれる第1実施形態の第1対向電極24aと、第2画素回路群に含まれる第1実施形態の第2対向電極24bとを1本の電極として共通に設けている。

なお、第1行目については、第1行目の走査線12に接続するN個の画素回路20にそれぞれ備えられたN個の第1発光素子 E_1 のみに共通するように対向電極24が配置される。また、第M行目については、第M行目の走査線12に接続するN個の画素回路20にそれぞれ備えられたN個の第2発光素子 E_2 のみに共通するように対向電極24が配置される。

これら、 $M+1$ 個の対向電極24は、 $M+1$ 本の電源線16により、それぞれ電位制御回路33に接続される。第i行目の対向電極24には、第i行目の電源線16より、電源電位 $V_{ct}[i]$ が供給される。

【0056】

図11は、図10に示された表示領域10AをZ~Z'で切断した断面図である。

図11に示すとおり、基板19上には、各画素回路20と1対1に対応して共通電極22が形成され、基板19および共通電極22の上に、一面にわたり発光層23が形成される。発光層23上には、対向電極24が形成される。図11に示すように、対向電極24

は、2つの隣り合う共通電極22のうち一方の共通電極22の一部と、2つの隣り合う共通電極22のうち他方の共通電極22の一部とを覆うように形成される。各対向電極は互いに一定の間隔をあけて配置される。

ここで、対向電極24および共通電極22の間に位置する発光層23のうち、各共通電極22の上には、第1発光部23aおよび第2発光部23bの2つの発光部が形成される。第1発光素子E1は、第1発光部23aと、対向電極24および共通電極22のうち第1発光部23aに接する部分とから形成される。第2発光素子E2は、第2発光部23bと、対向電極24および共通電極22のうち第2発光部23bに接する部分とから形成される。なお、図示は省略するが、基板19上には、走査線12、データ線14、および第3電源線13が形成される。

10

【0057】

図12は、第2実施形態に係る表示装置1Aの動作を説明するためのタイミングチャートである。

第i行の画素回路20における、第1発光期間 $TL1[i]$ は、第i行目の電源線16から供給される電源電位 $V_{ct}[i]$ が第1電位 V_L に設定される期間である。第1発光期間 $TL1[i]$ において、選択信号 $G[i]$ がハイレベルの期間においてデータ線14より供給される第1画像信号 $VD1[i, j]$ により規定される輝度で、第1発光素子E1が発光する。

また、第i行の画素回路20における、第2発光期間 $TL2[i]$ は、第i+1行目の電源線16から供給される電源電位 $V_{ct}[i+1]$ が第1電位 V_L に設定される期間である。第2発光期間 $TL2[i]$ において、選択信号 $G[i]$ がハイレベルの期間においてデータ線14より供給される第2画像信号 $VD2[i, j]$ により規定される輝度で、第2発光素子E2が発光する。

20

第i行の画素回路20において、第1発光期間 $TL1[i]$ および第2発光期間 $TL2[i]$ は、1垂直走査期間毎に交互に排他的なタイミングで設定される。

【0058】

第i行の画素回路20にそれぞれ備えられたN個の第1発光素子E1は、第i行に隣り合う第i-1行の画素回路20にそれぞれ備えられたN個の第2発光素子E2と共通の対向電極24に接続するため、第i行における第1発光期間 $TL1[i]$ は、第i-1行における第2発光期間 $TL2[i-1]$ とは同一の期間となる。

30

第1発光期間 $TL1[i]$ は、選択信号 $G[i]$ がハイレベルに立ち上がるタイミングよりも期間 T だけ前に開始され、次に選択信号 $G[i-1]$ がハイレベルに立ち上がるタイミングよりも期間 T だけ前に終了する。また、第2発光期間 $TL2[i]$ は、選択信号 $G[i]$ がローレベルに立ち下がるタイミングよりも期間 T だけ前に開始され、次に選択信号 $G[i]$ がハイレベルに立ち上がるタイミングよりも期間 T だけ前に終了する。このように第1発光期間 $TL1[i]$ および第2発光期間 $TL2[i]$ を設定することで、各行の第1発光素子E1が第1画像信号 $VD1[i, j]$ により規定される輝度で発光するとともに、各行の第2発光素子E2が第2画像信号 $VD2[i, j]$ により規定される輝度で発光することが可能となる。

【0059】

40

図12に示すタイミングチャートに従って表示装置1Aが動作を行う場合、第i行の画素回路20における第1発光素子E1は、選択信号 $G[i]$ がハイレベルに立ち上がる前の期間 T において、本来の第1画像信号 $VD1[i, j]$ で規定される輝度とは異なる、第2画像信号 $VD2[i, j]$ により規定される輝度で発光する。しかし、この期間 T は1水平走査期間よりも短い期間であり、第1発光素子E1が第1画像信号 $VD1[i, j]$ により規定される輝度で発光する期間に比べた場合には無視できる程度に短いため、事実上、第1発光素子E1は、第1画像信号 $VD1[i, j]$ により規定される輝度で発光可能となる。

【0060】

なお、この期間 T は、第i-1行目の画素回路20における第2発光素子E2が、選

50

択信号 $G[i-1]$ により選択され、データ線 14 より第 2 画像信号 $VD2[i-1, j]$ の供給を受ける期間でもある。

前述のとおり、第 $i-1$ 行目の画素回路 20 における第 2 発光素子 $E2$ が、第 2 画像信号 $VD2[i-1, j]$ により規定されている輝度で正確に発光するためには、選択信号 $G[i-1]$ がローレベルに立ち下がる前に第 2 発光期間 $TL2[i-1]$ を開始する必要がある。そして、第 $i-1$ 行目の画素回路 20 における第 2 発光素子 $E2$ は、第 i 行の画素回路 20 における第 1 発光素子 $E1$ と共に、第 i 行目の対向電極 24 に接続されているため、第 2 発光期間 $TL2[i-1]$ は、電源電位 $Vct[i]$ が第 1 電位 VL に設定されている期間となる。従って、選択信号 $G[i-1]$ がローレベルに立ち下がるよりも期間 T だけ先行したタイミング（すなわち、選択信号 $G[i]$ がハイレベルに立ち上がるよりも期間 T だけ先行したタイミング）で電源電位 $Vct[i]$ を第 1 電位 VL に引き下げ、第 2 発光期間 $TL2[i-1]$ および第 1 発光期間 $TL1[i]$ を同時に開始させる。

10

【0061】

図 13 は、第 3 実施形態の表示装置 1A における表示領域 10A の発光パターンを表した図である。

表示領域 10A は、奇数フレームでは、奇数行（例えば、第 i 行）に位置する画素回路 20 の第 1 発光素子 $E1$ および偶数行（例えば、第 $i-1$ 行）に位置する画素回路 20 の第 2 発光素子 $E2$ が、それぞれ第 1 画像信号 $VD1[i, j]$ と第 2 画像信号 $VD2[i-1, j]$ とに基づいて、1 水平期間毎に順次、交互に発光する。また、偶数フレームでは、奇数行（例えば、第 i 行）に位置する画素回路 20 の第 2 発光素子 $E2$ および偶数行（例えば、第 $i-1$ 行）に位置する画素回路 20 の第 1 発光素子 $E1$ が、それぞれ第 2 画像信号 $VD2[i, j]$ と第 1 画像信号 $VD1[i-1, j]$ とに基づいて、1 水平期間毎に順次、交互に発光する。すなわち、第 3 実施形態の表示装置 1A は、奇数フレームにおいても、偶数フレームにおいても、第 1 画像信号 $VD1[i, j]$ および第 2 画像信号 $VD2[i-1, j]$ の双方に基づいた画像を表示させる。

20

【0062】

なお、図 13 (a) のように、R 色、G 色、B 色のうちいずれか一色で発光する N 個の画素回路 20 を X 軸方向に延在する方向に 1 行に並べ、このような R 色、G 色、B 色に発光する N 個の画素回路 20 の列を Y 軸方向にストライプ状に配置しても良い。この場合、各水平走査期間において、データ線駆動回路 32 より供給される画像信号 $VD[i]$ は、R 色、G 色、B 色のうち一色のみを表す信号となるため、画像信号 $VD[i]$ の生成が容易となる。

30

また、図 13 (b) のように、R 色、G 色、B 色のうちいずれか一色で発光する M 個の画素回路 20 を Y 軸方向に延在する方向に 1 列に並べ、このような R 色、G 色、B 色に発光する M 個の画素回路 20 の行を X 軸方向にストライプ状に配置しても良い。

【0063】

第 2 実施形態は、第 1 実施形態等のように各行の画素回路 20 に対して第 1 対向電極 24a および第 2 対向電極 24b の 2 個の対向電極を備える代わりに、1 個の対向電極 24 を備える。これにより、第 1 実施形態の第 1 対向電極 24a および第 2 対向電極 24b に比べて、対向電極 24 の短辺を約 2 倍程度長くすることが可能となる。従って、第 3 実施形態の表示装置 1A は、製造の容易化、歩留まりの向上という利点を有する。

40

また、対向電極 24 は、第 1 対向電極 24a および第 2 対向電極 24b に比べて、面積が広いため、インピーダンスを下げるということが可能となる。従って、第 2 実施形態の表示装置 1A は、低消費電力化を可能にするという利点を有する。

【0064】

< C : 変形例 >

本発明は上述した実施形態に限定されるものではなく、例えば以下の変形が可能である。

(1) 変形例 1

50

上述した第1実施形態および第2実施形態においては、各画素回路20は、一方の電極が第1ノードNDに電氣的に接続され、他方の電極が第3電源線13に電氣的に接続される容量C1を備える。しかし、本発明はこのような形態に限定されるものではなく、画素回路20の代わりに、図14に示す画素回路20Aを用いても良い。

画素回路20Aは、容量C1を備える代わりに、一方の電極が第1ノードNDに電氣的に接続され、他方の電極が駆動トランジスタTr2のソースと共通電極22との間に位置する第2ノードND2に電氣的に接続される容量C2を備える。画素回路20Aは、データ線14より供給される画像信号VD[i, j]を容量C2によって保持し、選択信号G[i]がローレベルになった後も、容量C2より供給される画像信号VD[i, j]に基づいた輝度で第1発光素子E1および第2発光素子E2が発光する。

10

【0065】

また、図示は省略するが、画素回路20のように、容量C1または容量C2のような容量素子により画像信号VD[i, j]を保持するのではなく、駆動トランジスタTr2のゲートおよびソース間に形成される寄生容量によって画像信号VD[i, j]を保持しても良い。

【0066】

(2) 変形例2

上述した第1実施形態においては、第1対向電極24aは第1電源線16aを介して電位制御回路33に電氣的に接続し、第2対向電極24bは第2電源線16bを介して電位制御回路33に電氣的に接続しているが、本発明はこのような形態に限定されるものではない。すなわち、第1電源線16aの一部または全部を第1対向電極24aにより構成してもよい。また、第2電源線16bの一部または全部を第2対向電極24bにより構成してもよい。

20

第1電源線16aの全部を第1対向電極24aで構成し、第2電源線16bの全部を第2対向電極24bで構成する場合、第1対向電極24aおよび第2対向電極24bを電位制御回路33まで伸ばし、その端部にてスルーホール等の接続部を構成して電位制御回路33の出力段のトランジスタと電氣的に接続すればよい。この場合、表示領域10には、合計2M本の第1電源線16aおよび第2電源線16bを形成する必要が無いいため、製造工程の簡易化、歩留まり向上が可能になるという利点を有する。

【0067】

同様に、上述した第2実施形態においては、対向電極24は電源線16を介して電位制御回路33に電氣的に接続しているが、本発明はこのような形態に限定されるものではない。すなわち、上述した変形例と同様に電源線16の一部または全部を対向電極24により構成してもよい。電源線16の全部を対向電極24で構成する場合、対向電極24は直接電位制御回路33に接続される。この場合も、表示領域10Aには、M+1本の電源線16を形成する必要が無いいため、製造工程の簡易化、歩留まり向上が可能になるという利点を有する。

30

【0068】

(3) 変形例3

上述した第1実施形態、第2実施形態、および、第3実施形態においては、第1発光素子E1および第2発光素子E2は、各画素回路20において、Y軸に沿った方向に並ぶように配置されているが、本発明はこのような形態に限定されるものではない。

40

すなわち、図15に示すとおり、各画素回路20において、第1発光素子E1および第2発光素子E2を、X軸に沿った方向に並ぶように配置してもよい。

この場合、第1対向電極24aおよび第2対向電極24bは、各画素回路20にそれぞれ個別に形成される。また、第1電源線16aは、同一の走査線12に接続するN個の画素回路20に備えられたN個の第1対向電極24aと接続するように、M本の走査線12に対をなしてM本配置される。同様に、第2電源線16bは、同一の走査線12に接続するN個の画素回路20に備えられたN個の第2対向電極24bと接続するように、M本の走査線12に対をなしてM本配置される。

50

【 0 0 6 9 】

< D : 応用例 >

次に、以上の各態様に係る表示装置 1 を利用した電子機器について説明する。図 1 6 ないし図 1 8 には、表示装置 1 を表示装置として採用した電子機器の形態が図示されている。

図 1 6 は、表示装置 1 を採用した H M D (Head Mounted Display) 1 0 0 0 の構成を示す断面図である。H M D 1 0 0 0 は、第 1 の画像 1 0 0 2 L および第 2 の画像 1 0 0 2 R を表示する表示装置 1、第 1 の画像 1 0 0 2 L を観察者の左目へと導く導光板 1 0 0 1 L、第 2 の画像 1 0 0 2 R を観察者の右目へと導く導光板 1 0 0 1 R、およびフレーム 1 0 0 3 を具備する。H M D 1 0 0 0 は、3 D 表示装置としても活用することができる。

10

H M D 1 0 0 0 は表示装置 1 を採用することで、第 1 の画像 1 0 0 2 L および第 2 の画像 1 0 0 2 R をそれぞれ異なる表示装置で表示するのではなく、1 つの表示装置 1 により表示するため、装置の小型化および軽量化が可能になるという利点を有する。

【 0 0 7 0 】

図 1 7 は、表示装置 1 を採用したモバイル型のパーソナルコンピュータの構成を示す斜視図である。パーソナルコンピュータ 2 0 0 0 は、各種の画像を表示する表示装置 1 と、電源スイッチ 2 0 0 1 やキーボード 2 0 0 2 が設置された本体部 2 0 1 0 とを具備する。

【 0 0 7 1 】

図 1 8 は、表示装置 1 を適用した携帯電話機の構成を示す斜視図である。携帯電話機 3 0 0 0 は、複数の操作ボタン 3 0 0 1 およびスクロールボタン 3 0 0 2 と、各種の画像を表示する表示装置 1 とを備える。スクロールボタン 3 0 0 2 を操作することによって、表示装置 1 に表示される画面がスクロールされる。

20

【 0 0 7 2 】

なお、本発明に係る表示装置 1 が適用される電子機器としては、図 1 6 から図 1 8 に例示した機器のほか、カーナビゲーション装置、デジタルスチルカメラ、テレビ、ビデオカメラ、ページャ、電子手帳、電子ペーパー、電卓、ワードプロセッサ、ワークステーション、テレビ電話、P O S 端末、プリンタ、スキャナ、複写機、ビデオプレーヤ、タッチパネルを備えた機器等などが挙げられる。

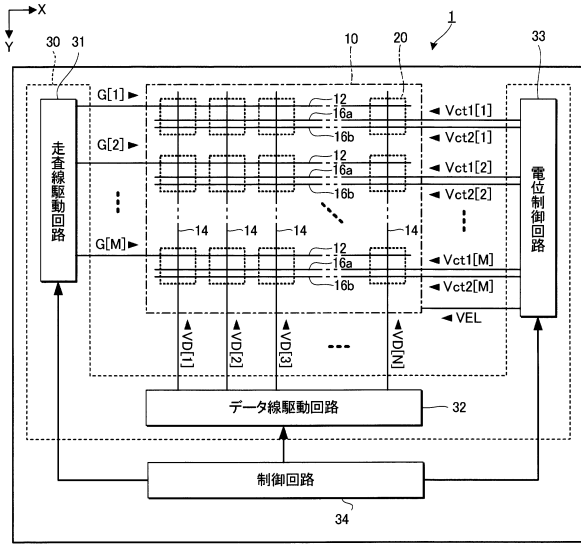
【 符号の説明 】

【 0 0 7 3 】

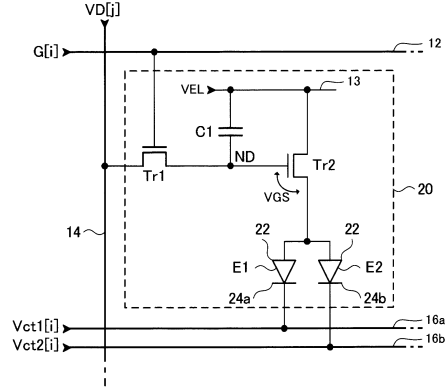
1 ... 表示装置、1 2 ... 走査線、1 3 ... 電源線、1 4 ... データ線、1 6 a ... 第 1 電源線、1 6 b ... 第 2 電源線、2 0 ... 画素回路、2 3 ... 発光層、2 4 a ... 第 1 対向電極、2 4 b ... 第 2 対向電極、3 0 ... 駆動回路、3 1 ... 走査線駆動回路、3 2 ... データ線駆動回路、3 3 ... 電位制御回路、3 4 ... 制御回路、C 1 ... 容量、E 1 ... 第 1 発光素子、E 2 ... 第 2 発光素子、G [i] ... 選択信号、N D ... 第 1 ノード、T r 1 ... 選択トランジスタ、T r 2 ... 駆動トランジスタ、V D [i , j] ... 画像信号、V L ... 第 1 電位、V H ... 第 2 電位、V c t 1 [i] ... 第 1 電源電位、V c t 2 [i] ... 第 2 電源電位。

30

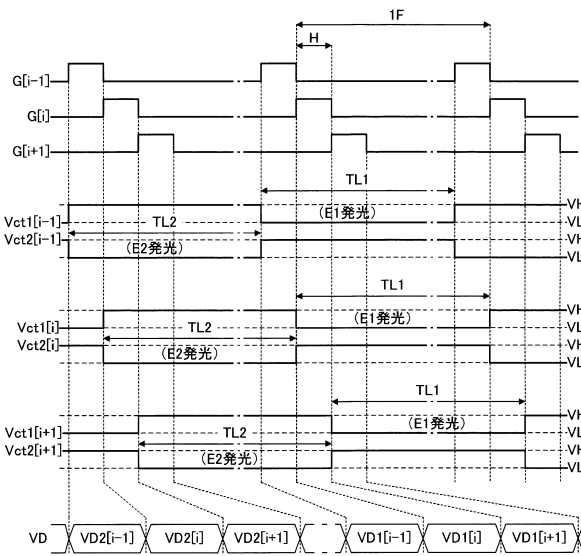
【図1】



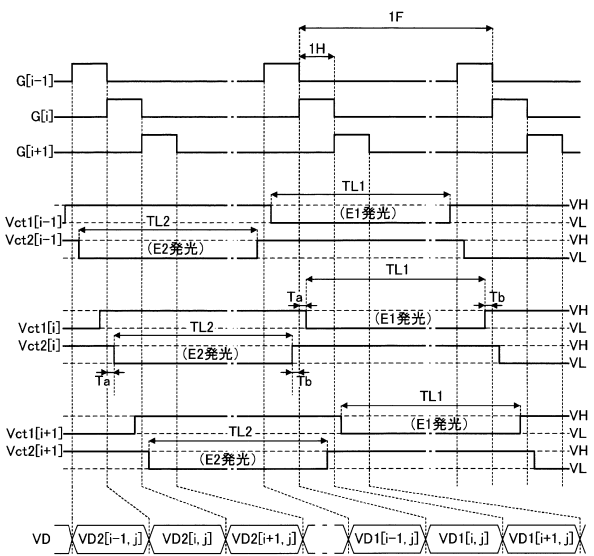
【図2】



【図3】

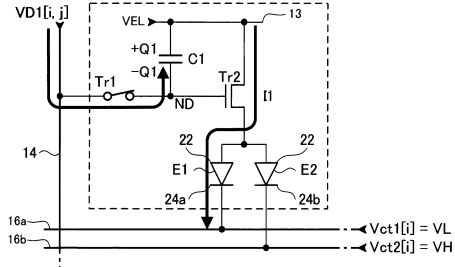


【図4】

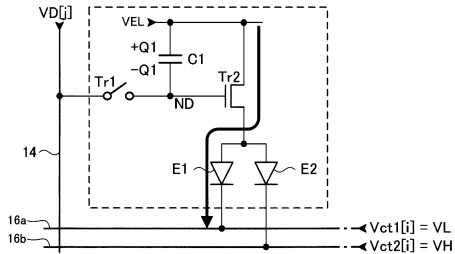


【図5】

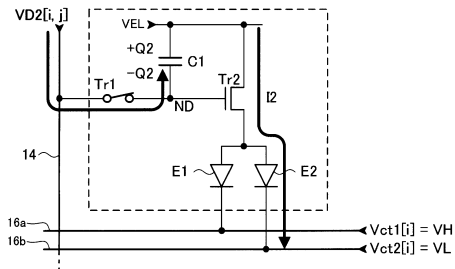
(a) 第1発光期間TL1 (選択信号G[i]がハイレベルの期間)



(b) 第1発光期間TL1 (選択信号G[i]がローレベルの期間)

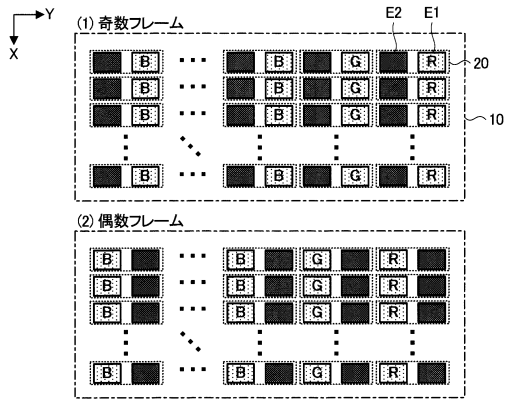


(c) 第2発光期間TL2 (選択信号G[i]がハイレベルの期間)

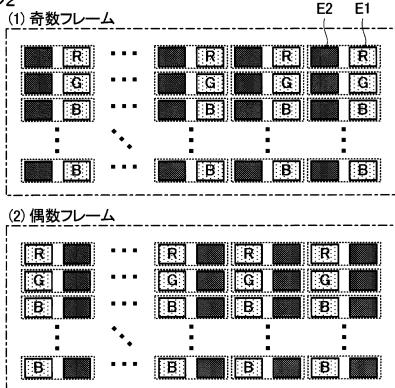


【図8】

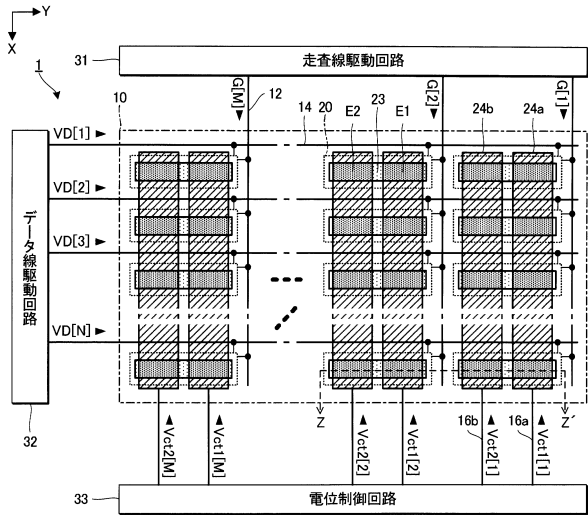
(a) RGB配列パターン1



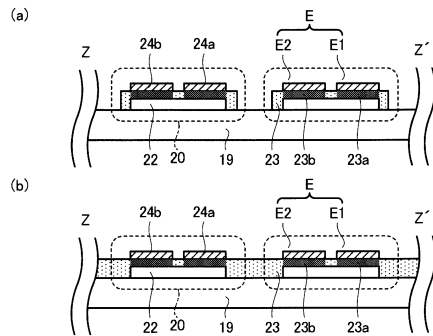
(b) RGB配列パターン2



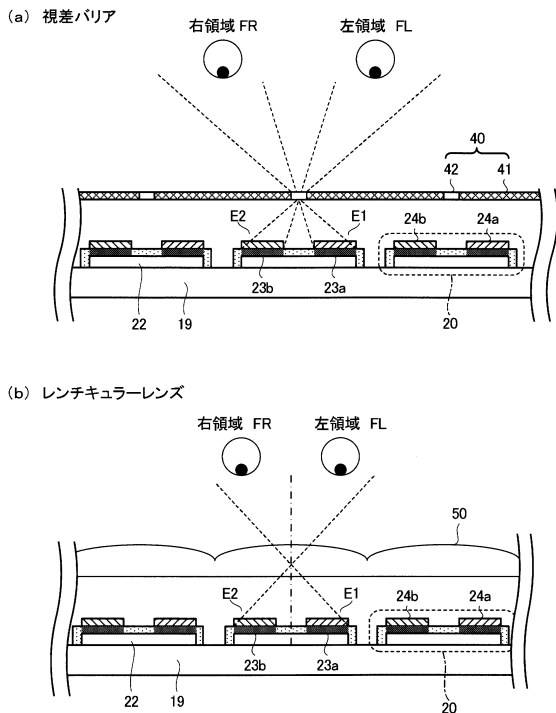
【図6】



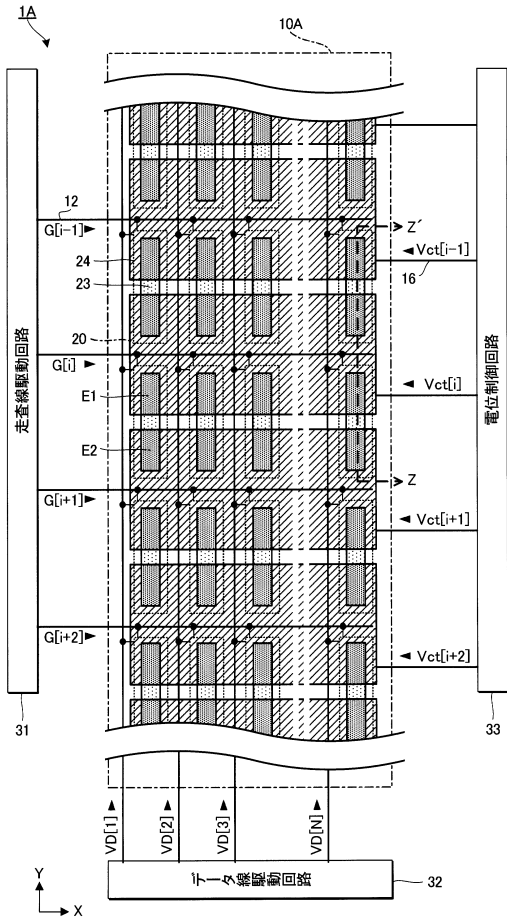
【図7】



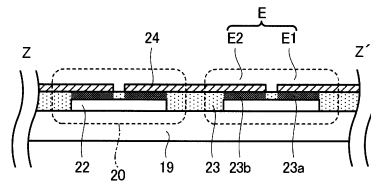
【図9】



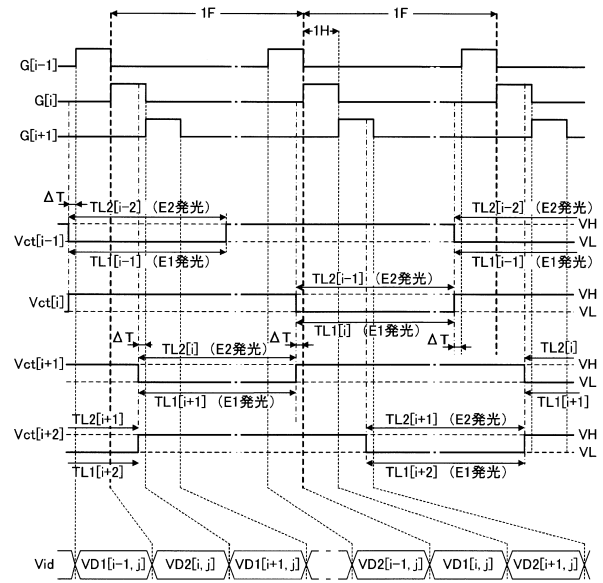
【図10】



【図11】

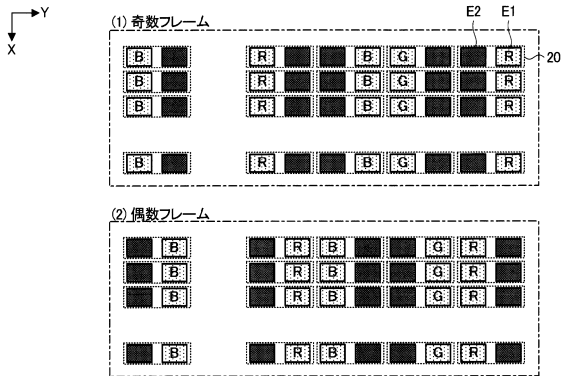


【図12】

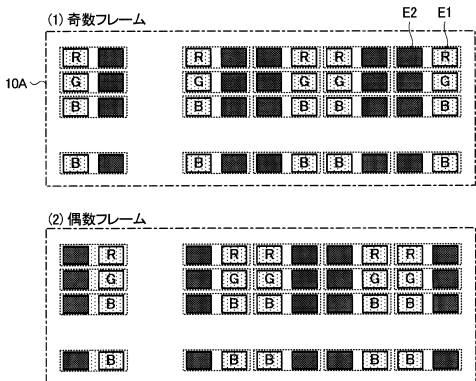


【図13】

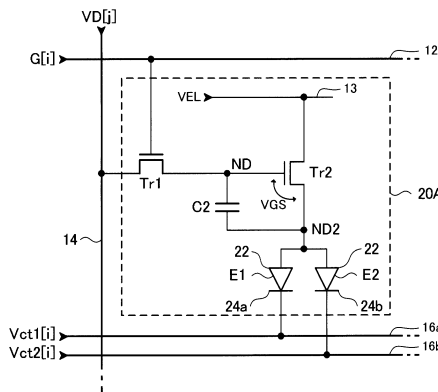
(a) RGB配列パターン1



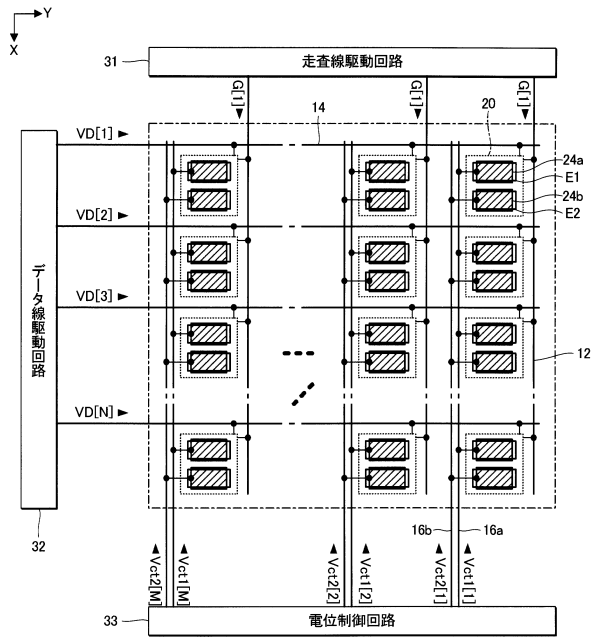
(b) RGB配列パターン2



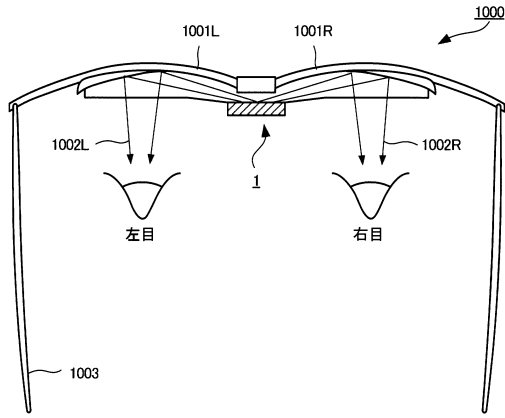
【図14】



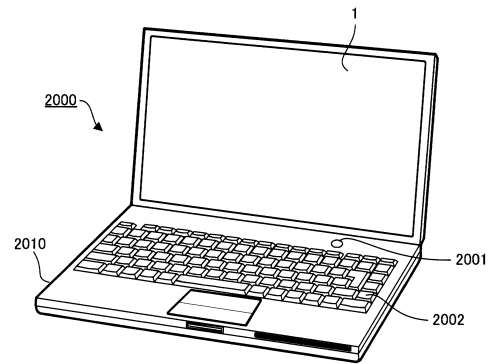
【図15】



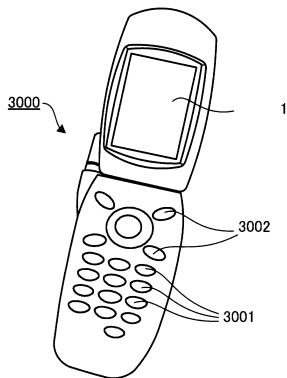
【図16】



【図17】



【図18】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 8 0 H
G 0 9 G 3/20 6 2 2 R
G 0 9 G 3/20 6 2 2 Q
G 0 9 G 3/20 6 2 2 D
G 0 9 G 3/20 6 2 4 B
H 0 5 B 33/14 A
H 0 5 B 33/02

(72)発明者 窪田 岳彦
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 藤田 伸
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 西島 篤宏

(56)参考文献 国際公開第2011/145174(WO, A1)
特開2009-109521(JP, A)
特開2005-266770(JP, A)
特開2008-158238(JP, A)
特開2010-044181(JP, A)
特開2008-271490(JP, A)
特開2009-151220(JP, A)
特開2009-157199(JP, A)
特開2006-003744(JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8