



(12) 发明专利

(10) 授权公告号 CN 111316549 B

(45) 授权公告日 2023.06.30

(21) 申请号 201880072263.X

(73) 专利权人 德州仪器公司

(22) 申请日 2018.11.19

地址 美国德克萨斯州

(65) 同一申请的已公布的文献号

(72) 发明人 谢章熠 朴正林 王雨

申请公布号 CN 111316549 A

(74) 专利代理机构 北京律盟知识产权代理有限公司 11287

(43) 申请公布日 2020.06.19

专利代理人 林斯凯

(30) 优先权数据

(51) Int.CI.

62/587,789 2017.11.17 US

H02M 3/156 (2006.01)

16/032,718 2018.07.11 US

(85) PCT国际申请进入国家阶段日

(56) 对比文件

2020.05.08

CN 205566250 U, 2016.09.07

(86) PCT国际申请的申请数据

审查员 陈文达

PCT/US2018/061796 2018.11.19

(87) PCT国际申请的公布数据

W02019/099994 EN 2019.05.23

权利要求书4页 说明书13页 附图4页

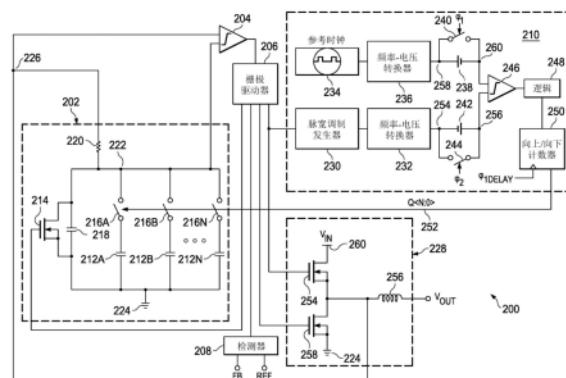
(54) 发明名称

(248) 输出的输入以及输出。

自校准DC-DC转换器

(57) 摘要

一种电路(200)包含：频率-电压转换器(232)，所述频率-电压转换器具有被配置成接收信号的输入和耦接到第一节点(254)的输出；以及另一频率-电压转换器(236)，所述另一频率-电压转换器具有被配置成接收参考时钟的输入和耦接到第二节点(258)的输出。所述电路(200)还包含耦接在所述第一节点(254)与第三节点(256)之间的电压源(242)、耦接在所述第二节点(258)与第四节点(260)之间的电压源(238)、耦接在所述第一节点(254)与所述第三节点(256)之间的开关(244)和耦接在所述第二节点(258)与所述第四节点(260)之间的开关(240)。所述电路(200)进一步包含：比较器(246)，所述比较器具有耦接到所述第三节点(256)的输入、耦接到所述第四节点(260)的另一输入以及输出；逻辑电路(248)，所述逻辑电路具有耦接到所述比较器(246)输出的输入以及输出；以及计数器(250)，所述计数器具有耦接到所述逻辑电路



1. 一种用于校准的电路，其包括：

第一频率-电压转换器，所述第一频率-电压转换器具有被配置成接收信号的输入和耦接到第一节点的输出；

第二频率-电压转换器，所述第二频率-电压转换器具有被配置成接收参考时钟信号的输入和耦接到第二节点的输出；

第一电压源，所述第一电压源耦接在所述第一节点与第三节点之间；

第二电压源，所述第二电压源耦接在所述第二节点与第四节点之间；

第一开关，所述第一开关耦接在所述第一节点与所述第三节点之间；

第二开关，所述第二开关耦接在所述第二节点与所述第四节点之间；

比较器，所述比较器具有耦接到所述第二节点的第一输入、耦接到所述第三节点的第二输入以及输出；

逻辑电路，所述逻辑电路具有耦接到所述比较器的所述输出的输入以及输出；以及

计数器，所述计数器具有耦接到所述逻辑电路的所述输出的输入以及输出。

2. 根据权利要求1所述的电路，其进一步包括接通时间TON发生器，所述TON发生器包括：

晶体管，所述晶体管具有被配置成耦接到栅极驱动器的栅极端、耦接到第五节点的第一端和耦接到接地节点的第二端；

电容器，所述电容器耦接在所述第五节点与所述接地节点之间；

电阻器，所述电阻器耦接在第六节点与所述第五节点之间；以及

可变电容元件，所述可变电容元件耦接在所述第五节点与所述接地节点之间并且具有耦接到所述计数器的所述输出的控制端。

3. 根据权利要求2所述的电路，其中所述可变电容元件包括开关电容器阵列，其中所述开关电容器阵列的开关的控制端耦接到所述计数器的所述输出。

4. 根据权利要求2所述的电路，其进一步包括：

检测器，所述检测器具有被配置成接收表示电力转换器的输出的信号的第一输入、被配置成接收参考信号的第二输入以及输出；

第二比较器，所述第二比较器具有被配置成耦接到所述电力转换器的第一输入、耦接到所述第五节点的第二输入以及输出；以及

所述栅极驱动器，所述栅极驱动器具有耦接到所述第二比较器的所述输出的第一输入、耦接到所述检测器的所述输出的第二输入以及被配置成耦接到所述电力转换器和所述第一频率-电压转换器的所述输入的第一输出、被配置成耦接到所述电力转换器的第二输出和耦接到所述晶体管的所述栅极端的第三输出。

5. 根据权利要求1所述的电路，其进一步包括参考时钟发生器，所述参考时钟发生器具有耦接到所述第二频率-电压转换器的所述输入的输出。

6. 根据权利要求1所述的电路，其进一步包括脉宽调制PWM发生器，所述PWM发生器具有被配置成接收电力转换器切换控制信号的输入和耦接到所述第一频率-电压转换器的所述输入的输出。

7. 根据权利要求1所述的电路，其进一步包括电力转换器，所述电力转换器具有被配置成接收电力转换器切换控制信号的输入，所述电力转换器切换控制信号以所述信号的形式

提供到所述第一频率-电压转换器的所述输入。

8. 根据权利要求1所述的电路，其中所述第一频率-电压转换器被配置成从栅极驱动器接收所述信号，所述栅极驱动器被配置成耦接到电力转换器。

9. 一种电力系统，其包括：

电源；

负载；

栅极驱动器，所述栅极驱动器具有多个输入和多个输出；

电力转换器，所述电力转换器包括：

第一晶体管，所述第一晶体管具有耦接到所述栅极驱动器输出之一的栅极端、耦接到所述电源的第一端以及第二端；以及

能量储存元件，所述能量储存元件具有耦接到所述第一晶体管的所述第二端的第一端和耦接到所述负载的第二端；以及

第一比较器，所述第一比较器具有耦接到所述电力转换器的第一输入、第二输入和耦接到所述栅极驱动器输入之一的输出；

控制器，所述控制器包括：

校准回路，所述校准回路具有耦接到所述栅极驱动器输出之一的输入以及输出；以及

接通时间TON发生器，所述TON发生器具有耦接到所述校准回路的所述输出的输入和耦接到所述第一比较器的所述输出的输出，

其中所述TON发生器被配置成生成用于控制所述栅极驱动器通过所述第一晶体管的所述栅极端控制所述电力转换器的TON，并且

其中所述校准回路被配置成：

将由所述栅极驱动器提供到所述第一晶体管的信号的频率与参考时钟的频率进行比较；

基于由所述栅极驱动器提供到所述第一晶体管的所述信号的所述频率与所述参考时钟的所述频率的所述比较的结果修改计数器的值；并且

控制所述TON发生器基于所述计数器的所述值修改存在于所述TON发生器的定时电路中的电容量。

10. 根据权利要求9所述的电力系统，其中所述校准回路包括：

PWM发生器，所述PWM发生器具有耦接到所述栅极驱动器输出之一的输入以及输出；

第一频率-电压转换器，所述第一频率-电压转换器具有耦接到所述PWM发生器的所述输出的输入和耦接到第一节点的输出；

第二频率-电压转换器，所述第二频率-电压转换器具有被配置成接收参考时钟信号的输入和耦接到第二节点的输出；

第一电压源，所述第一电压源耦接在所述第一节点与第三节点之间；

第二电压源，所述第二电压源耦接在所述第二节点与第四节点之间；

第一开关，所述第一开关耦接在所述第一节点与所述第三节点之间；

第二开关，所述第二开关耦接在所述第二节点与所述第四节点之间；

第二比较器，所述第二比较器具有耦接到所述第二节点的第一输入、耦接到所述第三节点的第二输入以及输出；

逻辑电路,所述逻辑电路具有耦接到所述第二比较器的所述输出的输入以及输出;以及

所述计数器,所述计数器具有耦接到所述逻辑电路的所述输出的输入和耦接到所述TON发生器的输出。

11.根据权利要求9所述的电力系统,其中所述TON发生器包括:

第二晶体管,所述第二晶体管具有耦接到所述栅极驱动器输出之一的栅极端、耦接到第五节点的第一端和耦接到接地节点的第二端;

电容器,所述电容器耦接在所述第五节点与所述接地节点之间;

电阻器,所述电阻器耦接在所述电力转换器与所述第五节点之间;以及

可变电容元件,所述可变电容元件耦接在所述第五节点与所述接地节点之间并且具有耦接到所述计数器输出的控制端。

12.根据权利要求11所述的电力系统,其中所述可变电容元件包括开关电容器阵列,其中所述开关电容器阵列的开关的控制端耦接到所述计数器输出。

13.根据权利要求9所述的电力系统,其进一步包括检测器,所述检测器具有耦接到所述栅极驱动器输入之一的输出、被配置成接收表示所述电力转换器的输出的信号的第一输入、被配置成接收参考信号的第二输入。

14.根据权利要求9所述的电力系统,其中所述校准回路被进一步配置成通过以下将由所述栅极驱动器提供到所述第一晶体管的信号的频率与参考时钟的频率进行比较:

生成第一信号,所述第一信号具有表示由所述栅极驱动器提供到所述第一晶体管的所述信号的所述频率的电压值;

生成第二信号,所述第二信号具有表示所述参考时钟的所述频率的电压值;

对所述第一信号和所述第二信号进行偏置,以设置由所述栅极驱动器提供到所述第一晶体管的所述信号的所述频率相对于所述参考时钟的所述频率的变化上限和变化下限;以及

将经过偏置的第一信号与经过偏置的第二信号进行比较。

15.根据权利要求9所述的电力系统,其中所述校准回路被进一步配置成通过以下修改所述计数器的所述值:当由所述栅极驱动器提供到所述第一晶体管的所述信号的所述频率小于所述参考时钟的所述频率时使所述计数器的所述值递增,并且当由所述栅极驱动器提供到所述第一晶体管的所述信号的所述频率大于所述参考时钟的所述频率时使所述计数器的所述值递减。

16.根据权利要求9所述的电力系统,其中所述校准回路被进一步配置成控制所述TON发生器通过以下修改存在于所述TON发生器的所述定时电路中的所述电容量:当所述计数器的所述值减小时增加存在于所述定时电路中的所述电容量,并且当所述计数器的所述值增加时减小存在于所述定时电路中的所述电容量。

17.一种控制电力转换器的方法,其包括:

生成接通时间TON;

至少部分地根据所生成TON控制电力转换器;

生成切换频率信号,所述切换频率信号的频率约等于提供到所述电力转换器以控制所述电力转换器的至少一个控制信号的频率;

将所述切换频率信号转换为第一信号,所述第一信号具有表示所述切换频率信号的所述频率的电压;

将参考时钟转换为第二信号,所述第二信号具有表示所述参考时钟的频率的电压;

对所述第一信号和所述第二信号进行偏置;

将经过偏置的第一信号与经过偏置的第二信号进行比较;

基于所述比较的结果修改计数器的输出值;以及

基于所述计数器的所述输出值修改生成TON的TON发生器的定时器中的电容量以修改所述切换频率信号的所述频率。

18. 根据权利要求17所述的方法,其中基于所述比较的结果修改计数器的所述输出值包括:当所述切换频率信号的所述频率小于所述参考时钟的所述频率时使所述计数器的所述输出值递增,并且当所述切换频率信号的所述频率大于所述参考时钟的所述频率时使所述计数器的所述输出值递减。

19. 根据权利要求17所述的方法,其中修改TON发生器的所述定时器中的所述电容量包括:当所述计数器的所述输出值减小时增加存在于所述定时器中的所述电容量,并且当所述计数器的所述输出值增加时减少存在于所述定时器中的所述电容量。

20. 根据权利要求17所述的方法,其中基于所述计数器的所述输出值修改所述定时器中的所述电容量会修改所述切换频率信号的所述频率,从而独立于环境变量校准所述电力转换器的控制频率。

自校准DC-DC转换器

背景技术

[0001] 开关模式电源(SMPS)借助于切换通过开关节点/端耦接到能量储存元件(如电感器/变压器和/或电容器)的一或多个功率晶体管将电力从输入电源传递到负载,所述能量储存元件能够耦接到负载。功率晶体管可以包含在电力转换器中,所述电力转换器包含能量储存元件或能够耦接到能量储存元件。SMPS可以包含用于将一或多个栅极驱动信号提供到一或多个功率晶体管的SMPS控制器。

发明内容

[0002] 在所描述实例中,一种电路包括:第一频率-电压转换器,所述第一频率-电压转换器具有被配置成接收信号的输入和耦接到第一节点的输出;以及第二频率-电压转换器,所述第二频率-电压转换器具有被配置成接收参考时钟信号的输入和耦接到第二节点的输出。在一些实例中,所述电路还包括耦接在所述第一节点与第三节点之间的第一电压源、耦接在所述第二节点与第四节点之间的第二电压源、耦接在所述第一节点与所述第三节点之间的一第一开关和耦接在所述第二节点与所述第四节点之间的一第二开关。在一些实例中,所述电路进一步包括:比较器,所述比较器具有耦接到所述第二节点的第一输入、耦接到所述第三节点的第二输入以及输出;逻辑电路,所述逻辑电路具有耦接到所述比较器的所述输出的输入以及输出;以及计数器,所述计数器具有耦接到所述逻辑电路的所述输出的输入以及输出。

[0003] 在其它实例中,一种系统包括:电源、负载、栅极驱动器、电力转换器、第一比较器和控制器。在一些实例中,所述栅极驱动器具有多个输入和多个输出。在一些实例中,所述电力转换器包括:第一晶体管,所述第一晶体管具有耦接到所述栅极驱动器输出之一的栅极端、耦接到所述电源的第一端和第二端;以及能量储存元件,所述能量储存元件具有耦接到所述第一晶体管的所述第二端的第一端和耦接到所述负载的第二端。在一些实例中,所述第一比较器具有耦接到所述电力转换器的第一输入、第二输入和耦接到所述栅极驱动器输入之一的输出。在一些实例中,所述控制器包括:校准回路,所述校准回路具有耦接到所述栅极驱动器输出之一的输入以及输出;以及接通时间(TON)发生器,所述TON发生器具有耦接到所述校准回路的所述输出的输入和耦接到所述第一比较器的所述输出的输出。在一些实例中,所述TON发生器被配置成生成用于控制所述栅极驱动器通过所述第一晶体管的所述栅极端控制所述电力转换器的TON。在一些实例中,所述校准回路被配置成:将由所述栅极驱动器提供到所述第一晶体管的信号的频率与参考时钟的频率进行比较,基于由所述栅极驱动器提供到所述第一晶体管的所述信号的所述频率与所述参考时钟的所述频率的所述比较的结果修改计数器的值,并且控制所述TON发生器基于所述计数器的所述值修改存在于所述TON发生器的定时电路中的电容量。

[0004] 在进一步实例中,一种方法包括:生成TON;至少部分地根据所生成TON控制电力转换器;生成切换频率信号,所述切换频率信号的频率约等于提供到所述电力转换器以控制所述电力转换器的至少一个控制信号的频率;将所述切换频率信号转换为第一信号,所述

第一信号具有表示所述切换频率信号的所述频率的电压;将参考时钟转换为第二信号,所述第二信号具有表示所述参考时钟的频率的电压;对所述第一信号和所述第二信号进行偏置;将经过偏置的第一信号与经过偏置的第二信号进行比较;基于所述比较的结果修改计数器的输出值;以及基于所述计数器的所述输出值修改生成TON的TON发生器的定时器中的电容量,以修改所述切换频率信号的所述频率。

附图说明

- [0005] 图1示出了根据各个实例的说明性系统的框图。
- [0006] 图2示出了根据各个实例的说明性控制器的示意图。
- [0007] 图3示出了根据各个实例的说明性信号波形的定时图。
- [0008] 图4示出了根据各个实例的说明性方法的流程图。

具体实施方式

[0009] 在一些SMPS实施方案中,控制器(例如,SMPS控制器、电力控制器、电力转换器控制器等)耦接到电力转换器并且被配置成控制所述电力转换器,以产生电压电平不同于由电力转换器接收到的输入信号(V_{in})的电压电平的输出信号(V_{out})。控制器通过提供一或多个控制信号来实现此控制,所述控制信号直接或间接(例如,通过如栅极驱动器等一或多个驱动器)控制电力转换器的至少一些功率晶体管传导能量,以对电力转换器的能量储存元件充电(例如,将能量储存在所述储存元件中)。在一或多个功率晶体管在导电状态下操作期间的时段被称为TON阶段并且功率晶体管在TON阶段中操作的时间量由TON限定。在至少一些实例中,控制器基于以下中的至少一些确定TON: V_{in} 的电压电平、 V_{out} 的电压电平、电力转换器的温度、耦接到电力转换器以接收 V_{out} 的负载的特性和/或在某些条件下可以变化的其它各种特性。基于所确定TON,控制器输出一或多个控制信号,以使一或多个功率晶体管停止在TON阶段中操作或在TON阶段中操作(例如,断开时间(TOFF)阶段)。在一些实例中,此控制被颠倒成使得控制器反而确定电力转换器的TOFF,并且TON是编程值或设计值(例如,常数)。控制器控制一或多个功率晶体管在TON阶段中操作与在TOFF阶段中操作之间交替的频率被称为切换频率。

[0010] 在TON是设计常数并且控制器控制TOFF的一些实施方案中,电力转换器的实际TON可以超过设计TON。例如,在控制器与电力转换器两者内和之间(以及在控制器、电力转换器和可以处于控制器与电力转换器之间的信号路径中的任何其它组件之间)可以存在固有的和/或不可避免的延迟。作为一个实例,电力转换器的功率晶体管可以具有与从TON阶段切换到TOFF阶段相关联的某种切换延迟,反之亦然。其它延迟可以包含信号传播延迟、数字逻辑结构的建立和/或保持时间、比较器延迟、栅极驱动器延迟等。在一些实例中,栅极驱动器延迟描述了晶体管的栅极在切换晶体管的接通或断开期间的上升和/或下降时间。因此,尽管上述控制器在时间t时可以输出控制信号以使电力转换器从TON阶段转变为TOFF阶段,但是电力转换器直到时间t+x时才可以实际转变为TOFF阶段,其中x是包含控制器和电力转换器的架构的信号路径中的固有延迟的量。电力转换器的实际TON与设计TON的这种延迟和变化可能不利地影响电力转换器的操作。例如,相比设计TON的变化可能改变 V_{out} 的值(例如,通过防止电力转换器的能量储存元件完全充电到指定值和/或从指定值放电或放电到指定

值)或改变电力转换器的切换频率。在各个实例中,其它特性可能改变Vout的值和/或转换器的切换频率,如组件中的过程变化、温度变化、电力转换器的负载等。在高切换频率下,如在大于800千赫兹(KHz)的切换频率下,固有延迟的影响可能会更明显。例如,为了使设计TON提供1.4兆赫兹(MHZ)的设计切换频率,固有延迟可能使实际切换频率变化多达约30%。在一些实例中,这种变化限制控制器和电力转换器在高频率和/或高精度应用环境中的使用。在一些实例中,所述变化进一步降低电力转换器的效率,导致电力损耗增加以及电力转换器的操作成本增加。在又其它实例中,所述变化在电力转换器的大约实际切换频率下生成电磁干扰,在电气装置中,当与设计切换频率不同时,所述电磁干扰可能无法解决,并且可能损坏电气装置或以其它方式使所述电气装置不可操作。

[0011] 本说明书的至少一些方面提供了一种控制器,所述控制器被配置成执行自校准,以大致保持电力转换器的期望切换频率。由控制器执行的自校准至少部分地减轻与电力转换器的实际切换频率相比设计切换频率的变化相关联的不利影响。鉴于由电力转换器的控制器进行的控制中固有的延迟,在一个实例中,控制器大致保持期望切换频率。在至少一个实例中,控制器通过至少部分地基于电力转换器的实际切换频率与参考信号的比较生成恒定值TON,从而大致保持期望切换频率。例如,控制器将电力转换器的实际切换频率与参考信号进行比较,基于比较的结果使计数器递增或递减,并且根据计数器的值修改TON发生器的电容器阵列。在至少一些实例中,本文所描述的控制器独立于Vin、Vout、耦接到包含控制器的系统的负载的性质、温度和其它环境因素而操作。

[0012] 图1示出了根据各个实例的说明性系统100的框图。在至少一个实例中,系统100是包含电源105、电力转换器110和控制器115的电力系统并且被配置成耦接到负载120。在至少一个实例中,电力转换器110和控制器115是SMPS的组件,所述组件可以进一步包含电源105或耦接到所述电源。在至少一个实例中,电源105是具有任何适合的能量储存技术或化学组成的电池。在一实例中,电源105是以适合的电压电平向系统100提供直流(DC)信号并且输送适合量的电流以对系统100和/或负载120的至少一部分进行供电的任何其它适合的装置。在至少一个实例中,电力转换器110是降压转换器、升压转换器、降压-升压转换器、混合转换器或电力转换器的任何其它适合形式,所述任何其它适合形式的范围在此不受限制。同样,在至少一个实例中,电力转换器110包含功率晶体管125和能量储存元件130。在一些实例中,控制功率晶体管125会控制电力转换器110的操作,使得电力转换器110在功率晶体管125被控制为传导电流时接通,并且电力转换器110在功率晶体管125被控制为不传导电流时断开。在至少一个实例中,当功率晶体管125接通时,能量储存元件130充电(例如,储存能量)并且当功率晶体管125断开时,能量储存元件130放电(例如,输出能量)。在至少一个实例中,能量储存元件130是电感器。为了控制电力转换器110,在至少一个实例中,控制器115包含TON发生器135和校准回路140。在各个实例中,控制器115进一步包含范围在此不受限制并且图1中未示出其中每一个的栅极驱动器、检测器(例如,底部检测器)、比较器或其它合适的电路系统中的任何一或多个。

[0013] 在一些实例中,电力转换器110和控制器115耦接到电源105。控制器115进一步耦接到电力转换器110(例如,耦接到至少功率晶体管125),并且电力转换器110被配置成耦接到负载120。在各个其它实例中,控制器115在一或多个其它位置处耦接到电力转换器110,所述一或多个其它位置如电力转换器110的输出、电力转换器110的感测元件(所述感测元

件可以是能量储存元件130的端或被配置成输出表示流动穿过能量储存元件130的电流的信号的组件)或根据控制器115的期望操作和/或电力转换器110的拓扑的任何其它位置。例如,控制器115可以在电力转换器110的感测元件(未示出)处耦接到电力转换器110,以接收具有指示在电力转换器110中流动的电流(例如,指示流动穿过能量储存元件130的电流)的值的感测信号。在一些实例中,感测信号具有表示电力转换器110中的电流(或与所述电流存在关系)的电流。在另一实例中,感测信号具有表示电力转换器110中的电流的电压。在一些实例中,感测信号在控制器115接收感测信号之前衰减(在这种情况下,本文关于控制器115和感测信号所描述的实例同等地适用于控制器115和感测信号的衰减表示)。

[0014] 在系统100的操作实例中,控制器115控制电力转换器110至少部分地基于由电力转换器110从电源105接收到的Vin和由TON发生器135生成的TON生成Vout。例如,控制器115通过以下控制电力转换器110:至少部分地基于感测信号和电力转换器110的切换频率控制功率晶体管125根据TON(例如,TON的上升沿)接通并且传导能量或根据TON(例如,TON的下降沿)断开并且停止传导能量。在另一实例中,至少部分地基于Vout进一步执行控制。在各个实例中,控制器115根据其它特性进一步控制电力转换器110,所述其它特性如电力转换器110的电感器电流(当感测信号表示不同于电感器电流之外的信号时)、接收到的参考值(REF)(例如,用于调节电力转换器110以提供具有基于REF的值的Vout)或用于控制电力转换器110的任何其它适合的标准或特性。在至少一些实例中,当控制器115确定感测信号的值达到预定阈值(例如,REF)时,控制器115控制电力转换器110改变操作模式。例如,当系统100是峰值电流模式系统时,当感测信号的值增加以达到预定阈值时,控制器115控制电力转换器110断开(例如,控制功率晶体管125停止传导能量)。当系统100是谷值电流模式系统时,当感测信号的值减小以达到预定阈值时,在一些实例中,控制器115控制电力转换器110接通(例如,控制功率晶体管125开始传导能量)。

[0015] 当控制器115被配置成根据恒定(例如,设计的和预先配置的)TON控制电力转换器110时,电力转换器110的实际TON可能由于与以下相关联的一或多个延迟而变化:控制器115的组件、电源转换器110和/或控制器115与电源转换器110之间的信号路径。这些延迟可以使电力转换器的实际TON增加到超过恒定TON,根据所述恒定TON,控制器115生成用于控制电力转换器的控制信号。实际TON的变化进而产生电力转换器115的不同于与恒定TON相关联的设计切换频率的实际开关频率。在各个实例中,实际切换频率的这种变化不利地影响电力转换器110的操作,如上文更详细地描述的。为了减轻延迟以及实际TON和切换频率的所产生变化,在一些实例中,控制器115将TON修改为补偿延迟并且使实际切换频率保持约等于设计开关频率。

[0016] 在一些实例中,控制器115通过TON发生器135和/或校准回路140修改TON。例如,校准回路140检测实际切换频率并确定实际切换频率是否不同于设计切换频率。当实际切换频率与设计开关频率发生变化时,校准回路140控制TON发生器135修改TON。在至少一个实例中,校准回路140通过向TON发生器135输出控制信号来控制TON发生器135。在一个实例中,控制信号修改TON发生器135的定时器的时间常数,从而修改TON。在一个实例中,控制信号为具有由校准回路140通过单个总线线路输出的多个位的数字值。在另一实例中,校准回路140通过多条通信线路向TON发生器135输出控制信号,其中每条通信线路承载少于控制信号的所有位。在至少一个实例中,控制器115根据校准回路140的输出逐步地修改TON,直

到实际切换频率约等于设计切换频率为止。在一个实例中,控制器115修改TON,直到实际切换频率处于设计切换频率的10%内为止。在另一实例中,控制器115修改TON,直到实际切换频率处于设计切换频率的5%内为止。在又一实例中,控制器115修改TON,直到实际切换频率在设计切换频率的2%内为止。

[0017] 图2示出了根据各个实例的说明性控制器200的示意图。在至少一个实例中,控制器200被实施为以上关于图1所描述的系统100的控制器115。

[0018] 在一些实例中,控制器200包含或被配置成耦接到TON发生器202、比较器204、栅极驱动器206、检测器208和校准回路210中的至少一些。控制器200的至少一个实例包含以下中的至少一些方面:位于同一半导体管芯上和/或位于同一组件封装中的TON发生器202、比较器204、栅极驱动器206、检测器208和校准回路210,而在其它实例中,TON发生器202、比较器204、栅极驱动器206、检测器208和/或校准回路210和/或其一些组件中的至少一些可以单独制造并且被配置成耦接在一起。因此,尽管展示为包含栅极驱动器206,但是在至少一个实例中,控制器200不包含栅极驱动器206,并且相反地被配置成耦接到栅极驱动器206。

[0019] 在至少一个实例中,TON发生器202包含或被配置成耦接到以下中的任何一或多个:电容器212A、212B、…、212N、晶体管214、开关216A、216B、…、216N、电容器218和电阻器220。在一些实例中,开关216A、216B、…、216N中的每个开关均根据适合于执行切换的任何适合的技术或架构实施,如场效应晶体管(FET) (例如,金属氧化物FET(MOSFET))、双极性结型晶体管(BJT) 和/或如继电器等机械结构。在一些实例中,电容器218耦接在节点222与接地节点224之间,电阻器220耦接在节点226与节点222之间,并且晶体管214在漏极端处耦接到节点222、在源极端处耦接到接地节点224并且在栅极端处耦接到栅极驱动器206的输出。进一步地,开关216A、216B、…、216N中的每个开关耦接在或被配置成耦接在节点222与对应的电容器212A、212B、…、212N的第一端之间并且对应的电容器212A、212B、…、212N中的每个电容器的第二端耦接到或被配置成耦接到接地节点224。在一些实例中,开关216A、216B、…、216N中的每个开关在相应的控制端处耦接到或被配置成在相应的控制端处耦接到校准回路210的单个输出(例如,信号线路252)。在其它实例中,开关216A、216B、…、216N中的一或多个开关耦接或被配置成耦接到校准回路210的多个输出之一。例如,在至少一种架构中,开关216A、216B、…、216N中的每个开关在相应控制端处耦接或被配置成在相应控制端处耦接到校准回路210的唯一输出,开关216A、216B、…、216N中的其它开关不耦接到所述唯一输出或不被配置成耦接到所述唯一输出。在此实例中,开关216A、216B、…、216N中的每个开关在相应的控制端处耦接或被配置成在相应的控制端处耦接到校准回路210的唯一输出,使得开关216A、216B、…、216N中的每个开关接收校准回路210的唯一输出位。

[0020] 尽管以上描述为包含或被配置成耦接到电容器212A、212B、…、212N和开关216A、216B、…、216N(例如,开关电容器阵列),但在其它实例中,TON发生器202可以相反地包含或被配置成耦接到具有可编程和/或可选电容值的一或多个电组件。例如,电容器212A、212B、…、212N和开关216A、216B、…、216N可以省略并且由一或多个可变电容器、一或多个数字调谐电容器和/或允许基于接收到的信号(例如,校准回路210的输出)改变存在于节点222与接地节点224之间的电容量的任何其它组件或组件的组合来代替。

[0021] 在一些实例中,节点222(例如,所述节点可以充当TON发生器202的输出)耦接或被配置成耦接到比较器204的第二输入,并且比较器204的第一输入直接或间接地耦接到或

被配置成直接或间接耦接到节点226。在至少一些实例中,存在于节点226处的值表示存在于电力转换器228(所述电力转换器可以对应于图1的系统100的电力转换器110)的电压和/或电流,控制器200耦接到或被配置成耦接到所述电力转换器,以控制电力转换器228。因此,节点226被配置成如在电力转换器228的高侧晶体管254的源极端、电力转换器228的电感器256的端或电力转换器228的任何其它适合的端、节点或组件处耦接到电力转换器228。在至少一个实例中,当高侧晶体管254在其源极端与漏极端之间传导时(例如,在TON阶段期间),节点226到高侧晶体管254的源极端的耦接提供具有电源260的输出(例如,V_{in})的近似值的信号。可以根据任何合适的方式提供存在于节点226处的值,所述任何适合的方式的范围在此不受限制。

[0022] 控制器200的至少一些实例进一步包含耦接在节点226与比较器204的第一输入之间以在将经过缩放的信号提供到比较器204的第一输入之前缩放存在于节点226处的信号(例如,减小所述信号的值)的电路系统(未示出)。所述电路系统可以是适合于缩放存在于节点226处的信号的任何电路系统,所述任何电路系统的范围在此不受限制,并且在至少一个实例中所述电路系统包含电阻器梯和一或多个滤波器(例如,电阻器-电容器低通滤波器)。比较器204的输出和检测器208的输出各自耦接到栅极驱动器206的输入。在各个实例中,栅极驱动器206包含其中的至少一些被配置成耦接到电力转换器228并且控制所述电力转换器的输出。例如,栅极驱动器206包含其中的至少一些被配置成耦接到电力转换器228的晶体管(例如,至少高侧晶体管254和低侧晶体管258)的相应的栅极端的输出。在各个实例中,栅极驱动器206的被配置成耦接到电力转换器228的晶体管的相应的栅极端的多个输出可以基于电力转换器228的架构而改变。例如,基于电力转换器228的预期功能或操作,电力转换器228的一些架构可以含有与电力转换器228的其它架构相比更多或更少的晶体管。在至少一些实例中,栅极驱动器206的至少一个输出(例如,栅极驱动器206的耦接到或被配置成耦接到电力转换器228的高侧晶体管254的栅极端的输出)耦接到或被配置成耦接到校准回路210的输入。虽然为了便于理解在图2中展示为降压转换器,但是电力转换器228不限于降压转换器并且可以是以任何形式的电力转换器架构。

[0023] 在至少一个实例中,校准回路210包含以下中的至少一些或被配置成耦接到以下中的至少一些:脉宽调制(PWM)发生器230、第一频率-电压转换器232、参考时钟发生器234、第二频率-电压转换器236、电压源238、开关240、电压源242、开关244、比较器246、逻辑电路248和计数器250。在至少一些实例中,PWM发生器230耦接在或被配置成耦接在校准回路210的(例如,如上所述,从栅极驱动器206接收输入的)输入端(未示出)与第一频率-电压转换器232的输入之间,并且第一频率-电压转换器232的输出耦接到节点254。在又其它实例中,省略了PMW发生器230并且第一频率-电压转换器232的输入直接从栅极驱动器206接收输入。

[0024] 在一些实例中,参考时钟发生器234在校准回路210内和/或校准回路210之外但在控制器200内实施,并且根据参考时钟发生器234的任何适合的方法和/或架构生成参考时钟,所述任何适合的方法和/或架构的范围在此不受限制。在其它实例中,参考时钟发生器234表示从校准回路210和/或控制器200外部的组件(未示出)接收的接收到的参考时钟,但是所述参考时钟发生器可以生成参考时钟并将所述参考时钟提供到控制器200和/或校准回路210(例如,通过控制器200和/或校准回路210的参考时钟输入端)。在至少一些实例中,

参考时钟是具有约等于期望开关频率,以由电力转换器228的控制器200进行控制的频率的信号(例如,至少部分地通过TON发生器202和/或栅极驱动器206)。参考时钟发生器234的输出(或在当参考时钟发生器234未包含在校准回路210或控制器200内时接收参考时钟的端处)耦接到第二频率-电压转换器236的输入并且第二频率-电压转换器236的输出耦接到节点258。

[0025] 电压源238和开关240中的每个耦接在节点258与节点260之间,并且电压源242和开关244中的每个耦接在节点254与节点256之间。在一些实例中,开关240和开关244中的每个开关均根据适合于执行切换的任何适合的技术或架构实施,如FET(例如,MOSFET)、BJT和/或如继电器等机械结构。在至少一个实例中,开关240被配置成在开关240的控制端处接收第一脉宽调制信号(在图2中展示为 Φ_1)并且开关244被配置成在开关244的控制端处接收第二脉宽调制信号(在图2中示为 Φ_2)。第一脉宽调制信号和第二脉宽调制信号可以在校准回路210和/或控制器200内或外实施的任何适合的组件接收,所述任何适合的组件的范围在此不受限制。在至少一个实例中,电压源238被朝向成使得电压源238的正极端耦接到或被配置成耦接到节点258,并且电压源238的负极端耦接到或被配置成耦接到节点260。在至少一个实例中,电压源242被朝向成使得电压源242的正极端耦接到或被配置成耦接到节点256,并且电压源242的负极端耦接到或被配置成耦接到节点254。在一些实例中,电压源238、开关240、电压源242和开关244设置(例如,通过电压源238、电压源242的值和/或开关240和开关244的切换)死区(dead band)(例如,圈闭带),所述死区防止切换频率在根据本说明书对切换频率进行校准以存在于死区所涵盖的范围之后在死区所涵盖的范围之外变化。

[0026] 比较器246在第一输入端处耦接到或被配置成在第一输入端处耦接到节点260,并且在第二输入端处耦接到或被配置成耦接到节点256。比较器246在输出端处进一步耦接到或被配置成在输出端处耦接到逻辑电路248的输入端。逻辑电路248在输出处耦接到计数器250的输入。在一些实例中,计数器250被配置成接收由开关240接收的第一脉宽调制信号的延迟版本(在图2中展示为 $\Phi_{1\text{delay}}$)。在一些实例中,第一脉宽调制信号的延迟版本通过以下而延迟:使第一脉宽调制信号通过一或多个串联连接的逆变器,以延迟第一脉宽调制信号,从而在计数器250的计数动作之前补偿比较器246和/或逻辑电路248的处理时间。例如,在第一脉宽调制信号的延迟版本的每个上升沿(或可替代地,每个下降沿)上,计数器250可以按一的值向上或向下计数。在至少一些实例中,计数器250的输出耦接到或被配置成耦接到校准回路210的输出端(未示出),信号线252耦接到所述输出端,以将计数器250的输出提供到开关216A、216B、…、216N中的一或多个开关的控制端。在一些实例中,计数器250相反地被配置成接收由开关244接收的第二脉宽调制信号的延迟版本,并且以与以上关于第一脉宽调制信号所描述的方式基本上相似的方式操作。

[0027] 在各个实例中,逻辑电路248包含用于执行本文所描述的处理、操作和/或控制的任何适合的电路系统,所述任何适合的电路系统的范围不受此本说明书的限制。例如,在各个实施方案中,逻辑电路248包含一或多个数字逻辑门、一或多个数据储存元件和/或延迟元件和/或用于执行本文所描述的操作的任何其它适合的电路系统。

[0028] 类似地,在各个实例中,第一频率-电压转换器232和第二频率-电压转换器236各自包含用于执行本文所描述的处理、操作和/或控制的任何适合的电路系统,所述任何适合

的电路系统的范围不受本说明书的限制。例如，在各个实施方案中，第一频率电压转换器232和第二频率-电压转换器236各自包含一或多个数字逻辑门、一或多个滤波器(例如，电阻器比较器低通滤波器)、一或多个信号发生器(例如，PWM发生器)和/或用于执行本文所描述的操作的任何其它适合的电路系统。

[0029] 在控制器200的操作的至少一个实例中，校准回路210被配置成控制TON发生器202生成用于控制栅极驱动器206以约等于参考时钟的切换频率控制电力转换器228的TON。电容器218和电阻器220形成用于生成用于控制栅极驱动器206的TON的定时电路。在一些实例中，TON等于电阻器220的电阻值乘以电容器218的电容值。例如，基于电阻器220的电阻值和电容器218的电容值，存在于节点222处的电压将随着电容器218充电而缓慢增加。当存在于节点222处的电压超过相对于存在于节点226处的电压的阈值时(例如，当存在于节点222处的电压超过存在于节点226处的电压时)，比较器204的输出将从输出逻辑高信号切换到输出逻辑低信号。在至少一些实例中，输出逻辑低信号的比较器204指示电力转换器228未在TON阶段中操作，并且指示栅极驱动器206如至少部分地基于TON发生器202的输出控制电力转换器228在TON阶段中操作。在至少一些实例中，栅极驱动器206至少部分地基于检测器208的输出进一步控制电力转换器228。例如，当检测器208是底部检测器并且反馈信号(FB)(例如，Vout或表示Vout的信号，如通过一或多个组件缩放的、感测到的、检测到的或以其它方式相互作用的)下降到指示Vout的期望电压值或表示Vout的期望电压值的信号的期望电压值的REF以下时，检测器208向栅极驱动器206提供指示电力转换器228的输出小于电力转换器228的输出的期望电压值的输出。在一些实例中，检测器208的此输出充当用于至少部分地控制栅极驱动器206以控制电力转换器228在TON阶段中操作的触发因素。例如，栅极驱动器206可以基于比较器204的输出、基于检测器208的输出或者基于比较器204的输出与检测器208的输出的组合控制电力转换器228。尽管上文参考底部检测器描述了检测器208，但是在一些实例中，检测器208相反地是峰值检测器，当检测器208是峰值检测器并且FB超过REF时，检测器208向栅极驱动器206提供指示电力转换器228的输出大于电力转换器228的输出的期望电压值的输出，并且栅极驱动器206控制电力转换器228，如上所述。

[0030] 栅极驱动器206根据栅极驱动器206的任何适合的控制方法和/或架构控制电力转换器228，所述任何适合的控制方法和/或架构的范围在此不受限制。在至少一个实例中，基于比较器204和/或检测器208的输出，栅极驱动器206控制电力转换器228在TON阶段中操作。栅极驱动器206通过以下控制电力转换器228在TON阶段中操作：将一或多个栅极控制信号传输到电力转换器228，如传输到电力转换器228的晶体管的相应的栅极端，以使这些晶体管在其相应的源极端与漏极端之间传导能量或不传导能量。在一些实例中，将栅极驱动器206的输出进一步提供到校准回路210，以使校准回路210能够监测栅极驱动器206控制电力转换器228(例如，控制电力转换器228的高侧晶体管254传导能量或不传导能量)的频率。在又其它实例中，栅极驱动器206的输出提供到晶体管214的栅极端，以控制晶体管214的操作。例如，栅极驱动器206控制晶体管214以使节点222短接到接地节点224，从而清除TON发生器202或使所述TON发生器复位(例如，使电容器218和/或电容器212A、212B、…、212N中的至少一些电容器放电)。在一些实例中，栅极驱动器206提供足以使晶体管214大致在栅极驱动器206控制电力转换器228的高侧晶体管254不再在其相应的源极端与漏极端之间传导电流时在其相应的源极端与漏极段之间传导电流的控制信号。进一步地，栅极驱动器206提供

足以使晶体管214大约在检测器208向栅极驱动器206提供指示电力转换器228的输出值相对于电力转换器228的输出的期望电压值不足的信号时,在其相应的源极端与漏极端之间传导电流的控制信号。

[0031] 基于从栅极驱动器206接收到的栅极控制信号,校准回路210监测栅极驱动器206控制电力转换器228的频率并且修改(例如,通过信号线路252提供的)用于控制TON发生器202的开关216A、216B、…、216N中的至少一些开关的控制信号。例如,PWM发生器230从栅极驱动器206接收栅极控制信号并且生成表示栅极驱动器206控制电力转换器228的频率的PWM切换频率信号(例如,PWM信号)。在一些实例中,参考时钟发生器234生成近似值表示切换频率的期望近似值的参考时钟。在其它示例中,参考时钟发生器234表示从另一组件接收参考时钟的端。第一频率-电压转换器232将切换频率信号转换为存在于具有表示切换频率信号的频率的电压的节点254处的新信号,并且第二频率-电压转换器236将参考时钟转换为存在于具有表示参考时钟的频率的电压的节点258处的新信号。第一频率-电压转换器232和第二频率-电压转换器236根据任何适合的方式并且根据任何适合的电路架构将切换频率信号和参考时钟分别转换为新信号,所述任何适合的方式和所述任何适合的电路架构的范围在此不受限制。

[0032] 在一些实例中,电压源238对节点258进行偏置从而设置切换频率与参考时钟的变化上限,并且电压源242对节点254进行偏置从而设置切换频率与参考时钟的变化下限。例如,为了使切换频率与参考时钟的变化为+/-5%,电压源238利用值比第二频率-电压转换器236的输出高大约5%的电压来对节点258进行偏置,并且电压源242利用值比第二频率-电压转换器236的输出低大约5%的电压来对节点254进行偏置。在各个实例中,通过改变电压源238和/或电压源242中的一个或两者的电压值来设置切换频率相对于参考时钟的上限和下限。例如,通过增加电压源238的电压值,增加切换频率相对于参考时钟的上限,并且通过降低电压源238的电压值,减小切换频率相对于参考时钟的上限。类似地:(a)通过增加电压源242的电压值,增加切换频率相对于参考时钟的下限;并且(b)通过降低电压源242的电压值,降低切换频率相对于参考时钟的下限。

[0033] 开关240将节点258选择性地耦接到节点260并且第二开关244将节点254选择性地耦接到节点256。开关240以通过由开关240接收的第一脉宽调制信号所确定的速率将节点258选择性地耦接到节点260。在至少一些实例中,第一脉宽调制信号为50%占空比信号。开关244以借助于由第二开关244接收的第二脉宽调制信号所确定的速率将节点254选择性地耦接到节点256。在至少一些实例中,第二脉宽调制信号为50%占空比信号。在其它实例中,第一脉宽调制信号和第二脉宽调制信号各自具有允许足够的时间以在开关240和开关244的切换改变由比较器246接收的输入值之前由至少一个比较器246(以及,任选地,逻辑电路248)进行处理的任何适合的占空比。

[0034] 在至少一个实例中,比较器246将存在于节点260和256处的信号的值进行比较并且输出指示存在于节点260处的信号的值是否超过存在于节点256处的信号的值的比较结果。在一些实例中,开关240将节点258选择性地耦接到节点260,并且第二开关244将节点254选择性地耦接到节点256使单个比较器246(并且在一些实例中,组合逻辑电路248的操作)能够作为两个单独的比较器功能性地操作,但是这会消除两个单独的比较器之间固有的过程失配。以此方式,通过消除与在执行本文所描述的校准时的考虑的比较器适配提高

了校准回路210的效率和准确性。

[0035] 例如,基于开关240和开关244在上述占空比下的切换,比较器246在第一阶段(例如,对应于作为第一比较器的操作)中和第二阶段(例如,对应于作为第二比较器的操作)中操作。在第一阶段期间,开关240闭合并且开关244断开。在第一阶段期间,存在于节点260处的信号的值与存在于节点258处的信号的值大约相同,并且存在于节点256处的信号的值约等于存在于节点254处的信号的值加上电压源242的值。进一步地,在第一阶段期间,比较器246确定切换频率是否大于参考时钟的频率(例如,由电压源242设置的相对于参考时钟的参考频率上限之外)。在第二阶段期间,开关240断开并且开关244闭合。在第二阶段期间,存在于节点260处的信号的值与存在于节点258处的信号的值减去电压源238的值大约相同,并且存在于节点256处的信号的值约等于存在于节点254处的信号的值。进一步地,在第二阶段期间,比较器246确定切换频率是否小于参考时钟的频率(例如,由电压源238设置的相对于参考时钟的参考频率的下限之外)。

[0036] 基于比较的结果,逻辑电路248生成用于控制计数器250的控制信号。例如,当比较器246指示在第一阶段期间切换频率不大于参考时钟的频率并且确定在第二阶段期间切换频率不小于基准时钟的频率时,逻辑电路248输出指示切换频率处于由电压源238和电压源242设置的相对于参考时钟的频率的上限和下限内的信号。当比较器246指示在第一阶段期间切换频率大于参考时钟的频率时,逻辑电路248向计数器250输出控制计数器250使计数器的计数值递减的信号。当比较器246指示在第二阶段期间切换频率小于参考时钟的频率时,逻辑电路248向计数器250输出控制计数器250使计数器的计数值递增的信号。

[0037] 在至少一些实例中,如上所述,计数器250能够在正方向和负方向两者上计数(例如,向上/向下计数器)。基于逻辑电路248的输出并且在第一脉宽调制信号的延迟版本的上升沿(例如,或者由计数器250接收的代替第一脉宽调制信号的延迟版本的任何其它时钟信号)处,计数器250使内部存储的值递增或递减并且将内部存储的值输出到信号线路252。在至少一个实例中,计数器250的输出是具有位(例如,6位,表示为Q<5:0>)的数字值。在一些实例中,在启动控制器200时,Q以其最大值的大约一半的值开始,以便为正方向移动和负方向移动两者提供余量。在各个实例中,可以如至少部分地基于控制存在于TON发生器202的节点222与接地节点224之间的电容量时的期望粒度程度来修改控制器200,使得Q可以具有任何适合和/或期望位数。

[0038] 在至少一个实例中,基于计数器250通过信号线路252提供的输出,开关216A、216B、…、216N中的一或多个开关切换,以将电容器212A、212B、…、212N中的一或多个对应的电容器耦接到节点222(或与所述节点解耦)。例如,当计数器250的输出的值增加时,开关216A、216B、…、216N中的一或多个开关切换,以将电容器212A、212B、…、212N中的一或多个对应的电容器耦接到节点222。当计数器250的输出的值减小时,开关216A、216B、…、216N中的一或多个开关切换,以使电容器212A、212B、…、212N中的一或多个对应的电容器与节点222解耦。存在于节点222与接地节点224之间的电容量约等于每个电容器212A、212B、…、212N和耦接在节点222与接地节点224之间的电容器218的电容值之和。通过修改耦接在节点222与接地节点224之间的电容量,TON时间增加或减少。例如,通过增加耦接在节点222与接地节点224之间的电容量,TON增加。通过减小耦接在节点222与接地节点224之间的电容量,TON减小。

[0039] 在其它实例中,不会基于计数器250的输出对开关216A、216B、…、216N的状态进行任何改变。例如,当计数器250的输出未发生改变和/或切换频率处于由电压源238和电压源242相对于参考时钟设置的上限和下限内时,不会基于计数器250的输出对开关216A、216B、…、216N的状态作出任何改变。基于开关216A、216B、…、216N的状态和存在于节点222与接地节点224之间的所得电容量,控制器200如上所述继续控制栅极驱动器206,从而控制电力转换器228。

[0040] 图3示出了根据各个实例的说明性信号波形的定时图300。在至少一个实例中,图300表示存在于图1的系统100和/或图2的控制器200中的至少一些信号。

[0041] 图300中所展示的是表示位于电力转换器的晶体管(例如,高侧晶体管)的端处的电压的控制信号(SW)、生成具有位的数字控制信号(例如,如上所述的信号Q<5:0>)的计数器的计数器输出(COUNT)、SW的频率(FREQ)的表示、SW的期望频率(FREQ_REF)的表示以及指示FREQ对FREQ_REF的近似锁(approximate lock)的信号(FREQ_LOCKED)。

[0042] 在一些实例中,SW是用于控制电力转换器的高侧晶体管的控制信号。在其它实例中,SW表示存在于电力转换器的晶体管的端(例如,源极端)处的电压。在一些实例中,COUNT是由基于FREQ相对于FREQ_REF的值向上和/或向下计数的计数器输出的所生成控制信号。例如,如图3所展示的,当FREQ大于FREQ_REF时,COUNT向下计数直到FREQ约等于FREQ_REF为止。相反地并且在图3中未示出,当FREQ小于FREQ_REF时,COUNT向上计数直到FREQ约等于FREQ_REF为止。在至少一些实例中,COUNT与TON存在关系。例如,COUNT可以用于控制直接或间接控制TON的时间段的TON发生器。如图3所示,当COUNT从CODE<N+2>减小到CODE<N+1>到<CODE<N>时(这对应于FREQ从FREQ_{N+2}减小到FREQ_{N+1}到FREQ_N),TON从TON1的第一TON时间增加到TON2的第二TON时间以及TON3的第三TON时间(例如,减小FREQ),其中TON2大于TON1并且TON3大于TON2。尽管未示出,但是当COUNT增加时,TON减小(例如,增加FREQ)。当FREQ约等于FREQ_REF时(或稍后,如在处理延迟之后),FREQ_LOCKED从低值转变为高值。

[0043] 在各个实例中,SW对应于存在于图2的节点226处的信号并且以电压对时间表示。COUNT对应于计数器250的存在于信号线路252上的输出(图2的计数器和信号线)并且以数位对时间表示。FREQ表示SW的频率(例如,由PWM发生器电路230输出和/或存在于节点254处的信号(图2的PWM发生器电路和节点)),并且以电压对时间表示。FREQ_REF表示存在于图2的节点258处的信号,并且以电压对时间表示。FREQ_LOCKED表示图2的逻辑电路248的输出并且以电压对时间表示。

[0044] 图4示出了根据各个实例的说明性方法400的流程图。在一些实施例中,方法400展示了控制电力转换器的方法。因此,在至少一些实例中,方法400的至少一些方面由如图2的控制器200和/或图1中的控制器115等控制器来实施。在至少一些实例中,方法400在被配置成控制电力转换器的控制器中至少部分地实施TON的自校准。

[0045] 在操作405处,生成TON。在至少一些实例中,基于如(例如,TON发生器的)电阻器-电容器定时器等定时电路生成TON。在各个实例中,RC定时器包含切换电容器阵列、可编程电容器、可变电容器、可调谐电容器或具有用于改变存在于两个节点之间的电容量的能力的任何一或多个其它元件。

[0046] 在操作410处,至少部分地根据所生成TON控制电力转换器。在一些实例中,至少部分地基于所生成TON而进行自身控制的栅极驱动器对电力转换器进行控制。在各个实例中,

根据指示或表示存在于电力转换器中的信号的值(例如,电力转换器的输出信号、电力转换器的电感器电流信号的值等)的一或多个信号进一步控制栅极驱动器。在一些实例中,栅极驱动器通过生成一或多个控制信号并将所述一或多个控制信号提供到电力转换器的晶体管的栅极端来控制电力转换器。

[0047] 在操作415处,生成频率约等于由栅极驱动器生成并提供的一或多个控制信号中的至少一个控制信号的频率的切换频率信号。在操作420处,将切换频率信号转换为具有表示切换频率信号的频率的电压的信号,并且将参考时钟转换为具有表示参考时钟的频率的电压的信号。在操作425处,对在操作420处生成的信号进行偏置。在一些实例中,所述偏置限定切换频率信号的频率(以及相应地具有表示切换频率信号的频率的电压的信号的值)与参考时钟的频率(以及相应地具有表示参考时钟的频率的电压的信号的值)的变化的上限和下限。在一些实例中,通过将DC偏置引入到在操作420处生成的信号中来执行偏置。在一些实例中,偏置值是预设的并且保持不变,而在其它实例中,偏置值是可编程的和/或可变的,以改变切换频率信号的频率相比参考时钟的频率的可接受变化的上限和下限。

[0048] 在操作430处,对经过偏置的信号进行比较,以确定切换频率信号的频率是否处于相比参考时钟的频率的可接受变化的上限和下限内。当切换频率信号的频率处于相比参考时钟的频率的可接受变化的上限和下限内时,控制器根据当前使用的参数继续控制电力转换器。

[0049] 在操作435处,当切换频率信号的频率未处于相比参考时钟的频率的可接受变化的上限和下限内时,计数器基于比较的结果修改输出值。例如,当切换频率信号的频率大于参考时钟的频率时,计数器使输出值递减。当切换频率信号的频率小于参考时钟的频率时,计数器使输出值递增。

[0050] 在操作440处,基于由计数器生成的输出值修改RC定时器中的电容量,从而修改切换频率信号的频率。例如,当由计数器生成的输出值的值增加时,RC定时器中的电容量增加。当由计数器生成的输出值的值减小时,RC定时器中的电容量减小。在各个实例中,通过以下修改RC定时器中的电容量:基于由计数器生成的输出值切换一或多个开关、基于由计数器生成的输出值调谐可调谐电容器、基于由计数器生成的输出值对可变电容器进行编程或用于基于由计数器生成的输出值修改RC定时器中的电容量的任何其它适合的过程。

[0051] 方法400的操作在本文中进行了描述并且用附图标记进行标记,但是方法400可以包含本文中未阐述的另外的操作,和/或本文中阐述的操作中的任何一或多个操作可以包含一或多个子操作,和/或本文所阐述的操作中的任何一或多个操作可以省略,和/或本文所阐述的操作中的任何一或多个操作可以以除了本文所描述的顺序之外的顺序执行(例如,以相反的顺序、基本上同时地、重叠等),以上所述内容均落入本说明书的范围内。

[0052] 在本说明书中,术语“耦接(couple或couples)”意指间接或直接的有线或无线连接。因此,如果第一装置、元件或组件耦接到第二装置、元件或组件,则耦接可以通过直接耦接或通过经由其它装置、元件或组件的间接耦接或连接。类似地,耦接在第一组件或位置与第二组件或位置之间的装置、元件或组件可以通过直接连接或通过经由其它装置、元件或组件的间接连接和/或耦接。被“配置成”执行任务或功能的装置可以由制造商在制造时配置(例如,编程和/或硬接线)以执行功能和/或是可以由用户在制造后可配置(或重新配置)的,以执行功能和/或其它另外的或替代性功能。可以通过装置的固件和/或软件编程、通过

硬件组件的构造和/或布局以及装置的互连或其组合来进行配置。此外，本文中描述为包含某种组件的电路或装置可以相反地被配置成耦接到用于形成所描述的电路系统或装置的那些组件。例如，本文所描述的如包含一或多个半导体元件(如晶体管)、一或多个无源元件(如电阻器、电容器和/或电感器)和/或一或多个源(如电压和/或电流源)可以相反地包含仅单个物理装置内的半导体元件(例如，半导体管芯和/或集成电路(IC)封装)，并且可以被配置成耦接到无源元件和/或源中的至少一些，以在如由最终用户和/或第三方制造时或制造后形成所描述的结构。

[0053] 某些组件在本文中被描述为具有特定的工艺技术(如MOSFET、n型MOSFET(NMOS)、p型MOSFET(PMOS)等)，但这些组件可以更换为其它工艺技术的组件(如用双极性结型晶体管(BJT)替换MOSFET、用PMOS替换NMOS或者反之亦然等)，并且重新配置包含所替换组件的电路可以提供与在组件替换之前可用的功能至少部分地类似的期望功能。同样，在本说明书中，短语“接地电压电位”包含底盘接地、大地接地、浮动接地、虚拟接地、数字接地、公共接地和/或适用于或适合于本说明书的教导的任何其它形式的接地连接。除非本文另有说明，否则值之前的术语“约”、“大约”或“基本上”意指所述值的+/-10%。

[0054] 在权利要求的范围内，可以对所描述的实施例进行修改，并且其它实施例是可能的。

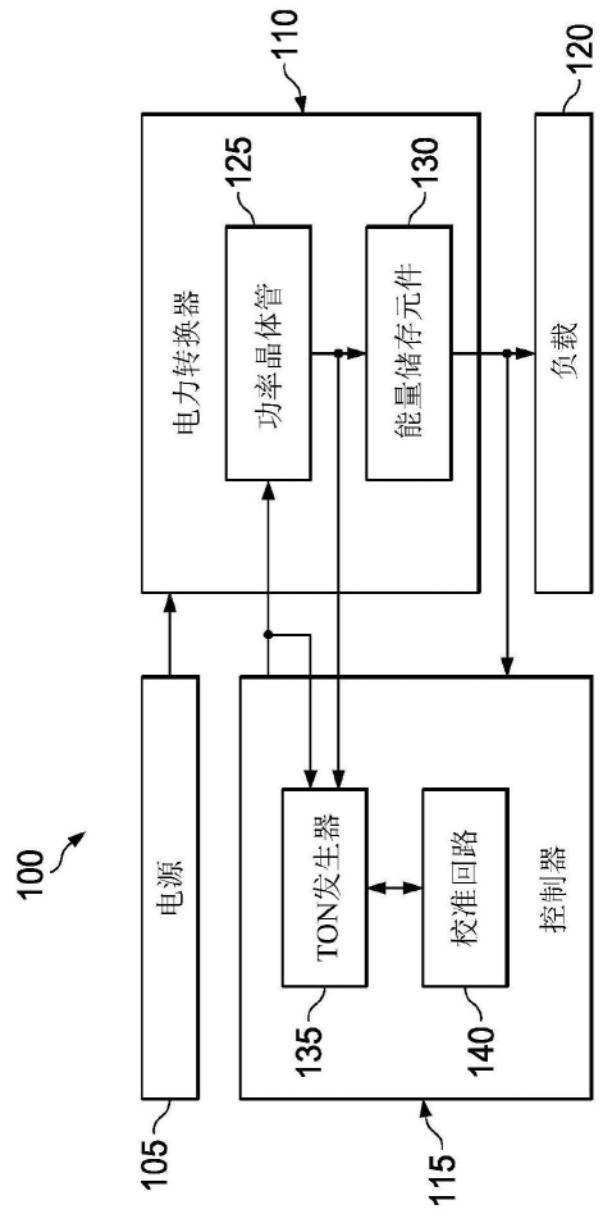


图1

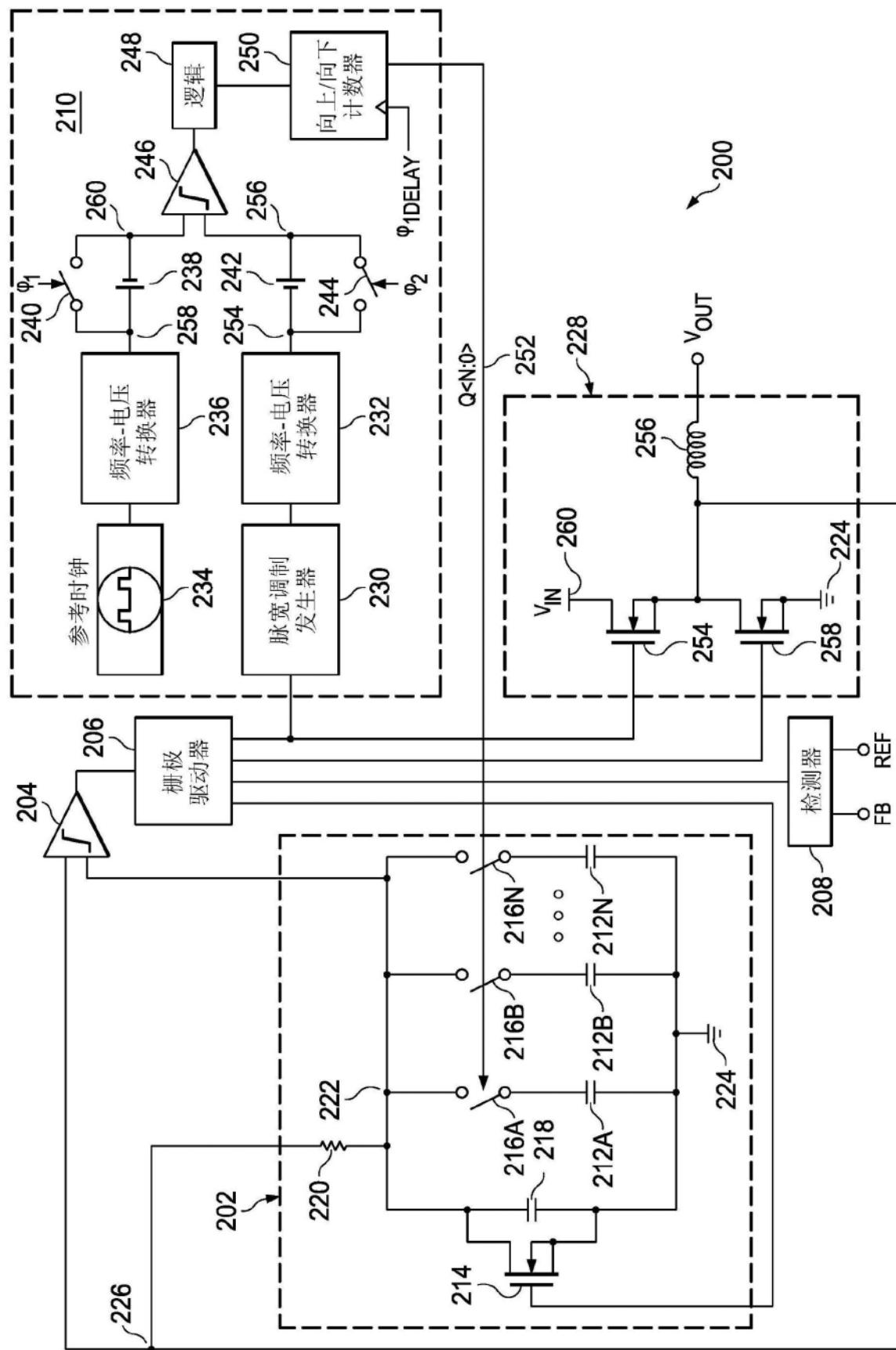


图2

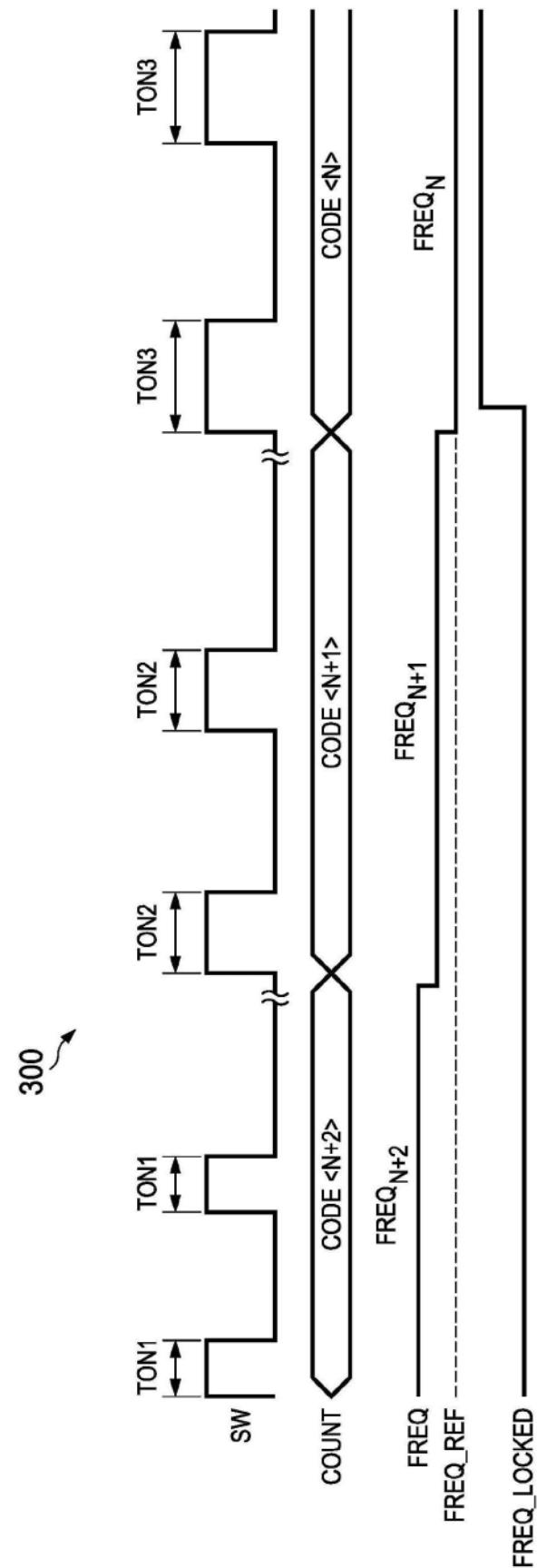


图3

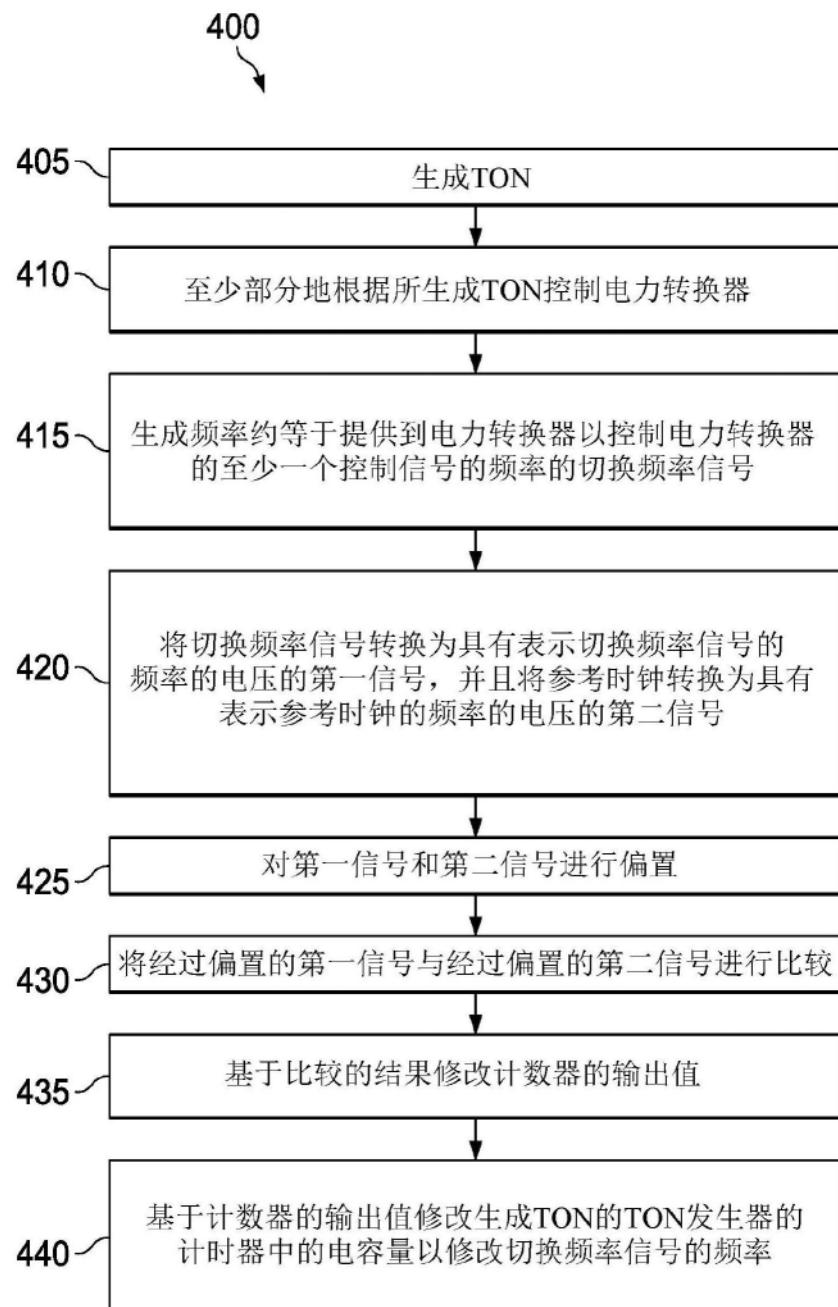


图4