



(12)发明专利

(10)授权公告号 CN 105118462 B

(45)授权公告日 2018.09.18

(21)申请号 201510605314.9

(22)申请日 2015.09.21

(65)同一申请的已公布的文献号

申请公布号 CN 105118462 A

(43)申请公布日 2015.12.02

(73)专利权人 深圳市华星光电技术有限公司

地址 518006 广东省深圳市光明新区塘明大道9-2号

专利权人 武汉华星光电技术有限公司

(72)发明人 肖军城 赵莽

(74)专利代理机构 深圳市威世博知识产权代理

事务所(普通合伙) 44280

代理人 何青瓦

(51)Int.Cl.

G09G 3/36(2006.01)

(56)对比文件

CN 104916262 A,2015.09.16,说明书第[0052]、[0059]-[0065]、[0070]、[0071]、[0075]-[0076]及附图2A、4A.

CN 104916261 A,2015.09.16,全文.

CN 104537992 A,2015.04.22,全文.

WO 2014/172965 A,2014.10.30,全文.

CN 104575420 A,2015.04.29,全文.

审查员 张小波

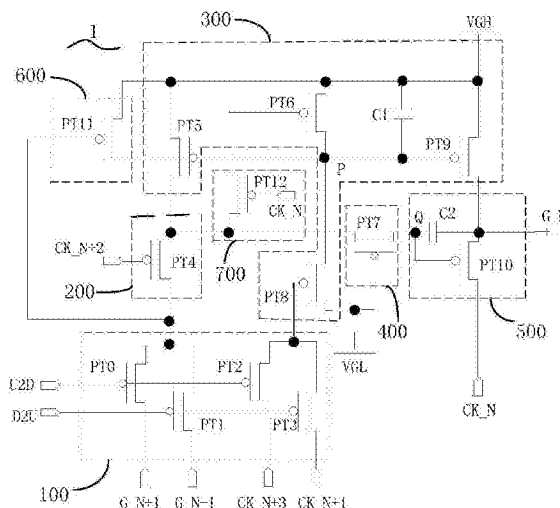
权利要求书2页 说明书5页 附图4页

(54)发明名称

扫描驱动电路及具有该电路的液晶显示装置

(57)摘要

本发明公开了一种扫描驱动电路及液晶显示装置,所述扫描驱动电路包括正反向扫描模块,输出正向及反向扫描驱动信号;上拉维持模块连接正反向扫描模块,接收正反向扫描模块输出的选择信号以对下拉控制信号点进行上拉;输入模块连接正反向扫描模块与上拉维持模块,接收上级时钟信号以对上拉控制信号点充电;控制模块连接上拉维持模块,接收本级时钟信号以控制上拉维持模块;输出模块连接上拉维持模块及控制模块,输出扫描驱动信号给扫描线,以保证扫描驱动电路的稳定性。



1. 一种扫描驱动电路,其特征在于,所述扫描驱动电路包括:

正反向扫描模块(100),用于输出正向扫描驱动信号及反向扫描驱动信号来驱动所述扫描驱动电路;

上拉维持模块(300),连接所述正反向扫描模块(100),用于接收所述正反向扫描模块(100)输出的选择信号并根据接收到的所述选择信号对下拉控制信号点(P)进行上拉;

输入模块(200),连接所述正反向扫描模块(100)与所述上拉维持模块(300),用于接收一上级时钟信号并根据接收到的所述上级时钟信号对上拉控制信号点(Q)进行充电;

控制模块(700),连接所述上拉维持模块(300),用于接收本级时钟信号并根据接收到的所述本级时钟信号控制所述上拉维持模块(300);

输出模块(500),连接所述上拉维持模块(300)及所述控制模块(700),用于输出扫描驱动信号给扫描线;

扫描线,用于将所述扫描驱动信号传输至像素单元;

所述上拉维持模块(300)包括第六可控开关(PT5)、第七可控开关(PT6)、第八可控开关(PT8)、第九可控开关(PT9)及第一电容(C1),所述第六可控开关(PT5)的输出端连接所述输入模块(200),所述第六可控开关(PT5)的控制端连接所述第九可控开关(PT9)的控制端,所述第六可控开关(PT5)、所述第七可控开关(PT6)及所述第九可控开关(PT9)的输入端均连接开启电压端(VGH),所述第七可控开关(PT6)的控制端连接所述控制模块(700),所述第七可控开关(PT6)的输出端连接所述第六可控开关(PT5)的控制端及所述第九可控开关(PT9)的控制端,所述第九可控开关(PT9)的输出端连接一扫描线及所述输出模块(500),所述第一电容(C1)的一端连接所述第九可控开关(PT9)的输入端,所述第一电容(C1)的另一端连接所述第九可控开关(PT9)的控制端,所述第八可控开关(PT8)的控制端连接所述正反向扫描模块(100),所述第八可控开关(PT8)的输入端连接关闭电压端,所述第八可控开关(PT8)的输出端连接所述第七可控开关(PT6)的输出端;

所述控制模块(700)包括第十三可控开关(PT12),所述第十三可控开关(PT12)的控制端连接所述本级时钟信号,所述第十三可控开关(PT12)的输入端连接所述第七可控开关(PT6)的控制端,所述第十三可控开关(PT12)的输出端连接所述第六可控开关(PT5)的输出端;

在所述本级时钟信号输出时钟信号期间,所述第十三可控开关(PT12)导通,所述上拉控制信号点(Q)控制所述第七可控开关(PT6)稳定所述下拉控制信号点(P)的高电平,避免所述下拉控制信号点(P)漏电对扫描驱动信号的影响;当本级扫描驱动信号输出完成之后,所述本级时钟信号变成高电平,所述第十三可控开关(PT12)截止,所述下拉控制信号点(P)进行下拉控制,以使所述第七可控开关(PT6)的控制端处于高阻态,避免所述第七可控开关(PT6)和所述第八可控开关(PT8)之间的竞争平衡;当下级时钟信号为低电平时,所述第八可控开关(PT8)的源漏电流大于所述第七可控开关(PT6)的源漏电流,所述下拉控制信号点(P)正常下拉,所述扫描驱动电路正常工作。

2. 根据权利要求1所述的扫描驱动电路,其特征在于,所述正反向扫描模块(100)包括第一可控开关(PT0)、第二可控开关(PT1)、第三可控开关(PT2)及第四可控开关(PT3),所述第一可控开关(PT0)的控制端连接第一扫描控制电压(U2D),所述第一可控开关(PT0)的输入端连接一下级扫描信号,所述第一可控开关(PT0)的输出端连接所述输入模块(200)及所

述上拉维持模块(300);所述第二可控开关(PT1)的控制端连接第二扫描控制电压(D2U),所述第二可控开关(PT1)的输入端连接一上级扫描信号,所述第二可控开关(PT1)的输出端连接所述第一可控开关(PT0)的输出端;所述第三可控开关(PT2)的控制端连接所述第一扫描控制电压(U2D),所述第三可控开关(PT2)的输入端连接一第三下级时钟信号,所述第三可控开关(PT2)的输出端连接所述上拉维持模块(300);所述第四可控开关(PT3)的控制端连接所述第二扫描控制电压(D2U),所述第四可控开关(PT3)的输入端连接一第一下级时钟信号,所述第四可控开关(PT3)的输出端连接所述第三可控开关(PT2)的输出端。

3. 根据权利要求2所述的扫描驱动电路,其特征在于,所述输入模块(200)包括第五可控开关(PT4),所述第五可控开关(PT4)的控制端连接一第二下级时钟信号,所述第五可控开关(PT4)的输入端连接所述第一可控开关(PT0)的输出端,所述第五可控开关(PT4)的输出端连接所述上拉维持模块(300)的第六可控开关(PT5)的输出端及所述控制模块(700)。

4. 根据权利要求3所述的扫描驱动电路,其特征在于,所述扫描驱动电路还包括稳压模块(400),用于稳定电压及防止所述上拉维持模块(300)漏电,所述稳压模块(400)包括第十可控开关(PT7),所述第十可控开关(PT7)的控制端连接所述第八可控开关(PT8)的输入端及所述关闭电压(VGL),所述第十可控开关(PT7)的输入端连接所述第五可控开关(PT4)的输出端及所述控制模块(700),所述第十可控开关(PT7)的输出端连接所述输出模块(500)。

5. 根据权利要求4所述的扫描驱动电路,其特征在于,所述输出模块(500)包括第十一可控开关(PT10)及第二电容(C2),所述第十一可控开关(PT10)的控制端连接所述第十可控开关(PT7)的输出端,所述第十一可控开关(PT10)的输入端连接本级时钟信号,所述第十一可控开关(PT10)的输出端连接所述第九可控开关(PT9)的输出端及所述扫描线,所述第二电容(C2)的一端连接所述第十一可控开关(PT10)的控制端,所述第二电容(C2)的另一端连接所述第十一可控开关(PT10)的输出端。

6. 根据权利要求2所述的扫描驱动电路,其特征在于,所述扫描驱动电路还包括上拉辅助模块(600),用于防止所述输入模块(200)在对所述输出模块(500)中的上拉控制信号点(Q)充电过程中漏电,所述上拉辅助模块(600)包括第十二可控开关(PT11),所述第十二可控开关(PT11)的控制端连接所述第一可控开关(PT0)的输出端,所述第十二可控开关(PT11)的输入端连接所述开启电压端(VGH),所述第十二可控开关(PT11)的输出端连接所述第六可控开关(PT5)的控制端。

7. 根据权利要求5或6所述的扫描驱动电路,其特征在于,所述第一至所述第十三可控开关(PT0-PT12)是PMOS型薄膜晶体管或者NMOS型薄膜晶体管。

8. 一种液晶显示装置,其特征在于,所述液晶显示装置包括如权利要求1-7任一所述的扫描驱动电路。

扫描驱动电路及具有该电路的液晶显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种扫描驱动电路及具有该电路的液晶显示装置。

背景技术

[0002] 目前的液晶显示装置中采用GOA (Gate Driver On Array) 扫描驱动电路,也就是利用现有薄膜晶体管液晶显示器阵列制程将扫描驱动电路制作在阵列基板上,实现对gate 逐行扫描的驱动方式。现有的扫描驱动电路在器件特性较差的情况下常常出现失效的问题,并且不能很好的进行反扫的控制,这些都将影响扫描驱动电路的稳定性。

发明内容

[0003] 本发明主要解决的技术问题是提供一种扫描驱动电路及具有该电路的液晶显示装置,以保证扫描驱动电路工作的稳定性。

[0004] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种扫描驱动电路,包括:正反向扫描模块,用于输出正向扫描驱动信号及反向扫描驱动信号来驱动所述扫描驱动电路;上拉维持模块,连接所述正反向扫描模块,用于接收所述正反向扫描模块输出的选择信号并根据接收到的所述选择信号对下拉控制信号点进行上拉;输入模块,连接所述正反向扫描模块与所述上拉维持模块,用于接收一上级时钟信号并根据接收到的所述上级时钟信号对上拉控制信号点进行充电;控制模块,连接所述上拉维持模块,用于接收本级时钟信号并根据接收到的所述本级时钟信号控制所述上拉维持模块;输出模块,连接所述上拉维持模块及所述控制模块,用于输出扫描驱动信号给扫描线;扫描线,用于将所述扫描驱动信号传输至像素单元。

[0005] 其中,所述正反向扫描模块包括第一可控开关、第二可控开关、第三可控开关及第四可控开关,所述第一可控开关的控制端连接第一扫描控制电压,所述第一可控开关的输入端连接一下级扫描信号,所述第一可控开关的输出端连接所述输入模块及所述上拉维持模块;所述第二可控开关的控制端连接第二扫描控制电压,所述第二可控开关的输入端连接一上级扫描信号,所述第二可控开关的输出端连接所述第一可控开关的输出端;所述第三可控开关的控制端连接所述第一扫描控制电压,所述第三可控开关的输入端连接一第三下级时钟信号,所述第三可控开关的输出端连接所述上拉维持模块;所述第四可控开关的控制端连接所述第二扫描控制电压,所述第四可控开关的输入端连接一第一下级时钟信号,所述第四可控开关的输出端连接所述第三可控开关的输出端。

[0006] 其中,所述输入单元包括第五可控开关,所述第五可控开关的控制端连接一第二下级时钟信号,所述第五可控开关的输入端连接所述第一可控开关的输出端,所述第五可控开关的输出端连接所述上拉维持模块及所述控制模块。

[0007] 其中,所述上拉维持模块包括第六可控开关、第七可控开关、第八可控开关、第九可控开关及第一电容,所述第六可控开关的输出端连接所述第五可控开关的输出端,所述

第六可控开关的控制端连接所述第九可控开关的控制端,所述第六可控开关、所述第七可控开关及所述第九可控开关的输入端均连接开启电压端,所述第七可控开关的控制端连接所述控制模块,所述第七可控开关的输出端连接所述第六可控开关的控制端及所述第九可控开关的控制端,所述第九可控开关的输出端连接一扫描线及所述输出模块,所述第一电容的一端连接所述第九可控开关的输入端,所述第一电容的另一端连接所述第九可控开关的控制端,所述第八可控开关的控制端连接所述第三可控开关的输出端,所述第八可控开关的输入端连接关闭电压端,所述第八可控开关的输出端连接所述第七可控开关的输出端。

[0008] 其中,所述扫描驱动电路还包括稳压模块,用于稳定电压及防止所述上拉维持模块漏电,所述稳压模块包括第十可控开关,所述第十可控开关的控制端连接所述第八可控开关的输入端及所述关闭电压,所述第十可控开关的输入端连接所述第五可控开关的输出端及所述控制模块,所述第十可控开关的输出端连接所述输出模块。

[0009] 其中,所述输出模块包括第十一可控开关及第二电容,所述第十一可控开关的控制端连接所述第十可控开关的输出端,所述第十一可控开关的输入端连接本级时钟信号,所述第十一可控开关的输出端连接所述第九可控开关的输出端及所述扫描线,所述第二电容的一端连接所述第十一可控开关的控制端,所述第二电容的另一端连接所述第十一可控开关的输出端。

[0010] 其中,所述扫描驱动电路还包括上拉辅助模块,用于防止所述输入单元在对所述输出模块中的上拉控制信号点充电过程中漏电,所述上拉辅助模块包括第十二可控开关,所述第十二可控开关的控制端连接所述第一可控开关的输出端,所述第十二可控开关的输入端连接所述开启电压端,所述第十二可控开关的输出端连接所述第六可控开关的控制端。

[0011] 其中,所述控制模块包括第十三可控开关,所述第十三可控开关的控制端连接所述本级时钟信号及所述第十一可控开关的输入端,所述第十三可控开关的输入端连接所述第七可控开关的控制端,所述第十三可控开关的输出端连接所述第十可控开关的输入端及所述第五可控开关的输出端。

[0012] 其中,所述第一至所述第十三可控开关是PMOS型薄膜晶体管或者NMOS型薄膜晶体管。

[0013] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示装置,包括如上所述任一所述的扫描驱动电路。

[0014] 本发明的有益效果是:区别于现有技术的情况,本发明的液晶显示装置通过控制模块对上拉维持模块进行控制,避免在控制时由于可控开关的竞争平衡现象造成扫描驱动电路失效,并且所述液晶显示装置通过正反向扫描模块选择后的信号对上拉控制信号点进行上拉,从而避免所述扫描驱动电路在反扫期间不能正常工作,以此保证扫描驱动电路的稳定性。

附图说明

[0015] 图1是现有技术中扫描驱动电路的结构示意图;

[0016] 图2是现有技术中扫描驱动电路的波形图;

- [0017] 图3是本发明的第一实施例的扫描驱动电路的结构示意图；
[0018] 图4是本发明的第一实施例的扫描驱动电路的波形图；
[0019] 图5是本发明的第二实施例的扫描驱动电路的结构示意图；
[0020] 图6是本发明的第二实施例的扫描驱动电路的波形图；
[0021] 图7是本发明的液晶显示装置的示意图。

具体实施方式

[0022] 请参阅图1及图2,现有的扫描驱动电路在较好的环境下可以正常的工作,但是当所述扫描驱动电路工作在极其恶劣的环境下时,也就是当器件特性较差时,薄膜晶体管PT8的栅极电压小于薄膜晶体管PT6栅极电压,这将造成薄膜晶体管PT8的栅源电压形成的源漏电流与薄膜晶体管PT6的栅源电压形成的源漏电流由于竞争关系而达到一个动态的平衡,使得下拉控制信号点P在非工作时间内不能保持恒低的电位,从而造成所述扫描驱动电路可能失效。同时,图1所示扫描驱动电路仅利用上级扫描信号G_{N-1}对下拉控制信号点P进行控制可能会造成反扫电路不能正常工作。请一并参阅图2是所述扫描驱动电路工作在器件特性变差情况下的波形图。由图2可知,由于薄膜晶体管PT6和PT8的竞争关系,使得下拉控制信号点P的下拉和上拉控制信号点Q的上拉之间出现了一个动态平衡,因此造成的现象是上拉控制信号点Q维持低电位,下拉控制信号点P维持高电位,以此造成所述扫描驱动电路失效。

[0023] 请参阅图3,是本发明的第一实施例的扫描驱动电路的结构示意图。如图3所示,本发明的第一实施例的扫描驱动电路1包括正反向扫描模块100,用于输出正向扫描驱动信号及反向扫描驱动信号来驱动所述扫描驱动电路1;上拉维持模块300,连接所述正反向扫描模块100,用于接收所述正反向扫描模块100输出的选择信号并根据接收到的所述选择信号对下拉控制信号点P进行上拉;输入模块200连接所述正反向扫描模块100与所述上拉维持模块300,用于接收一上级时钟信号CK_{N+2}并根据接收到的所述上级时钟信号CK_{N+2}对上拉控制信号点Q进行充电;控制模块700,连接所述上拉维持模块300,用于接收本级时钟信号CK_N并根据接收到的所述本级时钟信号CK_N控制所述上拉维持模块300;输出模块500,连接所述上拉维持模块300及所述控制模块700,用于输出扫描驱动信号G_N给扫描线;扫描线,用于将所述扫描驱动信号传输至像素单元。

[0024] 所述正反向扫描模块100包括第一可控开关PT0、第二可控开关PT1、第三可控开关PT2及第四可控开关PT3,所述第一可控开关PT0的控制端连接第一扫描控制电压U_{2D},所述第一可控开关PT0的输入端连接一下级扫描信号G_{N+1},所述第一可控开关PT0的输出端连接所述输入模块200及所述上拉维持模块300;所述第二可控开关PT1的控制端连接第二扫描控制电压D_{2U},所述第二可控开关PT1的输入端连接一上级扫描信号G_{N-1},所述第二可控开关PT1的输出端连接所述第一可控开关PT0的输出端;所述第三可控开关PT2的控制端连接所述第一扫描控制电压U_{2D},所述第三可控开关PT2的输入端连接第三下级时钟信号CK_{N+3},所述第三可控开关PT2的输出端连接所述上拉维持模块300;所述第四可控开关PT3的控制端连接所述第二扫描控制电压D_{2U},所述第四可控开关PT3的输入端连接第一下级时钟信号CK_{N+1},所述第四可控开关PT3的输出端连接所述第三可控开关PT2的输出端。其中,当所述第一扫描控制电压U_{2D}为高电平且所述第二扫描控制电压D_{2U}为低电平时,所述扫描驱动

电路1处于正向扫描状态;当所述第一扫描控制电压U2D为低电平且所述第二扫描控制电压D2U为高电平时,所述扫描驱动电路1处于反向扫描状态。

[0025] 所述输入单元200包括第五可控开关PT4,所述第五可控开关PT4的控制端连接第二下级时钟信号CK_N+2,所述第五可控开关PT4的输入端连接所述第一可控开关PT0的输出端,所述第五可控开关PT4的输出端连接所述上拉维持模块300及所述控制模块700。

[0026] 所述上拉维持模块300包括第六可控开关PT5、第七可控开关PT6、第八可控开关PT8、第九可控开关PT9及第一电容C1,所述第六可控开关PT5的输出端连接所述第五可控开关PT4的输出端,所述第六可控开关PT5的控制端连接所述第九可控开关PT9的控制端,所述第六可控开关PT5、所述第七可控开关PT6及所述第九可控开关PT9的输入端均连接开启电压端VGH,所述第七可控开关PT6的控制端连接所述控制模块700,所述第七可控开关PT6的输出端连接所述第六可控开关PT5的控制端及所述第九可控开关PT9的控制端,所述第九可控开关PT9的输出端连接一扫描线G_N及所述输出模块500,所述第一电容C1的一端连接所述第九可控开关PT9的输入端,所述第一电容C1的另一端连接所述第九可控开关PT9的控制端,所述第八可控开关PT8的控制端连接所述第三可控开关PT2的输出端,所述第八可控开关PT8的输入端连接关闭电压端VGL,所述第八可控开关PT8的输出端连接所述第七可控开关PT6的输出端。

[0027] 所述扫描驱动电路还包括稳压模块400,用于稳定电压及防止所述上拉维持模块300漏电,所述稳压模块400包括第十可控开关PT7,所述第十可控开关PT7的控制端连接所述第八可控开关PT8的输入端及所述关闭电压端VGL,所述第十可控开关PT7的输入端连接所述第五可控开关PT4的输出端及所述控制模块700,所述第十可控开关PT7的输出端连接所述输出模块500。

[0028] 所述输出模块500包括第十一可控开关PT10及第二电容C2,所述第十一可控开关PT10的控制端连接所述第十可控开关PT7的输出端,所述第十一可控开关PT10的输入端连接本级时钟信号CK_N,所述第十一可控开关PT10的输出端连接所述第九可控开关PT9的输出端及所述扫描线G_N,所述第二电容C2的一端连接所述第十一可控开关PT10的控制端,所述第二电容C2的另一端连接所述第十一可控开关PT10的输出端。

[0029] 所述扫描驱动电路1还包括上拉辅助模块600,用于防止所述输入单元200在对所述输出模块500中的上拉控制信号点Q充电过程中漏电,所述上拉辅助模块600包括第十二可控开关PT11,所述第十二可控开关PT11的控制端连接所述第一可控开关PT0的输出端,所述第十二可控开关PT11的输入端连接所述开启电压端VGH,所述第十二可控开关PT11的输出端连接所述第六可控开关PT5的控制端。

[0030] 所述控制模块700包括第十三可控开关PT12,所述第十三可控开关PT12的控制端连接所述本级时钟信号CK_N及所述第十一可控开关PT10的输入端,所述第十三可控开关PT12的输入端连接所述第七可控开关PT6的控制端,所述第十三可控开关PT12的输出端连接所述第十可控开关PT7的输入端及所述第五可控开关PT4的输出端。

[0031] 所述扫描驱动电路1通过控制模块700及所述本级时钟信号CK_N对所述上拉维持模块300进行控制,在所述本级时钟信号CK_N输出时钟信号期间,所述第十三可控开关PT12导通,此时所述上拉控制信号点Q控制所述第七可控开关PT6稳定所述下拉控制信号点P的高电平,避免所述下拉控制信号点P漏电对输出扫描信号G_N的影响。当本级扫描信号G_N输

出完成之后,所述本级时钟信号CK_N变成高电平,所述第十三可控开关PT12截止,之后进行所述下拉控制信号点P的下拉控制,由于所述第十三可控开关PT12的截止,致使所述第七可控开关PT6的控制端处于高阻态,从而有效地避免了所述第七可控开关PT6和所述第八可控开关PT8之间的竞争平衡。当下级时钟信号CK_{N+1}为低电平时,所述第八可控开关PT8的源漏电流大于所述第七可控开关PT6的源漏电流,从而实现所述下拉控制信号点P的正常下拉,以此实现所述扫描驱动电路1的正常工作。在所述第一实施例中,所述第一可控开关至所述第十三可控开关PT0-PT12均为PMOS型薄膜晶体管。

[0032] 在所述第一实施例中,所述扫描驱动电路1没有直接利用上级扫描信号G_{N-1}对所述下拉控制信号点P进行上拉控制,而是通过所述正反向扫描模块100选择后的上级扫描信号G_{N-1}和下级扫描信号G_{N+1}拉对所述下拉控制信号点P进行上拉,以此避免反扫期间所述扫描驱动电路1不能正常工作。

[0033] 请一并参阅图4,是本发明第一实施例的所述扫描驱动电路1的波形图。在本实施例中,所述扫描驱动电路1能够提供很好的下拉控制信号点P的上拉和下拉控制,不会出现可控开关之间的竞争平衡现象。如图4所示,假设所述下拉控制信号点P存在漏电现象,在所述上拉控制信号点Q作用期间由于所述第十三可控开关PT12截止,所述下拉控制信号点P不能被拉至稳定的高电平,电容C1上的电荷会不断泄露,但是,由于所述上拉控制信号点Q一直被稳定的维持在低电平,从而所述扫描驱动电路1电路工作正常。在扫描信号G_N输出期间,所述第十三可控开关PT12导通,所述下拉控制信号点P又会被所述上拉控制信号点Q拉至稳定的高电平,输出扫描信号的稳定得以维持。扫描信号输出完毕之后,所述第十三可控开关PT12截止致使所述第七可控开关PT6的控制端处于高阻态,不影响所述下拉控制信号点P的正常下拉。

[0034] 请参见图5,是本发明的第二实施例的扫描驱动电路2的结构示意图。所述第二实施例的扫描驱动电路2与上述第一实施例的扫描驱动电路1的不同之处在于:所述第一可控开关至所述第十三可控开关PT0-PT12均为NMOS型薄膜晶体管。

[0035] 请一并参阅图6,是本发明第二实施例的扫描驱动电路2的波形图。由图6可知,所述第二实施例的扫描驱动电路具有与所述第一实施例的扫描驱动电路同样好的工作性能,以此实现下拉控制信号点P的稳定的上拉控制和下拉控制。

[0036] 请参阅图7,为本发明一种液晶显示装置的示意图。所述液晶显示装置包括前述的扫描驱动电路1或扫描驱动电路2,所述扫描驱动电路1或2设置在所述液晶显示装置的两端,所述扫描驱动电路1或2为本发明任一种扫描驱动电路。

[0037] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

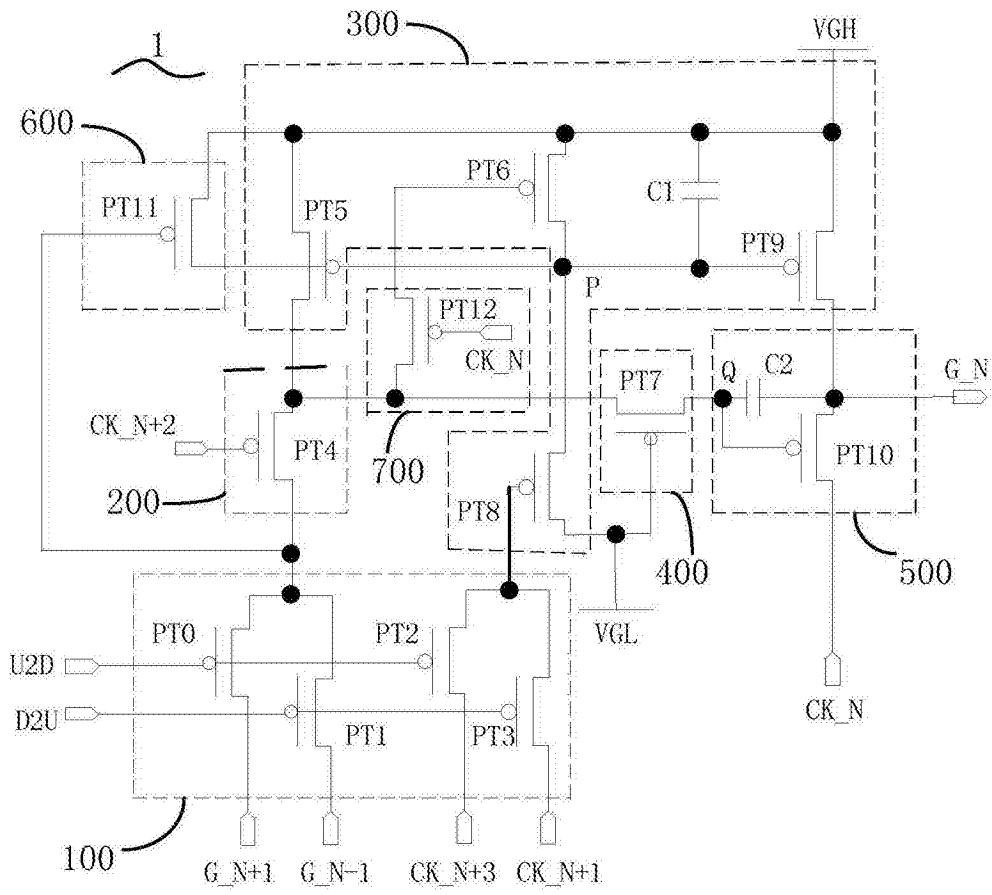


图3

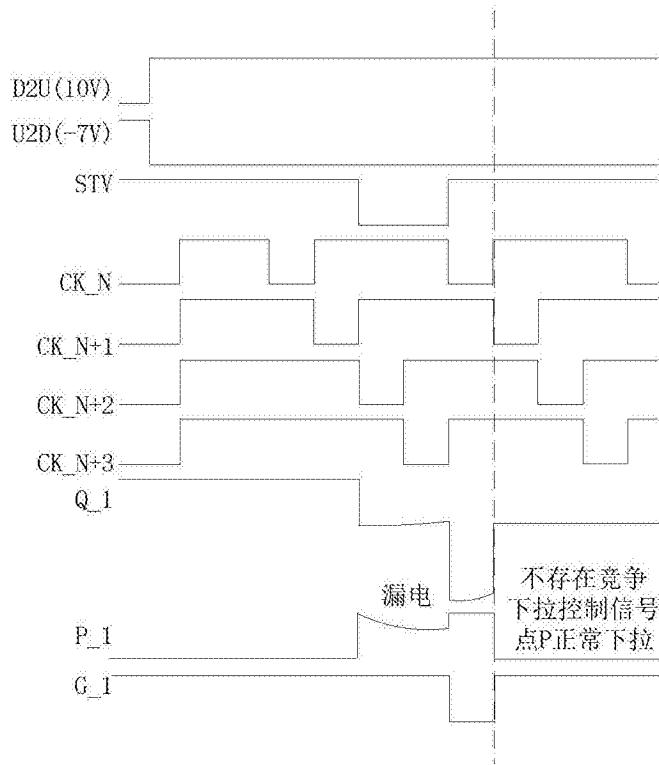


图4

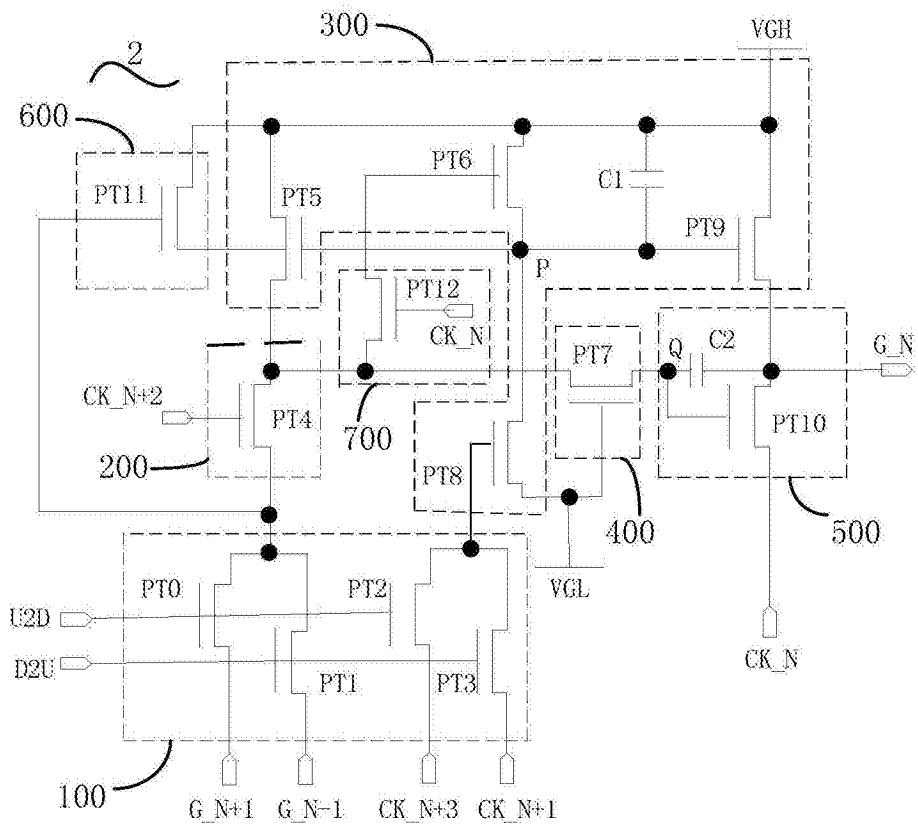


图5

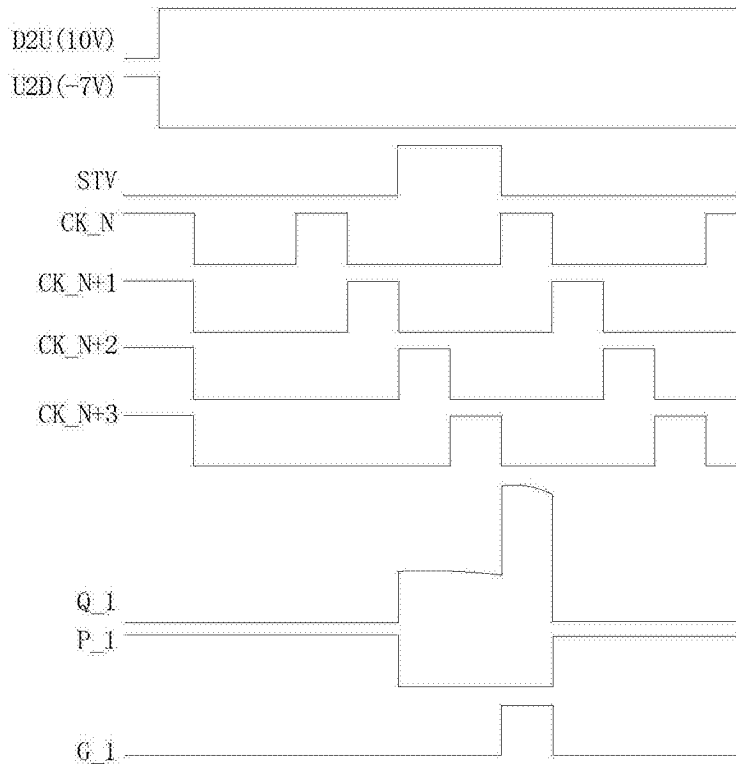


图6



图7