

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4698776号
(P4698776)

(45) 発行日 平成23年6月8日(2011.6.8)

(24) 登録日 平成23年3月11日(2011.3.11)

(51) Int.Cl.		F I	
H03D 7/14	(2006.01)	H03D 7/14	C
H03D 7/00	(2006.01)	H03D 7/00	D

請求項の数 10 (全 9 頁)

(21) 出願番号	特願平10-15076	(73) 特許権者	593096712
(22) 出願日	平成10年1月9日(1998.1.9)		インテル コーポレーション
(65) 公開番号	特開平10-209760		アメリカ合衆国 95052 カリフォル
(43) 公開日	平成10年8月7日(1998.8.7)		ニア州 サンタ クララ ミッション カ
審査請求日	平成15年9月24日(2003.9.24)		レッジ ブールバード 2200
審判番号	不服2007-33157(P2007-33157/J1)	(74) 代理人	100079980
審判請求日	平成19年12月7日(2007.12.7)		弁理士 飯田 伸行
(31) 優先権主張番号	9700486.5	(72) 発明者	ピアチェスラフ イゴール スーチノフ
(32) 優先日	平成9年1月11日(1997.1.11)		イギリス, エスエヌ2 3キュージー ウ
(33) 優先権主張国	英国(GB)		イルトシア, スウィンドン, ラーチモア
			クロウス 44

最終頁に続く

(54) 【発明の名称】 低電圧二重平衡型ミキサー回路装置

(57) 【特許請求の範囲】

【請求項 1】

a) シングルエンド入力端とシングルエンド出力端とを有する増幅段と、
 b) 第1及び第2電流信号入力端と、同相入力インピーダンスを有する局部発振ドライバー側第1及び第2入力端と、第1及び第2差動出力端とを配置したミキサーコアの構成であり、且つこの第1電流信号入力端を前記増幅段の前記シングルエンド出力端に接続するミキサーコアと、
 c) 接地部と、前記ミキサーコアの前記第2電流信号入力端との間に配したDC電流源を有するバイアス回路と、
 d) 前記バイアス回路の出力部と前記接地部のそれぞれに接続するキャパシタと
 e) 発振入力端を配置して且つ第1及び第2発振出力端を配置した局部発振ドライバー回路の前記第1及び第2発振出力端を、前記ミキサーコアの局部発振ドライバー側第1及び第2入力端へそれぞれ接続すると共に、この局部発振ドライバー側第1及び第2入力端の同相入力インピーダンスが、前記局部発振ドライバー回路の前記第1及び第2発振出力端における同相出力インピーダンスに比べて低い関係を成す前記局部発振ドライバー回路とを備えたことを特徴とするミキサー回路。

【請求項 2】

前記ミキサーコアが二重平衡型である請求項1に記載のミキサー回路。

【請求項 3】

10

20

前記増幅段が相互コンダクタンス増幅器として動作する増幅用トランジスタを含む請求項 1 に記載のミキサー回路。

【請求項 4】

前記増幅段のトランジスタは、その制御電極を前記シングルエンド入力端からの信号入力端にして、このトランジスタの第 1 主電極を前記シングルエンド出力端に接続して、更に、第 2 主電極を接地部に接続する請求項 3 に記載のミキサー回路。

【請求項 5】

前記増幅段のトランジスタの前記制御電極に DC バイアスを与えて、更に、入力キャパシタを介して前記シングルエンド入力端に接続する請求項 4 に記載のミキサー回路。

【請求項 6】

前記増幅段のトランジスタの前記第 2 主電極と前記接地部との間にインダクタを接続する請求項 4 に記載のミキサー回路。

【請求項 7】

前記バイアス回路が、DC バイアスする制御電極と、この出力部とする第 1 主電極と、前記接地部に接続する第 2 主電極と有するバイアス用トランジスタを含む請求項 1 に記載のミキサー回路。

【請求項 8】

前記局部発振ドライバー回路が、2つの前記発振入力端と、第 1 及び第 2 トランジスタとを有するものであって、前記第 1 及び第 2 トランジスタのそれぞれが制御電極と第 1 及び第 2 主電極とを備え、

そして、

前記第 1 トランジスタの制御電極を一方の前記発振入力端に接続して、

前記第 2 トランジスタの制御電極を他方の前記発振入力端に接続して、

前記第 1 及び第 2 トランジスタの各第 2 主電極を互いに接続して且つ電流源に接続して、前記第 1 及び第 2 トランジスタの各第 1 主電極を、前記局部発振ドライバー回路の前記第 1 及び第 2 発振出力端のそれぞれに接続する請求項 1 に記載のミキサー回路。

【請求項 9】

前記第 1 トランジスタの前記第 1 主電極と電圧供給源との間に第 1 の抵抗を接続して、前記第 2 トランジスタの前記第 1 主電極と前記電圧供給源との間に第 2 の抵抗を接続する請求項 8 に記載のミキサー回路。

【請求項 10】

前記局部発振ドライバー回路が、更に、第 3 の抵抗を前記第 1 及び第 2 トランジスタの各前記第 1 主電極間に接続する請求項 9 に記載のミキサー回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ミキサー回路装置に関し、特にシングルエンド入力と差動出力とを有するミキサー回路装置に関する。

【0002】

【従来の技術】

RF ミキサー回路は、最新の無線システムにおいて重要な構成部であり、このミキサー回路のパラメータが、ミキサー回路が使用されるシステムの主な特性を決定する。従来、最も一般的なミキサー回路構成は、ギルパートセル構成もしくはマイクロミキサー構成であり、図 3 及び図 4 に示されている。

【0003】

図 3 及び図 4 において、各ミキサー回路は、入力端子において、シングルエンド rf 入力信号を受信し、出力端子において、差動信号を出力する。この差動信号は、入力信号を増幅し、続いてそれを局部発振器からの信号と混合したものである。両ミキサー回路とも、容易に IC 構成で実施することができ、自動車電話等においてよく使用される。しかし、従来のこのような回路構成を有するミキサー回路は、雑音特性が悪い。また、このよう

10

20

30

40

50

なミキサー回路においては、2.7Vあるいはそれ以上の供給電圧が必要であり、これは電源と接地との間に3つのトランジスタが直列に配置されているからである。従って、これらミキサー回路は、低電圧適用に適さない場合がある。

【0004】

図3は、従来のミキサー回路である、ギルバートセル回路を示す図である。図3によると、ギルバートセル回路100は、入力端子130でシングルエンド入力電圧信号を受信し、入力端子140、141で局部発振器電圧の差動信号を受信する。トランジスタ101、102、抵抗110、111、及び電源115は、差動型相互コンダクタンス増幅回路160を形成し、トランジスタ103～106はミキサーコア150を形成する。入力端子130における入力電圧の増加は、トランジスタ101のコレクタ電極からの信号電流を増加させる。電源115及び抵抗110、111は、トランジスタ102のコレクタ電極から相補形減少電流が送られることを確実にする。これら電流信号は、電源115が定電流源として適用されている場合、平衡調整される。

10

【0005】

ミキサーコア150は、入力端子140、141において局部発振器の差動信号を受信する。入力端子140の電圧が正の場合、入力端子141の電圧は負になり、トランジスタ104、105は、ONに切り換えられ、トランジスタ103、106は、OFFに切り換えられる。従って、トランジスタ101のコレクタ電流は出力端子121へと送られ、トランジスタ102のコレクタ電流は、出力端子120へと送られる。トランジスタ101、102のコレクタ電流は、入力端子141の電圧が入力端子140よりも高い場合、逆の出力端子121、120に切り換えられる。

20

【0006】

図4は、従来のミキサー回路である、マイクロミキサー回路を示す図である。図4によると、マイクロミキサー回路200は、入力端子230においてシングルエンド入力信号を受信し、出力端子240、241において、局部発振器の差動信号を受信する。トランジスタ201～203及び抵抗210～212は、相互コンダクタンス増幅回路260を形成し、トランジスタ204～207は、ミキサーコア250を形成する。

【0007】

入力端子230における電圧の増加は、トランジスタ202のコレクタ電極から送られる電流を増加させ、トランジスタ203のコレクタ電極から送られる電流を減少させる。従って、このミキサー回路は、シングルエンド入力と差動出力とを有する、相互コンダクタンス増幅回路として機能する。増幅回路260からの出力は、差動電流信号としてトランジスタ202、203のコレクタ電極に与えられ、ミキサーコア250に出力される。

30

【0008】

ミキサーコア250は、図3に示されるミキサー回路におけるミキサーコア150と同様に機能する。

【0009】

【発明が解決しようとする課題】

図3に示されるギルバートセル回路において、雑音特性が悪いのは、主に抵抗110、111による熱雑音によるところが大きく、抵抗110、111は、電流路に直接雑音を生じさせる。電源115もまた出力信号に雑音を発生させる。これは、電源115の入力端子と出力端子にかけて大きな電圧の振れが生じるからである。また、トランジスタ101、102は、ベース抵抗が直列に配置されているため、出力端子120、121においてかなり大きな雑音が発生することになる。

40

【0010】

図4に示されるマイクロミキサー回路は、非常に線形的な特性と無線周波数における大きなダイナミックレンジとを有している。しかし主電流路において使用される抵抗の数が多いため、雑音特性は、ギルバートセル回路よりもむしろ悪い。

【0011】

本発明は、上記事情に鑑みなされたもので、より優れた雑音特性と低電圧供給条件とを

50

有するミキサー回路装置を提供することを目的とする。

【 0 0 1 2 】

【課題を解決するための手段】

本発明は、ミキサーコアと、シングルエンド増幅段とを有するミキサー回路装置において、前記ミキサーコアは、第 1 の信号入力で前記増幅段からのシングルエンド出力信号を受信し、該シングルエンド出力信号に対応して差動出力信号を出力することを特徴とする。

【 0 0 1 3 】

本発明は、入力される信号に応じて差動出力信号を出力し、ミキサーコアと、シングルエンド増幅段と、バイアス手段とを有するミキサー回路装置において、前記ミキサーコアは、第 1 の電流信号入力と、第 2 の電流信号入力と、第 1 の局部発振器信号入力と、第 2 の局部発振器信号入力とを有し、前記シングルエンド増幅段は、前記入力信号に応じて前記ミキサーコアの前記第 1 の電流信号入力に電流信号を与え、前記バイアス手段は、低 a c インピーダンスを有し、前記ミキサーコアの前記第 2 の信号入力にバイアス電流を与えることを特徴とする。

【 0 0 1 4 】

【発明の実施の形態】

次に、本発明に係るミキサー回路の実施の形態について、図面を参照して詳細に説明する。

【 0 0 1 5 】

図 1 は、本発明の実施の形態である二重平衡型ミキサー回路を示す図である。

【 0 0 1 6 】

図 1 において、ミキサー回路 3 0 0 は、増幅回路 3 9 0 と、バイアス装置 3 9 2 とミキサーコア 3 9 1 と、局部発振器ドライバ回路 3 9 3 によって構成される。その動作において、局部発振器の差動信号が入力端子 3 4 0、3 4 1 に入力され、バイアス電位が端子 3 6 0、3 6 1 に印加され、シングルエンド入力信号が入力端子 3 3 0 に入力され、差動出力信号が出力端子 3 2 0、3 2 1 で得られる。

【 0 0 1 7 】

増幅回路 3 9 0 は、トランジスタ 3 0 1 の周辺に配置されている。トランジスタ 3 0 1 のベース電極は、抵抗 3 1 1 を介して端子 3 6 0 に接続し、またキャパシタ 3 5 0 を介して入力端子 3 3 0 に接続している。インダクタ 3 1 0 は、トランジスタ 3 0 1 のエミッタ電極と接地電位との間に接続されている。トランジスタ 3 0 1 のコレクタ電極は、ミキサーコア 3 9 1 への出力電流路を形成している。

【 0 0 1 8 】

電流バイアス装置 3 9 2 は、トランジスタ 3 0 2 を有している。トランジスタ 3 0 2 は、エミッタ電極が接地電位に直接接続し、ベース電極が抵抗 3 1 2 を介して端子 3 6 1 に接続している。またトランジスタ 3 0 2 は、コレクタ電極からミキサーコア 3 9 1 に対して電流信号を与える。キャパシタ 3 5 1 は、トランジスタ 3 0 2 のコレクタ電極と接地電位との間に接続されている。

【 0 0 1 9 】

ミキサーコア 3 9 1 は 4 つのトランジスタ 3 0 3 ~ 3 0 6 を有している。トランジスタ 3 0 3、3 0 4 は、お互いのエミッタ電極が結合し、増幅回路 3 9 0 からの出力電流信号を受信する。また、トランジスタ 3 0 5、3 0 6 は、お互いのエミッタ電極が結合し、バイアス装置 3 9 2 から電流を与えられる。トランジスタ 3 0 3、3 0 5 のコレクタ電極は、お互いに接続し、また出力端子 3 2 0 に接続している。トランジスタ 3 0 4、3 0 6 のコレクタ電極は、お互いに接続し、また出力端子 3 2 1 に接続している。ミキサーコア 3 9 1 は、トランジスタ 3 0 3 ~ 3 0 6 のベース電極と局部発振ドライバ回路 3 9 3 の差動出力との接合点において、局部発振ドライバ回路 3 9 3 によって制御されている。トランジスタ 3 0 3、3 0 6 は、ベース電極がお互いに接続し、また局部発振ドライバ回路 3 9 3 の第 1 の出力に接続している。また、トランジスタ 3 0 4、3 0 5 は、ベース電極がお

10

20

30

40

50

互いに接続し、また局部発振ドライバ回路 3 9 3 のもう一方の出力に接続している。

【 0 0 2 0 】

増幅回路 3 9 0 は、入力端子 3 3 0 で、R F 電圧信号を受信し、これを電流信号に変換する。変換された電流信号は、トランジスタ 3 0 1 のベース電極に与えられる。従って、増幅回路 3 9 0 は、高インピーダンス電源を構成する。キャパシタ 3 5 0 は、入力信号のあらゆる d c 要素を阻止すべく動作する。トランジスタ 3 0 1 の D C バイアスは、抵抗 3 1 1 及び端子 3 6 0 に印加されるバイアス電位によって実行される。トランジスタ 3 0 1 のエミッタ接地電流利得 の複雑な特性により、インダクタ 3 1 0 は、トランジスタ 3 0 1 のベースエミッタ回路において直列負帰還を実行する。

【 0 0 2 1 】

インダクタ 3 1 0 は非雑音素子であり、特定の周波数領域において周波数に無関係の負帰還を実行する。この周波数領域は、インダクタ 3 1 0 の値及び所望の周波数におけるトランジスタ 3 0 1 のベースエミッタ抵抗に左右される。またインダクタ 3 1 0 の値は増幅回路 3 9 0 の利得及び線形性に影響を及ぼす。抵抗をインダクタ 3 1 0 の代わりに使用することもできるが、インダクタ 3 1 0 を使用の方が増幅回路 3 9 0 においてより多くの線形特性及び優良な雑音特性を得ることができる。

【 0 0 2 2 】

インダクタ 3 1 0 は、全体もしくは一部分において、I C 実装の寄生インダクタンス、及び/もしくはボンディングワイヤー、及び/もしくは、接続ピンによって構成することができる。

【 0 0 2 3 】

トランジスタ 3 0 1 は、ベースエミッタ抵抗による雑音の発生を軽減するために、広域エミッタ領域を有するトランジスタであることが望ましい。しかし、エミッタ領域の大きいトランジスタは寄生容量も高く、従って、リーク及び低電流密度による電流利得 の低減が生じる。従って、特定のミキサー回路に組み込まれるトランジスタ領域及び駆動電流を選択する際に、雑音特性を優先するか利得を優先するかを選択する必要がある。

【 0 0 2 4 】

ミキサー回路 3 0 0 の入力インピーダンスは、インダクタ 3 1 0 の値及び、トランジスタ 3 0 1 の f_T (トランジション周波数) によって決定される。

【 0 0 2 5 】

バイアス装置 3 9 2 は、トランジスタ 3 0 2 のコレクタ電極からミキサーコア 3 9 1 のトランジスタ 3 0 5、3 0 6 にバイアス電流を与えるために動作する。抵抗 3 1 2 は、トランジスタ 3 0 2 のベース電極をバイアス電位が印加されている端子 3 6 1 に接続する。キャパシタ 3 5 1 は、トランジスタ 3 0 2 のコレクタ電極における信号の a c 要素の低インピーダンス接地を実行する。この信号の d c 要素は、適度に一定に保たれる。

【 0 0 2 6 】

局部発振ドライバ回路 3 9 3 の条件は、局部発振ドライバ回路の入力端に入力される電圧信号を変換して出力端に与えることと、この入力信号に応じた出力端で接地電位基準の同相出力インピーダンスを高くすることが必要である。これに対する理由は、下記に述べるミキサーコア 3 9 1 の動作の説明の中で明らかにする。

【 0 0 2 7 】

局部発振ドライバ回路 3 9 3 は、変成器として適用することができる。局部発振ドライバ回路 3 9 3 が、全ミキサー回路 3 0 0 と同一のチップ上に搭載されなければならない場合においては、図 2 に示されるような局部発振ドライバ回路 4 9 3 を適用することができる。

【 0 0 2 8 】

ドライバ回路 4 9 3 は、ロングテイルトランジスタ組であるトランジスタ 4 0 1、4 0 2 を有し、トランジスタ 4 0 1、4 0 2 は、ベース電極がそれぞれ局部発振器信号入力端子 3 4 0、3 4 1 に接続している。抵抗 4 1 0、4 1 1 はそれぞれトランジスタ 4 0 1、4 0 2 のコレクタ電極を供給電圧端子 4 4 0 に接続している。抵抗 4 1 2 はトランジスタ 4

10

20

30

40

50

01及び402のエミッタ電極の間に接続されている。局部発振ドライバ回路出力端子430、431は、トランジスタ402、401のコレクタ電極にそれぞれ接続され、これら出力端子430、431は、図1に示されるミキサーコア391のトランジスタ303～306のベース電極への接続を形成する。

【0029】

局部発振ドライバ回路493は、局部発振器信号入力端子340、341に入力される局部発振器信号によって制御される。トランジスタ401、402は、交互に動作し、また正の電圧を交互に出力端子430、431に与えるよう、局部発振器信号によって「ハード切り換え」がされる。この電圧は、トランジスタ304、305、及びトランジスタ303、306を交互にONに切り換える。

10

【0030】

トランジスタ304、305がONになるとき、トランジスタ301のコレクタ電流は、トランジスタ304のエミッタ電極を通過しトランジスタ304のベース電極及びコレクタ電極へと送られる。出力端子321へと送られるトランジスタ304のコレクタ電流は、ベース電流に比例し、トランジスタの電流利得係数に応じて増大する。トランジスタ305の入力インピーダンスが、局部発振ドライバ回路493の同相出力インピーダンスに比べて低いという条件の下、トランジスタ304のベース電極からの信号電流は、主としてトランジスタ305のベース電極へと送られ、またトランジスタ305のコレクタ電流は、トランジスタ304のコレクタ電流を補足する。接地への入力信号を基準とする同相出力インピーダンスが、トランジスタ305の入力インピーダンスよりも十分に高い場合、差動出力端子320、321において平衡出力が得られる。

20

【0031】

ミキサーコアの出力の平衡は、さらにトランジスタ303、306及びトランジスタ304、305によるインピーダンスバイアスによって制御することができ、この制御は、端子360、361に印加される電位を変化させることで得ることができる。

【0032】

トランジスタ303、306がONに切り換えられるとき、トランジスタ301のコレクタ電流は、逆の差動出力端子320へと送られ、相補形出力は、もう一方の出力端子321へと送られる。

【0033】

30

従って、シングルエンド入力信号から差動出力信号への変換は、ミキサーコア391自体で実行され、これによりミキサー回路の実施において使用されるトランジスタ数は削減され、使用される供給電圧は低減される。

【0034】

トランジスタ305、306の相補形電流は、トランジスタ303、304のエミッタ領域をトランジスタ305、306のそれよりも大きく設定することで増加させることができる。例えば、関連する周波数に応じて3:2または、2:1の比率で設定することができる。このことにより、トランジスタ303、304のベース電流は高くなり、ミキサーコアにおけるトランジスタの寄生容量による損失が補われる。

【0035】

40

局部発振ドライバ回路493の同相出力インピーダンスは、抵抗410、411によって決定される。これら抵抗の値は、ドライバ回路493の適切な動作に対応してできるだけ高い方が望ましい。通常、抵抗410、411は、抵抗412よりもかなり大きく、抵抗412の抵抗は、局部発振ドライバ回路493の差動出力インピーダンスを決定するものである。抵抗410、411を双方とも同様に適当なインダクタと交換してもほとんど同様の効果を得ることができる。

【0036】

本実施の形態は、npn二極性トランジスタについてのみ説明がなされているが、本発明はこれに限定されるものではなく、同様に、pnp二極性トランジスタまたは、電界効果トランジスタでも実現が可能である。上述のコレクタ電極及びエミッタ電極は、電界効

50

果トランジスタの第 1 及び第 2 の主電極としてのドレイン電極及びソース電極に対応する。

【 0 0 3 7 】

【発明の効果】

上記の説明のように、本発明に係るミキサー回路装置において、シングルエンド入力信号から差動出力信号への変換は、ミキサーコア 3 9 1 自体で実行され、これによりミキサー回路の実施において使用されるトランジスタ数は削減され、使用される供給電圧は低減される。また、非雑音素子である負帰還インダクタ 3 1 0 の適用により雑音値は軽減される。従って、雑音の少ない低電圧二重平衡型ミキサー回路を得ることができる。

【図面の簡単な説明】

10

【図 1】 本発明の実施の形態であるミキサー回路装置を示す図である。

【図 2】 本発明の実施の形態である図 1 のミキサー回路に適当な局部発振ドライバ回路を示す図である。

【図 3】 従来のギルバートセルミキサー回路を示す図である。

【図 4】 従来のマイクロミキサー回路を示す図である。

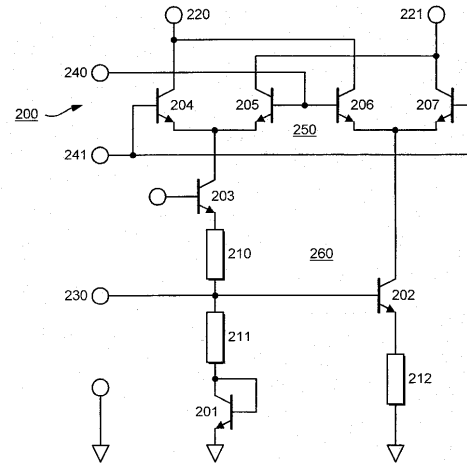
【符号の説明】

1 0 0、2 0 0、3 0 0 ミキサー回路
 1 0 1 ~ 1 0 6、2 0 1 ~ 2 0 7、
 3 0 1 ~ 3 0 6、4 0 1、4 0 2 トランジスタ
 1 1 0、1 1 1、2 1 0 ~ 2 1 2、
 3 1 1、3 1 2、4 1 0 ~ 4 1 3 抵抗
 1 1 5 電源
 1 2 0、1 2 1、2 2 0、2 2 1、
 3 2 0、3 2 1、4 3 0、4 3 1 出力端子
 1 3 0、1 4 0、1 4 1、2 3 0、2 4 0、2 4 1、
 3 3 0、3 4 0、3 4 1 入力端子
 1 5 0、2 5 0、3 9 1 ミキサーコア
 1 6 0、2 6 0、3 9 0 増幅回路
 3 1 0 インダクタ
 3 5 0、3 5 1 キャパシタ
 3 6 0、3 6 1 バイアス電位の端子
 3 9 2 バイアス装置
 3 9 3、4 9 3 局部発振ドライバ回路
 4 4 0 供給電圧端子

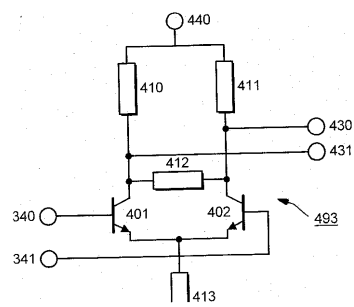
20

30

【 図 4 】



【 図 4 】



フロントページの続き

合議体

審判長 長島 孝志

審判官 飯田 清司

審判官 加内 慎也

(56)参考文献 特開平4 - 207210 (JP, A)

欧州特許出願公開第 (EP, A1) 0584870

欧州特許出願公開第 (EP, A1) 0726646

国際公開第 / (WO, A1) 96 / 23365

(58)調査した分野(Int.Cl., DB名)

H03D 7/00-9/06