

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5004562号
(P5004562)

(45) 発行日 平成24年8月22日(2012.8.22)

(24) 登録日 平成24年6月1日(2012.6.1)

(51) Int.Cl.

F 1

H01L 27/12	(2006.01)
H01L 21/02	(2006.01)
G06K 19/07	(2006.01)
G06K 19/077	(2006.01)

H01L	27/12
G06K	19/00
G06K	19/00

B
H
K

請求項の数 2 (全 36 頁)

(21) 出願番号	特願2006-312711 (P2006-312711)
(22) 出願日	平成18年11月20日 (2006.11.20)
(65) 公開番号	特開2007-180512 (P2007-180512A)
(43) 公開日	平成19年7月12日 (2007.7.12)
審査請求日	平成20年10月3日 (2008.10.3)
(31) 優先権主張番号	特願2005-348872 (P2005-348872)
(32) 優先日	平成17年12月2日 (2005.12.2)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72) 発明者	田村 友子 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(72) 発明者	青木 智幸 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(72) 発明者	鶴目 卓也 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(72) 発明者	大力 浩二 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

第1の基板上に、それぞれ概略四角形の領域に配置され、且つ前記領域の各辺において別の半導体集積回路と隣接するように配置された、複数の半導体集積回路を形成し、

複数の前記半導体集積回路を覆うように、第2の基板を張り合わせ、

前記第1の基板と前記第2の基板との間に外力を加えることによって、前記第1の基板と前記第2の基板を引き離して、複数の前記半導体集積回路のうち、互いに隣接しない半導体集積回路のみを前記第2の基板上に移し、

前記第1の基板上に残った複数の前記半導体集積回路を覆うように第3の基板を張り合わせ、

前記第1の基板と前記第3の基板との間に外力を加えることによって、前記第1の基板と前記第3の基板を引き離して、前記第1の基板上に残った前記半導体集積回路を前記第3の基板上に移し、

前記第2の基板に移された半導体集積回路を1つずつに分けるように、前記領域の2つの対角線それぞれに沿った2方向で前記第2の基板を分断し、

前記第3の基板に移された半導体集積回路を1つずつに分けるように、前記領域の2つの対角線それぞれに沿った2方向で前記第3の基板を分断することを特徴とする半導体装置の作製方法。

【請求項 2】

第1の基板上に、それぞれ概略四角形の領域に配置され、且つ前記領域の各辺において

10

20

別の半導体集積回路と隣接するように配置された、複数の半導体集積回路を形成し、

複数の前記半導体集積回路を覆うように、第2の基板を張り合わせ、

前記第1の基板と前記第2の基板との間に外力を加えることによって、前記第1の基板と前記第2の基板を引き離して、複数の前記半導体集積回路のうち、互いに隣接しない半導体集積回路のみを前記第2の基板上に移し、

前記第1の基板上に残った複数の前記半導体集積回路を覆うように第3の基板を張り合わせ、

前記第1の基板と前記第3の基板との間に外力を加えることによって、前記第1の基板と前記第3の基板を引き離して、前記第1の基板上に残った前記半導体集積回路を前記第3の基板上に移し、

前記第2の基板に移された半導体集積回路を覆うように、第4の基板を張り合わせ、前記第2の基板と前記第4の基板との間に外力を加えることによって、前記第2の基板と前記第4の基板を引き離して、当該半導体集積回路を前記第4の基板上に移し、

前記第3の基板に移された半導体集積回路を覆うように、第5の基板を張り合わせ、前記第3の基板と前記第5の基板との間に外力を加えることによって、前記第3の基板と前記第5の基板を引き離して、当該半導体集積回路を前記第5の基板上に移し、

前記第4の基板に移された半導体集積回路を1つずつに分けるように、前記領域の2つの対角線それぞれに沿った2方向で前記第4の基板を分断し、

前記第5の基板に移された半導体集積回路を1つずつに分けるように、前記領域の2つの対角線それぞれに沿った2方向で前記第5の基板を分断することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置の作製方法に関する。無線通信によりデータの入力、出力を行う半導体装置の作製方法に関する。

【背景技術】

【0002】

フレキシブルな（可撓性を有する）基板上に半導体集積回路を設けた半導体装置の作製方法が提案されている。この方法では、まず、厚いガラス等でなりフレキシブルではない第1の基板上に、薄膜トランジスタを用いて半導体集積回路を複数形成する。第1の基板上において、複数の半導体集積回路は所定の間隔を空けて形成される。当該複数の半導体集積回路を第1の基板からフレキシブルな第2の基板に移す。複数の半導体集積回路は、全て同時に第1の基板から第2の基板に移されるので、第2の基板上においても、前記複数の半導体集積回路は前記所定の間隔を空けて並んだ状態となっている。その後、個々の半導体集積回路に分けるように、第2の基板を分断することによって複数の半導体装置を得る（特許文献1の記載参照）。前記所定の間隔は、第2の基板を分断することによって複数の半導体装置を得る際の分断のマージン（以下、分断マージン、または、スクライブマージンと言う）となる。

【特許文献1】特開2005-311333号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

従来の半導体装置の作製方法では、分断マージンを設ける必要があった。そのため、1枚の第1の基板上に作製することができる半導体集積回路の数を増やすことが難しかった。従って、1枚の第1の基板を用いて一度に作製することができる半導体装置の数を増やすことが難しかった。そのため、半導体装置のコストが高くなっていた。

【0004】

また、半導体装置の数を増やすために分断マージンを十分に確保しないと、分断する際に半導体集積回路を傷付ける可能性が高くなる。そのため、半導体集積回路の信頼性を確

10

20

30

40

50

保することが困難であった。

【0005】

上記の実情に鑑み、低コストで且つ信頼性の高い半導体装置の作製方法を提供することを課題とする。

【課題を解決するための手段】

【0006】

本発明の半導体装置の作製方法は、第1の基板上に形成された複数の半導体集積回路を複数回に分けて別の基板上に移すこと（以下、「複数回に分けて転置する手法」という）を特徴とする。

【0007】

特に、複数の半導体集積回路を別の基板に移動させる際、半導体集積回路と別の基板とを接着（粘着）する絶縁層として複数種類の絶縁層（第1の絶縁層と第2の絶縁層）を用いることを特徴とする。第1の絶縁層と第2の絶縁層の各々は、半導体集積回路との接着力（粘着力）が異なる。第1の基板上に形成された複数の半導体集積回路の各々上に、第1の絶縁層と第2の絶縁層を選択的に形成する。第1の絶縁層と第2の絶縁層上に、第1の基板とは別の基板を設け、第1の基板と別の基板とを引き離す。すると、上に第1の絶縁層が形成された半導体集積回路は別の基板に移されず、上に第2の絶縁層が形成された半導体集積回路を別の基板に移す（1回目転置）。このとき、第1の基板上には、前記別の基板に移されなかった半導体集積回路が残っている。1回目転置の後、当該半導体集積回路を新たな基板に移す（2回目転置）。このように、第1の基板上に形成された複数の半導体集積回路を選択的に別の基板上に移すことができる。こうして、第1の基板上に形成された複数の半導体集積回路を複数回に分けて別の基板上に移すことができる。

10

【0008】

第1の基板上に形成される複数の半導体集積回路は、構成が同じ回路であってもよいし、構成が異なる回路であってもよい。例えば、第1の基板上に形成される複数の半導体集積回路は、同じレイアウトの回路であってもよいし、異なるレイアウトの回路であってもよい。

20

【0009】

（2回に分けて転置する手法を用いた半導体装置の作製方法）

本発明の半導体装置の作製方法は、第1の基板上に、第1の半導体集積回路と、第1の半導体集積回路と隣り合うように配置された第2の半導体集積回路と、をそれぞれ複数形成する。第1の半導体集積回路及び第2の半導体集積回路を覆うように第2の基板を接着する。その後、第1の基板と第2の基板を引き離して、第1の半導体集積回路を第2の基板上に移す（1回目転置）。第1の基板上に残った第2の半導体集積回路を覆うように第3の基板を接着する。その後、第1の基板と第3の基板を引き離して第2の半導体集積回路を第3の基板上に移す（2回目転置）。複数の第1の半導体集積回路を1つずつに分けるように第2の基板を分断し、複数の第2の半導体集積回路を1つずつに分けるように第3の基板を分断することを特徴とする。

30

【0010】

本発明の半導体装置の作製方法は、第1の基板上に、第1の半導体集積回路と、第1の半導体集積回路と隣り合うように配置された第2の半導体集積回路と、を複数形成する。第2の半導体集積回路を覆うように第1の絶縁層を形成する。第1の半導体集積回路を覆うように第2の絶縁層を形成する。第1の絶縁層及び前記第2の絶縁層を覆うように第2の基板を接着する。第2の基板と第1の基板との間に第1の外力を加えることによって、第1の基板と第2の基板を引き離して第1の半導体集積回路を第2の基板上に移す（1回目転置）。第1の基板上に残った第2の半導体集積回路を覆うように第3の基板を接着する。第1の基板と第3の基板との間に第2の外力を加えることによって、第1の基板と第3の基板を引き離して第2の半導体集積回路を第3の基板上に移す（2回目転置）。複数の第1の半導体集積回路を1つずつに分けるように第2の基板を分断する。複数の第2の半導体集積回路を1つずつに分けるように第3の基板を分断する。

40

50

【0011】

第2の絶縁層は、第1の絶縁層の端部を覆うように形成されていてもよいし、覆わないように形成されていてもよい。

【0012】

なお、第2の基板上に第1の半導体集積回路を移した後、複数の第1の半導体集積回路を第4の基板上に更に移し、複数の第1の半導体集積回路を1つずつに分けるように第4の基板を分断してもよい。また、第3の基板上に第2の半導体集積回路を移した後、複数の第2の半導体集積回路を第5の基板上に更に移し、複数の第2の半導体集積回路を1つずつに分けるように第5の基板を分断してもよい。

【0013】

10

なお、第1の外力に対して、第2の絶縁層と第1の半導体集積回路との接合（または接着、粘着）の強度は、第1の絶縁層と第2の半導体集積回路との接合（または接着、粘着）の強度よりも高く、第1の基板と第1の半導体集積回路との接合の強度よりも高くする。また、第1の外力に対して、第1の基板と第2の半導体集積回路との接合の強度は、第1の絶縁層と第2の半導体集積回路との接合（または接着、粘着）の強度よりも高くする。第2の絶縁層はエポキシ系の樹脂材料（エポキシ基を有する樹脂材料）を用いて形成することができ、第1の絶縁層はビニル系の樹脂材料（ビニル基を有する樹脂材料）を用いて形成することができる。

【0014】

20

第1の半導体集積回路と第2の半導体集積回路は、第1の基板上に同時に形成する（同一工程で形成する）ことができる。第1の半導体集積回路と第2の半導体集積回路を同じ構成の回路としてもよいし、異なる構成の回路としてもよい。

【0015】

第1の基板の耐熱性は、第2の基板乃至第5の基板の耐熱性よりも高くすることができる。耐熱性とは歪点や融点やガラス転移点のことを示す。

【0016】

30

本発明の半導体装置の作製方法は、第1の半導体集積回路または第2の半導体集積回路をアンテナと電気的に接続し、アンテナを介した無線通信によってデータが入力、出力されることを特徴とする半導体装置の作製方法とすることができる。アンテナは、第1の基板上に第1の半導体集積回路及び第2の半導体集積回路を形成する際に形成することができる。なお、アンテナは、第1の基板とは別の基板上に形成してもよい。

【0017】

(4回に分けて転置する手法を用いた半導体装置の作製方法)

本発明の半導体装置の作製方法は、第1の基板上に、第1の半導体集積回路と、第1の半導体集積回路と隣り合うように配置された第2の半導体集積回路と、第1の半導体集積回路及び第2の半導体集積回路と隣り合うように配置された第3の半導体集積回路と、第1の半導体集積回路、第2の半導体集積回路、及び第3の半導体集積回路と隣り合うように配置された第4の半導体集積回路と、をそれぞれ複数形成する。

【0018】

40

第2の半導体集積回路、第3の半導体集積回路、及び第4の半導体集積回路を覆うように第1の絶縁層を形成する。第1の半導体集積回路を覆うように第2の絶縁層を形成する。第1の絶縁層及び第2の絶縁層を覆うように、第2の基板を接着する。第1の基板と第2の基板との間に第1の外力を加えることによって、第1の基板と第2の基板を引き離して、第1の半導体集積回路を第2の基板上に移す（1回目転置）。

【0019】

50

第1の基板上に残った第3の半導体集積回路及び第4の半導体集積回路を覆うように、第3の絶縁層を形成する。第2の半導体集積回路を覆うように第4の絶縁層を形成する。第3の絶縁層及び第4の絶縁層を覆うように、第3の基板を接着する。第1の基板と第3の基板との間に第2の外力を加えることによって、第1の基板と第3の基板を引き離して、第2の半導体集積回路を第3の基板上に移す（2回目転置）。

【0020】

第1の基板上に残った第4の半導体集積回路を覆うように第5の絶縁層を形成する。第3の半導体集積回路を覆うように第6の絶縁層を形成する。第5の絶縁層及び第6の絶縁層を覆うように第4の基板を接着する。第1の基板と第4の基板との間に第3の外力を加えることによって、第1の基板と第4の基板を引き離して、第3の半導体集積回路を第4の基板上に移す(3回目転置)。

【0021】

第1の基板上に残った第4の半導体集積回路を覆うように第5の基板を接着する。第1の基板と第5の基板との間に外力を加えることによって、第1の基板と第5の基板を引き離して、第4の半導体集積回路を第5の基板上に移す(4回目転置)。

10

【0022】

複数の第1の半導体集積回路を1つずつに分けるように第2の基板を分断する。複数の第2の半導体集積回路を1つずつに分けるように第3の基板を分断する。複数の第3の半導体集積回路を1つずつに分けるように第4の基板を分断する。複数の第4の半導体集積回路を1つずつに分けるように第5の基板を分断する。

【0023】

第2の絶縁層は、第1の絶縁層の端部を覆うように形成されてもよいし、覆わないように形成されてもよい。第4の絶縁層は、第3の絶縁層の端部を覆うように形成されてもよいし、覆わないように形成されてもよい。第6の絶縁層は、第5の絶縁層の端部を覆うように形成されてもよいし、覆わないように形成されてもよい。

20

【0024】

なお、第2の基板上に第1の半導体集積回路を移した後、複数の第1の半導体集積回路を第6の基板上に更に移し、複数の第1の半導体集積回路を1つずつに分けるように第6の基板を分断してもよい。第3の基板上に第2の半導体集積回路を移した後、複数の第2の半導体集積回路を第7の基板上に更に移し、複数の第2の半導体集積回路を1つずつに分けるように第7の基板を分断してもよい。第4の基板上に第3の半導体集積回路を移した後、複数の第3の半導体集積回路を第8の基板上に更に移し、複数の第3の半導体集積回路を1つずつに分けるように第8の基板を分断してもよい。第5の基板上に第4の半導体集積回路を移した後、複数の第4の半導体集積回路を第9の基板上に更に移し、複数の第4の半導体集積回路を1つずつに分けるように第9の基板を分断してもよい。

30

【0025】

なお、第1の外力に対して、第2の絶縁層と第1の半導体集積回路との接合(または接着、粘着)の強度は、第1の絶縁層と第2の半導体集積回路乃至第4の半導体集積回路それぞれとの接合(または接着、粘着)の強度よりも高く、第1の基板と第1の半導体集積回路との接合の強度よりも高くする。また、第1の外力に対して、第1の基板と第2の半導体集積回路乃至第4の半導体集積回路それぞれとの接合の強度は、第1の絶縁層と第2の半導体集積回路乃至第4の半導体集積回路それぞれとの接合(または接着、粘着)の強度よりも高くする。第2の外力に対して、第4の絶縁層と第2の半導体集積回路との接合(または接着、粘着)の強度は、第3の絶縁層と第3の半導体集積回路及び第4の半導体集積回路それぞれとの接合(または接着、粘着)の強度よりも高くする。第3の外力に対して、第6の絶縁層と第3の半導体集積回路との接合(または接着、粘着)の強度は、第5の絶縁層と第4の半導体集積回路との接合(または接着、粘着)の強度よりも高くする。また、第3の外力に対して、第1の基板と第3の半導体集積回路及び第4の半導体集積回路それぞれとの接合の強度は、第3の絶縁層と第3の半導体集積回路及び第4の半導体集積回路それぞれとの接合(または接着、粘着)の強度よりも高くする。第3の外力に対して、第6の絶縁層と第3の半導体集積回路との接合(または接着、粘着)の強度は、第5の絶縁層と第4の半導体集積回路との接合(または接着、粘着)の強度よりも高くする。また、第3の外力に対して、第1の基板と第4の半導体集積回路との接合の強度は、第5の絶縁層と第4の半導体集積回路との接合(または接着、粘着)の強度よりも高くする。第2の絶縁層、第4の絶縁層及び第6の絶縁層はエポキシ系の樹脂材料(エポキシ基を有する樹脂材料)を用いて形成することができ、第1の絶縁層、第

40

50

3の絶縁層及び第5の絶縁層はビニル系の樹脂材料（ビニル基を有する樹脂材料）を用いて形成することができる。

【0026】

第1の半導体集積回路乃至第4の半導体集積回路は、第1の基板上に同時に形成する（同一工程で形成する）ことができる。第1の半導体集積回路乃至第4の半導体集積回路と同じ構成の回路としてもよいし、異なる構成の回路としてもよい。

【0027】

第1の基板の耐熱性は、第2の基板乃至第9の基板の耐熱性よりも高くすることができる。

【0028】

本発明の半導体装置の作製方法は、第1の半導体集積回路乃至第4の半導体集積回路のいずれかをアンテナと電気的に接続し、アンテナを介した無線通信によってデータが入力、出力されることを特徴とする半導体装置の作製方法に適用することができる。アンテナは、第1の基板上に第1の半導体集積回路乃至第4の半導体集積回路を形成する際に形成することできる。なお、アンテナは、第1の基板とは別の基板上に形成してもよい。

【発明の効果】

【0029】

本発明の半導体装置の作製方法では、第1の基板上に形成された第1の半導体集積回路を第2の基板に移した後、1つずつの半導体集積回路に分断する。第2の基板上において、第1の半導体集積回路の隣に回路（第2の半導体集積回路）が無いので、第1の半導体集積回路は互いに間隔を置いて配置されている。また、第1の基板上に形成された第2の半導体集積回路を第3の基板に移した後、1つずつの半導体集積回路に分断する。第3の基板上において、第2の半導体集積回路の隣に回路（第1の半導体集積回路）が無いので、第2の半導体集積回路は互いに間隔を置いて配置されている。こうして、第2の基板の分断マージン及び第3の基板の分断マージンを大きくとることができる。また、1枚の第1の基板から作製することができる半導体装置の数を増やすことができる。なお、半導体集積回路の面積が小さくなるほど、個々の半導体集積回路に分断する際の精度を高くする必要があるので、半導体集積回路の面積が小さくなるほど本発明の効果は大きい。

【0030】

特に、2回に分けて転置する手法に対して、4回に分けて転置する手法を用いた半導体装置の作製方法では、第1の基板とは別の基板上に移された第1の半導体集積回路乃至第4の半導体集積回路の各々において、複数の半導体集積回路が配置される間隔を広くとることができ。そのため、分断マージンをより大きくとることができる。また、1枚の第1の基板から作製することができる半導体装置の数をより増やすことができる。

【0031】

半導体集積回路が移される基板の耐熱性よりも第1の基板の耐熱性を高くすることによって、複数の半導体集積回路を作製する際のプロセスの許容温度を高くすることができる。こうして、十分な加熱処理を行うことが可能となるので、半導体集積回路の特性を良くすることができます。

【0032】

2回に分けて転置する手法を用いた半導体装置の作製方法において、第2の絶縁層が第1の絶縁層の端部を覆わないように第2の絶縁層を形成することによって、第2の絶縁層と第1の半導体集積回路との間に第1の絶縁層が残らないようにすることができる。こうして、第2の絶縁層と第1の半導体集積回路の密着性を高め、半導体装置の信頼性を更に高めることができる。また、第1の半導体集積回路を第1の基板とは別の基板に移した後で第1の絶縁層を容易に除去することができる。

【0033】

また、4回に分けて転置する手法を用いた半導体装置の作製方法においても、第2の絶縁層が第1の絶縁層の端部を覆わないように第2の絶縁層を形成することによって、第2の絶縁層と第1の半導体集積回路との間に第1の絶縁層が残らないようにすることができ

10

20

30

40

50

る。第4の絶縁層が第3の絶縁層の端部を覆わないように第4の絶縁層を形成することによって、第4の絶縁層と第2の半導体集積回路との間に第3の絶縁層が残らないようにすることができる。第6の絶縁層が第5の絶縁層の端部を覆わないように第6の絶縁層を形成することによって、第6の絶縁層と第3の半導体集積回路との間に第5の絶縁層が残らないようにすることができる。こうして、第2の絶縁層と第1の半導体集積回路の密着性、第4の絶縁層と第2の半導体集積回路の密着性、第6の絶縁層と第3の半導体集積回路の密着性を高め、半導体装置の信頼性を更に高めることができる。また、第1の半導体集積回路、第2の半導体集積回路、第3の半導体集積回路を第1の基板とは別の基板に移した後で第1の絶縁層、第3の絶縁層、第5の絶縁層を容易に除去することができる。

【0034】

10

以上によって、低コストで且つ信頼性の高い半導体装置の作製方法を提供することができる。

【発明を実施するための最良の形態】

【0035】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更しうることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。また、本発明において、接続されているとは電気的に接続されていることと同義である。したがつて、間に別の素子などが配置されていてもよい。

20

(実施の形態1)

【0036】

本発明の半導体装置の作製方法について説明する。本実施の形態では、2回に分けて転置する手法を用いた半導体装置の作製方法について説明する。説明には図1乃至図4を用いる。

【0037】

30

図1乃至図3は、本発明の半導体装置の作製方法を示す図である。図1(A)において、a乃至a'の断面図を図1(B)に示す。図1(B)に示すように第1の基板100上に剥離層101を形成する。剥離層101上に、第1の半導体集積回路201と第2の半導体集積回路202とを形成する。図1(A)に示すように、第1の基板100において、第1の半導体集積回路201と第2の半導体集積回路202とは互いに隣り合うように形成する。第1の半導体集積回路201が一方向及び該一方向に直交する方向に連続して並ばないように、第1の基板100上に第1の半導体集積回路201を配置する。また、第2の半導体集積回路202が一方向及び該一方向に直交する方向に連続して並ばないように、第1の基板100上に第2の半導体集積回路202を配置する。こうして、第1の基板100上に第1の半導体集積回路201と第2の半導体集積回路202を交互に配置する。この第1の半導体集積回路201と第2の半導体集積回路202を併せて半導体集積回路層102とする。例えば、図1では、第1の半導体集積回路201及び第2の半導体集積回路202各々は、概略四角形の領域に配置されている。

40

【0038】

第1の基板100としては、シリコンウエハー等の半導体基板や、石英基板、ガラス基板等を用いることができる。第1の基板100として耐熱温度の高い基板を用いることによって、第1の半導体集積回路201及び第2の半導体集積回路202を作製する際のプロセスの許容温度を高くすることができる。こうして、十分な加熱処理を行うことが可能となるので、第1の半導体集積回路201及び第2の半導体集積回路202の特性を良くすることができます。また、第1の基板100として剛性を有する基板を用いることもできる。第1の基板100として剛性を有する基板を用いることによって、第1の基板100の歪みを小さくし、第1の半導体集積回路201及び第2の半導体集積回路202を作製する際のアライメントズレ等を低減できる。よって、第1の半導体集積回路201及び第

50

2の半導体集積回路202の信頼性を高めることができる。

【0039】

第2の半導体集積回路202を覆うように第1の樹脂材料を塗布する。その後オーブンやホットプレート、炉などの加熱手段を用いて焼成処理を行い第1の樹脂材料を硬化させ、樹脂でなる第1の絶縁層203aを形成する(図2(A))。ここで第1の樹脂材料としては、ビニル系の樹脂材料(ビニル基を有する樹脂材料)を用いる。第1の樹脂材料としては、例えば、アサヒ化学研究所製503B-SHを用いることができる。焼成処理温度は130以上150未満とする。焼成処理温度を130とした時、10分処理する事によって、塗布した第1の樹脂材料を硬化させる事ができる。なお、第1の絶縁層203aは、複数の半導体集積回路がショートしないように、第1の基板100表面(上面)に平行な方向に対して絶縁性を有していればよい。よって、第1の樹脂材料のかわりに異方性導電材料を用いて第1の絶縁層203aを形成してもよい。当該異方性導電材料は、接着剤に導電性粒子が混入した材料であり、第1の基板100表面に垂直な方向に対しては導電性を有し、平行な方向に対して絶縁性を有している。10

【0040】

第1の絶縁層203aを形成した後、第1の半導体集積回路201を覆うように第2の樹脂材料を塗布する。第2の樹脂材料は第1の樹脂材料とは異なる材料とする。その後オーブンやホットプレート、炉等の加熱手段を用いて焼成処理を行い第2の樹脂材料を硬化させ、樹脂でなる第2の絶縁層204aを形成する(図2(B))。ここで第2の樹脂材料として、エポキシ系の樹脂材料を用いる。第2の樹脂材料としては、三井化学製XN651を用いることができる。焼成処理温度は140以上180未満とする。焼成処理温度を160とした場合、30分処理することによって塗布した第2の樹脂材料を硬化させる事ができる。なお、第2の絶縁層204aは、複数の半導体集積回路がショートしないように、第1の基板100表面(上面)に平行な方向に対して絶縁性を有していればよい。よって、第2の樹脂材料のかわりに異方性導電材料を用いて第2の絶縁層204aを形成してもよい。当該異方性導電材料は、接着剤に導電性粒子が混入した材料であり、第1の基板100表面に垂直な方向に対しては導電性を有し、平行な方向に対して絶縁性を有している。20

【0041】

また、第1の絶縁層203a、第2の絶縁層204aを形成するための樹脂材料等と塗布する方法として、印刷法、液滴吐出法などを適用する事ができる。液滴吐出法とは、所定の組成物を含む液滴を細孔から吐出して所定のパターンを形成する方法を示す。液滴吐出法は、その方式によってはインクジェット法とも呼ばれる。印刷法とは、スクリーン印刷法やオフセット印刷法を示す。30

【0042】

図2及び図3では、第1の絶縁層203aと第2の絶縁層204aとが重ならない構成を示した。

【0043】

次に、半導体集積回路層102に開口部205を形成し、剥離層101を露出させる(図2(C))。開口部205は、半導体集積回路層102を構成する第1の半導体集積回路201及び第2の半導体集積回路202を避けた領域や、第1の基板100の端部に設けることが好ましい。なお、開口部205は半導体集積回路と半導体集積回路の境界領域に設けても良い。また開口部205は、レーザビームの照射や、機械的に研削、切断することにより形成することができる。開口部205を形成する工程は、レーザビームの照射により行うと処理時間を短くすることができるため好ましい。また、レーザビームの照射により開口部205を設ける場合には、レーザビームの照射領域を移動させることによって、第1の基板100の上面に垂直な方向からみた開口部205の形状を任意の形状とすることができます。例えば、第1の基板100の上面に垂直な方向からみた形状が曲線状となるような開口部205を形成することができる。レーザとしては、例えばUVレーザを用いることができる。レーザビームは第1の基板100、剥離層101、半導体集積回路4050

層 102、第2の絶縁層 204aに対して照射される。また、レーザビームは第2の絶縁層 204aの側(図2(C)中矢印の方向)から照射される。開口部 205は少なくとも剥離層 101の一部が露出するように形成される。そのため、少なくとも半導体集積回路層 102、第2の絶縁層 204aには開口部 205が設けられる。なお、レーザビームは第1の基板 100まで達しても構わない。即ち、第1の基板 100を貫通する、または第1の基板 100の一部が除去される様に、開口部 205を形成してもよい。

【0044】

第2の絶縁層 204a上に第2の基板 206aを設ける(図2(D))。第2の基板 206aは絶縁層と接着層(粘着層であってもよい)が積層された基板であり、熱剥離型の基板である。当該接着層と第2の絶縁層 204aが接着されるように、第2の基板 206aを配置する。熱剥離型の基板とは、加熱処理により接着力が低下する接着層を有する基板である。当該接着層としては、例えば、加熱時に軟化する熱可塑性接着剤からなる層、加熱により膨張するマイクロカプセルや発泡剤を混入した材料からなる層、熱硬化性樹脂に熱溶融性や熱分解性を付与した材料からなる層、水の進入により界面強度が低下する材料や吸水により膨張する樹脂を用いた層を用いることができる。

【0045】

第2の基板 206aを用いて第1の基板 100から第1の半導体集積回路 201を剥離する。この際、第2の基板 206aと第1の基板 100を引き離すように外力をかけてよい。なお、開口部 205から気体や液体を導入して剥離層 101をエッティングすることにより、第1の基板 100から第1の半導体集積回路 401を剥離してもよい。若しくは、開口部 205から気体や液体を導入し、剥離層 101の一部をエッティングして、更に外力をかけることにより、第1の基板 100から第1の半導体集積回路 401を剥離してもよい。エッティングには、例えば、フッ化ハロゲンまたはハロゲン間化合物を含む、気体または液体を使用することができる。第1の基板 100と第1の半導体集積回路 201の剥離は、剥離層 101の内部又は剥離層 101と半導体集積回路層 102の境界において行われる。こうして、第1の半導体集積回路 201を第2の基板 206a上に移す(図2(E))。第1の半導体集積回路 201が第2の基板 206a上に移された後の第1の基板 100の状態を図4中、X1列a行に示す。

【0046】

次に第1の基板 100に残った第2の半導体集積回路 202上に第3の樹脂材料を塗布し、焼成させ樹脂でなる第3の絶縁層 224bを形成する(図3(A))。第3の樹脂材料は第2の樹脂材料と同じ材料とすることができる。さらに、前述したようにレーザビーム等により開口部を設ける。第3の絶縁層 224b上に第3の基板 206bを設け、外力をかけて第1の基板 100と第3の基板 206bを引き離すことによって、即ち、物理的手段を用いて第1の基板 100から第2の半導体集積回路 202を剥離する。第3の基板 206bとしては、第2の基板 206aと同様の材料を用いることができる。こうして、第2の半導体集積回路 202を第3の基板 206b上に移す(図3(B))。なお、第3の絶縁層 224bを形成しなくても第2の半導体集積回路 202と接着(または粘着)するような第3の基板 206bを用いて第2の半導体集積回路 202を剥離することもできる。第2の半導体集積回路 202が第3の基板 206b上に移された後の第1の基板 100の状態を図4中、X2列a行に示す。

【0047】

なお、図2(E)に示した工程において、剥離層 101の内部で剥離する場合、剥離層 101の第1の半導体集積回路 201と重なっていた領域 801はその表面が除去される。この場合、図3(A)に示した工程において領域 801上に第3の絶縁層 224bを形成すると、図3(B)に示した工程において第1の基板 100から第3の絶縁層 224bを剥離することが困難となる場合がある。そこで、図2(E)に示した工程の後、領域 801に対して第3の絶縁層 224bとの密着性を弱める処理をしておく。この処理として、図2(E)に示した工程において除去された剥離層 101の表面を構成する層を再び作製してもよい。または、密着性を弱める処理をする代わりに、図2(E)に示した工程の

10

20

30

40

50

後、図3(A)に示した工程において領域801以外の部分のみに第3の絶縁層224bを形成すればよい。

【0048】

続いて、第1の半導体集積回路201の表面に第4の基板209を設け(図3(C))、加熱処理を行い、第2の基板206aから第1の半導体集積回路201を剥離すると共に、第4の基板209上に第1の半導体集積回路201を移す(図3(D))。このときに第4の基板209上の状態を図4中、X1列b行に示す。同様に第2の半導体集積回路202の表面に第5の基板210を設け(図3(E))、第3の基板206bから第2の半導体集積回路202を剥離すると共に、第5の基板210上に第2の半導体集積回路202を移す(図3(F))。このときに第5の基板210上の状態を図4中、X2列b行に示す。第4の基板209、第5の基板210は、絶縁層と接着層が積層された基板である。前記接着層は加熱処理により接着力が増す層であり、熱可塑性の樹脂を含む層に相当する。熱可塑性の樹脂とは、例えば、ポリエチレン、ポリスチレン、ポリプロピレン、ポリ塩化ビニル等に相当する。10

【0049】

次に、第4の基板209を分断する方法、第5の基板210を分断する方法を説明する。説明には図4中c行及びd行を用いる。

【0050】

第4の基板209上に形成された複数の第1の半導体集積回路201を1つずつに分けるように第4の基板209を分断する。ここで、第4の基板209の半導体集積回路のない部分(図中、四角形で表記)を対角に分断し、複数の第1の半導体集積回路201の4隅をとおるような線211に沿って分断を行う(図4中、X1列c行参照)。同様に第5の基板210上に形成された複数の第2の半導体集積回路202を1つずつに分けるように第5の基板210を線212に沿って分断する(図4中、X2列c行参照)。第4の基板209及び第5の基板210の分断はレーザ、カッター、ハサミ等を使用し行うことができる。また、第4の基板209及び第5の基板210の分断は、熱したワイヤー等を用いて行ってもよい。例えば、半導体集積回路の分断形状に形成したワイヤーの枠を熱し、当該枠で押し切るように第4の基板209及び第5の基板210を分断してもよい。こうして、複数の半導体装置を作製する(図4中d行参照)。第1の半導体集積回路201及び第2の半導体集積回路202の周辺には、半導体集積回路が形成されていない領域220ができる。2030

【0051】

第4の基板209及び第5の基板210を可撓性を有する基板とすれば、可撓性を有する半導体装置を作製できる。可撓性を有する基板としては、プラスチック基板を用いることができる。また、ガラス基板や半導体基板を研磨して薄くした基板を用いてもよい。例えば、単結晶シリコンの結晶軸100または110に垂直な表面を有する単結晶シリコン基板において、当該基板の厚さを0.1μmより厚く20μm以下、代表的には1μm以上5μm以下の厚さに研磨したもの用いることができる。

【0052】

本実施の形態によって、第1の基板100に隣り合うように配置された2つの半導体集積回路(第1の半導体集積回路201及び第2の半導体集積回路202)を、複数回に分けて別の基板(第4の基板209及び第5の基板210)上に移すことができる。第1の基板上に形成された第1の半導体集積回路201及び第2の半導体集積回路202は、それぞれ別の基板(第4の基板209及び第5の基板210)に移された後、1つずつの半導体集積回路に分断される。第4の基板209上において、第1の半導体集積回路201の隣に回路(第2の半導体集積回路202)が無いので、第1の半導体集積回路201は互いに間隔をおいて配置されている。また、第5の基板210上において、第2の半導体集積回路202の隣に回路(第1の半導体集積回路201)が無いので、第2の半導体集積回路202は互いに間隔をおいて配置されている。こうして、第4の基板209の分断マージン及び第5の基板210の分断マージンを大きくとることができる。また、1枚の4050

第1の基板から作製することができる半導体装置の数を増やすことができる。

【0053】

また、第2の絶縁層204aが第1の絶縁層203aの端部を覆わないように第2の絶縁層204aを形成することによって、第2の絶縁層204aと第1の半導体集積回路201との間に第1の絶縁層203aが残らないようにすることができます。こうして、第2の絶縁層204aと第1の半導体集積回路201の密着性を高め、半導体装置の信頼性を更に高めることができる。また、第1の半導体集積回路201を第1の基板とは別の基板に移した後で第1の絶縁層203aを容易に除去することができる。

【0054】

なお、本実施の形態では、第2の基板206a上に移された第1の半導体集積回路201を、第4の基板209上に移した後、第4の基板209を分断して、第1の半導体集積回路201を1つずつに分ける構成を示した。また、第3の基板206b上に移された第2の半導体集積回路202を、第5の基板210上に移した後、第5の基板210を分断して、第2の半導体集積回路202を1つずつに分ける構成を示した。これに限定されず、第2の基板206a上に第1の半導体集積回路201を移した後、第2の基板206aを分断して、第1の半導体集積回路201を1つずつに分ける構成としてもよい。第3の基板206b上に第2の半導体集積回路202を移した後、第3の基板206bを分断して、第2の半導体集積回路202を1つずつに分ける構成としてもよい。こうして、複数の半導体装置を作製する。このとき、第2の基板206a及び第3の基板206bを可撓性を有する基板とすれば、可撓性を有する半導体装置を作製することができる。

【0055】

本実施の形態では、半導体集積回路を1つずつに分かれるように分断する構成を示したがこれに限定されない。半導体装置の用途に応じて複数の半導体集積回路毎に分断してもよい。例えば、複数の半導体集積回路が間隔をあけて1列に並んだ形状に分断してもよい。複数の半導体集積回路が1列に並んだ形状に分断した構成では、当該複数の半導体集積回路は基板によって繋がっているので、複数の半導体集積回路を直列または並列に電気的に接続した構成の半導体装置を容易に作製することができる。また、複数の半導体集積回路を基板によって繋がった状態で出荷し、その後、更に細かく分断して使用してもよい。複数の半導体集積回路が基板によって繋がった状態では、当該複数の半導体集積回路と複数の素子等との接続を一括して行うことができる。例えば、ロールtoロール式を用いて、複数の半導体集積回路と複数の素子等との接続を行うことができる。そのため、半導体装置の量産効率を向上させることができる。

【0056】

こうして、低コストで且つ信頼性の高い半導体装置の作製方法を提供することができる。

(実施の形態2)

【0057】

本実施の形態では、4回に分けて転置する手法を用いた半導体装置の作製方法について説明する。説明には図5及び図12乃至図15を用いる。なお、実施の形態1と同様の部分は同じ符号を用いて示す。

【0058】

図5(A)に示すように、第1の基板100上に剥離層101(図12(A)参照。図5では図示せず)を形成し、剥離層101上に、第1の半導体集積回路401と第2の半導体集積回路402と第3の半導体集積回路403と第4の半導体集積回路404を形成する。なお、第1の基板100において、第1の半導体集積回路401乃至第4の半導体集積回路404は互いに隣接するように形成する。第1の半導体集積回路401が一方向及び該一方向に直交する方向に連続して並ばないように、第1の基板100上に第1の半導体集積回路401を配置する。第2の半導体集積回路402が一方向及び該一方向に直交する方向に連続して並ばないように、第1の基板100上に第2の半導体集積回路402を配置する。第3の半導体集積回路403が一方向及び該一方向に直交する方向に連

10

20

30

40

50

続して並ばないように、第1の基板100上に第3の半導体集積回路403を配置する。第4の半導体集積回路404が一方向及び該一方向に直交する方向に連続して並ばないように、第1の基板100上に第4の半導体集積回路404を配置する。こうして、第1の基板100上に第1の半導体集積回路401乃至第4の半導体集積回路404を交互に配置する。第1の半導体集積回路401乃至第4の半導体集積回路404を併せて半導体集積回路層とする。例えば、図5では、第1の半導体集積回路401乃至第4の半導体集積回路404各々は、概略四角形の領域に配置されている。

【0059】

実施の形態1で示したような方法で、第1の半導体集積回路401を第2の基板に移す。同様に第2の半導体集積回路402を第3の基板に移す。第3の半導体集積回路403を第4の基板に移す。第4の半導体集積回路404を第5の基板に移す。更に、第2の基板上に移された第1の半導体集積回路401を第6の基板501に移す。更に、第3の基板上に移された第2の半導体集積回路402を第7の基板502に移す。更に、第4の基板上に移された第3の半導体集積回路403を第8の基板503に移す。更に、第5の基板上に移された第4の半導体集積回路404を第9の基板504に移す。

10

【0060】

第1の半導体集積回路401乃至第4の半導体集積回路404を、第6の基板501乃至第9の基板504に移す手法について、図12乃至図15を用いて詳細に説明する。

【0061】

図5(A)におけるa乃至a'の断面図を図12(A)に示す。図12(A)に示すように第1の基板100上に剥離層101を形成する。剥離層101上に、第1の半導体集積回路401乃至第4の半導体集積回路404を形成する。第1の半導体集積回路401乃至第4の半導体集積回路404を併せて半導体集積回路層102とする。

20

【0062】

第1の基板100としては、シリコンウエハー等の半導体基板や、石英基板、ガラス基板等を用いることができる。第1の基板100として耐熱温度の高い基板を用いることによって、第1の半導体集積回路401乃至第4の半導体集積回路404を作製する際のプロセスの許容温度を高くすることができる。こうして、十分な加熱処理を行うことが可能となるので第1の半導体集積回路401乃至第4の半導体集積回路404の特性を良くすることができる。また、第1の基板100として剛性を有する基板を用いることもできる。第1の基板100として剛性を有する基板を用いることによって、第1の基板100の歪みを小さくし、第1の半導体集積回路401乃至第4の半導体集積回路404を作製する際のアライメントずれ等を低減できる。よって、第1の半導体集積回路401乃至第4の半導体集積回路404の信頼性を高めることができる。

30

【0063】

第2の半導体集積回路402乃至第4の半導体集積回路404を覆うように第1の樹脂材料を塗布する。その後オーブンやホットプレート、炉などの加熱手段を用いて焼成処理を行い第1の樹脂材料を硬化させ、樹脂でなる第1の絶縁層203aを形成する(図12(B))。ここで第1の樹脂材料としては、ビニル系の樹脂材料(ビニル基を有する樹脂材料)を用いる。第1の樹脂材料としては、例えば、アサヒ化学研究所製503B-SHを用いることができる。焼成処理温度は130以上150未満とする。焼成処理温度を130とした時、10分処理する事によって、塗布した第1の樹脂材料を硬化させ事ができる。なお、第1の絶縁層203aは、複数の半導体集積回路がショートしないように、第1の基板100表面(上面)に平行な方向に対して絶縁性を有していればよい。よって、第1の樹脂材料のかわりに異方性導電材料を用いて第1の絶縁層203aを形成してもよい。当該異方性導電材料は、接着剤に導電性粒子が混入した材料であり、第1の基板100表面に垂直な方向に対しては導電性を有し、平行な方向に対して絶縁性を有している。

40

【0064】

第1の絶縁層203aを形成した後、第1の半導体集積回路401を覆うように第2の

50

樹脂材料を塗布する。第2の樹脂材料は第1の樹脂材料とは異なる材料とする。その後オーブンやホットプレート、炉等の加熱手段を用いて焼成処理を行い第2の樹脂材料を硬化させ、樹脂でなる第2の絶縁層204aを形成する(図12(C))。ここで第2の樹脂材料として、エポキシ系の樹脂材料を用いる。例えば、第2の樹脂材料としては、三井化学製XN651を用いることができる。焼成処理温度は140以上180未満とする。焼成処理温度を160とした場合、30分処理することによって塗布した第2の樹脂材料を硬化させる事ができる。なお、第2の絶縁層204aは、複数の半導体集積回路がショートしないように、第1の基板100表面(上面)に平行な方向に対して絶縁性を有していればよい。よって、第2の樹脂材料のかわりに異方性導電材料を用いて第2の絶縁層204aを形成してもよい。当該異方性導電材料は、接着剤に導電性粒子が混入した材料であり、第1の基板100表面に垂直な方向に対しては導電性を有し、平行な方向に対して絶縁性を有している。

【0065】

また、第1の絶縁層203a、第2の絶縁層204aを形成するための樹脂材料等と塗布する方法として、印刷法、液滴吐出法などを適用する事ができる。

【0066】

図12では、第1の絶縁層203aと第2の絶縁層204aとが重ならない構成を示した。

【0067】

次に、半導体集積回路層102に開口部205を形成し、剥離層101を露出させる(図12(D))。開口部205は、半導体集積回路層102を構成する第1の半導体集積回路401乃至第4の半導体集積回路404を避けた領域や、第1の基板100の端部に設けることが好ましい。なお、開口部205は半導体集積回路と半導体集積回路の境界領域に設けても良い。また開口部205は、レーザビームの照射や、機械的に研削、切断することにより形成することができる。開口部205を形成する工程は、レーザビームの照射により行うと処理時間を短くすることができるため好ましい。また、レーザビームの照射により開口部205を設ける場合には、レーザビームの照射領域を移動させることによって、第1の基板100の上面に垂直な方向からみた開口部205の形状を任意の形状とすることができます。例えば、第1の基板100の上面に垂直な方向からみた形状が曲線状となるような開口部205を形成することができる。レーザとしては、例えばUVレーザを用いることができる。レーザビームは第1の基板100、剥離層101、半導体集積回路層102、第2の絶縁層204aに対して照射される。また、レーザビームは第2の絶縁層204aの側(図12(D)中矢印の方向)から照射される。開口部205は少なくとも剥離層101の一部が露出するように形成される。そのため、少なくとも半導体集積回路層102、第2の絶縁層204aには開口部205が設けられる。なお、レーザビームは第1の基板100まで達しても構わない。即ち、第1の基板100を貫通する、または第1の基板100の一部が除去される様に、開口部205を形成してもよい。

【0068】

第2の絶縁層204a上に第2の基板206aを設ける(図12(E))。第2の基板206aは絶縁層と接着層(粘着層であってもよい)が積層された基板であり、熱剥離型の基板である。当該接着層と第2の絶縁層204aが接着されるように、第2の基板206aを配置する。熱剥離型の基板とは、加熱処理により接着力が低下する接着層を有する基板である。当該接着層としては、例えば、加熱時に軟化する熱可塑性接着剤からなる層、加熱により膨張するマイクロカプセルや発泡剤を混入した材料からなる層、熱硬化性樹脂に熱溶融性や熱分解性を付与した材料からなる層、水の進入により界面強度が低下する材料や吸水により膨張する樹脂を用いた層を用いることができる。

【0069】

第2の基板206aを用いて第1の基板100から第1の半導体集積回路401を剥離する。この際、第2の基板206aと第1の基板100を引き離すように外力をかけてよい。なお、開口部205から気体や液体を導入して剥離層101をエッティングすること

10

20

30

40

50

により、第1の基板100から第1の半導体集積回路401を剥離してもよい。若しくは、開口部205から気体や液体を導入し、剥離層101の一部をエッティングして、更に外力をかけることにより、第1の基板100から第1の半導体集積回路401を剥離してもよい。エッティングには、例えば、フッ化ハロゲンまたはハロゲン間化合物を含む、気体または液体を使用することができる。第1の基板100と第1の半導体集積回路401の剥離は、剥離層101の内部又は剥離層101と半導体集積回路層102の境界において行われる。こうして、第1の半導体集積回路401を第2の基板206a上に移す(図12(F))。第1の半導体集積回路401が第2の基板206a上に移された後の第1の基板100の状態を図5(B)中、X1列a行に示す。

【0070】

10

次に第1の基板100に残った第3の半導体集積回路403及び第4の半導体集積回路404上に第3の樹脂材料を塗布し、焼成させ樹脂でなる第3の絶縁層203bを形成する。また、第3の絶縁層203bを形成した後、第2の半導体集積回路402を覆うように第4の樹脂材料を塗布する。その後焼成させ樹脂でなる第4の絶縁層204bを形成する(図13(A))。第3の樹脂材料は、第1の樹脂材料と同じ材料を用いることができる。第4の樹脂材料は第2の樹脂材料と同じ材料を用いることができる。さらに、前述したようにレーザビーム等により開口部を設ける。第3の絶縁層203b及び第4の絶縁層204b上に第3の基板206bを設ける(図13(B))。第3の基板206bを用いて第1の基板100から第2の半導体集積回路402を剥離する。第3の基板206bと第1の基板100を引き離すように外力をかけてもよい。第3の基板206bとしては、第2の基板206aと同様の材料を用いることができる。こうして、第2の半導体集積回路402を第3の基板206b上に移す(図13(C))。第2の半導体集積回路402が第3の基板206b上に移された後の第1の基板100の状態を図5(B)中、X2列a行に示す。

【0071】

20

次に第1の基板100に残った第4の半導体集積回路404上に第5の樹脂材料を塗布し、焼成させ樹脂でなる第5の絶縁層203cを形成する。また、第5の絶縁層203cを形成した後、第3の半導体集積回路403を覆うように第6の樹脂材料を塗布する。その後焼成させ樹脂でなる第6の絶縁層204cを形成する。(図13(D))。第5の樹脂材料は、第1の樹脂材料及び第3の樹脂材料と同じ材料を用いることができる。第6の樹脂材料は第2の樹脂材料及び第4の樹脂材料と同じ材料を用いることができる。さらに、前述したようにレーザビーム等により開口部を設ける。第5の絶縁層203c及び第6の絶縁層204c上に第4の基板206cを設ける(図13(E))。第4の基板206cを用いて第1の基板100から第3の半導体集積回路403を剥離する。第4の基板206cと第1の基板100を引き離すように外力をかけてもよい。第4の基板206cとしては、第2の基板206aと同様の材料を用いることができる。こうして、第3の半導体集積回路403を第4の基板206c上に移す(図13(F))。第3の半導体集積回路403が第4の基板206c上に移された後の第1の基板100の状態を図5(B)中、X3列a行に示す。

【0072】

30

次に第1の基板100に残った第4の半導体集積回路404上に第7の樹脂材料を塗布し、焼成させ樹脂でなる第7の絶縁層204dを形成する。第7の樹脂材料は第2の樹脂材料と同じ材料とすることができます。さらに、前述したようにレーザビーム等により開口部を設ける。第7の絶縁層204d上に第5の基板206dを設ける(図14(A))。次いで、外力をかけて第1の基板100と第5の基板206dを引き離すことによって、即ち、物理的手段を用いて第1の基板100から第4の半導体集積回路404を剥離する。第5の基板206dとしては、第2の基板206aと同様の材料を用いることができる。こうして、第4の半導体集積回路404を第5の基板206d上に移す(図14(B))。なお、第7の絶縁層204dを形成しなくても第4の半導体集積回路404と接着(または粘着)するような第5の基板206dを用いて第4の半導体集積回路404を剥離

40

50

することもできる。第4の半導体集積回路404が第5の基板206d上に移された後の第1の基板100の状態を図5(B)中、X4列a行に示す。

【0073】

なお、図12(F)に示した工程において、剥離層101の内部で剥離する場合、剥離層101の第1の半導体集積回路401と重なっていた領域802aはその表面が除去される。この場合、図13(A)に示した工程において領域802a上に第4の絶縁層204bを形成すると、図13(B)に示した工程において第1の基板100から第4の絶縁層204bを剥離することが困難となる場合がある。そこで、図12(F)に示した工程の後、領域802aに対して第4の絶縁層204bとの密着性を弱める処理をしておく。この処理として、図12(F)に示した工程において除去された剥離層101の表面を構成する層を再び作製してもよい。または、密着性を弱める処理をする代わりに、図12(F)に示した工程の後、図13(A)に示した工程において領域802a以外の部分のみに第4の絶縁層204bを形成すればよい。同様に、図13(C)に示す領域802bに対して密着性を弱める処理をしててもよいし、領域802b以外の部分のみに第6の絶縁層204cを形成してもよい。図13(F)に示す領域802cに対して密着性を弱める処理をしててもよいし、領域802c以外の部分のみに第7の絶縁層204dを形成してもよい。

10

【0074】

続いて、図12(F)の工程によって第2の基板206aに移された第1の半導体集積回路401の表面に第6の基板501を設け(図14(C))、加熱処理を行い、第2の基板206aから第1の半導体集積回路401を剥離すると共に、第6の基板501上に第1の半導体集積回路401を移す(図14(D))。このときに第6の基板501上の状態を図5(B)中、X1列b行に示す。同様に、図13(C)の工程によって第3の基板206bに移された第2の半導体集積回路402の表面に第7の基板502を設け(図14(E))、第3の基板206bから第2の半導体集積回路402を剥離すると共に、第7の基板502上に第2の半導体集積回路402を移す(図14(F))。このときの第7の基板502上の状態を図5(B)中、X2列b行に示す。図13(F)の工程によって第4の基板206cに移された第3の半導体集積回路403の表面に第8の基板503を設け(図15(A))、第4の基板206cから第3の半導体集積回路403を剥離すると共に、第8の基板503上に第3の半導体集積回路403を移す(図15(B))。このときの第8の基板503上の状態を図5(B)中、X3列b行に示す。図14(B)の工程によって第5の基板206dに移された第4の半導体集積回路404の表面に第9の基板504を設け(図15(C))、第5の基板206dから第4の半導体集積回路404を剥離すると共に、第9の基板504上に第4の半導体集積回路404を移す(図15(D))。このときの第9の基板504上の状態を図5(B)中、X4列b行に示す。第6の基板501乃至第9の基板504は、絶縁層と接着層が積層された基板である。前記接着層は加熱処理により接着力が増す層であり、熱可塑性の樹脂を含む層に相当する。熱可塑性の樹脂とは、例えば、ポリエチレン、ポリスチレン、ポリプロピレン、ポリ塩化ビニル等に相当する。

20

【0075】

30

図5(B)のb行に示すように、第6の基板501上において、第1の半導体集積回路401の隣に回路(第2の半導体集積回路402乃至第4の半導体集積回路404)が無いので、第1の半導体集積回路401は互いに間隔をおいて配置されている。また、第7の基板502上において、第2の半導体集積回路402の隣に回路(第1の半導体集積回路401、第3の半導体集積回路403、第4の半導体集積回路404)が無いので、第2の半導体集積回路402は互いに間隔をおいて配置されている。第8の基板503上において、第3の半導体集積回路403の隣に回路(第1の半導体集積回路401、第2の半導体集積回路402、第4の半導体集積回路404)が無いので、第3の半導体集積回路403は互いに間隔をおいて配置されている。第9の基板504上において、第4の半導体集積回路404の隣に回路(第1の半導体集積回路401乃至第3の半導体集積回路404)が無いので、第4の半導体集積回路404は互いに間隔をおいて配置されている。

40

50

403)が無いので、第4の半導体集積回路404は互いに間隔をおいて配置されている。

【0076】

第6の基板501上に形成された複数の第1の半導体集積回路401を1つずつに分けるように第6の基板501を分断する。分断は、複数の第1の半導体集積回路401の間の概略中央をとあるような線213に沿って行う(図5中、X1列c行参照)。なお、線213に限定されず、第1の半導体集積回路401を切断しない位置であれば、他の位置で分断してもよい。同様に、第7の基板502上に形成された複数の第2の半導体集積回路402を1つずつに分けるように第7の基板502を線214に沿って分断する(図5中、X2列c行参照)。第8の基板503上に形成された複数の第3の半導体集積回路403を1つずつに分けるように第8の基板503を線215に沿って分断する(図5中、X3列c行参照)。第9の基板504上に形成された複数の第4の半導体集積回路404を1つずつに分けるように第9の基板504を線216に沿って分断する(図5中、X4列c行参照)。こうして、複数の半導体装置を作製する。

10

【0077】

第6の基板501乃至第9の基板504の分断はレーザ、カッター、ハサミ等を使用し行うことができる。また、第6の基板501乃至第9の基板504の分断は、熱したワイヤー等を用いて行ってもよい。例えば、半導体集積回路の分断形状に形成したワイヤーの枠を熱し、当該枠で押し切るように第6の基板501乃至第9の基板504を分断してもよい。

20

【0078】

第6の基板501乃至第9の基板504を可撓性を有する基板とすれば、可撓性を有する半導体装置を作製できる。

【0079】

本実施の形態によって、第1の基板100に隣り合うように配置された4つの半導体集積回路(第1の半導体集積回路401乃至第4の半導体集積回路404)を、複数回に分けて別の基板(第6の基板501乃至第9の基板504)上に移すことができる。第1の基板上に形成された第1の半導体集積回路401乃至第4の半導体集積回路404は、それぞれ別の基板(第6の基板501乃至第9の基板504)に移された後、1つずつの半導体集積回路に分断される。第6の基板501乃至第9の基板504のそれぞれの基板上において、半導体集積回路は互いに間隔をおいて配置されている。こうして、第6の基板501乃至第9の基板504のそれぞれの基板の分断マージンを大きくとることができる。また、1枚の第1の基板から作製することができる半導体装置の数を増やすことができる。

30

【0080】

特に、実施の形態1において示した2回に分けて転置する手法に対して、本実施の形態の4回に分けて転置する手法を用いた半導体装置の作製方法では、第1の基板とは別の基板上に移された第1の半導体集積回路乃至第4の半導体集積回路の各々において、複数の半導体集積回路が配置される間隔を広くとることができる。そのため、分断マージンをより大きくとることができる。こうして、1枚の第1の基板から作製することができる半導体装置の数をより増やすことができる。

40

【0081】

また、第2の絶縁層204aが第1の絶縁層203aの端部を覆わないように第2の絶縁層204aを形成することによって、第2の絶縁層204aと第1の半導体集積回路401との間に第1の絶縁層203aが残らないようにすることができます。第4の絶縁層204bが第3の絶縁層203bの端部を覆わないように第4の絶縁層204bを形成することによって、第4の絶縁層204bと第2の半導体集積回路402との間に第3の絶縁層203bが残らないようにすることができます。第6の絶縁層204cが第5の絶縁層203cの端部を覆わないように第6の絶縁層204cを形成することによって、第6の絶縁層204cと第3の半導体集積回路403との間に第5の絶縁層203cが残らないよ

50

うにすることができる。こうして、第2の絶縁層204aと第1の半導体集積回路401の密着性を高め、第4の絶縁層204bと第2の半導体集積回路402の密着性を高め、第6の絶縁層204cと第3の半導体集積回路403の密着性を高め、半導体装置の信頼性を更に高めることができる。また、第1の半導体集積回路401、第2の半導体集積回路402、第3の半導体集積回路403を第1の基板100とは別の基板に移した後で第1の絶縁層203a、第3の絶縁層203b、第5の絶縁層203cを容易に除去することができる。

【0082】

なお、本実施の形態では、第2の基板206a上に移された第1の半導体集積回路401を、第6の基板501上に移した後、第6の基板501を分断して、第1の半導体集積回路401を1つずつに分ける構成を示した。しかし、これに限定されない。第2の基板206a上に第1の半導体集積回路401を移した後、第2の基板206aを分断して、第1の半導体集積回路401を1つずつに分ける構成としてもよい。同様に、第3の基板206b上に第2の半導体集積回路402を移した後、第3の基板206bを分断して、第2の半導体集積回路402を1つずつに分ける構成としてもよい。同様に、第4の基板206c上に第3の半導体集積回路403を移した後、第4の基板206cを分断して、第3の半導体集積回路403を1つずつに分ける構成としてもよい。同様に、第5の基板206d上に第4の半導体集積回路404を移した後、第5の基板206dを分断して、第4の半導体集積回路404を1つずつに分ける構成としてもよい。こうして、複数の半導体装置を作製する。このとき、第2の基板206a乃至第5の基板206dを可撓性を有する基板とすれば、可撓性を有する半導体装置を作製することができる。

【0083】

本実施の形態では、半導体集積回路を1つずつに分かれるように分断する構成を示したがこれに限定されない。半導体装置の用途に応じて複数の半導体集積回路毎に分断してもよい。例えば、複数の半導体集積回路が間隔をあけて1列に並んだ形状に分断してもよい。複数の半導体集積回路が1列に並んだ形状に分断した構成では、当該複数の半導体集積回路は基板によって繋がっているので、複数の半導体集積回路を直列または並列に電気的に接続した構成の半導体装置を容易に作製することができる。また、複数の半導体集積回路を基板によって繋がった状態で出荷し、その後、更に細かく分断して使用してもよい。複数の半導体集積回路が基板によって繋がった状態では、当該複数の半導体集積回路と複数の素子等との接続を一括して行うことができる。例えば、ロールtoロール式を用いて、複数の半導体集積回路と複数の素子等との接続を行うことができる。そのため、半導体装置の量産効率を向上させることができる。

【0084】

こうして、低コストで且つ信頼性の高い半導体装置の作製方法を提供することができる。

【0085】

本実施の形態は、実施の形態1と自由に組み合わせて実施することが可能である。
(実施の形態3)

【0086】

本実施の形態では、実施の形態2で示した半導体装置の作製方法を、無線通信によりデータの入力、出力を行う半導体装置の作製方法に適用した例を示す。説明には図6を用いる。無線通信によりデータの入力、出力を行う半導体装置は、RFIDタグ、ICタグ、IDタグ、トランスポンダ、ICチップ、IDチップ等と呼ばれる。無線通信によりデータの入力、出力を行う半導体装置(以下、RFIDタグと呼ぶ)は、アンテナを有し、アンテナを介した無線通信によってデータが入力、出力される。

【0087】

図6において、図6(A)中b行までの工程は、実施の形態2において示した図5(B)中b行までの工程と同様であるので説明は省略する。

【0088】

10

20

30

40

50

図6(A)中c行に示すように、RFIDタグのアンテナとして機能する導電層307を複数設けた第10の基板306を準備する。アンテナとして機能する導電層307は、第10の基板306上に所定の間隔をあけて設けられている。アンテナとして機能する導電層307の形状は、コイル状、ダイポール状等の任意の形状とすることができます。導電層307の間隔は、第1の基板100上の第1の半導体集積回路401の間隔、第1の基板100上の第2の半導体集積回路402の間隔、第1の基板100上の第3の半導体集積回路403の間隔、第1の基板100上の第4の半導体集積回路404の間隔に対応している。導電層307は、印刷法、液滴吐出法等を用いて形成することができる。

【0089】

アンテナとして機能する導電層307と半導体集積回路の電気的接続を取り、RFIDタグを形成する方法について説明する。説明では、第1の半導体集積回路401にアンテナとして機能する導電層307を電気的に接続する方法について示す。なお、第2の半導体集積回路乃至第4の半導体集積回路それぞれにおいてアンテナとして機能する導電層307を電気的に接続する方法については、同様であるので説明は省略する。

【0090】

第1の半導体集積回路401の有する素子(例えば、薄膜トランジスタ)と電気的に接続するように、電極332を設ける(図6(B))。電極332は、第2の絶縁層204aに設けられたコンタクトホールによって、第1の半導体集積回路401の有する素子と電気的に接続される。電極332は、スパッタ法、印刷法などにより設ける事ができる。スパッタ法の場合には、アルミニウムなどの金属膜を用いることができる。また、スクリーン印刷法の場合は、導電性金属ペースト(例えば銀ペースト)を用いることができる。なお、第2の絶縁層204aのコンタクトホール及び電極332は、第1の半導体集積回路401を第6の基板501に移した後に形成することもできるし、第2の絶縁層204aを形成した後で第2の基板206aを設ける前に形成することもできる。

【0091】

次に、第6の基板501と第10の基板306とを貼り合わせる。第6の基板501と第10の基板306とを貼り合わせた際の、第1の半導体集積回路401と導電層307との位置関係を図6(A)中d行に示す。このとき、図6(B)に示すように、電極332と第10の基板306の導電層307とを、異方性導電材料308を介して貼り合わせる。異方性導電材料308は接着剤に導電性粒子309が混入した材料でACP(Anisotropic Conductive Paste)と呼ばれるものや接着シートに導電性粒子が混入された材料でACF(Anisotropic Conductive Film)と呼ばれるものがある。繰り返し必要があれば、フィリップチップボンダー、ダイボンダー、ACF貼付機、圧着機等を用いて、加圧処理と加熱処理の一方又は両方を行い、第6の基板501と第10の基板306を接着させる。接着させたものを貼りあわせ基板310とする。

【0092】

貼り合わせた後に第6の基板501上に形成された複数の第1の半導体集積回路401を1つずつに分けるように、貼りあわせ基板310を分断する。こうして、半導体装置を作製することができる。

【0093】

本実施の形態によって、第1の基板100に隣り合うように配置された4つの半導体集積回路(第1の半導体集積回路401乃至第4の半導体集積回路404)を、複数回に分けて別の基板(第6の基板501乃至第9の基板504)上に移すことができる。第1の基板100上に形成された第1の半導体集積回路401乃至第4の半導体集積回路404は、それぞれ別の基板(第6の基板501乃至第9の基板504)に移された後、1つずつの半導体集積回路に分断される。第6の基板501乃至第9の基板504のそれぞれの基板において、半導体集積回路は互いに間隔を置いて配置されている。こうして、第6の基板501乃至第9の基板504のそれぞれの基板の分断マージンを大きくとることができる。また、1枚の第1の基板100から作製することができる半導体装置の数を増やす

10

20

30

40

50

すことができる。

【0094】

第6の基板501乃至第9の基板504のそれぞれの基板上において半導体集積回路は互いに間隔をおいて配置されている。そのため、第10の基板306においてアンテナとして機能する導電層307が大きな面積を占めていても、1つの導電層307に対して1つの半導体集積回路が対応するように、第10の基板306を第6の基板501乃至第9の基板504と貼りあわせることができる。即ち、1つの導電層307に複数の半導体集積回路が重ならないように、第10の基板306を第6の基板501乃至第9の基板504と貼りあわせができる。また、貼りあわせ基板310においても分断マージンを大きく取ることができる。こうして、1枚の第1の基板100から作製することができる半導体装置の数を増やすことができる。10

【0095】

以上によって、低コストで且つ信頼性の高い半導体装置の作製方法を提供することができる。

【0096】

本実施の形態は、実施の形態1及び実施の形態2と自由に組み合わせて実施することが可能である。

(実施の形態4)

【0097】

実施の形態1乃至実施の形態3では、第1の基板100に同じ大きさの半導体集積回路を複数形成する場合について説明した。しかし、本発明はこれに限定されない。第1の基板100上に形成する半導体集積回路は様々な大きさの回路とすることができる。また、第1の基板100上に形成する半導体集積回路は、異なる構成の回路とすることができる。第1の基板100上に複数の異なる大きさの半導体集積回路を形成した例について、図7を用いて説明する。20

【0098】

図7(A)に示すように、第2の半導体集積回路552を大面積とし、第1の基板100の大部分を占めるように配置する。残りのスペースに小面積の第1の半導体集積回路551や第3の半導体集積回路553を配置する。

【0099】

実施の形態1や実施の形態2で示したような方法で、第1の半導体集積回路551を基板554に移す。図7(B)中、X1列b行において、第1の半導体集積回路551が移された基板554の状態を示す。図7(B)中、X1列a行において、第1の半導体集積回路551が移された後の第1の基板100の状態を示す。同様に第2の半導体集積回路552を基板555に移す。図7(B)中、X2列b行において、第2の半導体集積回路552が移された基板555の状態を示す。図7(B)中、X2列a行において、第2の半導体集積回路552が移された後の第1の基板100の状態を示す。第3の半導体集積回路553を基板556に移す。図7(B)中、X3列b行において、第3の半導体集積回路553が移された基板556の状態を示す。図7(B)中、X3列a行において、第3の半導体集積回路553が移された後の第1の基板100の状態を示す。1つずつの半導体集積回路に分けるように、基板554乃至基板556を分断し、半導体装置を作製することができる。基板554乃至基板556は各々異なる基板としてもよいし、同じ基板であってもよい。30

【0100】

本実施の形態によって、第1の基板100に作製された複数種類の半導体集積回路を別々の基板に移すことができる。移す基板を選択する事ができるため、異なる構成の各半導体集積回路に適した基板を選択することができる。こうして、半導体集積回路の信頼性を向上させることができる。また、1種類の大きさの半導体集積回路では第1の基板100のサイズを考慮すると第1の基板100上に半導体集積回路の配置されない空間が生ずるが、大きさの異なる複数種類の半導体集積回路を第1の基板100上に作製することによ4050

つて、第1の基板100を有効に利用することができる。こうして、1枚の第1の基板100から作製することのできる半導体装置の数を更に増やすことが可能となる。

【0101】

以上によって、低コストで且つ信頼性の高い半導体装置の作製方法を提供することができる。

【0102】

また、本発明は、2回に分けて転置する手法、3回に分けて転置する手法、4回に分けて転置する手法を用いる場合に限定されず、任意の回数に分けて転置する手法を用いて半導体装置を作製することができる。

【0103】

本実施の形態は、実施の形態1乃至実施の形態3と自由に組み合わせて実施することが可能である。

(実施の形態5)

【0104】

本実施の形態では、第1の基板100上に半導体集積回路を形成する方法について説明する。説明には、図8及び図9を用いる。

【0105】

図8(A)に示すように、第1の基板100上に絶縁層711、剥離層712、絶縁層713を形成する。絶縁層711、剥離層712及び絶縁層713が、図1乃至図3や図12乃至図15における剥離層101に相当する。第1の基板100としては、例えばバリウムホウケイ酸ガラスや、アルミニノホウケイ酸ガラスなどのガラス基板、石英基板、セラミック基板等を用いることができる。また、半導体基板の表面に絶縁膜を形成したものを用いても良い。プラスチック等の合成樹脂からなる可撓性を有する基板を用いても良い。第1の基板100の表面を、CMP(Chemical Mechanical Polishing)法などの研磨により平坦化しても良い。絶縁層711及び絶縁層713としては、気相成長法(CVD法)やスパッタリング法により形成した、珪素の酸化物、珪素の窒化物、窒素を含む珪素の酸化物、酸素を含む珪素の窒化物等を用いることができる。剥離層712としては、スパッタリング法等により、W、Mo、Ti、Ta、Nb、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Ir、Si等から選ばれた元素または該元素を主成分とする合金若しくは化合物材料を含む層を、単層又は積層して形成する。なお、珪素を含む層は、非晶質、微結晶、多結晶のいずれでも良い。

【0106】

剥離層712が单層構造の場合、好ましくは、W、Mo、WとMoの混合物、Wの酸化物、Wの酸化窒化物、Moの酸化物、Moの酸化窒化物、WとMoの混合物の酸化物、WとMoの混合物の酸化窒化物のいずれかを含む層を用いることができる。

【0107】

剥離層712が2層の積層構造の場合、好ましくは、1層目として、W、Mo、WとMoの混合物のいずれかを含む層を行い、2層目として、Wの酸化物、Wの酸化窒化物、Moの酸化物、Moの酸化窒化物、WとMoの混合物の酸化物、WとMoの混合物の酸化窒化物のいずれかを含む層を用いることができる。これらの酸化物や酸化窒化物は、1層目の表面を酸素プラズマ処理、またはN₂Oプラズマ処理することによって形成することができる。

【0108】

次いで、図8(B)に示すように、絶縁層713上に半導体層662を形成して素子群601を形成する。

【0109】

半導体層662としては、島状の結晶性半導体膜や非晶質半導体膜を用いることができる。また、有機半導体膜を用いてもよい。結晶性半導体膜は非晶質半導体膜を結晶化して得ることができる。結晶化方法としては、レーザ結晶化法、RTA又はファーネスアニールを用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法等を用いることができる。

できる。半導体層 662 は、チャネル形成領域 662a と、導電型を付与する不純物元素が添加された一对の不純物領域 662b とを有する。なお、チャネル形成領域 662a と一对の不純物領域 662bとの間に、不純物領域 662b よりも低濃度で前記不純物元素が添加された低濃度不純物領域 662c を有する構成を示したがこれに限定されない。低濃度不純物領域 662c を設けない構成であってもよい。また、一对の不純物領域 662b の上面の一部（特に、配線 666 と接する部分）または全面にシリサイドが形成された構造としてもよい。

【 0110 】

なお、半導体層 662 と同時に形成（同一工程で形成）される配線は、第 1 の基板 100 の上面に垂直な方向から見た場合に角部が丸くなるよう引き回すのが好ましい。10 上記配線の引き回し方法について図 9 に模式的に示す。半導体層と同時に形成（同一工程で形成）される配線を配線 3011 で示す。図 9 (A) は従来の配線の引き回し方法である。図 9 (B) は本発明の配線の引き回し方法である。従来の角部 1201a に対して角部 1202a は丸くなっている。角部を丸くすることによって、ゴミ等が配線の角部に残るのを防止することができる。こうして、半導体装置のゴミによる不良を低減し歩留まりを高めることができる。

【 0111 】

薄膜トランジスタのチャネル形成領域 662a において、導電型を付与する不純物元素が添加されていてもよい。こうして、薄膜トランジスタのしきい値電圧を制御することができる。20

【 0112 】

半導体層 662 上に第 1 の絶縁層 663 を形成する。第 1 の絶縁層 663 としては、酸化珪素、窒化珪素または窒化酸化珪素等を用い、単層または複数の膜を積層させて形成することができる。この場合において、第 1 の絶縁層 663 の表面を酸化雰囲気又は窒化雰囲気で高密度プラズマによって処理し、酸化処理又は窒化処理して緻密化しても良い。高密度プラズマは、前述と同様に、高周波、例えば 2.45 GHz を使うことによって生成される。なお、高密度プラズマとしては電子密度が $10^{11} \sim 10^{13} / \text{cm}^3$ かつ電子温度が 2 eV 以下、イオンエネルギーが 5 eV 以下のものを用いる。プラズマの生成はラジアルスロットアンテナを用いた高周波励起のプラズマ処理装置を用いることができる。また、高密度プラズマを発生させる装置において、高周波を発生するアンテナから第 1 の基板 100 までの距離を 20 ~ 80 mm（好ましくは 20 ~ 60 mm）とする。30

【 0113 】

なお、第 1 の絶縁層 663 を成膜する前に、半導体層 662 の表面に対して上記高密度プラズマ処理を行って、半導体層の表面を酸化処理又は窒化処理してもよい。このとき、第 1 の基板 100 の温度を 300 ~ 450 ℃ とし、酸化雰囲気又は窒化雰囲気で処理することにより、その上に堆積する第 1 の絶縁層 663 と良好な界面を形成することができる。

【 0114 】

窒化雰囲気としては、窒素 (N₂) と希ガス (He、Ne、Ar、Kr、Xe) の少なくとも一つを含む) 雰囲気下、または窒素と水素 (H₂) と希ガス雰囲気下、またはアンモニア (NH₃) と希ガス雰囲気を用いることができる。酸化雰囲気としては、酸素 (O₂) と希ガス雰囲気下、または酸素と水素 (H₂) と希ガス雰囲気下、または一酸化二窒素 (N₂O) と希ガス雰囲気を用いることができる。40

【 0115 】

第 1 の絶縁層 663 上にゲート電極 664 を形成する。ゲート電極 664 としては、Ta、W、Ti、Mo、Al、Cu、Cr、Nd から選ばれた一種の元素または該元素を複数含む合金若しくは化合物を用いることができる。また、これら元素、合金、化合物の単層または積層構造を用いることができる。図では、単層構造のゲート電極 664 を示した。なお、ゲート電極 664 やゲート電極 664 と同時に形成（同一工程で形成）される配線は、第 1 の基板 100 の上面に垂直な方向から見た場合に角部が丸くなるよう引き回す50

のが好ましい。引き回しの方法は図9(B)に示した方法と同様とすることができます。ゲート電極664やゲート電極664と同時に形成(同一工程で形成)される配線を配線3012で示す。角部1201bに対して角部1202bの様に角部を丸くすることによって、ゴミ等が配線の角部に残るのを防止することができる。こうして、半導体装置のゴミによる不良を低減し歩留まりを高めることができる。

【0116】

薄膜トランジスタは、半導体層662と、ゲート電極664と、半導体層662とゲート電極664との間のゲート絶縁膜として機能する第1の絶縁層663とによって構成される。本実施例では、薄膜トランジスタをトップゲート型のトランジスタとして示したが、半導体層の下方にゲート電極を有するボトムゲート型のトランジスタであっても良いし、半導体層の上下にゲート電極を有するデュアルゲート型のトランジスタであっても良い。
10

【0117】

ゲート電極664の側面に接するように絶縁膜(図8中、サイドウォール667aと表記)が設けられている。サイドウォール667aを形成した後、半導体層662に対して導電型を付与する不純物元素を添加することによって、自己整合的に低濃度不純物領域662cを形成することができる。また、一対の不純物領域662bにシリサイドが形成された構造をサイドウォール667aを用いて自己整合的に形成してもよい。なお、サイドウォール667aを設ける構成を示したが、これに限定されず、サイドウォールを設けなくてよい。
20

【0118】

ゲート電極664及びサイドウォール667a上に第2の絶縁層667を形成する。第2の絶縁層667は窒化珪素膜などイオン性不純物をプロッキングするバリア性の絶縁膜であることが望ましい。例えば、第2の絶縁層667は窒化珪素または酸窒化珪素で形成する。この第2の絶縁層667は、半導体層662の汚染を防ぐ保護膜としての機能を有している。第2の絶縁層667を堆積した後に、水素ガスを導入して前述のような高密度プラズマ処理をすることで、第2の絶縁層667の水素化処理を行っても良い。または、アンモニア(NH_3)ガスを導入して、第2の絶縁層667の窒化処理と水素化処理を行っても良い。または、酸素、一酸化二窒素(N_2O)ガスなどと水素ガスを導入して、第2の絶縁層667の酸化窒化処理と水素化処理を行っても良い。この方法により、窒化処理、酸化処理若しくは酸化窒化処理を行うことにより第2の絶縁層667の表面を緻密化することができる。こうして第2の絶縁層667の保護膜としての機能を強化することができる。第2の絶縁層667に導入された水素は、その後400~450の熱処理をすることにより放出されて、半導体層662の水素化をすることができる。なお当該水素化処理は、第1の絶縁層663を用いた水素化処理と組み合わせて実施してもよい。
30

【0119】

第2の絶縁層667上に第3の絶縁層665を形成する。第3の絶縁層665としては、無機絶縁膜や有機絶縁膜の単層または積層構造を用いることができる。無機絶縁膜としては、CVD法により形成された酸化珪素膜や、SOG(Spin On Glass)法により形成された酸化珪素膜などを用いることができ、有機絶縁膜としてはポリイミド、ポリアミド、BCB(ベンゾシクロブテン)、アクリルまたはポジ型感光性有機樹脂、ネガ型感光性有機樹脂等の膜を用いることができる。
40

【0120】

また、第3の絶縁層665として、珪素(Si)と酸素(O)との結合で骨格構造が構成される材料を用いることもできる。この材料の置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

【0121】

第3の絶縁層665上に配線666を形成する。配線666としては、Al、Ni、W
50

、M o、T i、P t、C u、T a、A u、M nから選ばれた一種の元素または該元素を複数含む合金を用いることができる。また、これら元素、合金の単層または積層構造を用いることができる。図では、単層構造の例を示した。なお、配線666は、第1の基板100の上面に垂直な方向から見た場合に角部が丸くなるよう引き回すのが好ましい。引き回しの方法は図9(B)に示した方法と同様とすることができる。配線666を配線3013で示す。角部1201cに対して角部1202cの様に角部を丸くすることによって、ゴミ等が配線の角部に残るのを防止することができる。こうして、半導体装置のゴミによる不良を低減し歩留まりを高めることができる。配線3013は、コンタクトホール3014によって配線3011と接続される。配線666は、薄膜トランジスタのソースやドレインと接続される配線となる。

10

【0122】

配線666上に第4の絶縁層669を形成する。第4の絶縁層669としては、無機絶縁膜や有機絶縁膜の単層または積層構造を用いることができる。無機絶縁膜としては、CVD法により形成された酸化珪素膜や、SOG法により形成された酸化珪素膜などを用いることができ、有機絶縁膜としてはポリイミド、ポリアミド、BCB(ベンゾシクロブテン)、アクリルまたはポジ型感光性有機樹脂、ネガ型感光性有機樹脂等の膜を用いることができる。

【0123】

また、第4の絶縁層669として、珪素(Si)と酸素(O)との結合で骨格構造が構成される材料を用いることもできる。この材料の置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

20

【0124】

第4の絶縁層669上に電極134を形成する。電極134としては、A l、N i、W、M o、T i、P t、C u、T a、A u、M nから選ばれた一種の元素または該元素を複数含む合金を用いることができる。また、これら元素、合金の単層または積層構造を用いることができる。図では、単層構造の例を示した。

【0125】

図8(C)に示すように、電極134上に、絶縁層204を形成する。絶縁層204は、図2及び図3中、第2の絶縁層204a及び第3の絶縁層224bや、図12乃至図15中、第2の絶縁層204a、第4の絶縁層204b、第6の絶縁層204c及び第7の絶縁層204dに相当する。なお、絶縁層204のかわりに、図2及び図3中、第1の絶縁層203aや、図12乃至図15中、第1の絶縁層203a、第3の絶縁層203b、第5の絶縁層203cに相当する絶縁層を設けても良い。

30

【0126】

図8(D)に示すように、開口部205を設ける。開口部205の設け方は、実施の形態1において図2(C)で示した方法と同様である。開口部205は、剥離層712の一部が露出するように設けられる。図2及び図3や図12乃至図15に示したどの工程においても本実施の形態に示す作製方法を適用することができる。

40

【0127】

本発明をRFIDタグ(Radio Frequency Identificationタグ(無線タグ、ICタグ、ICチップ、RFタグ、電子タグ、トランスポンダとも呼ばれる)の作製方法に適用する場合、電極134は、図6(B)に示した電極332と接続される電極とすることができます。なお、電極134が形成された絶縁表面(即ち、第4の絶縁層669の表面)にアンテナを形成してもよい。電極134が形成された絶縁表面(即ち、第4の絶縁層669の表面)にアンテナを形成した場合(アンテナを半導体集積回路と一緒に形成した場合)、第1の基板100から剥離した半導体集積回路をアンテナと接続する工程が必要ない。そのため、RFIDタグをより低コストで作製することができる。

50

【 0 1 2 8 】

以上によって、低コストで且つ信頼性の高い半導体装置の作製方法を提供することができる。

【 0 1 2 9 】

本実施の形態は、実施の形態 1 乃至実施の形態 4 と自由に組み合わせて実施することができる。

【実施例 1】**【 0 1 3 0 】**

本実施例では、本発明によって作製することができる R F I D タグの構成について説明する。また、R F I D タグを用いた無線通信システムについて説明する。

10

【 0 1 3 1 】

図 16 (A) に、R F I D タグ 3 0 0 0 と、R F I D タグ 3 0 0 0 と無線通信によってデータの交信を行うリーダ / ライタ 2 2 0 1 とを有する無線通信システムの構成を示す。R F I D タグ 3 0 0 0 は、アンテナ 2 2 0 2 と、アンテナ 2 2 0 2 と信号の入力、出力をを行う回路部 2 2 0 3 とを有する。回路部 2 2 0 3 が実施の形態で説明した半導体集積回路に相当する。リーダ / ライタ 2 2 0 1 は、アンテナ 2 2 0 6 と、アンテナ 2 2 0 6 と信号の入力、出力をを行う回路部 2 2 0 7 とを有する。R F I D タグ 3 0 0 0 とリーダ / ライタ 2 2 0 1 とは、アンテナ 2 2 0 2 とアンテナ 2 2 0 6 とによって、変調された搬送波 (無線信号ともいう) を送信、受信することによりデータの入力、出力をを行う。回路部 2 2 0 3 は、アナログ部 2 2 0 4 及びデジタル部 2 2 0 5 を有する。アナログ部 2 2 0 4 は、アンテナ 2 2 0 2 と信号の入力、出力をを行う。デジタル部 2 2 0 5 は、アナログ部 2 2 0 4 と信号の入力、出力をを行う。

20

【 0 1 3 2 】

図 16 (B) に、アナログ部 2 2 0 4 及びデジタル部 2 2 0 5 の構成を示す。アナログ部 2 2 0 4 は、共振容量 2 5 0 1 と、帯域フィルタ 2 5 0 2 と、電源回路 2 5 0 3 と、復調回路 2 5 0 6 と、変調回路 2 5 0 7 とを有する。共振容量 2 5 0 1 は、アンテナ 2 2 0 2 が所定の周波数の信号を受信し易くするように設けられている。デジタル部 2 2 0 5 は、コード抽出回路 2 3 0 1 と、コード判定回路 2 3 0 2 と、巡回冗長検査回路 2 3 0 3 と、メモリ回路 2 3 0 5 と、制御回路 2 3 0 4 とを有する。

30

【 0 1 3 3 】

R F I D タグ 3 0 0 0 がデータを受信する場合について説明する。アンテナ 2 2 0 2 から入力された変調された搬送波は、帯域フィルタ 2 5 0 2 によってノイズを除去され、電源回路 2 5 0 3 及び復調回路 2 5 0 6 に入力される。電源回路 2 5 0 3 は、整流回路及び保持容量を有する。帯域フィルタ 2 5 0 2 を介して入力された変調された搬送波は、整流回路によって整流され、更に保持容量によって平滑化される。こうして、電源回路 2 5 0 3 は直流電圧を生成する。電源回路 2 5 0 3 において生成された直流電圧は電源電圧として、R F I D タグ 3 0 0 0 が有する回路部 2 2 0 3 内の各回路に供給される。なお、電源回路 2 5 0 3 から出力される電源電圧は、定電圧回路 (レギュレータ) を介して回路部 2 2 0 3 内の各回路に供給されてもよい。帯域フィルタ 2 5 0 2 を介して入力された変調された搬送波は、復調回路 2 5 0 6 によって復調され、復調された信号はデジタル部 2 2 0 5 に入力される。アナログ部 2 2 0 4 から入力された信号、即ち、変調された搬送波を復調回路 2 5 0 6 によって復調した信号は、コード抽出回路 2 3 0 1 に入力され、信号の有するコードが抽出される。コード抽出回路 2 3 0 1 の出力は、コード判定回路 2 3 0 2 に入力され、抽出されたコードが解析される。解析されたコードは、巡回冗長検査回路 2 3 0 3 に入れられ、送信エラーを識別するための演算処理が行われる。こうして、巡回冗長検査回路 2 3 0 3 は受信データに誤りがあるか否かを制御回路 2 3 0 4 に出力する。なお、復調回路 2 5 0 6 の出力を用いて信号に同期した所定の周波数のクロックを生成する位相同期回路を有していてもよい。位相同期回路としては、フェーズ・ロックド・ループ回路 (Phase Locked Loop 回路 : P L L 回路) を用いることができる。

40

【 0 1 3 4 】

50

次いで、RFIDタグ3000がデータを送信する場合について説明する。メモリ回路2305は、コード判定回路2302から入力される信号に応じて、記憶された固有識別子(UID: Unique Identifier)を制御回路2304に出力する。メモリ回路は、メモリと、当該メモリからのデータの読み出しを制御するメモリコントローラとを有する。メモリとして、マスクROMを用いることができる。巡回冗長検査回路2303は、送信データに対応するCRC符号を計算し、制御回路2304に出力する。制御回路2304は送信データにCRC符号を付加する。また、制御回路2304は、送信データにCRC符号が付加されたデータを符号化する。更に、制御回路2304は、符号化された情報を、所定の変調方式に対応して搬送波を変調するための信号に変換する。制御回路2304の出力は、アナログ部2204の変調回路2507に入力される。変調回路2507は、入力された信号に応じて搬送波を負荷変調し、アンテナ2202に出力する。

【0135】

本発明の半導体装置(RFIDタグ)の作製方法は、第1の基板とは別の基板上に移された複数の半導体集積回路を1つずつに分断する際の分断マージンを大きくとることができる。また、1枚の第1の基板から作製することができるRFIDタグの数を増やすことができる。そのため、低コストで且つ信頼性の高いRFIDタグの作製方法を提供することができる。

【0136】

本実施例は、上記の実施の形態と自由に組み合わせて実施することが可能である。

10

【実施例2】

【0137】

本実施例では、本発明によって作製することができるRFIDタグが有するメモリ(図16中、メモリ回路2305の有するメモリに相当)の作製方法について説明する。メモリとしてマスクROMを用いる例を説明する。

【0138】

マスクROMは複数のトランジスタで形成され、マスクROMを構成するトランジスタは、フォトリソグラフィを用いて形成される。その際、トランジスタ上に形成された層間絶縁膜において、トランジスタの例えばドレイン領域と接続する配線用のコンタクトホールを開口するか否かを選択する。こうして、異なるデータを書き込むことができる。例えば前記コンタクトホールを開口する場合は論理値「1」、開口しない場合は論理値「0」のデータを、メモリセルに書き込むことができる。

30

【0139】

フォトレジストを露光する工程において、ステッパなどの露光装置を用いてレチクル(フォトマスク)を通して露光する工程の前又は後に、上記コンタクトホールが開口される領域上のフォトレジストに電子ビーム又はレーザを照射する。その後、通常どおり現像、エッチング、フォトレジストの剥離などの工程をおこなう。こうすることで、レチクル(フォトマスク)を交換せずに、電子ビーム又はレーザの照射領域を選択するのみで、上記コンタクトホールを開口するパターンと開口しないパターンをつくり分けることができる。すなわち、レチクル(フォトマスク)を変えることなく、電子ビーム又はレーザの照射領域を選択することで、半導体装置毎に異なるデータが書き込まれたマスクROMを作製することが可能となる。

40

【0140】

このようなマスクROMの作製方法を用いることによって、製造時に半導体装置毎に固有識別子(UID)を設定することが可能となる。異なるUIDを設定する場合においても、レチクル(フォトマスク)を変える必要がないので、より低コストで半導体装置を作製することが可能となる。

【0141】

なお、本発明によって作製することができるRFIDタグは、マスクROMのかわりに、追記が可能なメモリを有していてもよいし、書き換え可能なメモリを有していてもよい

50

。また、マスクROMとこれらのメモリの両方を有していてもよい。

【0142】

本発明の半導体装置（RFIDタグ）の作製方法は、第1の基板とは別の基板上に移された複数の半導体集積回路を1つずつに分断する際の分断マージンを大きくとることができ。また、1枚の第1の基板から作製することができるRFIDタグの数を増やすことができる。そのため、低コストで且つ信頼性の高いRFIDタグを提供することができる。

【0143】

本実施例は、上記の実施の形態及び実施例1と自由に組み合わせて実施することができる。

10

【実施例3】

【0144】

本実施例では、本発明によって作製することができるRFIDタグにおける、無線通信の搬送波について説明する。

【0145】

搬送波の周波数は、サブミリ波である300GHz以上3THz以下、ミリ波である30GHz以上300GHz未満、マイクロ波である3GHz以上30GHz未満、極超短波である300MHz以上3GHz未満、超短波である30MHz以上300MHz未満、短波である3MHz以上30MHz未満、中波である300KHz以上3MHz未満、長波である30KHz以上300KHz未満、及び超長波である3KHz以上30KHz未満のいずれの周波数も用いることができる。例えば、13.56MHzの周波数の搬送波を用いてもよいし、2.45GHzの周波数の搬送波を用いてもよい。

20

【0146】

RFIDタグが有するアンテナの形状は、搬送波の周波数や、伝送方式に応じて変えることができる。例えば、アンテナは、電磁誘導方式を用いる場合はコイル状とし、マイクロ波方式を用いる場合はダイポール状とすることができる。

【0147】

本発明の半導体装置（RFIDタグ）の作製方法は、第1の基板とは別の基板上に移された複数の半導体集積回路を1つずつに分断する際の分断マージンを大きくとることができ。また、1枚の第1の基板から作製することができるRFIDタグの数を増やすことができる。そのため、低コストで且つ信頼性の高いRFIDタグを提供することができる。

30

【0148】

本実施例は、上記の実施の形態、実施例1及び実施例2と自由に組み合わせて実施することができる。

【実施例4】

【0149】

本実施例では、本発明によって作製することができるRFIDタグの用途について図10を用いて説明する。RFIDタグ3000は、アンテナを有し、アンテナを介した無線通信によってデータが入力、出力されることを特徴とする。RFIDタグ3000は、例えば、紙幣、硬貨、有価証券、無記名債券類、証書類（運転免許証や住民票等、図10（A）参照）に設けて使用することができる。また、包装用容器類（包装紙やボトル等、図10（B）参照）に設けて使用することもできる。DVDソフトやCDやビデオテープ等の記録媒体（図10（C）参照）に設けて使用することもできる。車やバイクや自転車等の乗物類（図10（D）参照）に設けて使用することもできる。鞄や眼鏡等の身の回り品（図8（E）参照）、食品類、衣類、生活用品類、電子機器等に設けて使用することもできる。電子機器とは、液晶表示装置、EL（エレクトロルミネッセンス）表示装置、テレビジョン装置（単にテレビまたはテレビ受像器とも呼ぶ）および携帯電話機等を指す。

40

【0150】

RFIDタグ3000は、物品の表面に貼り付けたり、物品に埋め込んだりして物品に

50

固定することができる。例えば、本なら紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりするとよい。紙幣、硬貨、有価証券類、無記名債券類、証書類等にRFIDタグ3000を設けることにより、偽造を防止することができる。また、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等にRFIDタグ3000を設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類にRFIDタグ3000を設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にRFIDタグ3000を埋め込むことによって、生まれた年や性別または種類等を容易に識別することが可能となる。

10

【0151】

本発明の半導体装置の作製方法は、第1の基板とは別の基板上に移された複数の半導体集積回路を1つずつに分断する際の分断マージンを大きくとることができ。また、1枚の第1の基板から作製することができる半導体装置の数を増やすことができる。そのため、低コストで且つ信頼性の高いRFIDタグ3000を提供することができる。

【0152】

本実施例は、上記の実施の形態及び実施例1乃至実施例3と自由に組み合わせて実施することができる。

【実施例5】

【0153】

20

本実施例では、本発明によって作製することができるRFIDタグ3000を用いた無線通信システムの一形態について、図11を用いて説明する。表示部9521を含む端末9520には、アンテナ及び当該アンテナに接続されたリーダライタが設けられている。物品A9532にはRFIDタグ3000が設けられ、物品B9522にもRFIDタグ3000が設けられている。図11(A)では、物品Aや物品Bの一例として内服薬を示した。物品A9532が含むRFIDタグ3000に端末9520のアンテナをかざすと、表示部9521に物品A9532の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴、商品の説明等の商品に関する情報が表示される。物品B9522が含むRFIDタグ3000に端末9520のアンテナをかざすと、表示部9521に物品B9522の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴、商品の説明等の商品に関する情報が表示される。

30

【0154】

図11(A)に示すシステムを利用したビジネスモデルの一例を示す。説明には図11(B)のフローチャートを用いる。端末9520において、アレルギーの情報を入力しておく(第1のステップ4001)。アレルギーの情報とは、所定の人物がアレルギー反応を起こす医薬品またはその成分等の情報である。端末9520に設けられたアンテナによって、前述のとおり物品A9532である内服薬Aの情報を取得する(第2のステップ4002)。内服薬Aの情報には内服薬Aの成分等の情報が含まれる。アレルギーの情報と取得した内服薬Aの成分等の情報とを比較し、一致するか否かを判断する(第3のステップ4003)。一致する場合、所定の人物は内服薬Aに対してアレルギー反応を起こす危険性があるとし、端末9520の使用者に注意を呼びかける(第4のステップ4004)。一致しない場合、所定の人物は内服薬Aに対してアレルギー反応を起こす危険性が少ないとし、端末9520の使用者にその旨(安全である旨)を知らせる(第5のステップ4005)。第4のステップ4004や第5のステップ4005において、端末9520の使用者に情報を知らせる方法は、端末9520の表示部9521に表示を行う方法であっても良いし、端末9520のアラーム等を鳴らす方法であっても良い。

40

【0155】

また、別のビジネスモデルの例を図11(C)に示す。端末9520に、同時に服用すると危険な内服薬または同時に服用すると危険な内服薬の成分の組み合わせの情報(以下、組み合わせの情報という)を入力しておく(第1のステップ4101)。端末9520

50

に設けられたアンテナによって、前述のとおり物品 A 9 5 3 2 である内服薬 A の情報を取得する（第 2 のステップ 4 1 0 2）。内服薬 A の情報には内服薬 A の成分等の情報が含まれる。次いで、端末 9 5 2 0 に設けられたアンテナによって、前述のとおり物品 B 9 5 2 2 である内服薬 B の情報を取得する（第 3 のステップ 4 1 0 3）。内服薬 B の情報には内服薬 B の成分等の情報が含まれる。こうして、複数の内服薬の情報を取得する。組み合わせの情報と取得した複数の内服薬の情報とを比較し、一致するか否か、即ち、同時に使用すると危険な内服薬の成分の組み合わせが有るか否かを判断する（第 4 のステップ 4 1 0 4）。一致する場合、端末 9 5 2 0 の使用者に注意を呼びかける（第 5 のステップ 4 1 0 5）。一致しない場合、端末 9 5 2 0 の使用者にその旨（安全である旨）を知らせる（第 6 のステップ 4 1 0 6）。第 5 のステップ 4 1 0 5 や第 6 のステップ 4 1 0 6 において、端末 9 5 2 0 の使用者に情報を知らせる方法は、端末 9 5 2 0 の表示部 9 5 2 1 に表示を行う方法であっても良いし、端末のアラーム等を鳴らす方法であっても良い。

【 0 1 5 6 】

本発明の半導体装置の作製方法は、第 1 の基板とは別の基板上に移された複数の半導体集積回路を 1 つずつに分断する際の分断マージンを大きくとることができる。また、1 枚の第 1 の基板から作製することができる半導体装置の数を増やすことができる。そのため、低コストで且つ信頼性の高い R F I D タグ 3 0 0 0 を提供することができる。

【 0 1 5 7 】

本実施例は、上記の実施の形態及び実施例 1 乃至実施例 4 と自由に組み合わせて実施することができる。

【 図面の簡単な説明 】

【 0 1 5 8 】

- 【 図 1 】実施の形態 1 の構成を示す図。
- 【 図 2 】実施の形態 1 の構成を示す図。
- 【 図 3 】実施の形態 1 の構成を示す図。
- 【 図 4 】実施の形態 1 の構成を示す図。
- 【 図 5 】実施の形態 2 の構成を示す図。
- 【 図 6 】実施の形態 3 の構成を示す図。
- 【 図 7 】実施の形態 4 の構成を示す図。
- 【 図 8 】実施の形態 5 の構成を示す図。
- 【 図 9 】実施の形態 5 の構成を示す図。
- 【 図 1 0 】実施例 4 の構成を示す図。
- 【 図 1 1 】実施例 5 の構成を示す図。
- 【 図 1 2 】実施の形態 2 の構成を示す図。
- 【 図 1 3 】実施の形態 2 の構成を示す図。
- 【 図 1 4 】実施の形態 2 の構成を示す図。
- 【 図 1 5 】実施の形態 2 の構成を示す図。
- 【 図 1 6 】実施例 1 の構成を示す図。

【 符号の説明 】

【 0 1 5 9 】

- 1 0 0 第 1 の基板
- 1 0 1 剥離層
- 1 0 2 半導体集積回路層
- 1 3 4 電極
- 2 0 1 第 1 の半導体集積回路
- 2 0 2 第 2 の半導体集積回路
- 2 0 3 a 第 1 の絶縁層
- 2 0 3 b 第 3 の絶縁層
- 2 0 3 c 第 5 の絶縁層
- 2 0 4 絶縁層

10

20

30

40

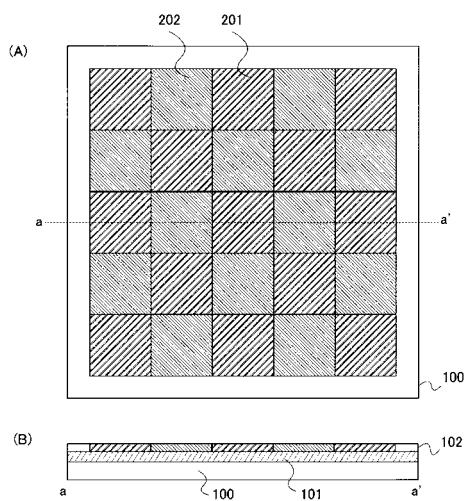
50

2 0 4 a	第 2 の絶縁層	
2 0 4 b	第 4 の絶縁層	
2 0 4 c	第 6 の絶縁層	
2 0 4 d	第 7 の絶縁層	
2 0 5	開口部	
2 0 6 a	第 2 の基板	
2 0 6 b	第 3 の基板	
2 0 6 c	第 4 の基板	
2 0 6 d	第 5 の基板	
2 0 9	第 4 の基板	10
2 1 0	第 5 の基板	
2 1 1	線	
2 1 2	線	
2 1 3	線	
2 1 4	線	
2 1 5	線	
2 1 6	線	
2 2 0	領域	
2 2 4 b	第 3 の絶縁層	
3 0 6	第 1 0 の基板	20
3 0 7	導電層	
3 0 8	異方性導電材料	
3 0 9	導電性粒子	
3 1 0	貼りあわせ基板	
3 3 2	電極	
4 0 1	第 1 の半導体集積回路	
4 0 2	第 2 の半導体集積回路	
4 0 3	第 3 の半導体集積回路	
4 0 4	第 4 の半導体集積回路	
5 0 1	第 6 の基板	30
5 0 2	第 7 の基板	
5 0 3	第 8 の基板	
5 0 4	第 9 の基板	
5 5 1	第 1 の半導体集積回路	
5 5 2	第 2 の半導体集積回路	
5 5 3	第 3 の半導体集積回路	
5 5 4	基板	
5 5 5	基板	
5 5 6	基板	
6 0 1	素子群	40
6 6 2	半導体層	
6 6 2 a	チャネル形成領域	
6 6 2 b	不純物領域	
6 6 2 c	低濃度不純物領域	
6 6 3	第 1 の絶縁層	
6 6 4	ゲート電極	
6 6 5	第 3 の絶縁層	
6 6 6	配線	
6 6 7	第 2 の絶縁層	
6 6 7 a	サイドウォール	50

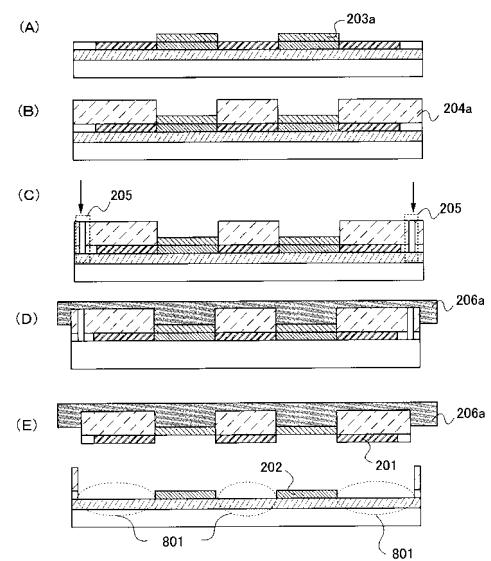
6 6 9	第 4 の 絶縁層	
7 1 1	絶縁層	
7 1 2	剥離層	
7 1 3	絶縁層	
8 0 1	領域	
8 0 2 a	領域	
8 0 2 b	領域	
8 0 2 c	領域	
1 2 0 1 a	角部	10
1 2 0 1 b	角部	
1 2 0 1 c	角部	
1 2 0 2 a	角部	
1 2 0 2 b	角部	
1 2 0 2 c	角部	
2 2 0 1	リーダ / ライタ	
2 2 0 2	アンテナ	
2 2 0 3	回路部	
2 2 0 4	アナログ部	
2 2 0 5	デジタル部	
2 2 0 6	アンテナ	20
2 2 0 7	回路部	
2 5 0 1	共振容量	
2 5 0 2	帯域フィルタ	
2 5 0 3	電源回路	
2 5 0 6	復調回路	
2 5 0 7	変調回路	
2 3 0 1	コード抽出回路	
2 3 0 2	コード判定回路	
2 3 0 3	巡回冗長検査回路	
2 3 0 4	制御回路	30
2 3 0 5	メモリ回路	
3 0 0 0	R F I D タグ	
3 0 1 1	配線	
3 0 1 2	配線	
3 0 1 3	配線	
3 0 1 4	コントラクトホール	
4 0 0 1	第 1 のステップ	
4 0 0 2	第 2 のステップ	
4 0 0 3	第 3 のステップ	
4 0 0 4	第 4 のステップ	40
4 0 0 5	第 5 のステップ	
4 1 0 1	第 1 のステップ	
4 1 0 2	第 2 のステップ	
4 1 0 3	第 3 のステップ	
4 1 0 4	第 4 のステップ	
4 1 0 5	第 5 のステップ	
4 1 0 6	第 6 のステップ	
9 5 2 1	表示部	
9 5 2 0	端末	
9 5 3 2	物品 A	50

9 5 2 2 物品 B

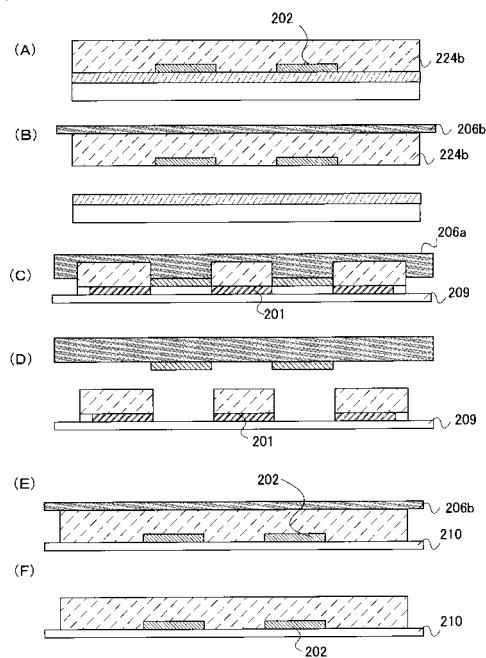
【図 1】



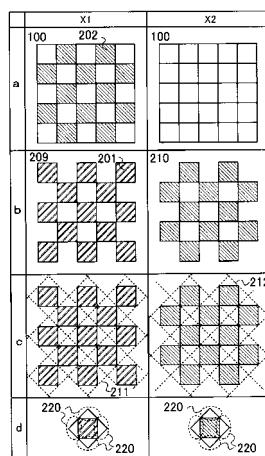
【図 2】



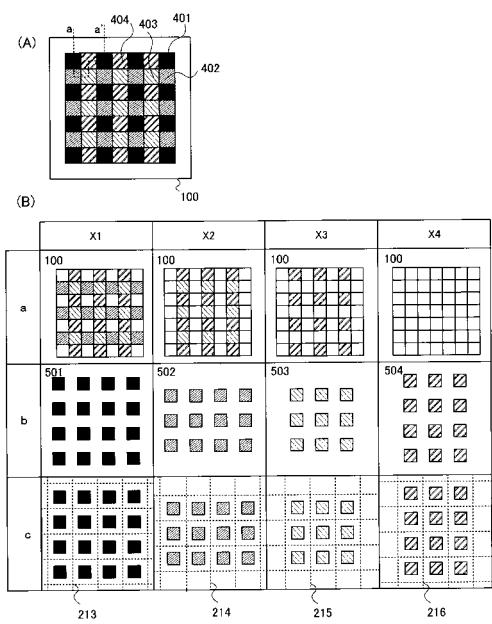
【図3】



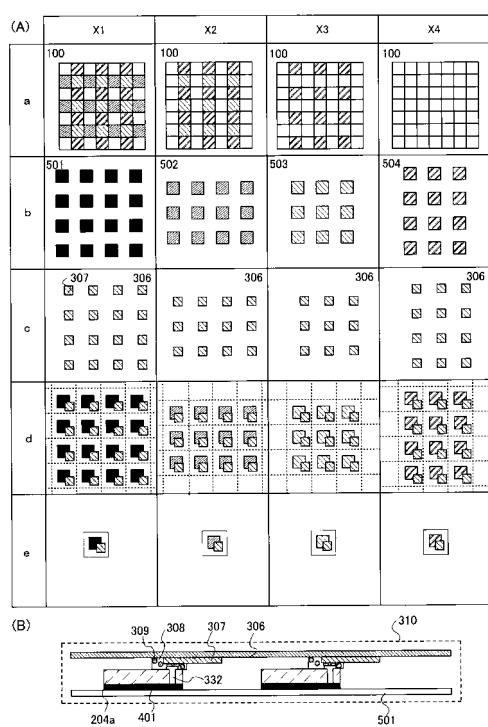
【図4】



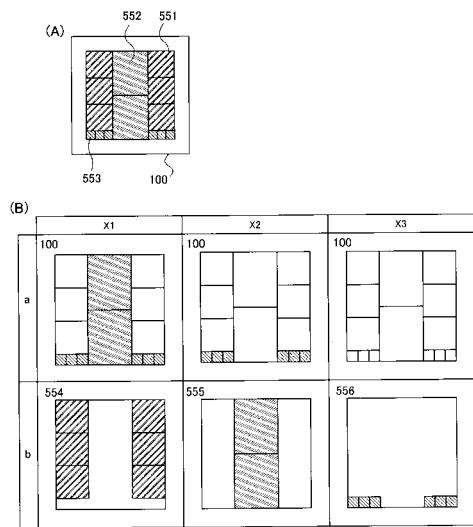
【図5】



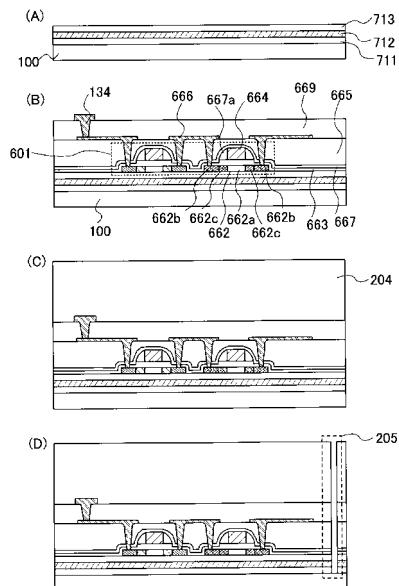
【図6】



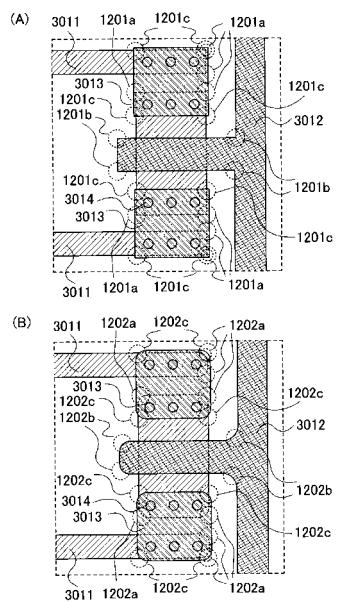
【図7】



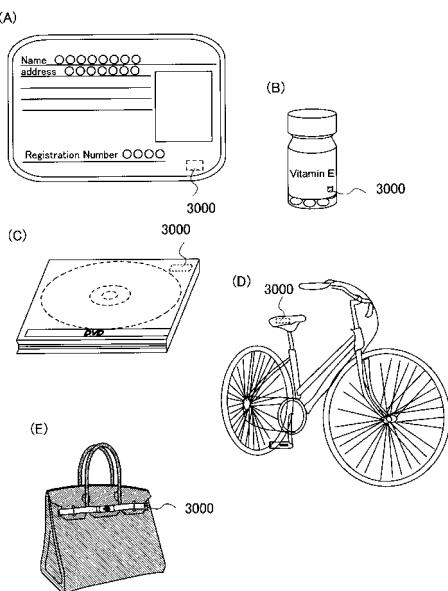
【図8】



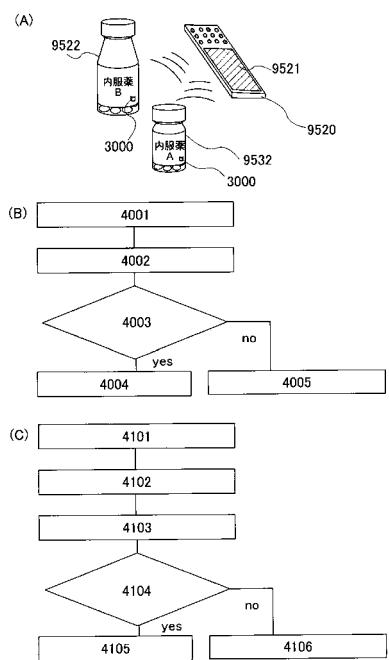
【図9】



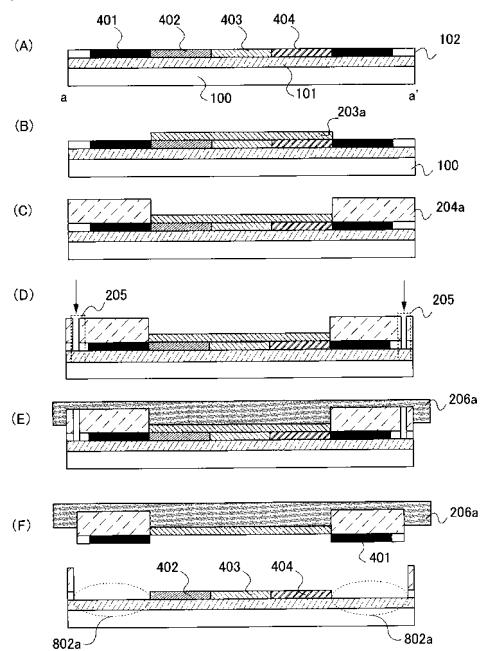
【図10】



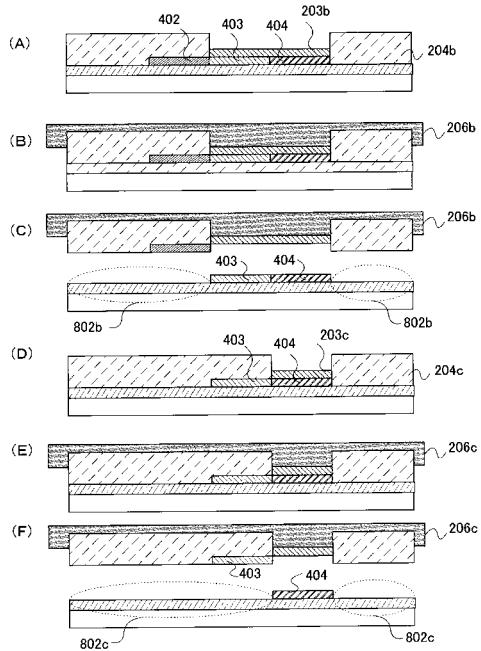
【図11】



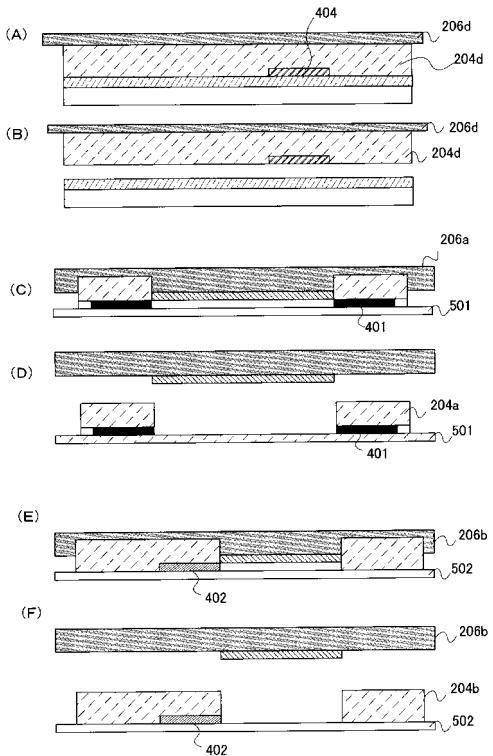
【図12】



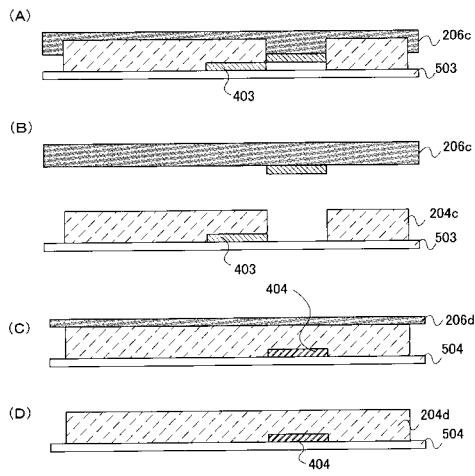
【図13】



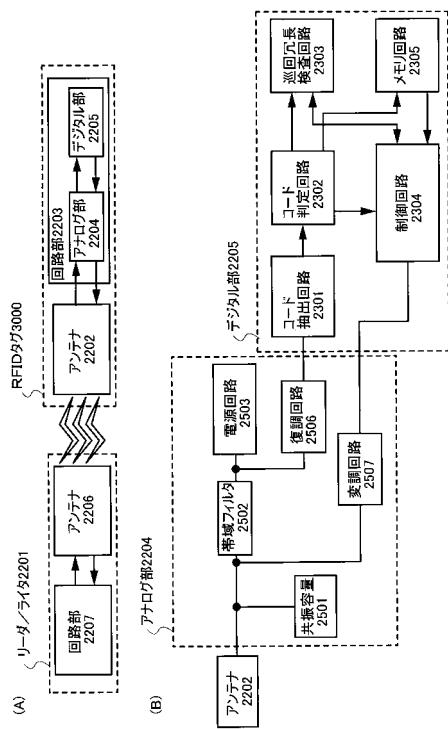
【図14】



【図15】



【図16】



フロントページの続き

審査官 加藤 俊哉

(56)参考文献 特開2004-134672(JP,A)
国際公開第2003/010825(WO,A1)
特開平08-172159(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 21 / 02
G 06 K 19 / 07
G 06 K 19 / 077
H 01 L 27 / 12