



(10) 授权公告号 CN 101681450 B

(45) 授权公告日 2013.08.14

(51) Int. Cl.

G06N 3/063 (2006.01)

G06N 3/00 (2006.01)

G06T 1/60 (2006.01)

(56) 对比文件

CN 1700250 A, 2005. 11. 23, 全文.

CN 1485798 A, 2004. 03. 31, 全文.

审查员 田志刚

公司 11293

代理人 迟军

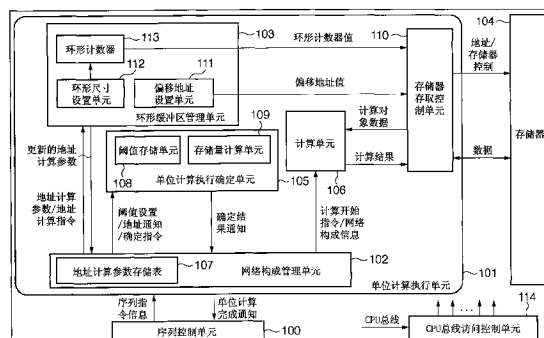
权利要求书3页 说明书18页 附图21页

权利要求书3页 说明书18页 附图21页

计算处理装置及其控制方法

(57) 摘要

本发明提供一种计算处理装置及其控制方法。所述计算处理装置基于通过分层地连接多个处理节点而构成的网络来执行计算处理,向所述多个处理节点的各个分配存储器的部分区域,将处理节点的计算结果存储在分配给该处理节点的所述部分区域的可存储区域中,并且将存储被连接到该处理节点的后一级的全部处理节点参照完毕的所述计算结果的区域设置为可存储区域。所述计算处理装置根据所述存储器的、分配给被指定执行处理节点的所述计算处理的处理节点的以及分配给连接到所述被指定的处理节点的前一级的处理节点的部分区域中的、计算结果的存储状态,确定是否要执行所述被指定的处理节点的计算。



1. 一种计算处理装置,所述计算处理装置基于通过分层地连接多个处理节点而构成的网络来执行计算处理,所述计算处理装置包括:

存储器控制单元,用于对所述多个处理节点的各个分配存储器的部分区域,将各个处理节点的计算结果分别存储在分配给各个处理节点的所述部分区域的可存储区域中,并且将存储被连接到各处理节点的后一级的全部处理节点参照完毕的所述计算结果的区域设置为可存储区域;

指定单元,用于指定所述多个处理节点的、要执行计算处理的处理节点;

确定单元,用于接收所述指定单元的指定,并且根据所述存储器的、由所述存储器控制单元分配给由所述指定单元指定的处理节点的以及分配给连接到所述指定的处理节点的前一级的处理节点的部分区域中的计算结果的存储状态,确定是否要执行由所述指定单元指定的处理节点的计算;以及

执行单元,用于接收所述确定单元的确定,并且当所述确定单元确定执行所述计算时进行控制,以执行与由所述指定单元指定的处理节点对应的计算处理,并且将计算结果输出到所述存储器控制单元,使得所述计算结果存储在由所述存储器控制单元分配给处理节点的部分区域中。

2. 根据权利要求1所述的计算处理装置,其中所述确定单元确定在以下情况下执行与所述指定的处理节点对应的计算:

当所述存储器的分配给连接到所述指定的处理节点的前一级的处理节点的部分区域,存储对所述指定的处理节点的计算所需要的计算结果时,以及

当所述存储器的分配给所述指定的处理节点的部分区域中存在可以存储所述指定的处理节点的计算结果的区域时。

3. 根据权利要求1或者2所述的计算处理装置,其中,所述确定单元通过将所述存储器的分配给连接到所述指定的处理节点的前一级的处理节点的部分区域中存储的计算结果的存储量与针对所述指定的处理节点预先设置的阈值相比较,来确定是否执行所述指定的处理节点的计算,并且

当在所述存储器的对应的部分区域中写入对应的处理节点的计算处理的计算结果时,将所述存储量加上预定量,并且当连接到所述对应的处理节点的后一级的处理节点的计算处理完成时,从所述存储量减去预定量。

4. 根据权利要求1或者2所述的计算处理装置,其中,所述多个处理节点的各个响应于所述指定单元的单个指定来执行用于对小于全部处理对象输入数据的预定量数据进行处理为单位计算,并且通过重复所述单位计算来实现针对全部处理对象输入数据的计算。

5. 根据权利要求4所述的计算处理装置,其中,由所述多个处理节点的各个执行的计算处理是用于由二维输入数据产生二维输出数据的计算,并且

所述单位计算是用于输出所述二维输出数据的一行的数据的计算。

6. 根据权利要求4所述的计算处理装置,其中,所述存储器控制单元通过循环地重写所述存储器的所分配的部分区域来存储所述单位计算的计算结果。

7. 根据权利要求1或者2所述的计算处理装置,其中,所述存储器具有连续地址空间,并且当所述连续地址空间的不同子空间被分配给所述多个处理节点时所述存储器被共用。

8. 根据权利要求1或者2所述的计算处理装置,其中,所述网络的计算处理是卷积神经

网络的计算处理。

9. 根据权利要求1或者2所述的计算处理装置,所述计算处理装置还包括暂停单元,所述暂停单元用于在所述存储器的对应于所述多个处理节点的一个处理节点的部分区域中、由连接到该处理节点的后一级的全部处理节点对所述部分区域中的所有区域中存储的全部计算结果的参照完毕的情况下,暂停所述网络的计算,以便对所述部分区域中存储的计算结果执行预定处理。

10. 根据权利要求9所述的计算处理装置,其中,所述预定处理是用于将所述部分区域中存储的计算结果传送到另一存储区域的处理。

11. 一种用于计算处理装置的控制方法,所述计算处理装置基于通过分层地连接多个处理节点而构成的网络来执行计算处理,所述控制方法包括:

存储器控制步骤,用于对所述多个处理节点的各个分配存储器的部分区域,将各个处理节点的计算结果分别存储在分配给各个处理节点的所述部分区域的可存储区域中,并且将存储被连接到各个处理节点的后一级的全部处理节点参照完毕的所述计算结果的区域设置为可存储区域;

指定步骤,用于指定所述多个处理节点的、要执行计算处理的处理节点;

确定步骤,用于根据所述存储器的、分配给在所述指定步骤中指定的处理节点的以及分配给连接到所述指定的处理节点的前一级的处理节点的部分区域中的计算结果的存储状态,确定是否要执行所述指定的处理节点的计算;以及

执行步骤,用于当在所述确定步骤中确定执行所述计算时进行控制,以执行与所述指定的处理节点对应的计算处理。

12. 根据权利要求11的控制方法,其中,在所述确定步骤中确定在以下情况下执行与所述指定的处理节点对应的计算:

当所述存储器的分配给连接到所述指定的处理节点的前一级的处理节点的部分区域,存储所述指定的处理节点的计算所需要的计算结果时,以及

当所述存储器的分配给所述指定的处理节点的部分区域中存在可以存储所述指定的处理节点的计算结果的区域时。

13. 根据权利要求11或者12所述的控制方法,其中,在所述确定步骤中通过将所述存储器的分配给连接到所述指定的处理节点的前一级的处理节点的部分区域中存储的计算结果的存储量与针对所述指定的处理节点预先设置的阈值相比较,来确定是否执行所述指定的处理节点的计算,并且

当在所述存储器的对应部分区域中写入对应的处理节点的计算处理的计算结果时,将所述存储量加上预定量,并且当连接到所述对应的处理节点的后一级的处理节点的计算处理完成时,从所述存储量减去预定量。

14. 根据权利要求11或者12所述的控制方法,其中,所述多个处理节点的各个响应于在所述指定步骤中的单个指定来执行用于对小于全部处理对象输入数据的预定量数据进行处理的数据计算,并且通过重复所述单位计算来实现针对全部处理对象输入数据的计算。

15. 根据权利要求14所述的控制方法,其中,由所述多个处理节点的各个执行的计算处理是用于由二维输入数据产生二维输出数据的计算,并且

所述单位计算是用于输出所述二维输出数据的一行的数据的计算。

16. 根据权利要求 14 所述的控制方法,其中,在所述存储器控制步骤中,通过循环地重写所述存储器的所分配的部分区域来存储所述单位计算的计算结果。

17. 根据权利要求 11 或者 12 所述的控制方法,其中,所述存储器具有连续地址空间,并且当所述连续地址空间的不同子空间被分配给所述多个处理节点时所述存储器被共用。

18. 根据权利要求 11 或者 12 所述的控制方法,所述控制方法还包括暂停步骤,所述暂停步骤用于在所述存储器的对应于所述多个处理节点的一个处理节点的部分区域中、由连接到该处理节点的后一级的全部处理节点对所述部分区域中的所有区域中存储的全部计算结果的参照完毕的情况下,暂停所述网络的计算,以便对所述部分区域中存储的计算结果执行预定处理。

19. 根据权利要求 18 所述的控制方法,其中,所述预定处理是用于将所述部分区域中存储的计算结果传送到另一存储区域的处理。

计算处理装置及其控制方法

技术领域

[0001] 本发明涉及一种应用于图案识别装置、图案识别系统和分层滤波计算处理装置等的分层计算处理方法和装置。

背景技术

[0002] 作为针对图案识别系统、预测系统和控制系统等的应用,普遍利用使用神经网络的信号处理装置。所述神经网络经常被实现为在微处理器上运行的软件,并且被提供为用于个人计算机和 workstation 等的应用软件。

[0003] 图 14 是示出了使用一般的层互连神经网络的图像处理装置的布置的示例的示意图。参见图 14,附图标记 21 表示检测对象数据,诸如光栅扫描图像数据。附图标记 22 表示计算单元,其从图像中检测预定目标,并且包含图 14 的示例中的三层的神经网络。附图标记 23 表示对应于计算结果的输出数据面(plane)。所述计算单元 22 在扫描和参照预定图像区域 24 的同时进行处理,由此检测图像中存在的检测对象。输出数据面 23 是具有与作为检测对象的图像数据 21 相同大小的图像面,并且存储当计算单元 22 在扫描图像数据 21 的所有区域的同时对它们进行处理时获得的检测输出。因为计算单元 22 在检测到对象的位置输出大值,因此计算单元 22 可以通过扫描输出数据面 23 而识别所述对象在图像面中的位置。在计算单元 22 中,附图标记 25、26 和 27 表示神经网络的层,并且各层中存在预定数量的神经元 28。第一层 25 具有与参照图像的像素数量相同数量的节点(即,神经元 28)。各神经元经由预定的加权系数而前馈互连。图 15 示出了一个神经元 28 的布置。附图标记 in_1 到 in_n 表示到这个处理节点的输入值,所述输入值在第一层中是检测对象图像数据并且在第二层和后续层中是前一层的神经元输出值。乘法器 31a、31b、...、31n 输出通过将前一层的各神经元的输出值与通过学习获得的系数 w_1 到 w_n 相乘而获得的乘积。累加加法器 32 累加来自乘法器 31a、31b、...、31n 的乘积。非线性转换处理单元 33 使用逻辑函数或者双曲正切函数(tanh 函数)等非线性地转换累加加法器 32 的累加和,并且将转换结果输出为检测结果“输出”。在分层神经网络中,使用一般公知的诸如反向传播等的学习算法根据检测对象预先确定各神经元需要的加权系数 w_1 到 w_n 。

[0004] 为了这种层互连神经网络在嵌入设备等中的低成本实现,已经提出了使用模拟硬件或者数字硬件的实现方法。例如,日本专利 No. 2679730(特许文献 1)公开了分层结构神经网络的架构,其以时分复用的方式使用单层模拟神经网络硬件来实现多层结构。而且,日本专利特开平 No. 03-055658 号公报(特许文献 2)公开了使用数字硬件的实现方法。

[0005] 另一方面,已知被称为神经网络的卷积神经网络(以下简称为 CNN)的计算方法作为允许相对于识别对象的变动稳健的图案识别的方法。例如,日本专利特开平 No. 10-021406 号公报(特许文献 3)和日本专利特开 No. 2002-358500 号公报(特许文献 4)已经提出了被应用于图像中的对象识别或者检测的示例。

[0006] 图 16 示出了作为简单 CNN 的示例的逻辑网络构成。图 16 示出了三层 CNN 的示例,其中,第一层 406 的特征数是 3,第二层 410 的特征数是 2,第三层 411 的特征数是 1。附图

标记 401 表示图像数据,其对应于光栅扫描的图像数据。附图标记 403a 至 403c 表示第一层 406 的特征面。所述特征面是图像数据面,其表示当使用预定特征提取滤波器(卷积计算的累加和以及非线性处理)扫描前一层的数据时的计算结果。因为特征面是光栅扫描图像数据的检测结果,因此也通过面来表达检测结果。通过相应的特征提取滤波器来从图像数据 401 产生特征面 403a 至 403c。例如,通过对应于卷积滤波器核 404a 至 404c 的二维卷积滤波计算和所述计算结果的非线性转换来产生特征面 403a 至 403c。注意,附图标记 402 表示卷积计算所需要的参照图像区域。

[0007] 例如,具有 11×11 的核尺寸(在水平方向上的长度和在垂直方向上的高度)的卷积滤波计算通过由下式给出的积和计算来处理数据:

$$output(x, y) = \sum_{row=0}^{rowSize} \sum_{column=0}^{columnSize} input(x + column, y + row) \times weight(column, row)$$

[0008]

(1)

[0009] 其中,

[0010] $input(x, y)$: 在坐标 (x, y) 的参照像素值

[0011] $output(x, y)$: 在坐标 (x, y) 的计算结果

[0012] $weight(column, row)$: 在坐标 $(x+column, y+row)$ 的加权系数

[0013] $columnSize = 11, rowSize = 11$: 卷积滤波器核尺寸(滤波器抽头的数量)。

[0014] 附图标记 404a 至 404c 表示具有不同系数的卷积滤波器核。而且,卷积滤波器核具有依赖于特征面的不同尺寸。以下将卷积滤波器核称为“卷积核”。

[0015] CNN 计算通过在针对各像素进行多个滤波器核的扫描的同时重复积和计算、并且通过对最后的积和结果进行非线性的转换,来产生特征面。在计算特征面 403a 时,由于与前一层的互连的数量是 1,因此滤波器核的数量是 1(404a)。另一方面,在计算特征面 407a 和 407b 的每个时,由于与前一层(第一层 406)的互连的数量是 3,因此将对应于卷积核 409a 至 409c 或者 409d 至 409f 的三个卷积滤波器的计算结果累加。卷积核 409a 至 409f 具有不同的滤波系数。卷积核 409a 至 409c 以及卷积核 409d 至 409f 具有不同的核尺寸,如图 16 中所示。例如,可以通过下述方式来产生特征面 407a: 累加来自卷积核 409a 至 409c 的输出,并且最后执行累加结果的非线性转换处理。

[0016] 卷积核(卷积滤波器)的累加和非线性转换处理的基本布置与图 15 中所示的神经元的相同。即,卷积核的系数对应于加权系数 w_1 到 w_n 。在互连到诸如特征面 407a、407b 和 408 的多个在前层的特征面时,累加加法器 32 累加多个卷积核计算结果。即,互连的总数对应于卷积核尺寸 $\times$ 前一层的特征数。

[0017] 图 17 是用于说明在 CNN 计算中的图形检测处理的图。附图标记 51a 至 51c 表示卷积核,其例示了第一层的特征提取对象,并且被学习以分别提取水平边和斜边。附图标记 52a 和 52b 表示根据多个第一层特征(一次特征)的提取结果和它们的空间配置关系而确定的图形。附图标记 53 表示最后提取的图形(在这个示例中为三次特征)。根据多个第二层特征(二次特征)的提取结果和它们的空间分配关系来确定图形 53。假定通过使用诸如感知学习、反向传播学习等的流行方法学习来对各特征确定卷积核的各滤波系数。在目标检测和识别等中,通常使用具有如 10×10 或者更大的尺寸的滤波器核。一般,卷积核尺寸

针对各特征不同。

[0018] 以这种方式,在 CNN 计算中,通过在按各图像面来保持针对各特征提取的结果的同时分层互连各层,可以实现基于原始特征和它们的空间分配关系的稳健图案检测。

[0019] 如使用图 14 所描述的,在使用一般的分层神经网络的、用于检测图像中的目标的装置中,作为计算处理所需要的存储器尺寸,除了输入和输出图像缓冲器之外,用于保持神经元输出的缓冲存储器是足够的。即,如果提供了具有与神经元数量相同的预定位数的存储器,则可以执行期望的计算处理。

[0020] 另一方面,在 CNN 计算的情况下,由于根据在前层的多个特征提取结果的空间分配来进行特征提取,因此在相邻层之间需要预定尺寸的数据缓冲器。例如,在图 16 中所示的 CNN 计算配置的情况下,除了输入和输出图像缓冲器之外,还需要图像尺寸 $\times 5$ 个特征面缓冲存储器。因为这个原因,处理所需要的存储器尺寸变得大于一般的分层神经网络。

[0021] 在如上所述的特许文献 3 和 4 中公开的方法也是用于通过图像面保持特征提取结果的方法,并且处理所需要的存储器尺寸大于一般的分层神经网络。

[0022] 特别地,在 CNN 计算的硬件实现时,需要在大规模集成电路 (LSI) 中制备具有大的尺寸的 RAM(随机存取存储器),导致电路规模和成本上的提高。即使在 CNN 计算的软件实现时,如果其被实现在嵌入装置中,则由于系统所需要的存储器尺寸上的提高而导致成本类似地提高。

发明内容

[0023] 本发明已经被提出来解决此类问题,并且一个典型实施例提供了使用小存储器尺寸、根据诸如 CNN 计算等的空间分配关系、来实现分层计算处理的方法和电路。

[0024] 根据本发明的一个方面,提供了一种计算处理装置,所述计算处理装置基于通过分层地连接多个处理节点而构成的网络来执行计算处理,所述计算处理装置包括:

[0025] 存储器控制单元,用于对所述多个处理节点的各个分配存储器的部分区域,将各个处理节点的计算结果存储在分配给该处理节点的所述部分区域的可存储区域中,并且将存储被连接到该处理节点的后一级的全部处理节点参照完毕的所述计算结果的区域设置为可存储区域;

[0026] 指定单元,用于指定所述多个处理节点的、要执行计算处理的处理节点;

[0027] 确定单元,用于根据所述存储器的、分配给由所述指定单元指定的处理节点的以及分配给连接到所述指定的处理节点的前一级的处理节点的部分区域中的、计算结果的存储状态,确定是否要执行所述指定的处理节点的计算;以及

[0028] 执行单元,用于当所述确定单元确定执行所述计算时进行控制,以执行与所述指定的处理节点对应的计算处理。

[0029] 根据本发明的另一个方面,提供了一种用于计算处理装置的控制方法,所述计算处理装置基于通过分层地连接多个处理节点而构成的网络来执行计算处理,所述控制方法包括:

[0030] 存储器控制步骤,用于对所述多个处理节点的各个分配存储器的部分区域,将各个处理节点的计算结果存储在分配给该处理节点的所述部分区域的可存储区域中,并且将存储被连接到该处理节点的后一级的全部处理节点参照完毕的所述计算结果的区域设置

为可存储区域；

[0031] 指定步骤,用于指定所述多个处理节点的、要执行计算处理的处理节点；

[0032] 确定步骤,用于根据所述存储器的、分配给在所述指定步骤中指定的处理节点的以及分配给连接到所述指定的处理节点的前一级的处理节点的部分区域中的、计算结果的存储状态,确定是否要执行所述指定的处理节点的计算；以及

[0033] 执行步骤,用于当在所述确定步骤中确定执行所述计算时进行控制,以执行与所述指定的处理节点对应的计算处理。

[0034] 通过以下参照附图对示例性实施例的描述,本发明的其他特征将变得清楚。

附图说明

[0035] 图 1 是用于说明使用根据实施例的分层计算处理装置的图像处理设备的布置的示例的框图；

[0036] 图 2 是示出根据第一实施例的分层计算处理装置的布置的示例的框图；

[0037] 图 3 是用于说明处理节点的逻辑连接结构的图；

[0038] 图 4A 和图 4B 是用于说明根据所述实施例的每个处理节点的单位计算的图；

[0039] 图 5 是示出了根据所述实施例的与存储器分配相关的示例的图；

[0040] 图 6 是示出从图 3 所示的分层网络中提取的、以第四处理节点为中心的部分网络的图；

[0041] 图 7 是示出了从在图 5 中所示的存储器分配中提取的部分存储器分配的图；

[0042] 图 8A、图 8B 和图 8C 示出了网络构成信息表的数据结构的示例；

[0043] 图 9 是用于说明计算对象像素数据的读取处理的图；

[0044] 图 10 是用于说明计算单元的布置的示例的框图；

[0045] 图 11A 和图 11B 是用于说明单位计算执行确定单元的操作的流程图；

[0046] 图 12A 和图 12B 是用于说明单位计算执行确定单元的操作的流程图；

[0047] 图 13 是用于说明根据第二实施例的分层计算处理装置的布置的示例的框图；

[0048] 图 14 是用于说明层互连神经网络的构成的示例的图；

[0049] 图 15 是示出神经元的布置的示例的图；

[0050] 图 16 是用于说明卷积神经网络 (CNN) 的网络构成的示例的图；以及

[0051] 图 17 是用于说明 CNN 的特征提取的示例的图。

具体实施方式

[0052] 现在根据附图来详细说明本发明的示例性实施例。

[0053] < 第一实施例 >

[0054] 图 1 是示出包括根据第一实施例的分层计算处理电路的图案检测装置的布置的示例的框图。所述图案检测装置具有检测图像数据中的特定目标 (图像图案) 的功能。参见图 1,附图标记 61 表示图像输入单元,其包括光学系统和诸如 CCD (电荷耦合器件) 或者 CMOS (互补金属氧化物半导体) 传感器的光电转换器件等。而且,图像输入单元 61 包括用于控制 CCD 或者 CMOS 传感器的驱动器电路、模数 (AD) 转换器、用于控制各种图像校正的信号处理电路和帧缓冲器等。附图标记 62 表示预处理单元,其执行用于有效地执行来自图像

的图形等的检测处理所需要的各种预处理。具体地,预处理单元 62 通过硬件来处理诸如颜色转换处理和对比度校正处理等的图像数据转换。CNN 处理单元 63 是包括分层计算处理装置的特征检测处理单元。下面参照图 2 来说明 CNN 处理单元 63 的细节。

[0055] 附图标记 66 表示 DMAC(直接存储器存取控制器),其控制在图像总线 64 上的各处理单元之间的数据传送和在图像总线 64 上的设备与在 CPU 总线 67 上的 RAM 70 之间的数据传送。附图标记 65 表示桥(bridge),其提供图像总线 64 与 CPU 总线 67 之间的桥功能。附图标记 68 表示 CPU,其控制该装置的整体操作。附图标记 69 表示 ROM(只读存储器),其存储指定 CPU 68 的操作的指令和各种计算所需要的参数数据。例如,ROM 69 存储 CNN 处理单元 63 的操作所需要的加权系数、网络互连信息和序列信息等。附图标记 70 表示 RAM(随机存取存储器),其作为 CPU 68 的操作所需要的主存储器,并且包括诸如 DRAM(动态 RAM)等的、具有较大容量的存储器。CPU 68 可以经由桥 65 来访问在图像总线 64 上的各种处理单元。通过隔离图像总线 64 和 CPU 总线 67,可以同时地(即并行地)执行硬件组件 61 至 63 的操作和 CPU 68 的操作。

[0056] 图 2 是示出在第一实施例的 CNN 处理单元 63 中的分层计算处理装置的布置的示例的框图。

[0057] 图 2 中所示的分层计算处理装置用于执行例如图 3 中所示的分层计算。在图 3 中,处理节点表示执行用于从卷积计算对象图像和卷积核获得卷积计算结果的处理的块。注意,为了方便,在图 3 中提供了第 0 处理节点。但是,第 0 处理节点不具体执行任何处理,并且输入图像被输入到第一到第三处理节点。例如,图 3 中的第四处理节点通过向来自第一到第三处理节点的输出应用具有不同系数的卷积核而执行卷积计算。然后,第四处理节点将各卷积计算结果相加,并且执行非线性转换,以获得计算结果。而且,第四处理节点的计算结果被输入到第六和第七处理节点。

[0058] 在向图 3 中所示的 CNN 应用图 2 中所示的分层计算处理装置时,图 2 中所示的分层计算处理装置是在处理节点之间使用的时间共享系统,因此执行在各处理节点中指定的计算。例如,像这样执行 CNN 计算:使用分层计算处理装置来进行在第一节点中指定的计算,然后进行在第二处理节点中指定的计算。即,存在构成 CNN 的多个处理节点以形成逻辑网络,但是,物理上仅存在执行在处理节点中指定的计算的一个分层计算处理设备。当然,也可以构造为使用多个分层计算处理装置。

[0059] 参见图 2,附图标记 114 表示 CPU 总线访问控制单元,其是 CPU 68 访问 CNN 处理单元 63 中的各种寄存器和存储器 104 所需要的总线接口。例如,经由该接口来写入诸如网络构成管理单元 102 中的地址计算参数存储表 107 和计算单元 106 中的加权系数集 1205(下面参照图 10 描述)等的各种设置数据。

[0060] 在图 2 中,序列控制单元 100 根据预先设置的计算顺序信息来向单位计算执行单元 101 输出序列指令信息。在本实施例中,如上所述,分层计算处理装置以时间共享的方式来执行在各处理节点中指定的计算。因此,序列控制单元 100 控制由单位计算执行单元 101 在各处理节点中指定的计算的顺序。

[0061] 序列控制单元 100 指示循环地执行构成分层计算网络的所有处理节点。例如,在通过本实施例的分层计算处理装置执行图 3 中所示的 CNN 时,序列控制单元 100 指示单位计算执行单元 101 像下面这样循环地执行各处理节点:

[0062] “在第一处理节点中指定的计算→在第二处理节点中指定的计算→...→在第八处理节点中指定的计算→在第一处理节点中指定的计算”

[0063] 在图 2 中,单位计算执行单元 101 根据来自序列控制单元 100 的指令来执行在所指示的处理节点中指定的计算。在单位计算执行单元 101 中,预先设置在执行计算时的单位(以下称为单位计算)。

[0064] 在执行图 3 中所示的 CNN 时,在每个处理节点中指定的计算包括卷积计算、它们的相加以及结果的非线性转换,并且对整个输入图像(整个输入数据)执行一系列计算。注意,当对来自诸如第四到第八处理节点的多个处理节点的输出执行卷积计算时,执行卷积计算结果的相加。因此,在进行在各处理节点中指定的计算后,计算结果限定二维图像。

[0065] 相对地,在此的单位计算表示用于输出在所述系列计算中在水平方向上的一行(或者在垂直方向上的一列)的计算结果的计算,并且通过重复该单位计算,执行在各处理节点中指定的计算。

[0066] 图 4A 和图 4B 是用于说明由处理节点执行的单位计算的图。为了简化,图 4A 和图 4B 示出了对作为计算对象图像的计算输出图像(或者向网络的输入图像)进行卷积计算(在图 3 中所示的第一到第三处理节点的情况下)的情况,并且省略非线性转换。

[0067] 参见图 4A,附图标记 601 表示计算对象图像,其中,一个最小格(box)表示以光栅扫描顺序表示的输入图像的像素或者在前一层的处理节点中的计算结果像素(input(x, y), x:水平位置, y:垂直位置)。附图标记 602 表示计算结果图像,其中,一个最小格表示以光栅扫描顺序表示的计算结果像素(output(x, y), x:水平位置, y:垂直位置)。

[0068] 基准图像区域 603(在粗体框中的区域)是在对位置 output(6, 7) 的卷积计算进行处理时的基准图像的区域。注意,图 4A 中的基准图像区域 603 表示通过在水平方向上的“11”和在垂直方向上的“13”限定卷积核尺寸的情况。

[0069] 计算结果图像 602 中的粗体框中的区域 604 表示当对计算对象图像 601 进行单位计算(用于在水平方向上的一行的计算)时获得的结果区域。在结果区域 604 中的交叉影线区域中的像素是依赖于卷积核尺寸而产生的周边区域(不进行任何计算的区域)中的像素。在分层处理中如何处理这些周边区域(删除或者嵌入默认值等)不是本发明中的基本问题。在这种情况下,例如,假定嵌入默认值。

[0070] 可以从图 4A 看出,在执行单位计算时,要求具有至少等于计算对象图像的水平尺寸和等于卷积核的尺寸的垂直尺寸的区域 605 作为计算对象图像的所需区域。即,该区域 605 的数据作为通过处理节点的单位计算的处理对象数据。为了简化,以下将该区域 605 称为单位计算对象图像区域。可以通过在移位单位计算对象区域 605 的同时执行由结果区域 604 表示的单位计算,来对计算对象图像 601 的整个区域进行卷积计算。注意图 4B 示出了当将单位计算对象图像区域从图 4A 中的状态移位一个像素(针对一条水平行)时对作为单位计算对象的图像区域 610 进行单位计算的情况。也从结果区域 604 向下移位一个像素而作为结果区域 611。此时,是否执行特定的单位计算,依赖于是否已经由前一层的处理节点计算了作为该单位计算的计算对象的图像区域的像素数据并且输出该结果。

[0071] 在完成通过序列控制单元 100 指定的单位计算时,单位计算执行单元 101 向序列控制单元 100 通知单位计算的完成(单位计算完成通知)。

[0072] 根据以上描述,当要使用本实施例的序列控制单元 100 和单位计算执行单元 101、

按单位对各单位计算执行图 3 中所示的 CNN 时,进行下面的操作。

[0073] (1) 序列控制单元 100 指示单位计算执行单元 101 执行在第一处理节点中指定的计算,作为序列指令信息。其后,序列控制单元 100 在每次从单位计算执行单元 101 接收到单位计算完成通知时循环地更新像“在第二处理节点中指定的计算→...→在第八处理节点中指定的计算→在第一处理节点中指定的计算”的指令。

[0074] (2) 当单位计算执行单元 101 从序列控制单元 100 接收到序列指令信息时,单位计算执行单元 101 确定是否可以执行指示的单位计算。注意下面说明这个单位计算执行单元 101 的操作和确定,并且单元 101 使用指示作为该单位计算的对象的图像区域的像素数据是否可以获得的信息作为一个标准。当确定可以执行单位计算时,单位计算执行单元 101 执行在由针对单位计算的指令信息指示的处理节点中指定的计算(例如针对水平方向上的一行)。在完成单位计算时,单元 101 向序列控制单元 100 通知单位计算的完成。当确定不能执行单位计算时,单位计算执行单元 101 跳过对应的单位计算,并且向序列控制单元 100 通知单位计算的完成。

[0075] 参见图 2,存储器 104 被划分为分配给各处理节点的部分区域,并且每个部分区域被用作环形缓冲区。图 5 例示了在执行图 3 中所示的分层计算时存储器 104 被划分为部分区域的状态。例如,在执行对应于图 3 中所示的第四处理节点的计算时,单位计算执行单元 101 从存储器 104 的分配给第一处理节点的环形缓冲区、分配给第二处理节点的环形缓冲区和分配给第三处理节点的环形缓冲区读出计算对象数据。单位计算执行单元 101 使用所读出的数据来进行计算,并且将计算结果存储在分配给第四处理节点的环形缓冲区中。注意下面详细说明要在每个环形缓冲区中读取数据的位置和写入数据的位置。注意,如图 5 中所示,在存储器的有效使用上优选的是,向多个处理节点分配存储器 104 的具有连续地址空间的不同地址空间,并且这些处理节点共用存储器。

[0076] 如上所述,在存储器 104 中,被分配给各处理节点的部分区域被用作环形缓冲区。此时每个环形缓冲区的(逻辑)宽度与输入图像的(逻辑)宽度相同。环形缓冲区被循环地重写,并且用于每行具有高度“1”的各行。因此,每次进行单位计算时均更新环形缓冲区的一行。

[0077] 网络构成管理单元 102 管理用于指定要通过本实施例的分层计算处理装置计算的分层计算的构成的信息。网络构成表示在处理节点之间的连接关系以及在每个处理节点中使用的计算处理所用的卷积核尺寸等。

[0078] 地址计算参数存储表 107 记录由网络构成管理单元 102 管理的网络构成信息和在执行计算时发生的对存储器 104 的读取和写入访问所需要的地址管理信息。地址计算参数存储表 107 存储用于各处理节点的各种信息。

[0079] 为了简化起见,图 6 示出了从图 3 中所示的分层网络提取的、以第四处理节点为中心的部分网络。图 7 示出了用于第四处理节点的地址计算参数存储表 107 与环形缓冲区的行存储区域之间的关系。在图 7 中,分配给第四处理节点的环形缓冲区(在粗体框中)可以存储 9 行的数据。即,分配给第四处理节点的环形缓冲区可以存储 9 个单位计算的计算结果。

[0080] 图 7 示出了“在分配给第四处理节点的环形缓冲区中的、第六处理节点计算时需要的读取计数器值”(以下称为“第六处理节点计算读取计数器值”)。当使用分配给第四

处理节点的环形缓冲区中存储的图像数据作为在进行对应于第六处理节点的计算时的计算对象像素数据时,第六处理节点计算读取计数器值指定数据读出位置。例如,当对应于第六处理节点的计算需要 5 行的计算对象像素数据时,由于当前计数器值是“3”,因此从环形缓冲区读出行存储区域的 3、4、5、6 和 7 行的 5 行数据。注意,下面在环形缓冲区管理单元 103 的说明中描述用于合计计数器值的序列。

[0081] 同样,分配给第四处理节点的环形缓冲区包括“在分配给第四处理节点的环形缓冲区中的、第七处理节点计算时需要的读取计数器值”(以下称为“第七处理节点计算读取计数器值”)。当使用分配给第四处理节点的环形缓冲区中存储的图像数据作为在进行对应于第七处理节点的计算时的计算对象像素数据时,第七处理节点计算读取计数器值指定数据读出位置。例如,当对应于第七处理节点的计算需要 9 行的计算对象像素数据时,由于当前计数器值是“8”,因此从环形缓冲区读出行存储区域的 8、9、1、2、3、4、5、6 和 7 行的 9 行数据。

[0082] 在图 7 中,“在分配给第四处理节点的处理缓冲器中的写入计数器值”指定在存储对应于第四处理节点的计算的计算结果像素数据时的数据写入位置。例如,在执行单位计算时,如果当前计数器值是“7”,则在行存储区域 7 中存储单位计算结果。注意,下面在环形缓冲区管理单元 103 的说明中描述用于合计计数器值的序列。

[0083] 由网络构成管理单元 102 保持的地址计算参数存储表 107 保持各处理节点的以下信息项,如图 8A、图 8B 和图 8C 中所示。

[0084] • 对象处理节点:将作为来自序列控制单元 100 的序列信息指定的处理节点称为指定处理节点。根据分层计算的网路构成来预先确定处理节点的数量。

[0085] • 相邻下层处理节点:连接到特定处理节点的输入侧(前一级)的处理节点。根据分层计算的网路构成来预先确定在处理节点与相邻的处理节点之间的对应。

[0086] • 读取计数器值:该计数器值是以对存储器 104 分配的环形缓冲区的开始位置为基准、以行存储区域为单位的值(参见图 7;在括号中描述了计数器值的示例)。该值随着分层计算的进行而循环地更新。

[0087] • 写入计数器值:该计数器值是以对存储器 104 分配的环形缓冲区的开始位置为基准、以行存储区域为单位的值(参见图 7,在括号中描述了计数器值的示例)。该值随着分层计算的进行而循环地更新。

[0088] • 偏移地址:指示在存储器 104 中为处理节点分配的环形缓冲区的开始位置的地址(参见图 5 和图 7)。根据分层计算的网路构成来预先确定该值。

[0089] • 可存储的行的数量:在存储器 104 中为其处理节点分配的环形缓冲区中能够存储的行的数量。

[0090] 所述可存储的行的数量是在执行连接到其处理节点的输出侧(后级)的处理节点(以下称为相邻上层处理节点)中的单位计算时所需要的图像区域的可存储的行的数量。因此,所述可存储的行的数量可以等于或者大于在计算相邻上层处理节点时使用的卷积核的垂直尺寸,并且根据分层计算的网路构成来预先确定。但是,如果存在多个相邻上层处理节点,并且在进行这些节点的计算时所需要的卷积核具有不同的尺寸,则可存储的行的数量等于或者大于具有最大垂直尺寸的卷积核的垂直尺寸。在图 6 中所示的第四处理节点的情况下,可存储的行的数量可以是具有卷积核 W_{4_6} 和 W_{4_7} 的较大垂直尺寸者的行的数

量。图 7 示出了可存储的行的数量是“9”。因此,具有图 6 中 W_4_6 和 W_4_7 的较大尺寸者具有等于或者小于“9”的尺寸。在本实施例中,为了简化,假定可存储的行的数量等于在计算相邻上层处理节点时使用的卷积核的垂直尺寸(多个卷积核的最大尺寸)。

[0091] • 计算执行阈值行的数量:在执行其处理节点中的单位计算时所需要的单位计算对象图像区域的行的数量。所述行的数量可以等于或者大于在计算其处理节点时使用的卷积核的垂直尺寸。在图 6 中,所述行的数量可以等于或者大于卷积核 W_1_4、W_2_4 和 W_3_4 的垂直尺寸。当 W_1_4、W_2_4 和 W_3_4 的垂直尺寸彼此不同时,所述行的数量可以等于或者大于这些垂直尺寸的最大者。在本实施例中,为了简化,假定计算执行阈值行的数量等于在计算其处理节点时使用的卷积核的垂直尺寸的最大者。

[0092] 往回参见图 2,在从序列控制单元 100 接收到序列指令信息时,网络构成管理单元 102 查看地址计算参数存储表 107,以便检查以下两项:

[0093] (1) 单位计算对象图像区域检查:针对与序列信息指定的指定处理节点对应的单位计算所需要的单位计算对象图像区域的数据是否可以获得;并且

[0094] (2) 单位计算结果写入区域检查:在存储器 104 中为指定处理节点分配的环形缓冲区是否包括写入有单位计算结果的区域,并且向单位计算执行确定单元 105 输出所需要的数据。

[0095] 为了收集单位计算对象图像区域检查所需要的数据,网络构成管理单元 102 针对图 8A、图 8B 和图 8C 中所示的地址计算参数存储表 107 进行以下操作。

[0096] 1. 网络构成管理单元 102 指定所指定处理节点(由序列控制单元 100 指定以执行计算的处理节点)的相邻下层处理节点(可能有多个相邻下层处理节点)。

[0097] 2. 单元 102 从所指定处理节点和相邻下层处理节点选择读取计数器值(如果存在多个相邻下层处理节点,则也可获得多个读取计数器值)。

[0098] 3. 当将相邻下层处理节点选择作为对象处理节点时,单元 102 选择写入计数器值。

[0099] 4. 当将相邻下层处理节点选择作为对象处理节点时,单元 102 选择可存储的行的数量。

[0100] 5. 单元 102 从所指定处理节点选择计算执行阈值行的数量。

[0101] 6. 单元 102 向单位计算执行确定单元 105 输出在项 2、3、4 和 5 中选择的值。

[0102] 例如,当序列控制单元 100 将第四处理节点指定为指定处理节点时,网络构成管理单元 102 执行以下操作(参见图 8A、图 8B 和图 8C)。注意以下将其中第四处理接收被指定作为指定处理节点的情况称为“具体示例 1”。因此,当在具体示例 1 中检查作为单元计算对象的图像区域时进行网络构成管理单元 102 的以下操作。

[0103] 1. 网络构成管理单元 102 选择第一、第二和第三处理节点来作为第四处理节点的相邻下层处理节点。

[0104] 2. 单元 102 选择:

[0105] “在分配给第一处理节点的环形缓冲区中的第四处理节点计算读取计数器值(MRA1_4)”作为当第四处理节点是指定处理节点并且第一处理节点是相邻下层处理节点时的读取计数器值;

[0106] “在分配给第二处理节点的环形缓冲区中的第四处理节点计算读取计数器值

(MRA2_4)”作为当第四处理节点是指定处理节点并且第二处理节点是相邻下层处理节点时的读取计数器值；并且

[0107] “在分配给第三处理节点的环形缓冲区中的第四处理节点计算读取计数器值 (MRA3_4)”作为当第四处理节点是指定处理节点并且第三处理节点是相邻下层处理节点时的读取计数器值。

[0108] 3. 单元 102 选择当各相邻下层处理节点是对象处理节点时的写入计数器值，即

[0109] “在分配给第一处理节点的环形缓冲区中的写入计数器值 (MWA1)”作为第一处理节点的写入计数器值；

[0110] “在分配给第二处理节点的环形缓冲区中的写入计数器值 (MWA2)”作为第二处理节点的写入计数器值；以及

[0111] “在分配给第三处理节点的环形缓冲区中的写入计数器值 (MWA3)”作为第三处理节点的写入计数器值。

[0112] 4. 单元 102 选择当各所述相邻下层处理节点是对象处理节点时的可存储的行的数量，即

[0113] “BH1”作为第一处理节点的可存储的行的数量；

[0114] “BH2”作为第二处理节点的可存储的行的数量；以及

[0115] “BH3”作为第三处理节点的可存储的行的数量。

[0116] 5. 单元 102 选择“WH4”作为第四节点的计算执行阈值行的数量。

[0117] 6. 单元 102 向单位计算执行确定单元 105 输出在项 2、3、4 和 5 中选择的值。单位计算执行确定单元 105 使用这些值来执行稍后参照图 11A 和图 11B 描述的单位计算执行确定处理，并且确定执行指定处理节点中的计算所需要的数据是否可以获得。

[0118] 接着，为了收集单位计算结果写入区域检查所需要的数据，网络构成管理单元 102 针对地址计算参数存储表 107 进行以下操作。

[0119] 1. 网络构成管理单元 102 指定所指定处理节点的相邻上层处理节点（可能有多个相邻上层处理节点）。指定所指定处理节点的相邻上层处理节点等同于指定以所指定处理节点作为相邻下层处理节点的处理节点。

[0120] 2. 当在项 1 中指定的相邻上层处理节点是对象处理节点并且所指定处理节点是相邻下层处理节点时，单元 102 选择读取计数器值（如果存在多个相邻上层处理节点，则也可获得多个读取计数器值）。

[0121] 3. 单元 102 选择所指定处理节点的写入计数器值。

[0122] 4. 单元 102 从所指定处理节点选择可存储的行的数量。

[0123] 5. 单元 102 向单位计算执行确定单元 105 输出在项 2、3 和 4 中选择的值。

[0124] 例如，当序列控制单元 100 将第四处理节点指定作为所指定处理节点时（即在具体示例 1 中）检查单位计算结果写入区域时，网络构成管理单元 102 进行以下操作（参见图 8A、图 8B 和图 8C）。

[0125] 1. 单元 102 指定第六和第七处理节点作为第四处理节点的相邻上层处理节点（指定第四处理节点的相邻上层处理节点等同于找到以第四处理节点作为相邻下层处理节点的处理节点）。

[0126] 2. 当各相邻上层处理节点（第六和第七处理节点）是对象处理节点并且所指定

处理节点（第四处理节点）是相邻下层处理节点时，单元 102 选择读取计数器值。即，单元 102 选择：

[0127] “在分配给第四处理节点的环形缓冲区中的第六处理节点计算读取计数器值 (MRA4_6)”作为当第六处理节点是对象处理节点并且第四处理节点是相邻下层处理节点时的读取计数器值；并且

[0128] “在分配给第四处理节点的环形缓冲区中的第七处理节点计算读取计数器值 (MRA4_7)”作为当第七处理节点是对象处理节点并且第四处理节点是相邻下层处理节点时的读取计数器值。

[0129] 3. 单元 102 选择“在分配给第四处理节点的环形缓冲区中的写入计数器值 (MWA4)”作为第四处理节点的写入计数器值。

[0130] 4. 单元 102 选择“BH4”作为第四处理节点的可存储的行的数量。

[0131] 5. 单元 102 向单位计算执行确定单元 105 输出在在项 2、3 和 4 中选择的值。单位计算执行确定单元 105 使用这些值来执行稍后参照图 12A 和图 12B 描述的单位计算结果写入区域检查处理，并且确定为指定处理节点分配的环形缓冲区是否包括将计算执行结果保持在指定处理节点中所需要的区域。

[0132] 而且，在从单位计算执行确定单元 105 接收到单位计算开始指令时（下面将说明通知的细节），网络构成管理单元 102 向环形缓冲区管理单元 103 输出地址计算参数，以给出计算地址的指令。要输出到环形缓冲区管理单元 103 的地址计算参数包括当计算对象像素数据从存储器 104 被读出并且被提供到计算单元 106 时要使用的参数和当计算结果像素数据被从计算单元 106 写出到存储器 104 时要使用的参数。

[0133] 在从存储器 104 读出计算对象像素数据时，网络构成管理单元 102 向环形缓冲区管理单元 103 输出被选择来进行单位计算对象图像区域检查的、读取计数器值、可存储的行的数量和计算执行阈值行的数量。而且，网络构成管理单元 102 向环形缓冲区管理单元 103 输出当相邻下层处理节点被定义为对象处理节点时选择的偏移地址。

[0134] 在存储器 104 中写入计算结果像素数据时，网络构成管理单元 102 向环形缓冲区管理单元 103 输出被选择来进行单位计算结果写入区域检查的、写入计数器值和可存储的行的数量。而且，网络构成管理单元 102 向环形缓冲区管理单元 103 输出从指定处理节点选择的偏移地址。

[0135] 参见图 2，环形缓冲区管理单元 103 根据从网络构成管理单元 102 发送的地址计算参数（地址计算指令）来计算每行的地址。环形缓冲区管理单元 103 向存储器存取控制单元 110 输出所计算的每行的地址（环形计数器值）和偏移地址值。偏移地址设置单元 111 暂时存储从网络构成管理单元 102 发送的偏移地址，并且将所存储的值输出给存储器存取控制单元 110。环形尺寸设置单元 112 暂时存储从网络构成管理单元 102 发送的可存储的行的数量，并且将所存储的值输出给环形计数器 113。环形计数器 113 载入从网络构成管理单元 102 发送的读取计数器值或者写入计数器值，并且使用所述值作为初始值来执行合计操作。

[0136] 在从存储器 104 读出计算对象像素数据时，由环形计数器 113 合计读取计数器值的次数是当前要计算的卷积计算的“核的垂直尺寸-1”次。在存储器 104 中写入计算结果像素数据时，由环形计数器 113 合计写入计数器值的次数是一次。所合计的计数器值被发

送到网络构成管理单元 102。

[0137] 当计数器值已经达到在环形尺寸设置单元 112 中设置的值时,其被复位为 0。即,计数器值的最大值是“在环形尺寸设置单元 112 中设置的值 -1”。如上所述,在合计读取计数器值时在环形尺寸设置单元 112 中设置的值与在合计写入计数器值时的不同。注意,当从存储器 104 读出计算对象像素数据时,合计读取计数器值。当在存储器 104 中写入计算结果像素数据时,合计写入计数器值。

[0138] 在从存储器 104 读出计算对象像素数据时,环形计数器 113 向存储器存取控制单元 110 输出初始值和合计值(下面一起被称为“与核的垂直尺寸相同”的值)来作为环形计数器值。在存储器 104 中写入计算结果像素数据时,环形计数器 113 向存储器存取控制单元 110 输出初始值作为环形计数器值。

[0139] 而且,环形计数器 113 向网络构成管理单元 102 发送通过将从网络构成管理单元 102 发送的读取计数器值或者写入计数器值与 1 相加而获得的值来作为地址计算参数的更新值。注意从网络构成管理单元 102 发送的读取计数器值或者写入计数器值是环形计数器 113 的初始值。当与 1 相加的值达到可存储的行的数量时,环形计数器 113 将计数值更新为 0。

[0140] 例如,在具体示例 1 的情况下(当第四处理节点被指定为指定处理节点时),当从存储器 104 读出计算对象像素数据时,网络构成管理单元 102 向环形缓冲区管理单元 103 发送如下作为地址计算参数:

[0141] 作为读取计数器值的 MRA1_4、MRA2_4 和 MRA3_4;

[0142] 作为可存储的行的数量的 BH1、BH2 和 BH3;

[0143] 作为计算执行阈值行的数量的 WH4;以及

[0144] 作为偏移地址的 OA1、OA2 和 OA3。

[0145] 因此,环形缓冲区管理单元 103 在环形计数器 113 中设置 MRA1_4,在环形尺寸设置单元 112 中设置 BH1,并且在偏移地址设置单元 111 中设置 OA1。环形计数器 113 在将环形计数器值合计(WH4-1)次的同时向存储器存取控制单元 110 输出所述环形计数器值。作为结果,环形计数器 113 向存储器存取控制单元 110 输出在数量上与包括初始值的 WH4 相同的值。而且,环形缓冲区管理单元 103 向网络构成管理单元 102 发送通过将 MRA1_4 加上 1($= (MRA1_4 + 1) \bmod BH1$)而获得的值来作为 MRA1_4 的更新数据(更新的地址计算参数)。

[0146] 而且,环形缓冲区管理单元 103 在环形计数器 113 中设置 MRA2_4,在环形尺寸设置单元 112 中设置 BH2,在偏移地址设置单元 111 中设置 OA2,并且重复与上述相同的处理。而且,环形缓冲区管理单元 103 在环形计数器 113 中设置 MRA3_4,在环形尺寸设置单元 112 中设置 BH3,在偏移地址设置单元 111 中设置 OA3,并且重复与上述相同的处理。

[0147] 另一方面,例如,在具体示例 1 的情况下(当将第四处理节点指定为指定处理节点时),当在存储器 104 中写入计算结果像素数据时,网络构成管理单元 102 向环形缓冲区管理单元 103 发送:

[0148] 作为写入计数器值的 MWA4;

[0149] 作为可存储的行的数量的 BH4;以及

[0150] 作为偏移地址的 OA4。

[0151] 因此,环形缓冲区管理单元 103 在环形计数器 113 中设置 MWA4,在环形尺寸设置单

元 112 中设置 BH4, 并且在偏移地址设置单元 111 中设置 OA4。随后, 环形缓冲区管理单元 103 在将环形计数器 113 合计一次时向存储器存取控制单元 110 输出环形计数器值 (仅仅是初始值)。而且, 环形缓冲区管理单元 103 向网络构成管理单元 102 发送通过将 MWA4 加上 $1 (= (MWA4+1) \bmod BH4)$ 而获得的值来作为 MWA4 的更新数据。

[0152] 存储器存取控制单元 110 根据从环形缓冲区管理单元 103 发送的环形计数器值和偏移地址值来产生物理地址。而且, 存储器存取控制单元 110 计算读出在计算单元 106 中的卷积计算所需要的计算对象像素数据所需要的地址和存储计算结果像素数据所需要的地址。

[0153] 图 9 是用于说明当存储器存取控制单元 110 读出计算对象像素数据时的操作的图。在图 9 中, 区域 701 (粗体框中的区域) 表示环形缓冲区, 并且区域 702 (阴影线区域) 表示卷积核的尺寸 (在图 9 中为 5 个像素 $\times$ 5 个像素)。

[0154] 存储器存取控制单元 110 根据环形计数器值和偏移地址值来计算环形缓冲区的每一行存储区域的开始地址。注意预先设置计算对象图像的水平宽度。而且, 存储器存取控制单元 110 使用各行存储区域的开始地址来计算从其行存储区域读出卷积计算所需要的像素所需要的地址。单元 110 计算在图 9 中的阴影线像素的地址, 即在区域 702 中的地址。

[0155] 例如, 假定从环形缓冲区管理单元 103 发送环形计数器值“2”、“3”、“4”、“0”、“1”。存储器存取控制单元 110 针对环形计数器值“2”计算行存储区域 3 的开始地址。而且, 单元 110 计算从行存储区域 3 读出卷积核的水平尺寸 (5) 的像素所需要的地址。其后, 单元 110 针对环形计数器值“3”以及后续的值重复所述相同的处理。

[0156] 这同样适用于存储器存取控制单元 110 计算用于存储计算结果的地址的情况。存储器存取控制单元 110 产生读取 / 写入控制信号等, 并且向存储器 104 输出所计算的地址和所产生的控制信号。而且, 单元 110 在读取时向计算单元 106 传送从存储器 104 输出的数据, 并且在写入时向存储器 104 传送从计算单元 106 输出的计算结果。

[0157] 计算单元 106 针对预定的数据组执行卷积计算和非线性处理。

[0158] 图 10 是示出计算单元 106 的示例的框图。乘法器 1201 将从由系数选择器 1204 根据网络构成信息选择的加权系数集 1205 输出的系数和与该系数同步地输入的计算对象像素数据相乘, 并且输出乘积。累加加法器 1202 累加在预定时间段中来自乘法器 1201 的输出。非线性转换处理器 1203 使用逻辑函数或者双曲正切函数非线性地转换所述累加和结果。注意, 通过列举预定函数值的函数表来实现所述非线性转换。

[0159] 往回参见图 2, 单位计算执行确定单元 105 根据从网络构成管理单元 102 发送的信息来确定是否可以与序列控制单元 100 指示的处理节点对应的单位计算。阈值存储单元 108 存储当单位计算执行确定单元 105 确定单位计算可取时使用的阈值。在进行单位计算对象图像区域检查时, 阈值存储单元 108 存储从网络构成管理单元 102 发送的计算执行阈值行的数量。在进行单位计算结果写入区域检查时, 阈值存储单元 108 存储从网络构成管理单元 102 发送的可存储的行的数量。存储量计算单元 109 计算在存储器 104 的预定区域中存储的像素数据的存储量。所述存储量表示在预定区域中存储的像素数据的可以被用作计算对象的像素数据的量。在本实施例中, 为了简化, 存储量的单位是行的数量。

[0160] 下面参照图 11A、图 11B、图 12A 和图 12B 说明由单位计算执行确定单元 105 进行

的单位计算执行确定处理。

[0161] 例如,在图 7 中,如果没有行存储区域存储任何像素数据,则存储量变为 0。当在行存储区域 1 中存储单位计算的计算结果时,存储量变为一行。当重复单位计算并且计算结果被存储直到行存储区域 5 时,存储量变为 5 行。此时,当相邻上层处理节点使用行存储区域 1 至 5 中的数据来执行单位计算时,由于从不使用在行存储区域 1 中的数据,因此存储量变为 4 行。如果存在这样的节点,则对每个相邻上层处理节点计算存储量。

[0162] 即,特定处理节点的存储量与该处理节点的相邻上层处理节点的数量相同,并且按照以下方式增大或者减少。

[0163] • 如果该处理节点执行单位计算,则对应于所有相邻上层处理节点的存储量均增大一行。

[0164] • 如果该处理节点的特定相邻上层处理节点执行单位计算,则对应于该特定相邻上层处理节点的存储量减少一行。

[0165] 存储量计算单元 109 在进行单位计算对象图像区域检查时(步骤 S101 至 S111)和在进行单位计算结果写入区域检查时(步骤 S201 至 S211)计算存储量。在任何一种情况下,根据读取计数器值、写入计数器值和从网络构成管理单元 102 发送的可存储的行的数量来计算存储量。但是,如上所述,在单位计算对象图像区域检查中使用的读取计数器值是与针对相邻下层处理节点的指定处理节点相关联的值。而且,在单位计算对象图像区域检查中使用的写入计数器值是当指定处理节点被定义为对象处理节点时的值。另一方面,在单位计算结果写入区域检查中使用的读取计数器值是当将相邻上层处理节点定义为对象处理节点并且将所指定处理节点定义为相邻下层处理节点时的值。而且,在单位计算结果写入区域检查中使用的写入计数器值是指定处理节点的值。

[0166] 下面详细说明由存储量计算单元 109 进行的存储量计算处理(步骤 S102 至 S109,步骤 S202 至 S209)。在开始存储量计算时(步骤 S102,步骤 S202),存储量计算单元 109 比较读取计数器值与写入计数器值(步骤 S103,步骤 S203)。如果写入计数器值较大,则将通过从写入计数器值减去读取计数器值而获得的值定义为存储量(步骤 S104 和 S105,步骤 S204 和 S205)。另一方面,如果写入计数器值较小,则通过将可存储的行的数量加到写入计数器值然后从相加的和减去读取计数器值而获得的值定义为存储量(步骤 S104 和 S106,步骤 S204 和 S206)。

[0167] 如果写入计数器值等于读取计数器值,则存储量为 0 或者环形缓冲区充满数据,但是不能从写入计数器值和读取计数器值来区分这些情况。因此,对对应的读取计数器值和写入计数器值的何者最后计数进行管理。使用该信息,当写入计数器值等于读取计数器值并且写入计数器值最后计数时,确定写入计数器值达到读取计数器值。另一方面,当读取计数器最后计数时,确定读取计数器值达到写入计数器值。然后,通过区分下述情况来计算存储量:

[0168] • 写入计数器值和读取计数器值是否自从写入计数器值达到读取计数器值起彼此相等(在这种情况下环形缓冲区充满数据)(步骤 S103, S107 和 S106 与步骤 S203, S207 和 S206),或者

[0169] • 写入计数器值和读取计数器值是否自从读取计数器值达到写入计数器值起彼此相等(在这种情况下环形缓冲区的存储量是 0)(步骤 S103, S107 和 S108 与步骤 S203, S207

和 S208)。

[0170] 以这种方式,当在存储器的部分区域中写入对应的处理节点的计算处理的计算结果时,将存储量加上预定量。另一方面,当连接到对应的处理节点的后级的处理节点的计算处理完成时,从存储量中减去预定量。

[0171] 在进行单位计算对象图像区域检查时,如果存在多个相邻下层处理节点,则与为这些节点分配的环形缓冲区相关联地计算存储量(步骤 S111)。

[0172] 在进行单位计算结果写入区域检查时,如果存在多个相邻上层处理节点,则计算这些节点的存储量(步骤 S211)。

[0173] 单位计算执行确定单元 105 将在单位计算对象图像区域检查中计算的所有存储量与在阈值存储单元 108 中存储的计算执行阈值行的数量相比较(步骤 S110)。而且,单位计算执行确定单元 105 将在单位计算结果写入区域检查中计算的所有存储量与在阈值存储单元 108 中存储的可存储的行的数量相比较(步骤 S210)。

[0174] 如果在单位计算对象图像区域检查中计算的所有存储量均大于或者等于计算执行阈值行的数量(步骤 S110),则处理进行到步骤 S111。如果在步骤 S111 中确定计算对应于所有相邻下层处理节点的存储量,则处理进行到步骤 S201。如果在单位计算结果写入区域检查中计算的所有存储量均小于可存储的行的数量,则处理进行到步骤 S213。在这种情况下,由于在存储器的部分区域中存在可以存储计算结果的区域(可存储区域),因此单位计算执行确定单元 105 指示网络构成管理单元 102 开始在步骤 S213 中的单位计算。否则(在步骤 S110 中的“否”或者在步骤 S210 中的“否”),则处理进行到步骤 S112 或者步骤 S212,并且单位计算执行确定单元 105 给出跳过单位计算的指令。如上所述,存储已经被连接到给定的处理节点的后级的所有处理节点参照的计算结果的区域依序被确定为可存储区域,并且可以存储新的计算结果。如图 11A、图 11B、图 12A 和图 12B 中所示,根据计算结果的存储状态、即被分配的存储器的部分区域中的存储量来确定是否在部分区域中存储计算结果。

[0175] 例如,在具体示例 1 的情况下,当单位计算执行确定单元 105 进行单位计算对象图像区域检查时,其从网络构成管理单元 102 接收:

[0176] • 作为读取计数器值的 MRA1_4、MRA2_4 和 MRA3_4;

[0177] • 作为写入计数器值的 MWA1、MWA2 和 MWA3;

[0178] • 作为可存储的行的数量 BH1、BH2 和 BH3;以及

[0179] • 作为计算执行阈值行的数量的 WH4。

[0180] 因此,从组 [MRA1_4, MWA1, BH1] 计算存储量,并且从组 [MRA2_4, MWA2, BH2] 和 [MRA3_4, MWA3, BH3] 分别计算存储量。而且,将所有计算的存储量与 WH4 相比较,因此检查单位计算对象图像区域的所需计算对象数据的存在与否。

[0181] 另一方面,例如,在具体示例 1 的情况下,当单位计算执行确定单元 105 进行单位计算结果写入区域检查时,其从网络构成管理单元 102 接收:

[0182] • 作为读取计数器值的 MRA4_6 和 MRA4_7;

[0183] • 作为写入计数器值的 MWA4;以及

[0184] • 作为可存储的行的数量的 BH4。

[0185] 因此,从组 [MRA4_6, MWA4, BH4] 计算存储量,并且从组 [MRA4_7, MWA4, BH4] 类似

地计算存储量。而且,将所有计算的存储量与 BH4 相比较,因此检查可以存储单位计算的计算结果的区域的存在与否。

[0186] 如以上详细描述,根据第一实施例,要通过各处理节点进行的计算被划分为预定的单位计算,并且以各单位计算为单位来被执行。由于这一原因,中间层的每个处理节点仅仅需要确保存储进行其上层处理节点的单位计算所需要的计算结果的存储器。因此,根据第一实施例,当使用特定层的处理节点进行的计算的结果作为上层处理节点的计算的输入时,能够减小所需要的存储器尺寸。即,能够减小保持输入层处理节点或者中间层处理节点的暂时计算结果(中间结果)所需要的存储器尺寸。

[0187] 由于单位计算执行单元 101 循环地指定进行单位计算的处理节点,因此一旦可以获得要由特定处理节点进行的单位计算所需要的下层处理节点的计算结果,则执行单位计算。而且,上层处理节点立即执行单位计算,并且在该单位计算中使用过并且不再需要的计算结果被丢弃(存储该计算结果的区域被定义为可重写的区域,即可以存储新的计算结果的区域)。第一实施例通过这种存储器控制来实现存储器的有效使用。

[0188] 如上所述,根据第一实施例,要由各处理节点进行的计算被划分为预定单位计算,并且一旦可以获得要由特定处理节点进行的单位计算所需要的下层的计算结果,则执行单位计算。结果,能够通过根据网络构成的各逻辑处理节点的最小环形缓冲区来配置卷积神经网络的分层计算装置的中间计算缓冲区。

[0189] < 第二实施例 >

[0190] 在第一实施例中,中间层处理节点的计算结果被存储在存储器 104 的预定分配的环形缓冲区中,并且在分层计算期间总是被循环重写。因此,在分层计算完成后,不能将中间层处理节点的计算结果用于其他处理。

[0191] 在第二实施例中,在假定分层计算完成后特定中间层处理节点的计算结果用于另一处理的情况下,只将该处理节点的计算结果在被重写前传送到另一区域。

[0192] 图 13 是示出根据第二实施例的分层计算处理装置的布置的示例的框图。在图 13 中,由在图 2 中的相同附图标记表示的组件进行与在第一实施例中相同的操作,其重复说明将被省略。在本实施例中,将主要说明进行与第一实施例不同的操作的组件。

[0193] 参见图 13,除了第一实施例的 CPU 总线访问控制单元 114 的操作之外,CPU 总线访问控制单元 1714 还具有:

[0194] • 向 CPU 68 通知来自序列控制单元 1700 的中断请求的功能;以及

[0195] • 向序列控制单元 1700 通知来自 CPU 68 的循环重启指令的功能。

[0196] 除了第一实施例的序列控制单元 100 的功能之外,序列控制单元 1700 还具有在接收到来自单位计算执行单元 1701 的循环暂停指令时暂停下一个序列指令信息的输出的功能。而且,在暂停状态下接收到来自 CPU 总线访问控制单元 1714 的循环重启指令时,序列控制单元 1700 重启序列指令信息的输出。

[0197] 除了第一实施例的单位计算执行单元 101 的功能之外,单位计算执行单元 1701 还具有以下功能。即,单位计算执行单元 1701 具有在接收到来自网络构成管理单元 1702 的、序列控制单元 1700 的序列指令信息的输出的暂停请求时,向序列控制单元 1700 发出循环暂停指令的功能。

[0198] 除了第一实施例的网络构成管理单元 102 的功能之外,网络构成管理单元 1702 还

具有以下功能。即,网络构成管理单元 1702 具有响应于来自重写禁止处理节点确定单元 1715 的指令而从序列控制单元 1700 发出序列指令信息的输出的暂停请求的功能。在通知来自环形缓冲区管理单元 103 的地址计算参数更新信息时,网络构成管理单元 1702 向重写禁止处理节点确定单元 1715 通知该信息。

[0199] 在重写禁止处理节点确定单元 1715 中,预先登记计算结果被禁止重写的处理节点。而且,在从环形缓冲区管理单元 103 接收到对应于所登记的处理节点(以下称为重写禁止处理节点)的写入计数器值的更新值的通知时,重写禁止处理节点确定单元 1715 查看更新值是否是 0。当写入计数器值的更新值是 0 时,这表示在该处理节点的下一个单位计算中将结果存储在环形缓冲区的开始行存储区域。因此,有可能重写(在环形缓冲区的第一行存储区域中存储的)迄今存储的计算结果。因此,在通知了写入计数器值的更新值是 0 时,重写禁止处理节点确定单元 1715 向序列控制单元 1700 发出暂停序列指令信息的输出的请求(循环暂停指令)。

[0200] 使用上述布置,在环形缓冲区中重写对应于重写禁止处理节点的计算结果之前,暂停计算。在暂停状态期间,迄今存储的计算结果可以从存储器 104 的分配给重写禁止处理节点的环形缓冲区中读出,并且可以被传送到另一位置(另一存储区域)。

[0201] 例如,在接收到来自序列控制单元 1700 的中断请求时,CPU 68 可以从从存储器 104 的分配给重写禁止处理节点的环形缓冲区中读出迄今存储的计算结果,并且将该计算结果传送给 RAM 70。在所需要的处理完成后,CPU 68 向序列控制单元 1700 发出用以重启分层计算的循环重启指令。

[0202] 利用上述处理,能够将中间层处理节点的计算结果用于另一处理。

[0203] <其他实施例>

[0204] 在所述第一和第二实施例中,已经描述了使用环形计数器来循环地使用存储器 104 的针对各行的预定连续区域的方法。但是,本发明不限于这种特定的存储器使用方法。例如,可以使用在参照对应于环形计数器等存储器地址表来按照预定处理单位分配不连续区域的同时执行处理的方法。即,在本发明中指定的环形缓冲区不限于狭义的环形缓冲区或者循环缓冲区。

[0205] 在所述第一和第二实施例中,已经例示了以与输入层相同的分辨率来保持特征提取结果的情况。但是,本发明可以被类似地应用于其中对于输入面子采样特征面(计算结果)的结构。

[0206] 在所述第一和第二实施例中,已经对作为最有效的处理单位的各行的序列控制进行了说明。但是,本发明不限于这类特定控制。本发明可以被应用到不多于一行的各单位或者各块的序列控制,并且在这种情况下的布置为本领域的技术人员所公知。

[0207] 而且,在所述第一和第二实施例中,用于水平方向上的一行的计算被定义为单位计算。但是,本发明不限于此。例如,可以将垂直方向上的一列的计算定义为单位计算。在水平或者垂直方向上,所述单位计算不限于一行(或者一列)的计算。例如,可以将水平方向上的两行的计算定义为单位计算。

[0208] 在如上所述的第一和第二实施例中,已经说明了本发明被应用到卷积网络的情况。但是,本发明不限于此。本发明可以被应用到需要前一级的计算结果中的预定参照区域的各种分层计算处理。

[0209] 在所述第一实施例中,已经描述了本发明被应用到 CNN 计算的情况。但是,本发明不限于此。本发明也可以被应用到除了卷积计算之外的各种其他二维计算的分层处理。

[0210] 已经详细说明了所述实施例。本发明可以采用以例如系统、装置、方法、程序、存储介质等形式的实施例。具体上,本发明可以被应用到多个设备构成的系统或者由单个装置构成的设备。

[0211] 注意,上述实施例已经说明了 CNN 计算单元的硬件实现。但是,本发明可以应用到其软件实现。因此,本发明包括其中当直接地或者远程地向系统或者装置提供软件程序时实现上述实施例的功能、并且该系统或者装置的计算机读出和执行所提供的程序代码的情况。在这种情况下要提供的程序是对应于实施例中的各例示流程图的计算机程序。

[0212] 因此,安装在计算机中以使用计算机来实现本发明的功能处理的程序代码本身实现了本发明。换句话说,本发明包括用于实现本发明的功能处理的计算机程序本身。

[0213] 在这种情况下,不具体限制程序的形式,并且可以使用目标代码、要由解释器执行的程序和要提供给操作系统的脚本数据等,只要它们具有所述程序的功能即可。

[0214] 作为用于提供所述程序的计算机可读介质,可以使用以下媒介。例如,可以使用软(floppy®)盘、硬盘、光盘、磁光盘、MO、CD-ROM、CD-R、CD-RW、磁带、非易失性存储卡、ROM 和 DVD(DVD-ROM、DVD-R)等。

[0215] 作为另一程序提供方法,用户使用客户计算机上的浏览器来建立到因特网上的主页的连接,并且从主页向诸如硬盘等的记录介质上下载本发明的计算机程序。在这种情况下,要下载的程序可以是包括自动安装功能的压缩文件。而且,形成本发明的程序的程序代码可以被划分为可以从不同主页下载的多个文件。即,本发明包括 WWW 服务器,其使得多个用户下载用于通过计算机实现本发明的功能处理所需要的程序文件。

[0216] 而且,可以向用户递送存储本发明的加密程序的诸如 CD-ROM 等的存储介质。在这种情况下,可以允许已经满足预定条件的用户经由因特网从主页下载用于解密所述加密程序的密钥信息。用户使用所下载的用以在计算机上安装加密程序的密钥信息来执行所述加密程序。

[0217] 当计算机执行所述读出程序时,可以实现上述实施例的功能。而且,可以根据该程序的指令与计算机上运行的操作系统(OS)等协作地实现上述实施例的功能。在这种情况下,所述操作系统等执行实现上述实施例的功能的部分或者全部的实际处理。

[0218] 另外,当将从记录介质读出的程序写入配备在功能扩展板或者插入或连接到计算机的功能扩展单元上的存储器中时,可以实现上述实施例的部分或者全部功能。在这种情况下,在功能扩展板或者功能扩展单元中写入所述程序后,功能扩展板或者功能扩展单元上配备的 CPU 根据该程序的指令来执行部分或者全部的实际处理。

[0219] 根据本发明,能够通过小存储器尺寸来实现基于空间分配关系的、诸如 CNN 计算等的分层计算处理。

[0220] 虽然已经参照示例性实施例描述了本发明,但是应当理解,本发明不限于所公开的示例性实施例。应当对所附权利要求的范围给予最宽的解释,以使其涵盖所有这类变型以及等同结构和功能。

[0221] 本申请要求 2007 年 6 月 13 日提交的日本专利申请 No. 2007-156734 的优先权,在此通过引用并入其全部内容。

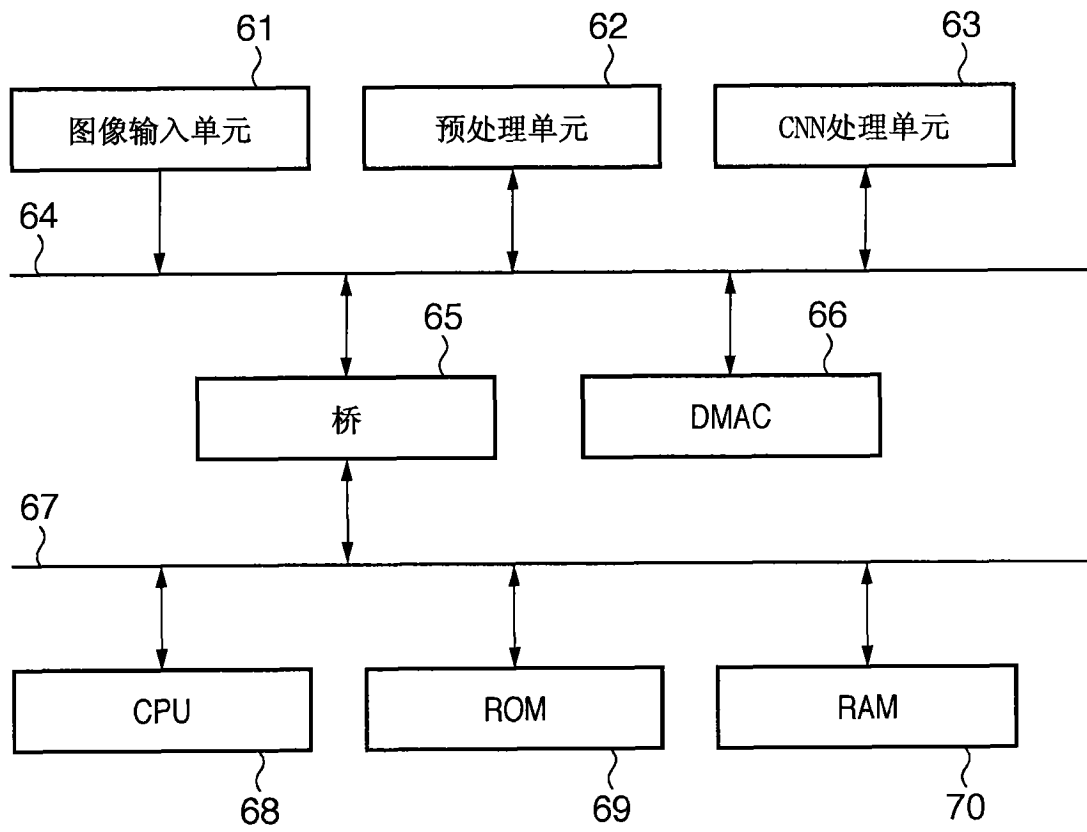


图 1

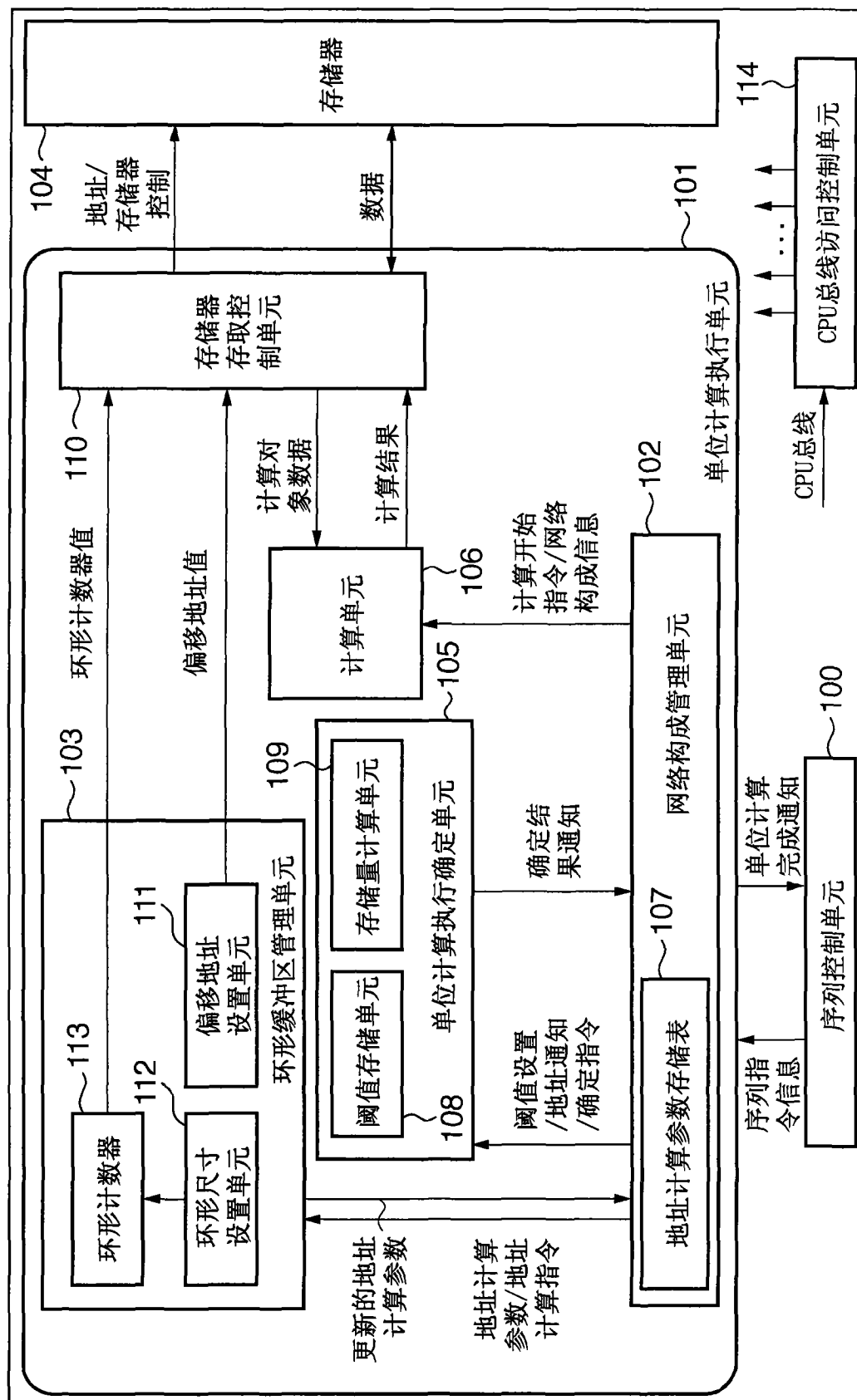


图 2

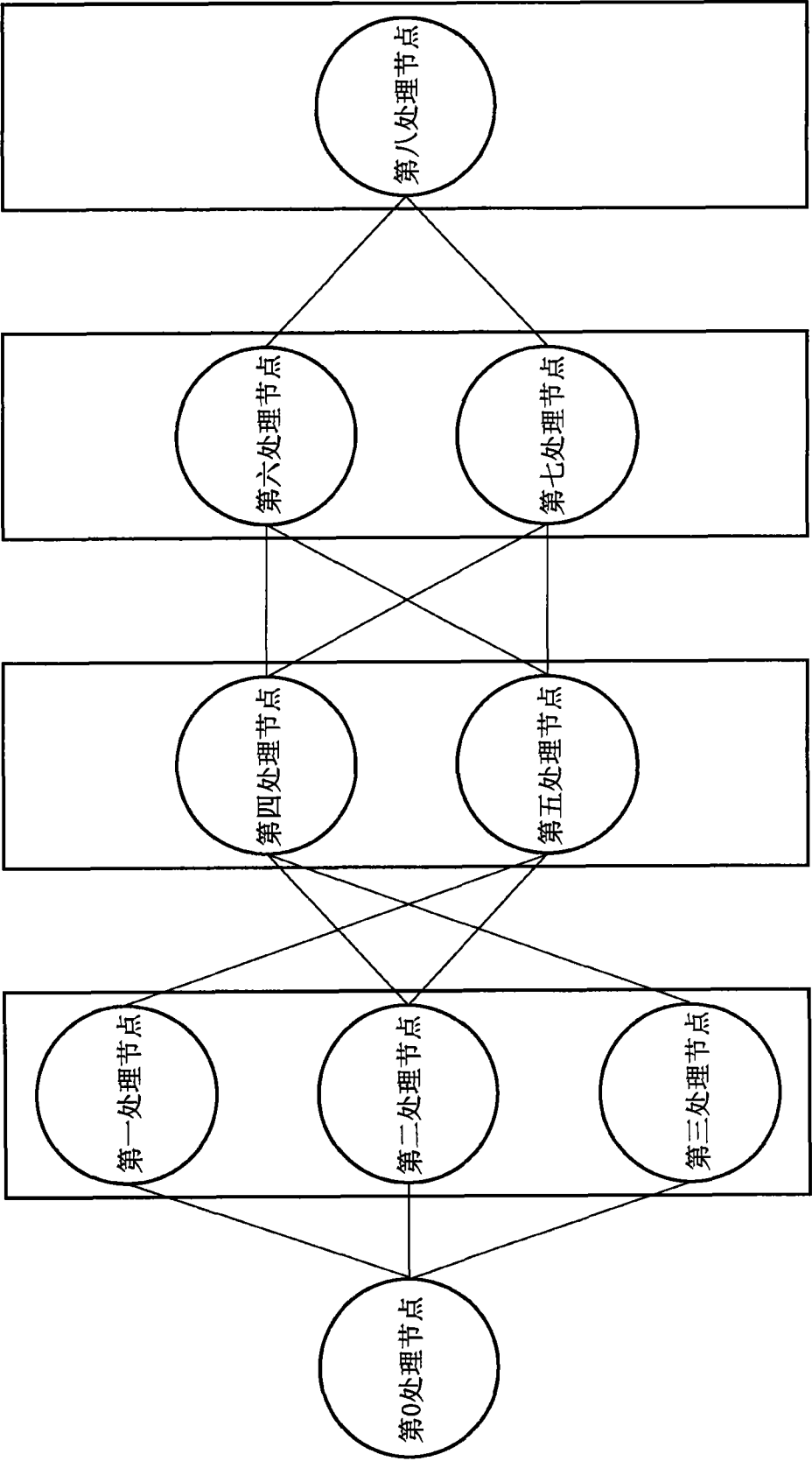


图 3

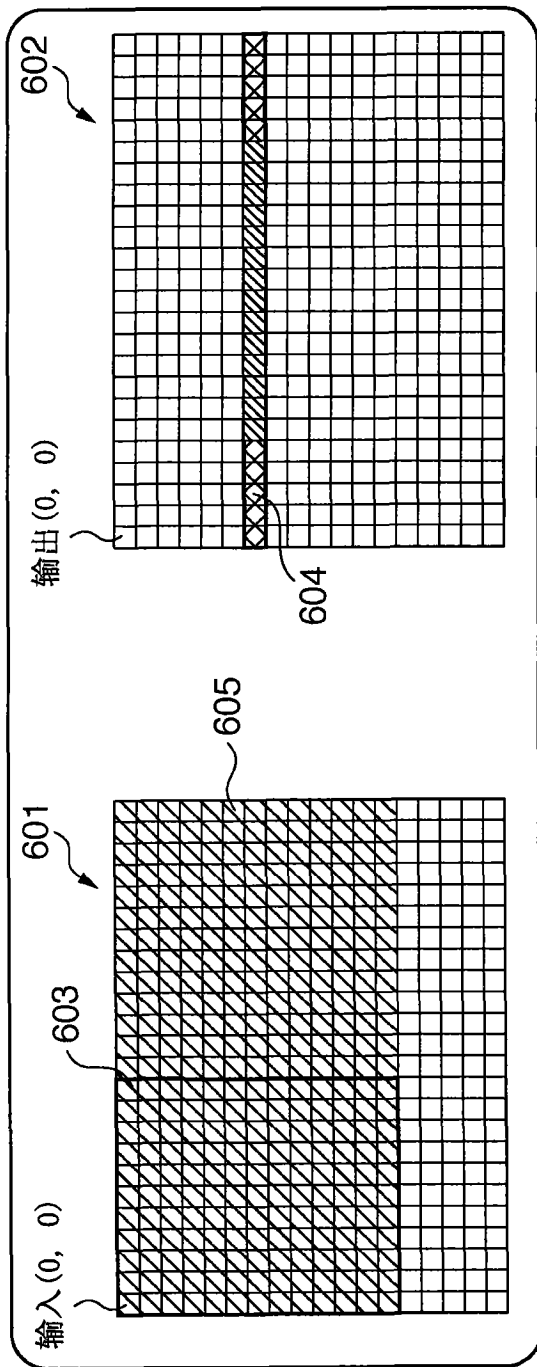


图 4A

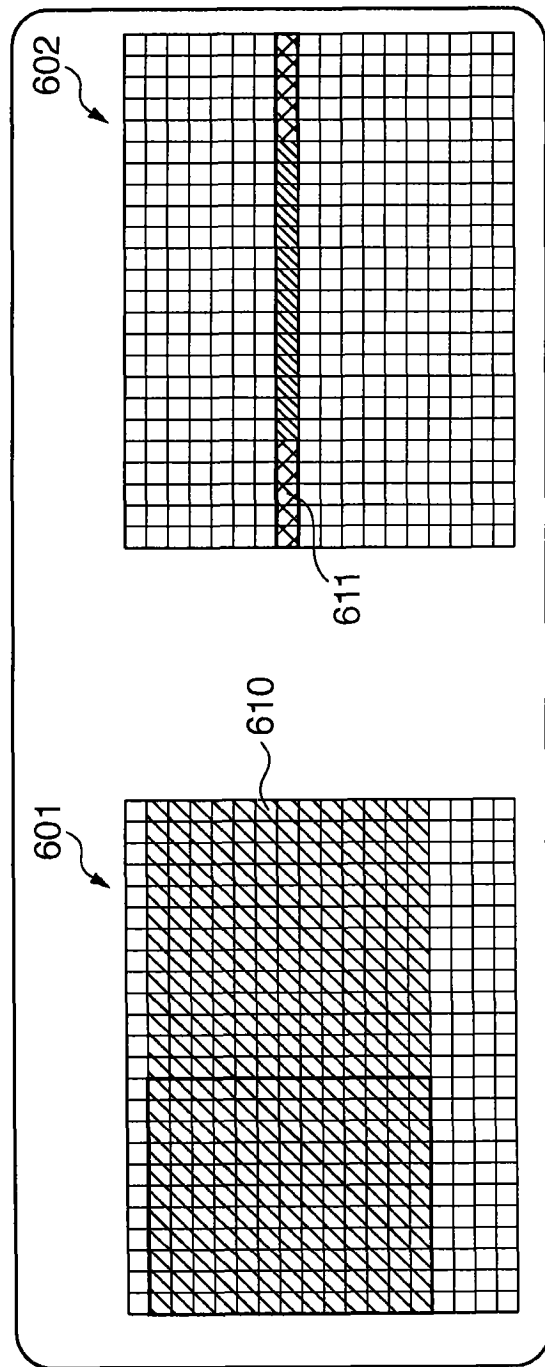


图 4B

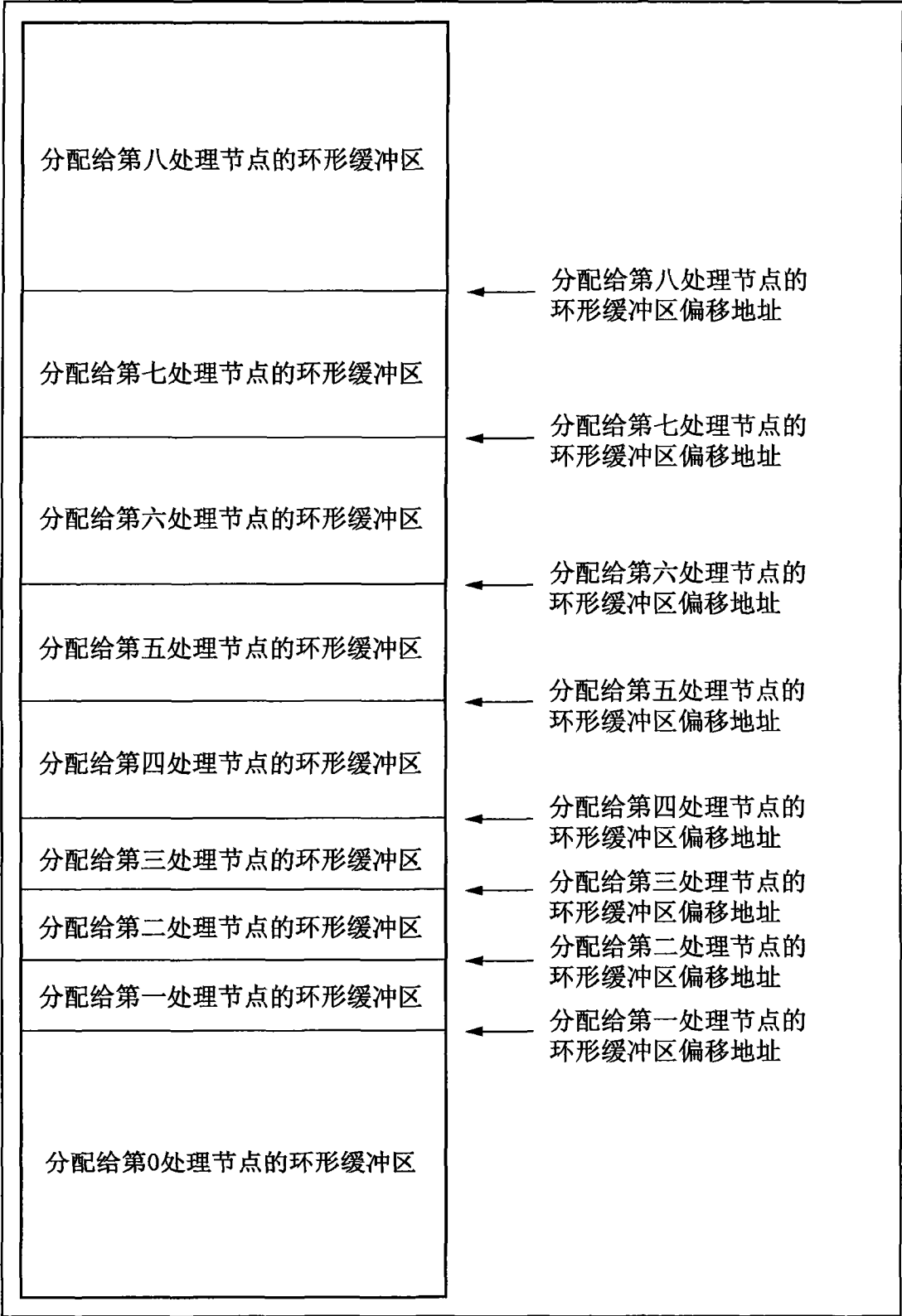


图 5

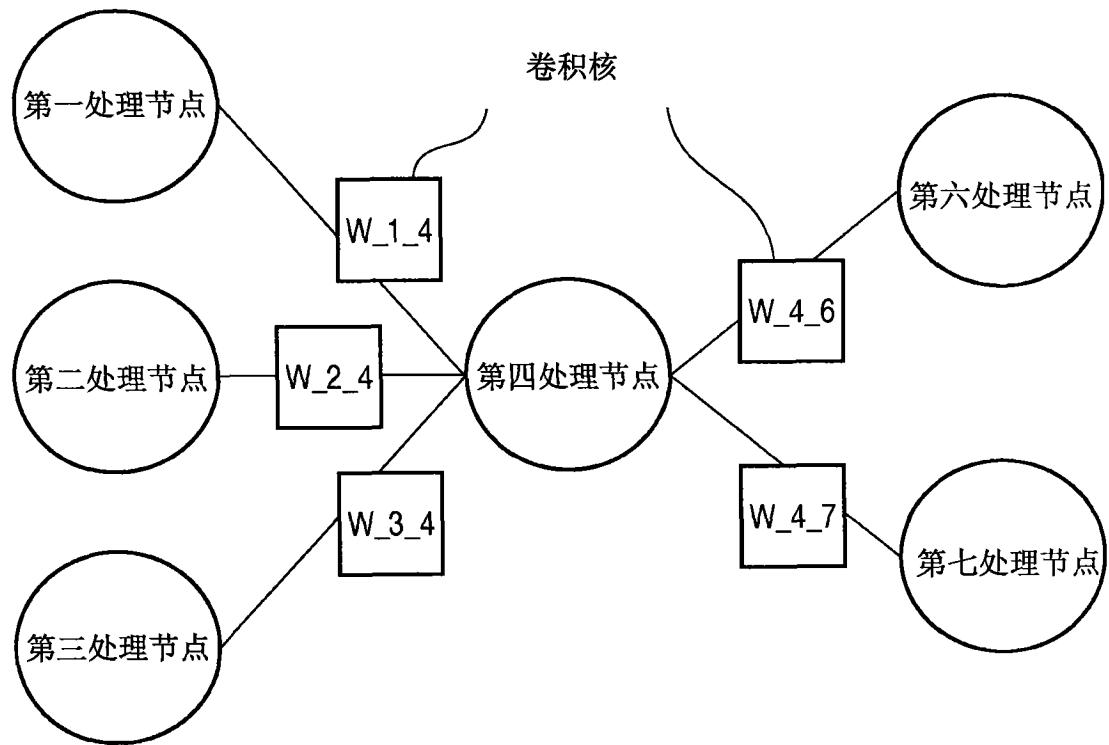


图 6

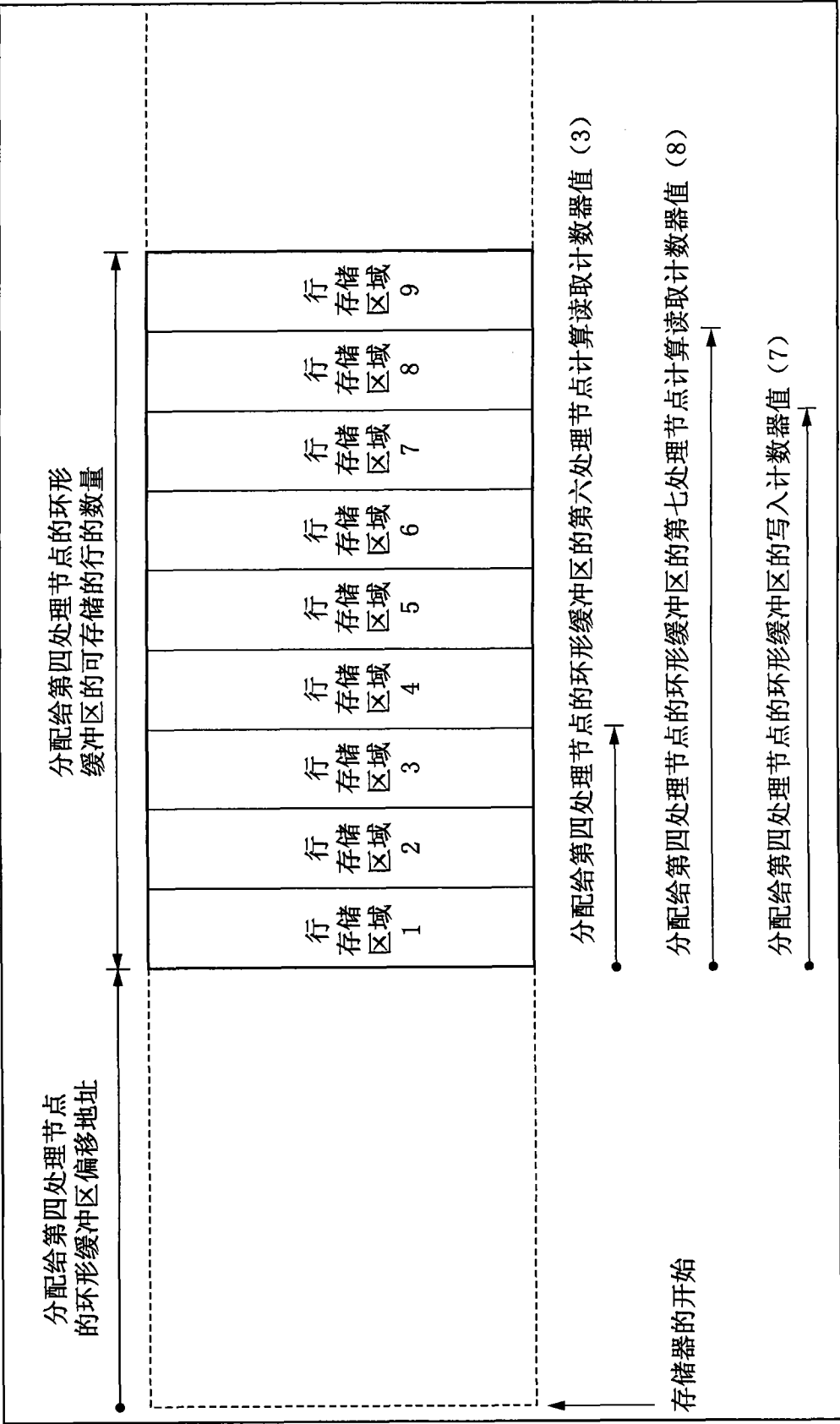


图 7

107

对象处 理节点	相邻下层 处理节点	读取计数器值	写入计数器值	偏移地址	可存储的 行的数量	计算执行阈 值行的数量
第0处 理节点			分配给第0处理 节点的环形缓冲 器值 (WA0)			
第一处 理节点	第0处 理节点	第0处理节点环形缓冲区的 第一处理节点计算读 取计数器值 (WRA0_1)	分配给第一处 理节点的环形 缓冲器值 (WA1)	分配给第一处理 节点的环形缓冲 器偏移地址 (OA1)	BH1	WH1
第二处 理节点	第0处 理节点	第0处理节点环形缓冲区的 第二处理节点计算读 取计数器值 (WRA0_2)	分配给第二处 理节点的环形 缓冲器值 (WA2)	分配给第二处理 节点的环形缓冲 器偏移地址 (OA2)	BH2	WH2
第三处 理节点	第0处 理节点	第0处理节点环形缓冲区的 第三处理节点计算读 取计数器值 (WRA0_3)	分配给第三处 理节点的环形 缓冲器值 (WA3)	分配给第三处理 节点的环形缓冲 器偏移地址 (OA3)	BH3	WH3

图 8A

第四处 理节点	第一处 理节点	第一处理节点环形 缓冲区的第四处理 节点计算读取计数 器值 (WRA1_4)	分配给第四 处理节点的 环形缓冲区 写入计数器 值 (WA4)	分配给第四处理 节点的环形缓冲 区偏移地址 (OA4)	BH4	WH4	
	第二处 理节点	第二处理节点环形 缓冲区的第四处理 节点计算读取计数 器值 (WRA2_4)					
	第三处 理节点	第三处理节点环形 缓冲区的第四处理 节点计算读取计数 器值 (WRA3_4)					
第五处 理节点	第一处 理节点	第一处理节点环形 缓冲区的第五处理 节点计算读取计数 器值 (WRA1_5)	分配给第五 处理节点的 环形缓冲区 写入计数器 值 (WA5)	分配给第五处理 节点的环形缓冲 区偏移地址 (OA5)	BH5	WH5	
	第二处 理节点	第二处理节点环形 缓冲区的第五处理 节点计算读取计数 器值 (WRA2_5)					
	第三处 理节点	第三处理节点环形 缓冲区的第五处理 节点计算读取计数 器值 (WRA3_5)					

图 8B

第六处 理节点	第四处 理节点	第四处理节点环形缓冲 区的第六处理节点计算 读取计数器值 (WRA4_6)	分配给第六处 理节点的环形 缓冲器写入计 数器值 (WA6)	分配给第六处理 节点的环形缓冲 区偏移地址 (OA6)	BH6	WH6
	第五处 理节点	第五处理节点环形缓冲 区的第六处理节点计算 读取计数器值 (WRA5_6)				
第七处 理节点	第四处 理节点	第四处理节点环形缓冲 区的第七处理节点计算 读取计数器值 (WRA4_7)	分配给第七处 理节点的环形 缓冲器写入计 数器值 (WA7)	分配给第七处理 节点的环形缓冲 区偏移地址 (OA7)	BH7	WH7
	第五处 理节点	第五处理节点环形缓冲 区的第七处理节点计算 读取计数器值 (WRA5_7)				
第八处 理节点	第六处 理节点	第六处理节点环形缓冲 区的第八处理节点计算 读取计数器值 (WRA6_8)	分配给第八处 理节点的环形 缓冲器写入计 数器值 (WA8)	分配给第八处理 节点的环形缓冲 区偏移地址 (OA8)	BH8	WH8
	第七处 理节点	第七处理节点环形缓冲 区的第八处理节点计算 读取计数器值 (WRA7_8)				

图 8C

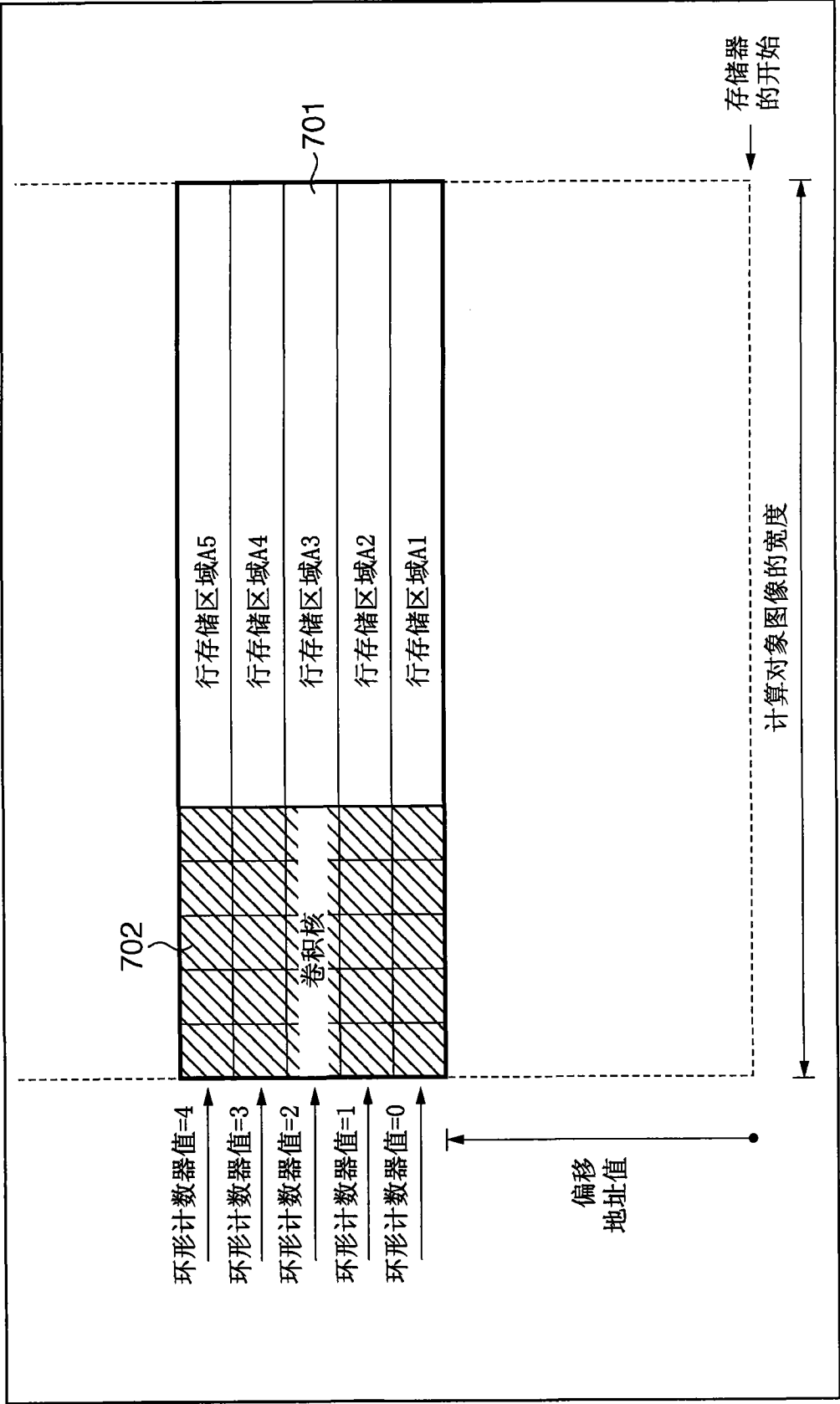


图 9

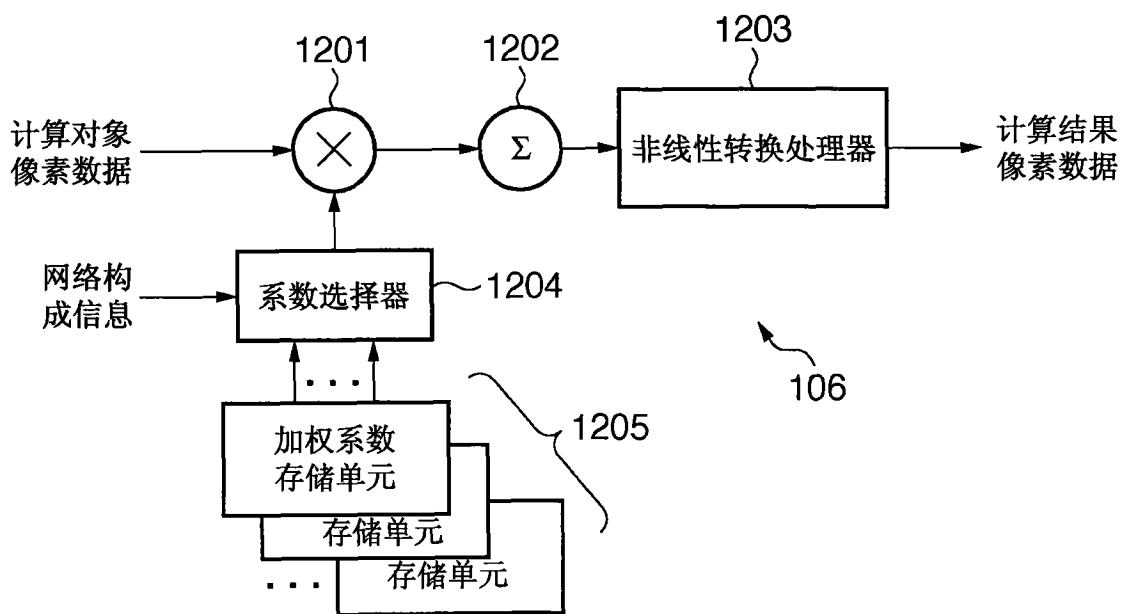


图 10

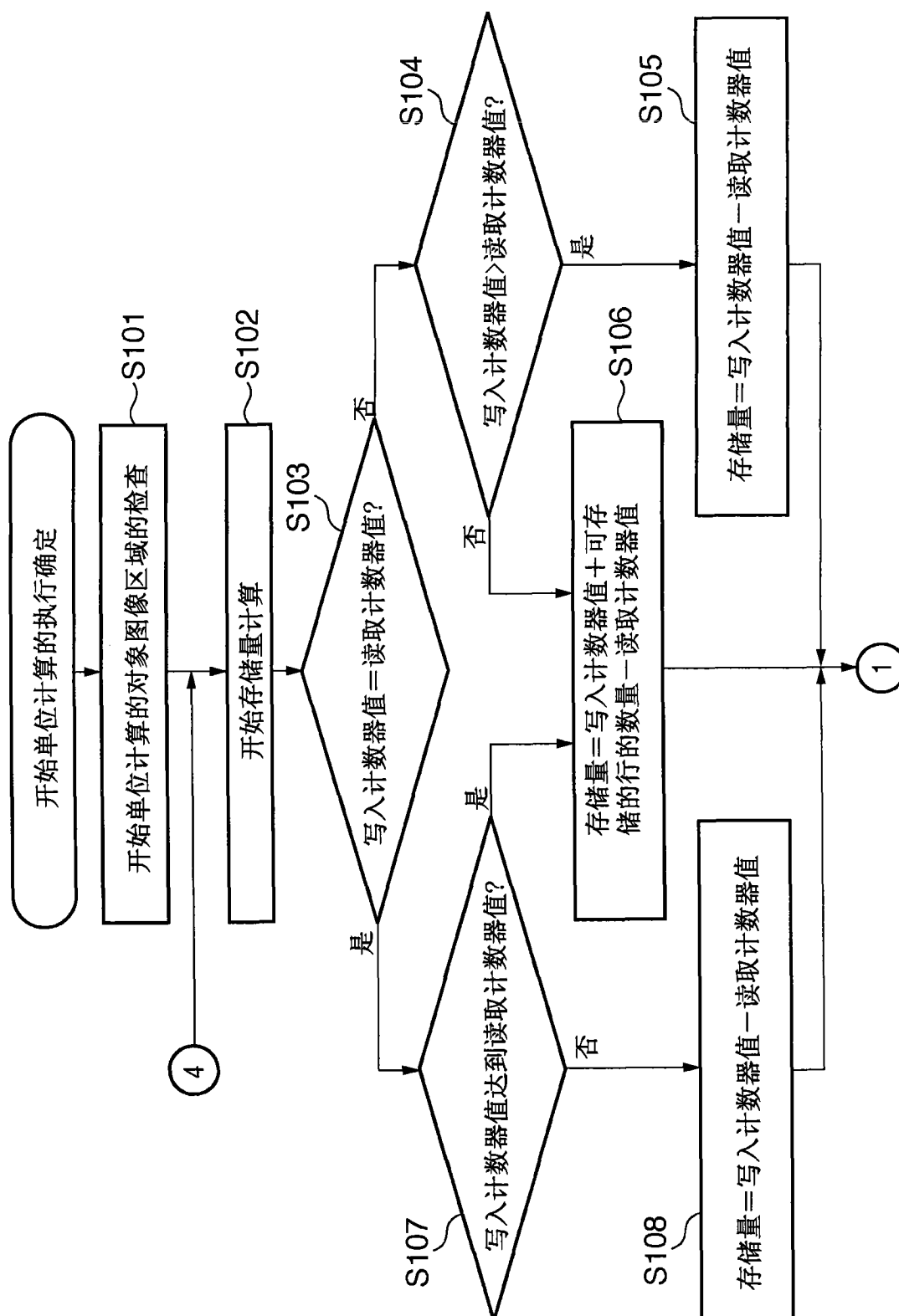


图 11A

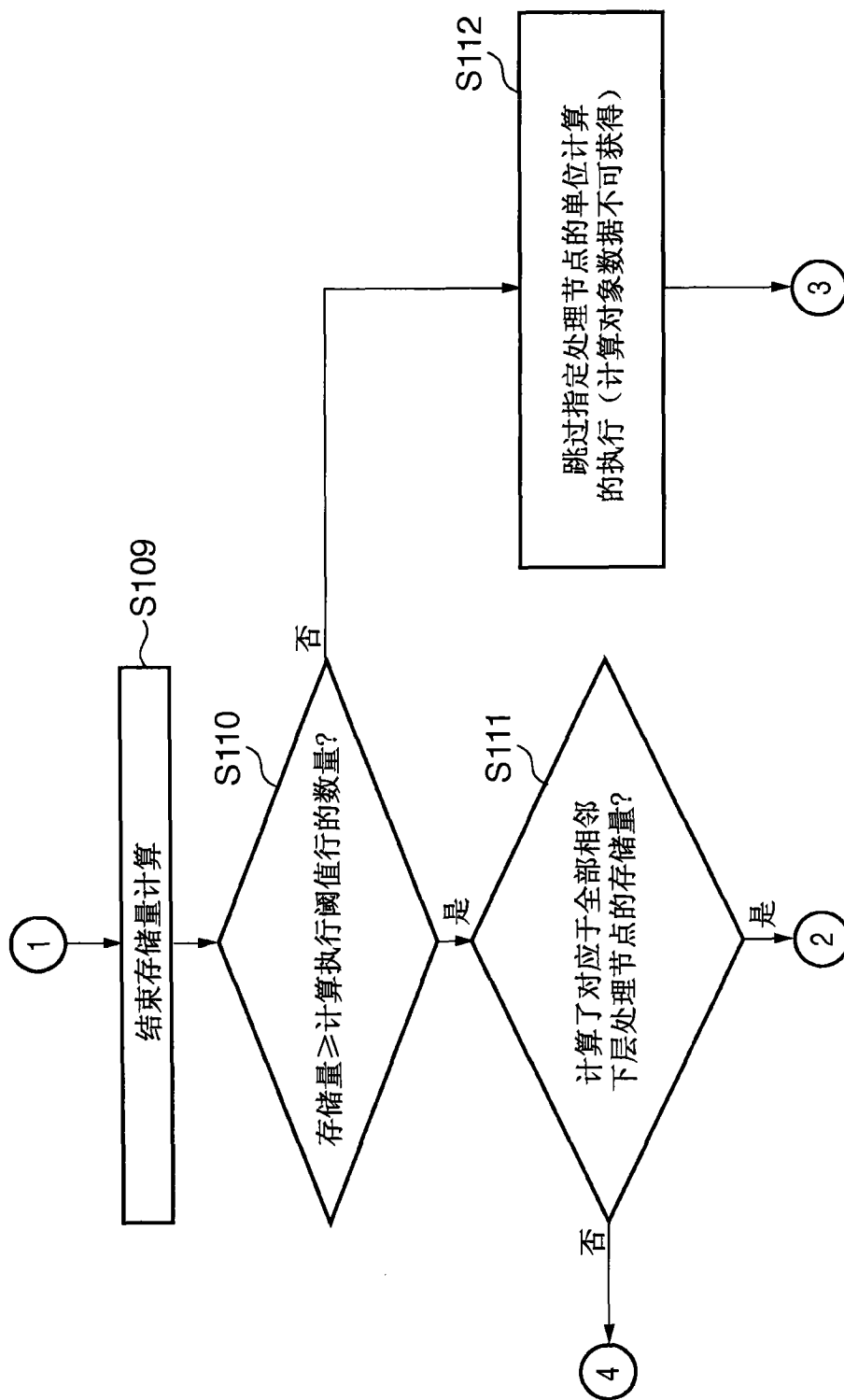


图 11B

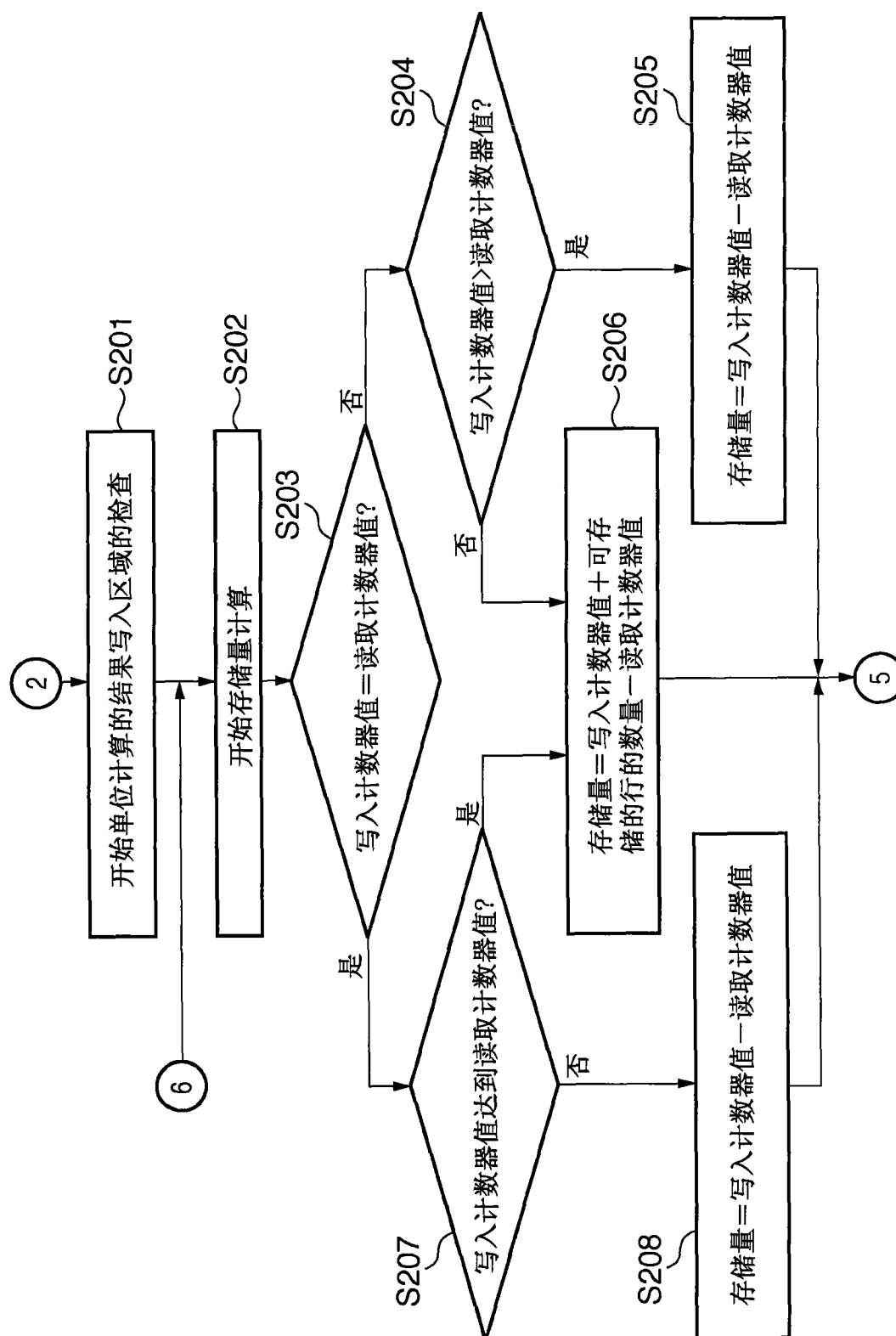


图 12A

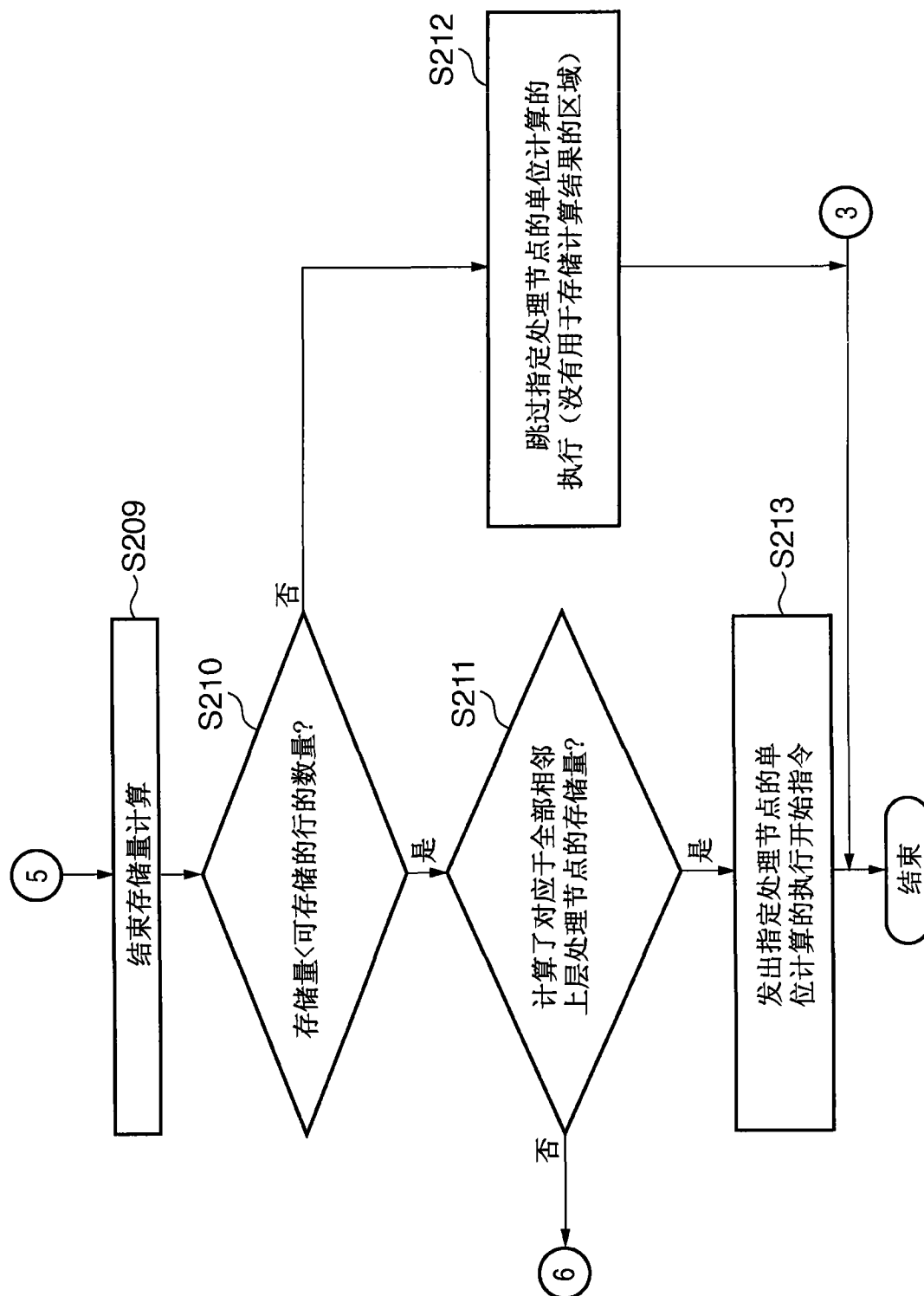


图 12B

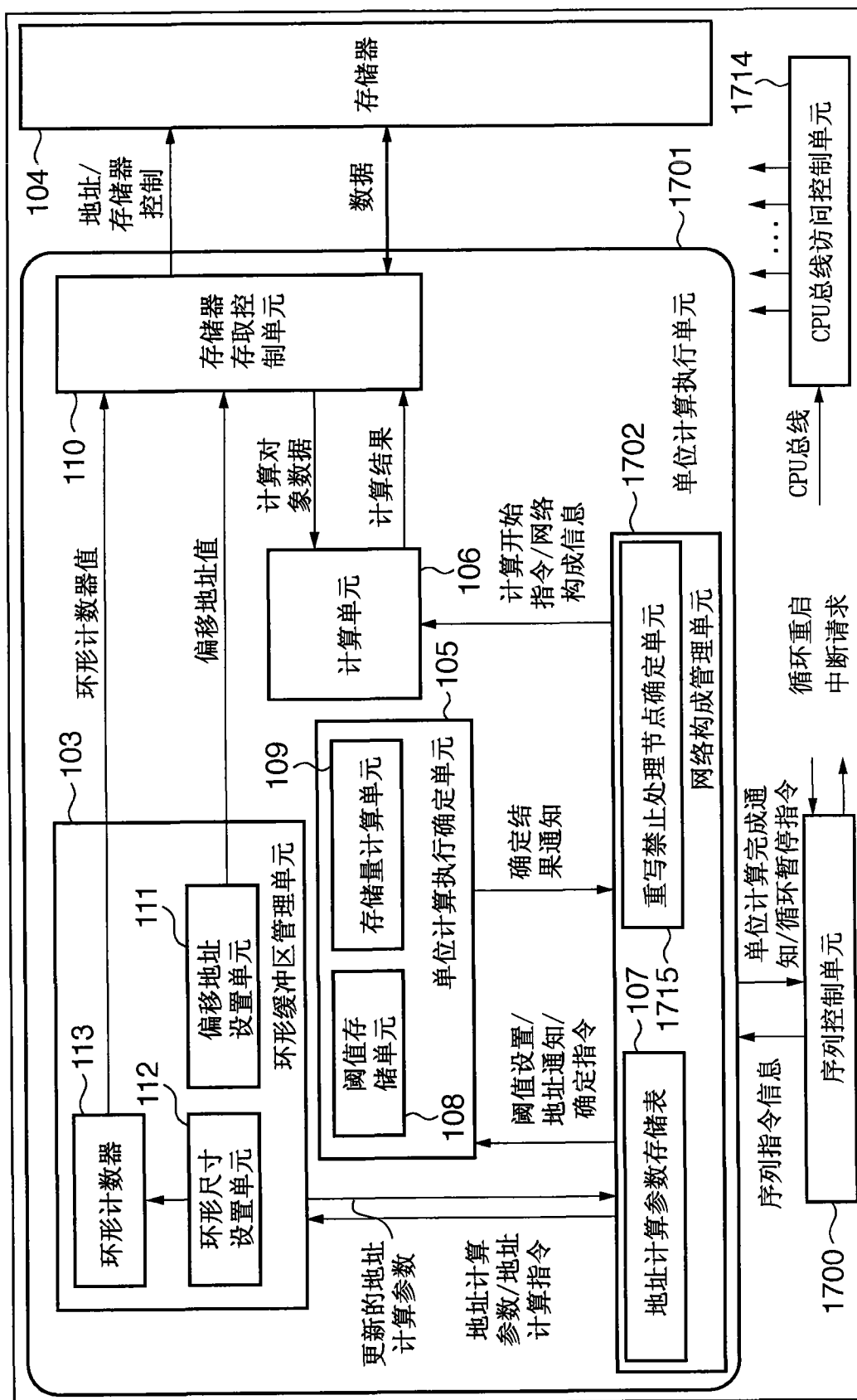


图 13

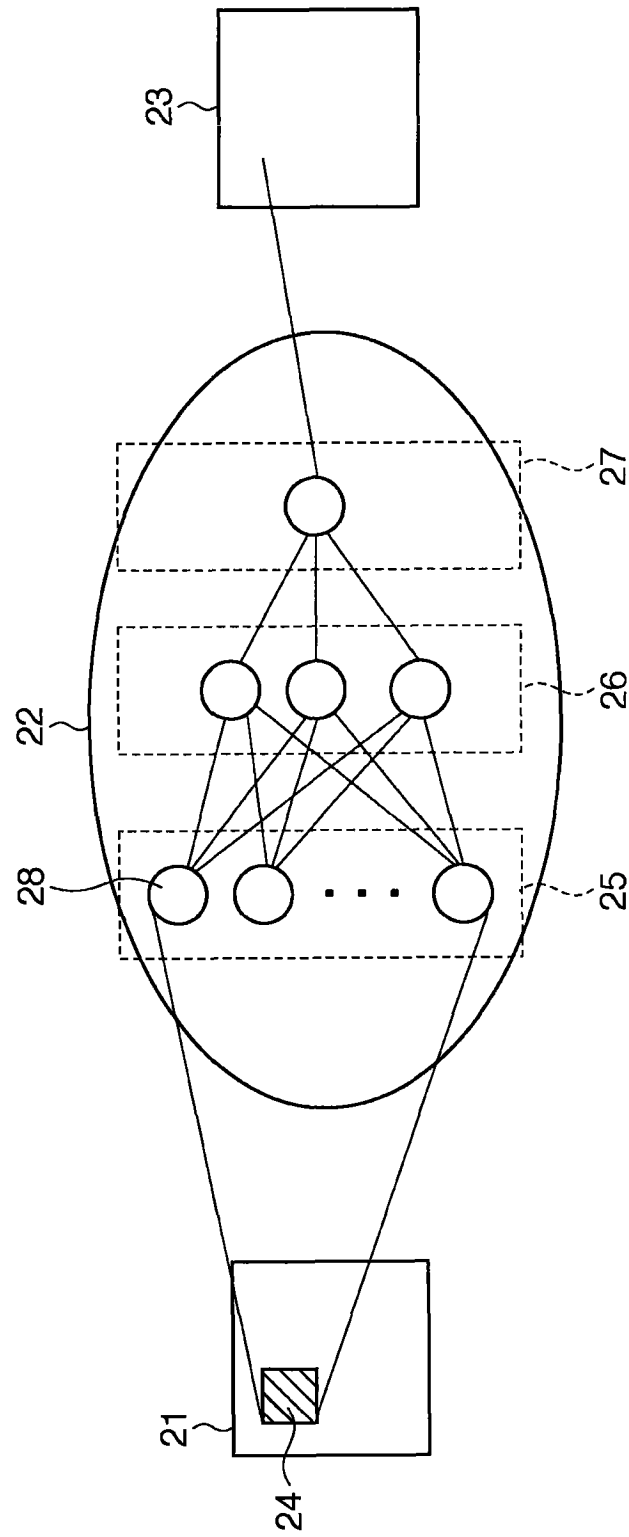


图 14

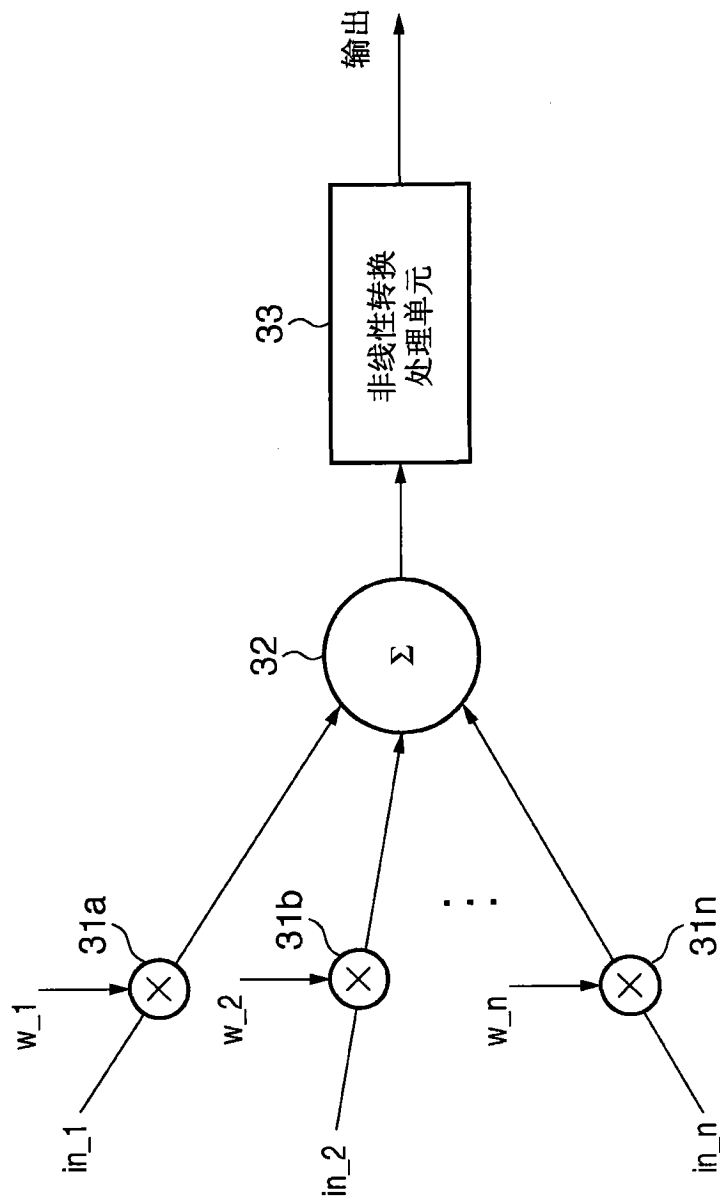


图 15

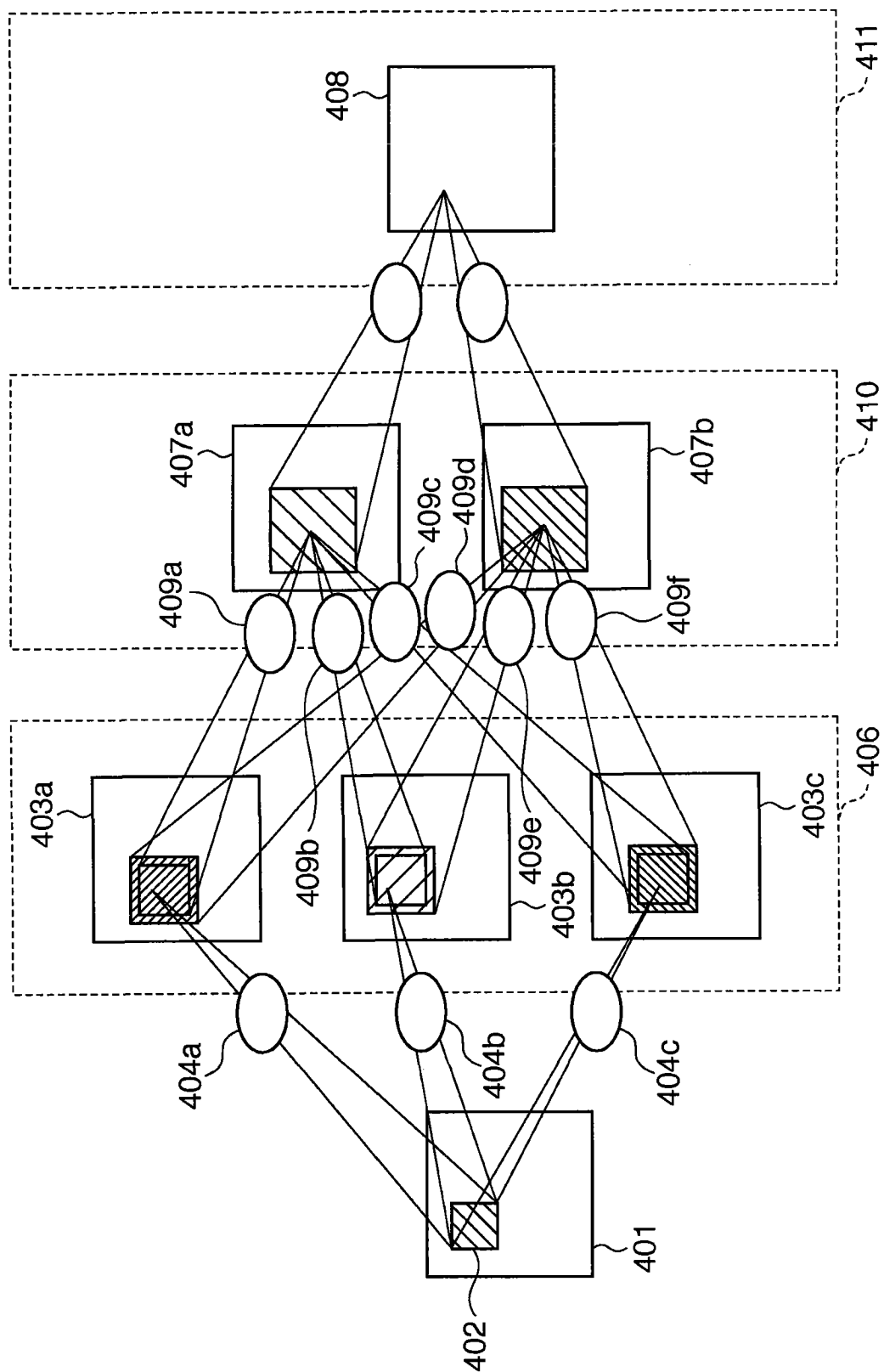


图 16

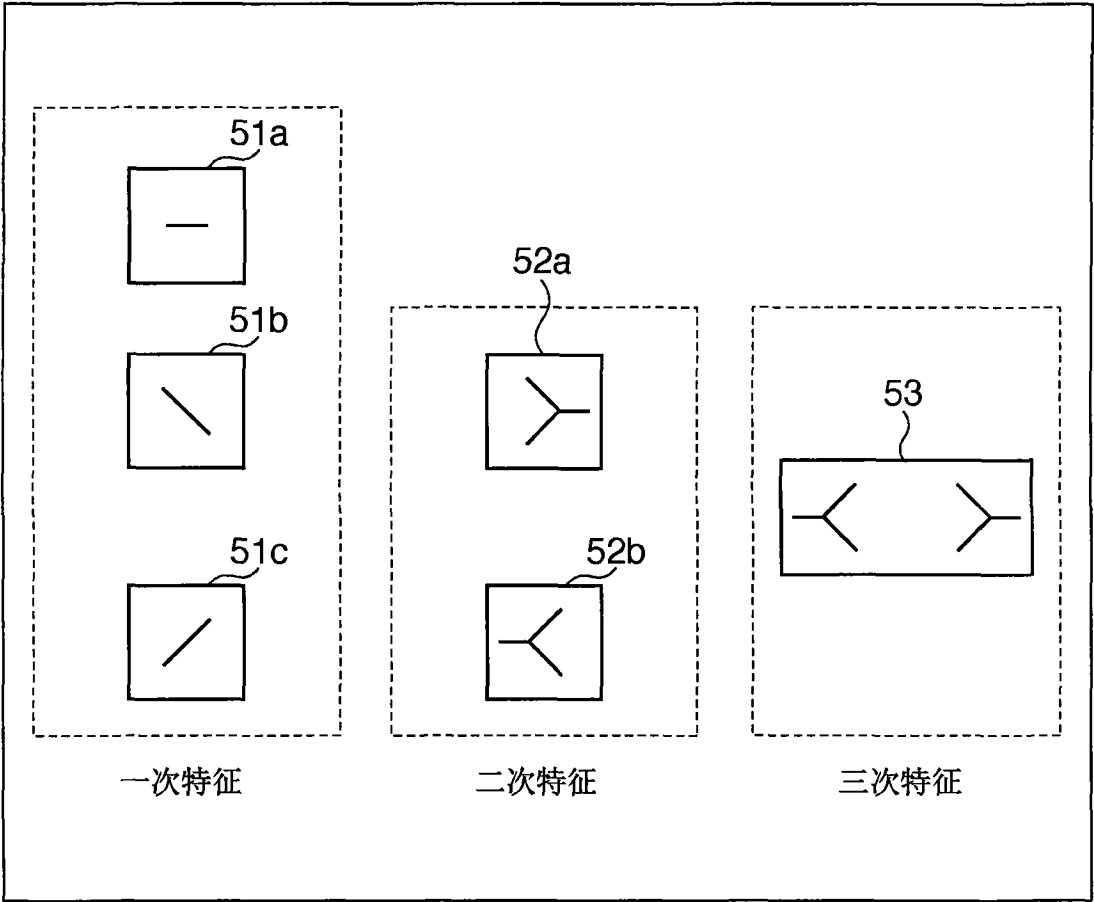


图 17