



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) . Int. Cl.

H01Q 13/00 (2006.01)
H01Q 1/38 (2006.01)

(11) 공개번호 10-2007-0046898
(43) 공개일자 2007년05월03일

(21) 출원번호 10-2007-7004746

(22) 출원일자 2007년02월27일

심사청구일자 없음

번역문 제출일자 2007년02월27일

(86) 국제출원번호 PCT/US2005/026065
국제출원일자 2005년07월20일

(87) 국제공개번호 WO 2006/025972
국제공개일자 2006년03월09일

(30) 우선권주장 10/930,660 2004년08월31일 미국(US)

(71) 출원인
프리스케일 세미컨덕터, 임크.
미합중국 텍사스 (우편번호 78735) 오스틴 윌리암 캐논 드라이브 웨스트 6501

(72) 발명자
트사이, 치-타우
미국 애리조나 85226, 첸들러, 웨스트 듀블린 스트리트 4360
저클, 토마스, 이.
미국 애리조나 85283, 템페, 이스트 우드맨 드라이브 2103

(74) 대리인
이범래
장훈

전체 청구항 수 : 총 16 항

(54) 다층 공동 슬롯 안테나

(57) 요약

복수의 층들 위로 신장하는 안테나 공동을 갖는 예시적인 슬롯 안테나(100)가 제공된다. 슬롯 안테나는 기준 도전층(104), 적어도 하나의 슬롯 개구(108)를 갖는 방사 도전층(106), 기준 도전층 및 방사 도전층 사이에 배치되는 하나 이상의 중간 도전층(114), 및 둘 이상의 유전체층들(110,112)을 포함한다. 둘 이상의 유전체층들은 기준 도전층 및 하나 이상의 중간 도전층들 사이에 배치되는 적어도 하나의 제1 유전체층과, 하나 이상의 중간 도전층들 및 방사 도전층 사이에 배치되는 제2 유전체층을 포함한다. 하나 이상의 중간 도전층들 각각은 도전성 물질이 실질적으로 없는 적어도 하나의 개구(122)를 포함한다. x-y 평면에서 그 감소된 발자국에 기인하여, 다층 슬롯 안테나가 무선 디바이스 용도의 접적 회로 패키지 (600,700)에 임베디드될 수 있다. 다층 슬롯 안테나는 또한 특정 환경 하에서 이중 공진 주파수들을 나타낸다.

대표도

도 7

특허청구의 범위

청구항 1.

안테나에 있어서,

기준 도전층(reference conductive layer);

적어도 하나의 슬롯 개구를 포함하는 방사 도전층;

상기 기준 도전층과 상기 방사 도전층 사이에 배치되는 하나 이상의 중간 도전층들; 및

적어도, 상기 기준 도전층과 상기 하나 이상의 중간 도전층들 사이에 배치되는 제1 유전체층과, 상기 하나 이상의 중간 도전층들과 상기 방사 도전층 사이에 배치되는 제2 유전체층을 포함하는 둘 이상의 유전체층들을 포함하고,

상기 하나 이상의 중간 도전층들 각각은 도전성 물질이 실질적으로 없는 적어도 하나의 개구를 포함하는, 안테나.

청구항 2.

제1항에 있어서,

상기 하나 이상의 중간 도전층들은 제1 중간 도전층 및 제2 중간 도전층을 포함하고;

상기 둘 이상의 유전체층들은 제3 유전체층을 더 포함하고, 상기 제3 유전체층은 상기 제1 및 제2 중간 도전층들 사이에 배치되는, 안테나.

청구항 3.

제1항에 있어서,

상기 기준 도전층, 상기 하나 이상의 중간 도전층들, 및 상기 방사 도전층을 결합시키는 하나 이상의 도전성 구조들을 더 포함하는, 안테나.

청구항 4.

제3항에 있어서,

상기 하나 이상의 도전성 구조들은 상기 기준 도전층, 상기 하나 이상의 중간 도전층들 및 상기 방사 도전층을 결합시키는 적어도 하나의 비아(via)를 포함하는, 안테나.

청구항 5.

제1항에 있어서,

상기 안테나는 집적 회로 패키지에 임베딩(embed)되는, 안테나.

청구항 6.

제5항에 있어서,

상기 안테나는 상기 접적 회로 패키지의 적어도 하나의 회로 디바이스에 동작가능하게 결합되는, 안테나.

청구항 7.

제1항에 있어서,

상기 안테나는 블루투스 표준, IEEE 802.11 표준, IEEE 802.15.4 표준, 또는 GPS 표준 중 적어도 하나를 따르는, 안테나.

청구항 8.

제1항에 있어서,

상기 안테나는 제1 공진 주파수 및 제2 공진 주파수를 갖는, 안테나.

청구항 9.

제8항에 있어서,

상기 제1 및 제2 공진 주파수들 중 적어도 하나는 약 2.4 GHz 주파수 또는 5.8 GHz 주파수를 포함하는, 안테나.

청구항 10.

방법에 있어서,

기준 도전층을 형성하는 단계;

적어도 하나의 슬롯 개구를 갖는 방사 도전층을 형성하는 단계; 및

실질적으로 도전성 물질이 없는 적어도 하나의 개구를 갖는 도전 금속층 및 상기 도전 금속층에 인접하는 유전체층을 각각 포함하는 복수의 층들을 포함하는 공진 공동(resonant cavity)을 형성하는 단계를 포함하는, 방법.

청구항 11.

제10항에 있어서,

상기 기준 도전층, 상기 방사 도전층, 및 상기 공진 공동의 도전 금속층들을 전기적으로 결합하는 하나 이상의 도전성 구조들을 형성하는 단계를 더 포함하는, 방법.

청구항 12.

제11항에 있어서,

상기 하나 이상의 도전성 구조들은 적어도 하나의 비아(via)를 포함하는, 방법.

청구항 13.

제10항에 있어서,

상기 복수의 층들은 저온 세라믹 코-파이어드(low temperature ceramic co-fired(LTCC)) 공정을 이용하여 형성되는, 방법.

청구항 14.

제10항에 있어서,

제1 공진 주파수에 연관되는, 하나 이상의 상기 방사 도전층 또는 상기 공진 공동의 하나 이상의 특성들 각각에 대한 값을 식별하는 단계;

제2 공진 주파수에 연관되는, 하나 이상의 상기 방사 도전층 또는 상기 공진 공동의 하나 이상의 특성들 각각에 대한 값을 식별하는 단계; 및

상기 하나 이상의 특성들에 대한 상기 값들에 기초하여 상기 방사 도전층 및 상기 공진 공동 중 적어도 하나를 형성하는 단계를 포함하는, 방법.

청구항 15.

제14항에 있어서,

상기 하나 이상의 특성은 슬롯 개구 크기, 슬롯 개구 모양, 슬롯 개구 위치, 복수의 층들 중 하나 이상의 두께, 하나 이상의 상기 도전 금속층들의 개구들의 각각의 크기, 하나 이상의 상기 도전 금속층들의 상기 개구들의 각각의 위치들, 또는 하나 이상의 상기 도전 금속층들의 상기 개구들의 각각의 모양 중 하나 이상을 포함하는, 방법.

청구항 16.

제10항에 있어서,

상기 공진 공동의 상기 복수의 층들 중 제1 층의 상기 도전 금속층은 상기 기준 도전층 또는 상기 방사 도전층 중 하나를 포함하는, 방법.

명세서

기술분야

본 발명은 일반적으로 슬롯 안테나에 관한 것으로, 특히, 회로 패키지 내의 임베디드 슬롯 안테나에 관한 것이다.

배경기술

안테나들, 예컨대 슬롯 안테나들 및 패치 안테나들이 폭넓게 다양한 무선 디바이스들, 예컨대 휴대폰, 무선호출기, 무선 개인 휴대용 정보단말기(PDA), 접근점(access point), 그 밖의 무선 지역내 통신망(WLAN) 구성요소들 등에 채용되고 있다. 이러한 무선 디바이스들을 설계하는 것의 공통의 목적 하나는 제품의 크기를 최소화하는 것이다. 또 다른 공통의 목적은 일부 또는 모든 구성요소들을 집적 회로(IC) 패키지에 통합하는 것이다. 그러나, 그들의 물리적인 특성에 기인하여, 종래의 슬롯 안테나들은 이들 목적들을 충분히 달성하지 못하였다.

종래 슬롯 안테나의 공진 주파수(또는 방사 주파수라 한다)는 그 슬롯의 길이에 반비례한다. 그러나, 슬롯 안테나들이 소형의 구조들에 채용될 때, 이러한 슬롯 안테나들의 공진 주파수는 대신 슬롯 안테나의 공진 공동(resonant cavity)의 면적에 반비례하게 된다. 따라서, 더 낮은 공진 주파수를 달성하기 위해서는 슬롯 안테나의 크기가 슬롯 안테나의 x-y 평면에서 증가되어야 한다. 보통의 무선 통신 표준들에서 채용되는 비교적 낮은 무선 주파수들로 인하여, 주파수 및 공동 사이의 이 반비례 관계는 슬롯 안테나가 디바이스들에 통합되지 못하는 원인이 되며, 통합된다고 하더라도, IC 패키지로 집적되지 못하는 원인이 된다. 설명을 위해, 종래의 슬롯 안테나는 일반적으로 2.4 GHz 범위의 공진 주파수를 갖기 위하여 약 900mm²(1,395in²)의 면적을 갖는 공진 공동을 가져야 하지만, 이는 많은 응용에서 금지된 것이다.

따라서, 슬롯 안테나를 향상시키는 것이 유익하다.

발명의 상세한 설명

다음 설명은 다층 슬롯 안테나들 및 이러한 안테나가 임베디드된 집적 회로 패키지들을 포함하는 다수의 특정 실시예들 및 상세한 내용들을 제공함으로써, 본 발명을 완전히 이해할 수 있도록 한다. 그러나, 본 발명은 이들 특정 실시예들 및 상세한 내용들에 한정되는 것은 아니며, 예시적인 것에 불과한 것임을 이해해야 한다. 또한, 특정 디자인 및 그 밖의 필요들에 따라, 그 목적 및 장점들을 위한 본 발명을 택일적인 수 개의 실시예들로 이용할 수 있음을 당업자는 이해할 수 있을 것이다.

실시예

도1~12는 다양한 예시적인 다층 슬롯 안테나들, 이러한 다층 슬롯 안테나들을 구현하는 예시적인 집적 회로 패키지들, 및 이러한 슬롯 안테나들 및 집적 회로 패키지들을 생산하기 위한 예시적인 방법들을 도시한다. 일 실시예에서, 슬롯 안테나는 기준 도전층(reference conductive layer), 적어도 하나의 슬롯 개구를 포함하는 방사 도전층, 기준 도전층 및 방사 도전층 사이에 배치된 하나 이상의 중간 도전층, 및 둘 이상의 유전체층을 포함하며, 둘 이상의 유전체층들은 기준 도전층 및 하나 이상의 중간층 사이에 배치되는 적어도 하나의 제1 유전체층과 하나 이상의 중간 도전층 및 방사 도전층 사이에 배치되는 제2 유전체층을 포함한다. 하나 이상의 중간 도전층들 각각은 도전성 물질이 실질적으로 없는 적어도 하나의 개구를 포함한다. 또 다른 실시예에서, 슬롯 안테나는 제1 도전층, 적어도 하나의 슬롯 개구를 갖는 제2 도전층, 제1 및 제2 도전층들 사이에 배치되는 제3 도전층, 제3 도전층의 제1 측에 인접하는 제1 유전체층 및 제3 도전층의 제2 측에 인접하는 제2 유전체층을 포함한다. 제3 도전층은 도전성 물질이 실질적으로 없는 개구를 포함한다. 또한, 기준 도전층을 형성하는 단계, 적어도 하나의 슬롯 개구를 갖는 방사층을 형성하는 단계, 공진 공동을 형성하는 단계를 포함하는 방법이 설명되며, 상기 공진 공동(resonant cavity)은 복수의 층들을 포함하고, 각각의 층은 도전성 물질이 실질적으로 없는 적어도 하나의 개구를 갖는 도전층 및 상기 도전층에 인접하는 유전체층을 포함한다.

이제 도1~3을 참조하면, 예시적인 다층 슬롯 안테나(100)의 상면도(도1) 및 라인(102)을 따른 안테나(100)의 택일적인 단면도(도2~3)들이 본 발명의 적어도 일 실시예에 따라 설명된다. 슬롯 안테나(100)는 기준 도전층(예컨대, 접지 면 또는 실드(shield))(104), 및 그 안에 형성된 하나 이상의 슬롯들(108)을 갖는 방사 도전층(106)을 포함한다. 하나 이상의 슬롯들(108)이 방사 도전층(106) 내에 다양한 지점들 또는 배치들로 위치되거나 구성될 수 있다. 게다가, 하나 이상의 슬롯들(108)은 다양한 모양들 및 크기들 중 임의의 것을 가질 수 있다.

도전성 물질의 하나 이상의 각각의 중간층들(예컨대, 중간 도전층(114))에 의해 적어도 부분적으로 분리되는 유전체 물질의 적어도 두 개의 층들(예컨대, 유전체층들(110,112))이 기준 도전층(104) 및 방사 도전층(106) 사이에 배치된다. 슬롯 안테나(100)는 또한 하나 이상의 도전성 구조들을 포함하여, 방사 도전층(106), 하나 이상의 중간 도전층들(114) 및 기준 도전층(104)을 전기적으로 결합한다. 도1 및 도2에 도시된 바와 같이, 도전성 구조들은 방사 도전층(106)으로부터 기준 도전층(104)으로 신장하는 하나 이상의 비아들(116)을 포함할 수 있다. 도3에 의해 도시되는 택일적인 예로서, 도전성 구조들은 층들(104,106,114)이 하나 이상의 측면들에서 전기적으로 결합하도록 층들(104,106,110,112,114)의 하나 이상의 측면들의 적어도 일부를 따라 배치되는 하나 이상의 도전성 측벽들(예컨대 측벽들(118,120))을 포함할 수 있다. 도전성 구조들의 두 가지 예들이 설명되었지만, 결합 배선과 같은 그 밖의 적절한 도전성 구조들 또는 도전성 구조들의 결합들이 이용될 수 있다는 것을 이해할 수 있을 것이다.

적어도 하나의 일 실시예에서, 중간 도전층(114)은 방사 도전층(106)과 오직 부분적으로 동일한 공간에 걸쳐, 실질적으로 도전성 물질이 없는 적어도 하나의 개구(122)를 중간 도전층(114)에 형성한다. 중간 도전층(114) 내의 예시적인 개구(122)의 윤곽이 도1에서 점선(124)을 이용하여 도시되어 있다. 개구(122)는 다양한 크기들 및 모양들 중 적절한 임의의

것을 가질 수 있다. 도1~3이 도시하는 바와 같이, 기준 도전층(104)으로부터 방사 도전층(106)을 완전히 보호하기보다는, 중간 도전층(114)이 전자기(EM) 에너지가 기준 도전층(104)으로부터 방사 도전층(106)으로 통과하도록 하고 또한 그 역으로 에너지가 통과하도록 하는 하나 이상의 개구들(122)을 포함하기 때문에, 중간 도전층(114)은 부분적으로 방사 도전층(106)과 동일한 공간으로 펴진다(coextensive).

중간 도전층들(114)의 하나 이상의 개구들(122)의 이용과 함께, 슬롯 안테나(100)의 적층 구조는 복수의 공동층들(cavity layers) 위로 신장하는 공진 공동을 유발하며, 여기에서 공동층들의 경계들, 따라서 공진 공동은 기준 도전층(104), 방사 도전층(106), 하나 이상의 중간 도전층들(114), 및 층들(104,106,114)을 전기적으로 결합하는 도전성 구조들(예컨대, 비아들(116) 또는 측벽들(118,120))에 의해 적어도 부분적으로 정의된다. 따라서, 슬롯 안테나(100)의 공진 공동은 복수의 층들 위에 접혀지고("folded"), 이에 의해 슬롯 안테나(100)가 종래 슬롯 안테나와 비교하여 x-y 평면에서 감소된 크기(dimension, 즉 더 작은 발자국)를 갖지만 동일한 공진 주파수를 갖는 종래 슬롯 안테나들과 동일한 등가의 공동 면적(area)을 x-y 평면에서 유지할 수 있도록 한다는 것을 이해할 수 있을 것이다. 슬롯 안테나(100)는 동일한 공진 주파수를 갖는 종래의 슬롯 안테나들보다 더 작은 발자국을 가지므로, 슬롯 안테나(100)는 소형 무선 디바이스에서 더욱 용이하게 구현될 수 있고, 또는 종래 슬롯 안테나들과 비교하여 더욱 용이하게 접적 회로 패키지에 더욱 용이하게 접적할 수 있다.

이제 도4 및 도5를 참조하면, 또다른 예시적인 다층 슬롯 안테나(400)의 상면도(도4) 및 라인(402)을 따른 단면도(도5)가 본 발명의 적어도 하나의 실시예에 따라 도시되어 있다. 슬롯 안테나(100)는 2개의 공동층들을 갖는 슬롯 안테나로서 도시되어 있으나, 둘 이상의 공동층들이 본 발명에 따라 슬롯 안테나에 구현될 수 있다. 슬롯 안테나(100)를 참조로 유사하게 전술된 바와 같이, 슬롯 안테나(400)는 기준 도전층(404), 하나 이상의 슬롯들(408)을 갖는 방사 도전층(406), 및 방사 도전층(406)을 기준 도전층(404)에 전기적으로 결합시키는 하나 이상의 도전성 구조들(예컨대, 비아들(410))을 포함한다. 도4의 도시된 예에서, 슬롯 안테나(400)는 또한, 2개의 중간 도전층들(412,414)을 포함한다. 중간 도전층들(412,414)은 서로 분리되어 있고, 방사 도전층(406) 및 기준 도전층(404)은 3개의 각각의 유전체층들(416,418,420)에 의해 분리된다.

도1의 중간 도전층(114)에 대해 전술된 바와 같이, 중간 도전층들(412,414) 각각은, 일 실시예에서, 도전성 물질이 실질적으로 없는 하나 이상의 개구들(예컨대, 개구들(422,424))을 가지므로 방사 도전층(406)과 동일한 공간으로 부분적으로 펴진다. 개구들(422,424)의 예시적인 경계선들이 점선들(426,428) 각각을 이용하여 도4에 도시되어 있다. 중간층들(412,414)에서의 개구들(422,424)의 목적은 개구들(422,424)을 통해 유전체층(420)으로부터 방사 도전층 유전체층(416)으로의 EM 에너지 전달 및 그 역방향으로의 에너지 전달이 가능하도록 하는 것이며, 여기에서 EM 에너지는 중간 도전층들(412,414)에 의해 안내된다. 따라서, 개구들(422,424)이 중간 도전층들(412,414)에서 상이한 각각의 지점들에 위치되는 것이 바람직하며, 이에 의해 기준 도전층(404)로부터 방사 도전층(406)으로의 직접적인 EM 에너지 경로 및 그 역으로의 에너지 경로가 개구들(422,424)을 통해 제공되지 않는다. 즉, 특정의 중간 도전층에서의 하나 이상의 개구들은 하나 이상의 개구들 및 인접한 중간 도전층에서의 하나 이상의 개구들 사이의 중첩이 없거나 또는 거의 없도록 위치되는 것이 바람직하다.

게다가, 슬롯 안테나(400)의 효과적인 공동 영역을 최대화하기 위하여, 개구들(422,424)은 개구들 사이의 거리를 최대화하도록(이에 의해, 중간 도전층들(412,414) 사이의 공동 부분의 효과적인 공동 영역을 최대화하도록) 그들 각각의 중간 도전층들(412,414)에서 위치되는 것이 바람직하다. 도4 및 도5에 예시적으로 도시된 바와 같이, 이 최대 거리는 개구(422)를 슬롯 안테나(400)의 한 코너에 위치시키고, 다른 개구(424)를 슬롯 안테나(400)의 반대 코너에 위치시킴으로써 얻어질 수 있다. 그러나, 특정 조건에서, 개구들(422,424)을 서로 더 가깝게(예컨대, 인접한 코너들에) 위치시키는 것이 적절할 수 있다. 또한, 개구들(422,424) 사이의 효과적인 거리와 결과적으로 효과적인 공동 영역은 또한 특정한 모양의 개구들 및 상대적인 배치들을 이용하여 증가될 수 있다.

이제 도6 및 도7을 참조하여, 접적된 다층 슬롯 안테나들을 갖는 예시적인 접적 회로(IC) 패키지들이 본 발명의 적어도 하나의 실시예에 따라 설명된다. 전술한 바와 같이, 복수의 층들 위에 슬롯 안테나의 공진 공동을 형성하여 달성될 수 있는 비교적 작은 발자국은 이러한 슬롯 안테나들이 IC 패키지들에 더욱 용이하게 접적되도록 한다. 예를 들어, 도6은 도1~3의 슬롯 안테나(100) 또는 도4,5의 슬롯 안테나(400)와 같은 다층 슬롯 안테나(602)를 포함하는 예시적인 IC 패키지(600)를 도시한다. IC 패키지(600)는 또한 회로 기판(606)에 동작가능하게 결합되는(예컨대, 결합 배선들을 통해) 하나 이상의 입력들 또는 출력들을 갖는 하나 이상의 회로 디바이스들(604)을 포함한다. 회로 기판(606)은 차례로 하나 이상의 유전체층들 및/또는 하나 이상의 회로 디바이스들(604), 슬롯 안테나(602), 및 패키지(600)의 다른 구성요소들 사이에 시그널링 및 전력 신호들을 라우팅하기 위한 재분배층을 포함할 수 있다. 회로 기판(606)은 차례로 슬롯 안테나(602)의 기준 도전층(608)에 동작가능하게 결합되는(예컨대, 하나 이상의 비아들에 의해) 하나 이상의 입력들을 가진다. 도7은 유사하게 도1~5의 슬롯 안테나(100) 또는 슬롯 안테나(400)와 같은 다층 슬롯 안테나(702), 하나 이상의 유전체층들 및 재분배층들

을 포함하는 회로 기판, 회로 기판을 통해 슬롯 안테나(702)의 기준 도전층(708)에 동작가능하게 결합되는(예컨대, 하나 이상의 비아들에 의해) 하나 이상의 입력들 또는 출력들을 갖는 하나 이상의 회로 디바이스들(704)을 포함하는 IC 패키지(700)를 도시한다.

IC 패캐지들(600 또는 700)은 차례로 무선 디바이스의 다른 IC 패키지들 또는 다른 회로 디바이스들에 연결될 수 있다. 예를 들어, IC 패키지들(600 또는 700)은 패키지 형태의 무선 시스템(SIP; system in a package)으로 또는 SOC(system on chip)로 구현될 수 있으며, 이는 슬롯 안테나를 이용하는 다양한 디바이스들 중 임의의 것으로 구현될 수 있다.

이제 도8~12를 참조하면, 다층 슬롯 안테나를 갖는 IC 패키지를 제조하기 위한 다양한 예시적인 방법들이 본 발명의 적어도 하나의 실시예에 따라 설명된다. 도8~11은 다층 유기 디바이스의 환경에서의 제조 공정을 도시하며, 도12는 함께 연소된 세라믹 디바이스 환경에서 제조 공정을 도시하지만, 그 밖의 회로 제조 공정들이 본 발명의 사상 또는 범위를 벗어나지 않고 여기에서 제공된 가이드라인을 이용하여 구현될 수 있다.

도8~11은 유기 다층 제조 기술을 이용하여 다층 슬롯 안테나가 형성되는 예시적인 방법을 도시한다. 도전성 물질의 층들이 유전체층(802)의 제1 측면 및 제2 측면 상에 형성된다. 도전성 물질이 결정성 성장, 스크린 프린팅, 적층, 포토-이미징 등과 같은 다양한 공정 중 임의 것을 이용하여 유전체층(802)의 대향하는 표면들 위에 형성될 수 있다. 택일적으로, 도전층들 중 하나 또는 양자 모두가 유전체층(802)의 일 표면 또는 양 표면들 위에 위치되는 금속 시트(예컨대, 구리, 알루미늄 또는 금 호일)를 포함할 수 있다. 도8의 예에서, 바닥 도전층은 슬롯 안테나의 기준 도전층(804)을 나타내며, 상부 도전층은 슬롯 안테나의 중간 도전층(806)을 나타낸다.

도9에서, 개구(808, 예컨대 도1의 개구(122))는 예컨대 광-식각(photo-etching) 공정을 이용하여 중간 도전층(806)에 형성된다. 택일적으로, 개구(808)는 유전체층(802)의 표면 위에 중간 도전층(806)의 형성 동안 중간 도전층(806)에 형성될 수 있다. 전술된 바와 같이, 개구(808)는 EM 에너지의 전달을 방해하지 않도록 도전성 물질이 실질적으로 없는 것이 바람직하다.

도10에서, 제2 유전체층(810)은 중간 도전층(806)의 노출된 표면 위에 형성 또는 위치된다. 부가적으로, 하나 이상의 비아들 예컨대 비아들(812, 814)이 형성되고, 도전성 물질로 채워지거나 도금될 수 있다. 도8~11은 두 개의 공동 층들 위에 형성된 공진 공동을 갖는 예시적인 슬롯 안테나를 도시하지만, 둘 이상의 공동층들 위에 형성된 공진 공동을 갖는 슬롯 안테나가 도8~10에 도시된 공정들을 반복함으로써 형성될 수 있다.

도11에서, 도전성 물질은 유전체층(810)의 노출 표면에 형성 또는 위치되어 방사 도전층(816)을 형성하고, 및 또는 더 많은 슬롯들(818)이 방사 도전층(816)의 형성/배치 전, 동안, 또는 후에 방사 도전층(816)에 형성될 수 있다. 결과적인 슬롯 안테나(820)가 하나 이상의 회로 디바이스들(822) 및/또는 패키지 리드들(예컨대, 볼들(824, 826))을 예컨대 회로 기판(822)을 경유하여 슬롯 안테나에 전기적으로 결합시킴으로써 IC 패키지로 집적될 수 있다. 여기서 회로 기판은 하나 이상의 유전체층들 및/또는 하나 이상의 회로 디바이스들(822), 패키지 리드들 및 슬롯 안테나(820) 사이의 시그널링 라우팅 및 전력 상호연결을 위한 하나 이상의 재분배층들을 포함한다. 또한, 슬롯 안테나는 플라스틱, 세라믹, 또는 유리와 같은 유전체 물질 내로 캡슐화되는 모노리식 디바이스(monolithic device)를 형성할 수 있다.

이제 도12를 참조하면, 함께-가열된(co-fired) 세라믹 공정(예컨대, low-temperature co-fire ceramic, 또는 LTCC 공정)을 이용하여 다층 슬롯 안테나를 갖는 IC 패키지를 형성하는 예시적인 방법이 도시된다. 도1, 2의 슬롯 안테나(100)와 같은 다층 슬롯 안테나의 다양한 층들이 예컨대 세라믹 캐스트 테이프 섹션(1202~1206)을 이용하여 형성될 수 있고, 도전층들을 전기적으로 결합시키는 도전성 구조들(예컨대, 비아들 또는 도전성 측벽들), 중간 도전층들, 및 슬롯 안테나의 방사 도전층을 나타내는 금속화가 세라믹 캐스트 테이프 섹션들의 표면들 위에 형성될 수 있다.

세라믹 캐스트 테이프 섹션들(1202~1206)이 적절한 순서로 적층되어 단일 기판을 형성할 수 있다. 기판은 가열 오븐(1208)에서 가열되어 물질들을 경화시키고, 다층 슬롯 안테나(1210)를 형성한다. 다음, 다층 슬롯 안테나(1210)는 하나 이상의 회로 디바이스들(1212)을 슬롯 안테나(1210)에 전기적으로 결합하고, 패키지 리드들을 슬롯 안테나(1210) 또는 하나 이상의 회로 디바이스들(1212)에 결합하고, 결과적인 디바이스를 유전 물질 내에 캡슐화함으로써 IC 패키지에 집적될 수 있다.

이제 도13을 참조하면, 복수의 공진 주파수들을 달성하기 위한 다층 슬롯 안테나의 특성을 식별하기 위한 예시적인 방법이 본 발명의 적어도 하나의 실시예에 따라 설명된다. 다양한 물리적 특성들로 인해, 전술한 다층 슬롯 안테나들이 둘 이상의 상이한 주파수들에서 동작가능하거나 혹은 공진한다. 따라서, 다층 슬롯 안테나는 복수의 상이한 주파수들에서 동작하도록 설계될 수 있다. 예를 들어, 다층 슬롯 안테나는 상이한 주파수 대역들을 갖는 다수의 표준들을 따르도록 설계될 수 있

다. 예를 들어 설명하면, 다층 슬롯 안테나는 블루투스 표준, IEEE 802.11b 표준 또는 IEEE 802.15.4 표준(2.4 GHz 중심 주파수를 특정함)IEEE 802.11a 표준(이는 5.8 GHz 중심 주파수를 특정함) 또는 글로벌 위치추적 시스템(GPS) 표준(이는 1.57542 GHz 중심 주파수를 특정함) 중 하나 이상을 따르도록 설계되고 제조될 수 있다. 방법(1300)은 다층 슬롯 안테나의 2개의 공진 주파수들이 희망하는 중심 주파수들(예컨대, 1.57542 GHz, 2.4 GHz, 또는 5.8 GHz)에 또는 그 주변에 위치하도록 하는 슬롯 안테나의 특성을 식별하기 위한 예시적인 방법을 나타낸다. 다음의 예시적인 방법이 설명의 용이성을 위해 2개의 널리-이용되는 주파수들에서 공진하는 슬롯 안테나를 형성하거나 튜닝하는 환경에서 설명되지만, 본 발명의 사상 또는 범위를 벗어나지 않고, 여기에서 제공된 가이드라인들을 이용하여 둘 이상의 희망하는 주파수들에서 공진하도록 다층 슬롯 안테나가 형성 또는 튜닝될 수 있다.

1302 단계에서, 형성될 다층 슬롯 안테나의 희망하는 공진 주파수들이 식별된다. 예를 들어 설명하면, 슬롯 안테나가 IEEE 802.11a 및 IEEE 802.11b 모두를 따르는 무선 디바이스에서 구현된다면, 슬롯 안테나에 대한 희망하는 공진 주파수들은 5.8 GHz 및 2.4 GHz 일 것이다.

1304 단계에서, 슬롯 안테나가 제1 희망 주파수에서 공진하도록 하는 다층 슬롯 안테나의 하나 이상의 특성들의 제1 세트의 값들이 식별된다. 1306 단계에서, 슬롯 안테나가 제2 희망 주파수에서 공진하도록 하는 다층 슬롯 안테나의 하나 이상의 특성들의 제2 세트들에 대한 값들이 식별된다. 특성들은 이에 한정되는 것은 아니나 다음의 것을 포함할 수 있다: 공동 충들의 개수; 슬롯 안테나의 도전충들 또는 유전체충들을 포함하는 물질; 유전체충들 또는 도전충들의 크기들(예컨대, 폭, 길이, 두께); 중간 도전충들의 개구들의 개수; 중간 도전충들의 개구들의 크기; 도전충들의 개구들의 모양; 중간 도전충들의 개구들의 위치; 방사 도전충의 슬롯들의 개수; 하나 이상의 슬롯들의 크기; 하나 이상의 슬롯들의 위치들 등.

특정 공진 주파수와 연관된 슬롯 안테나 특성들의 값은 다양한 기술들 중 임의의 것을 이용하여 식별될 수 있다. 예를 들어, 상기 값들은 다른 다층 슬롯 안테나들의 경험적 분석, 슬롯 안테나의 모델링 또는 시뮬레이션 등을 통해 식별될 수 있다. 슬롯 안테나의 제1 공진 주파수에 영향을 주는 것으로서 식별되는 슬롯 안테나의 특성들은 또한 제2 공진 주파수에 영향을 줄 수 있다는 것을 이해할 수 있을 것이다. 따라서, 제1 및 제2 세트들의 값들의 식별은 반복적인 방법을 이용하여 수행될 수 있다. 제1 및 제2 공진 주파수들과 연관된 특정 특성들에 대한 값들이 식별된 후, 다층 슬롯 안테나가 단계(1308)에서 식별된 값들에 기초하여 형성되거나 제조될 수 있다.

당업자는 여기에 개시된 본 발명의 상세한 설명 및 실례를 감안하여 본 발명의 다른 실시예들, 이용들, 및 장점들을 용이하게 이해할 수 있을 것이다. 상세한 설명 및 도면들은 오직 예시적인 것으로 고려되어야 하며, 따라서 본 발명의 범위는 이하의 청구항들 및 그 균등물에 의해서만 한정되는 것이다.

산업상 이용 가능성

본 발명은 슬롯 안테나에 관한 것으로서, 특히 소형화되어 집적 회로 패키지 내에 삽입될 수 있는 슬롯 안테나를 제공한다.

도면의 간단한 설명

본 발명의 목적 및 장점들은 첨부된 도면들을 참조로 이하의 상세한 설명으로부터 당업자는 용이하게 이해할 수 있을 것이며, 이들 도면들에서 동일한 구성요소들을 가리키는데 동일한 참조 부호들이 이용되었다.

도1은 본 발명의 적어도 일 실시예에 따른 예시적인 다층 슬롯 안테나의 상면도의 블록도이다.

도2 및 도3은 본 발명의 적어도 일 실시예에 따른 도1의 다층 슬롯 안테나의 택일적, 예시적인 단면도의 블록도이다.

도4는 본 발명의 적어도 일 실시예에 따른 또다른 예시적인 다층 슬롯 안테나의 상면도의 블록도이다.

도5는 본 발명의 적어도 일 실시예에 따른 도4의 예시적인 다층 슬롯 안테나의 단면도의 블록도이다.

도6 및 도7은 본 발명의 적어도 일 실시예에 따른 다층 슬롯 안테나를 갖는 택일적, 예시적인 집적 회로 패키지들의 단면도의 블록도이다.

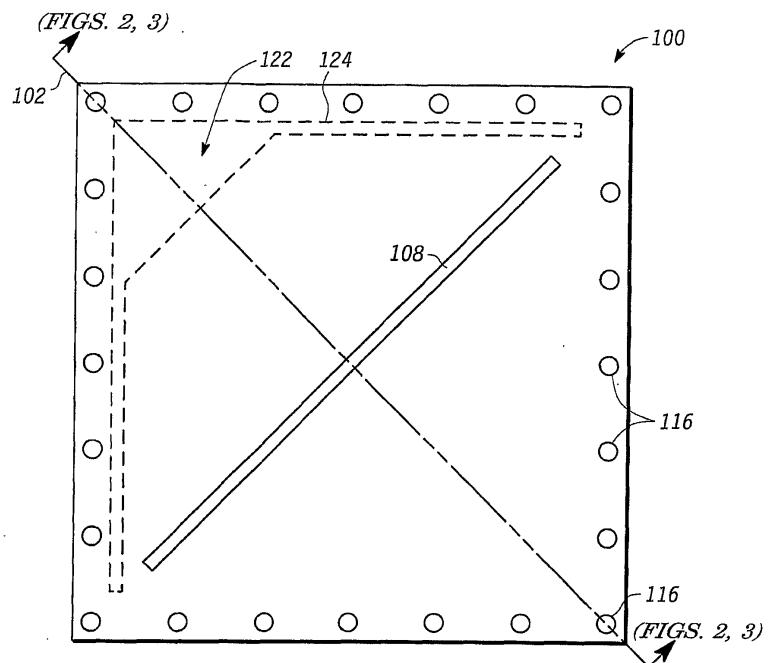
도8~11은 본 발명의 적어도 일 실시예에 따른 다층 슬롯 안테나를 포함하는 집적 회로 패키지를 제조하는 예시적인 방법을 설명하는 블록도이다.

도12는 본 발명의 적어도 일 실시예에 따른 다층 슬롯 안테나를 포함하는 집적 회로 패키지를 제조하는 또다른 예시적인 방법을 설명하는 블록도이다.

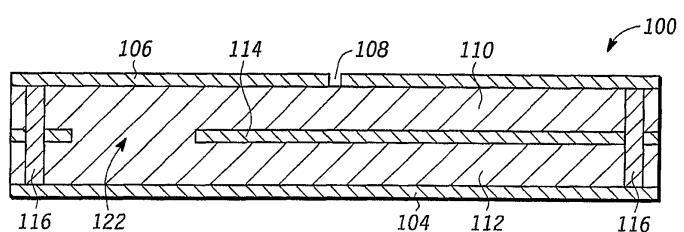
도13은 본 발명의 적어도 일 실시예에 따른 제1 희망하는 공진 주파수 및 제2 희망하는 공진 주파수를 갖는 다층 슬롯 안테나를 제조하기 위한 예시적인 방법을 나타내는 순서도이다.

도면

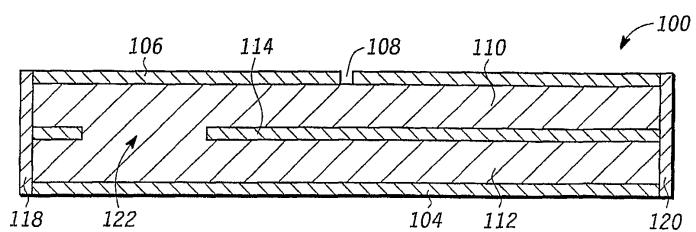
도면1



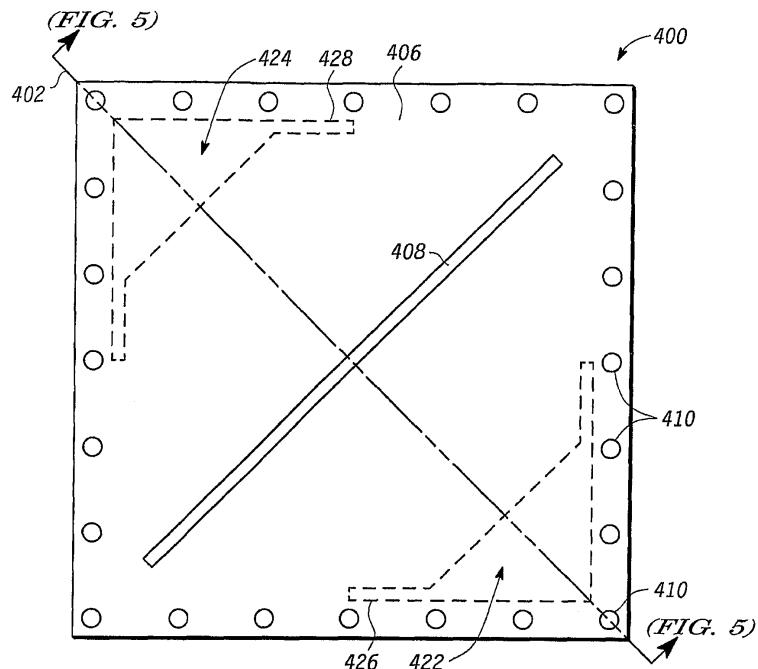
도면2



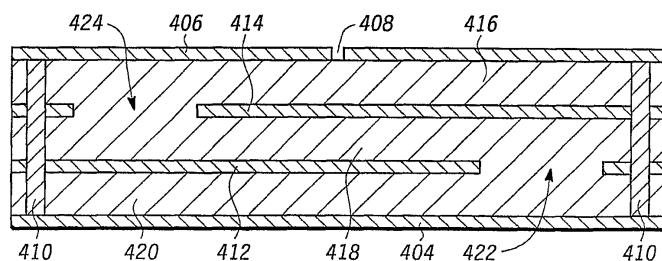
도면3



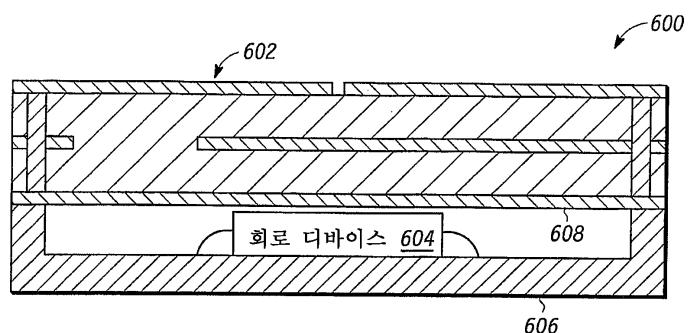
도면4



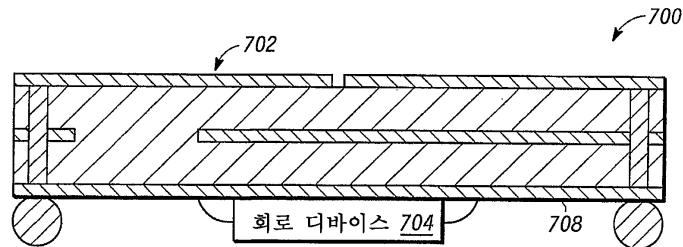
도면5



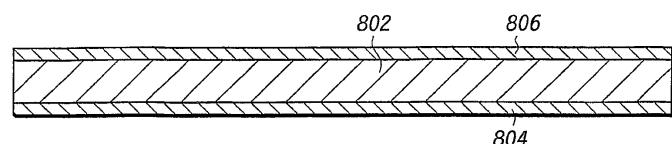
도면6



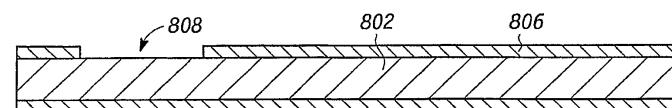
도면7



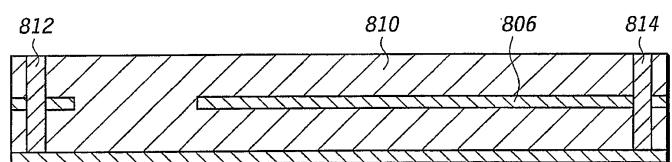
도면8



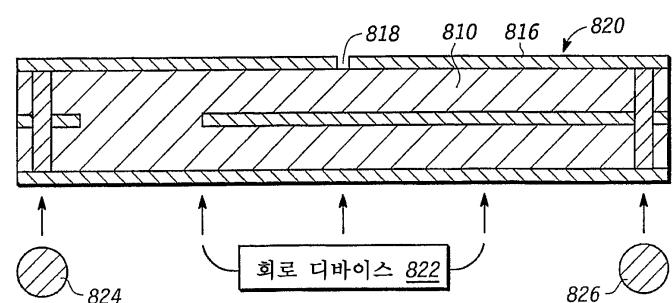
도면9



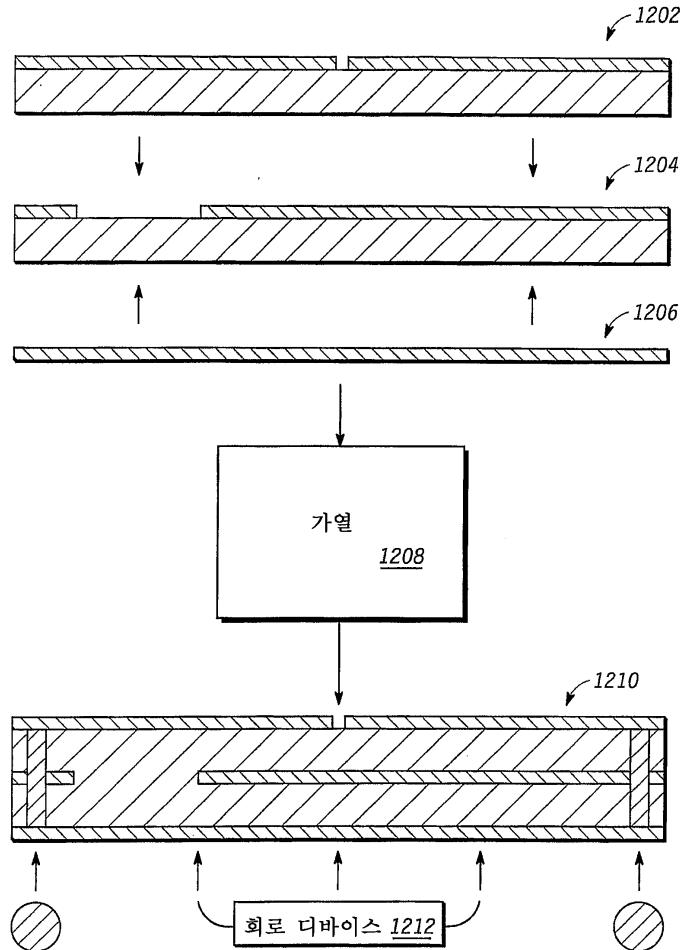
도면10



도면11



도면12



도면13

