



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11)1003151

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 09.10.81 (21) 3343868/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 07.03.83. Бюллетень № 9

Дата опубликования описания 07.03.83

(51) М. Кл.³

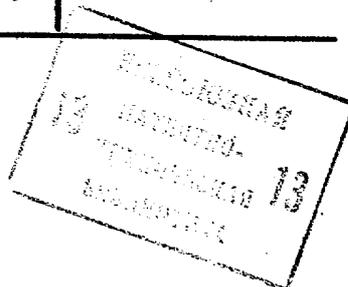
G 11 C 29/00

(53) УДК 681.327
(088.8)

(72) Авторы
изобретения

В. В. Мищенко и Ю. В. Быценко

(71) Заявитель



(54) ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО С КОНТРОЛЕМ ИНФОРМАЦИИ ПРИ ЗАПИСИ

1
Устройство относится к запоминающим устройствам и может быть использовано для контроля записи информации в запоминающие устройства.

Известно запоминающее устройство с контролем информации, содержащее адресный блок, блок формирования данных, блок управления, счетчик, регистры и блок сравнения, причем выходы блока управления подключены соответственно к входам адресного блока, блока формирования данных, к счетчику и первому регистру, выходы счетчика и первого регистра подключены к входам блока сравнения и второго регистра, выход которого соединен с выходом устройства, выход блока сравнения подключен к одному из входов блока управления [1].

Один из недостатков этого устройства заключается в большом времени обращения к накопителю из-за предварительного тестирования накопителя, при этом не исключаются искажения,

2
возникающие при записи информации, предназначенной для хранения в накопителе после тестирования. Другой недостаток устройства заключается в больших аппаратных затратах, вызванных необходимостью хранения тестовых программ и организации тестирования накопителя по этим программам.

Из известных устройств наиболее близким техническим решением к предлагаемому является запоминающее устройство с самоконтролем, содержащее накопитель, входной и выходной регистры числа, блок контроля, элемент задержки и блок управления, причем выходы регистров соединены с блоком контроля, выход которого подключен к входу накопителя, связанному с контрольным разрядом накопителя, а вход элемента задержки подключен к выходу контрольного разряда накопителя, а его выход - к счетным входам выходного регистра. Работа уст-

ройства заключается в записи числа в накопитель через входной регистр, затем считывании этого числа из накопителя, записи его в выходной регистр и сравнении двух чисел, записанных во входном и выходном регистрах. По результату сравнения вырабатывается сигнал ошибки. Если при записи числа произошла ошибка, число во входном регистре инвертируется и повторно записывается по этому же адресу в накопитель. При этом в контрольный разряд накопителя записывается сигнал логическая "1", который при считывании числа из накопителя инвертирует его в выходном регистре [2].

Один из недостатков этого устройства заключается в его низком быстродействии, связанном с необходимостью двукратного обращения к накопителю: вначале выполняется цикл записи, а затем цикл считывания числа из накопителя и записи его в выходной регистр. Другой недостаток устройства заключается в том, что при записи инвертированного числа в накопитель возможно появление ошибки, которая приведет к дополнительному инвертированию числа, т.е. число запишется в прямом коде, а в этом случае число записывается с ошибкой. В этой ситуации произойдет зацикливание и дальнейшая запись информации в накопитель невозможна.

Цель изобретения - увеличение быстродействия устройства.

Поставленная цель достигается тем, что в запоминающее устройство с контролем информации при записи, содержащее регистр числа, формирователь сигналов записи, блок контроля, накопитель, блок местного управления и последовательно соединенные регистр адреса и дешифратор адреса, выход которого подключен к одному из входов накопителя, другие входы которого соединены с выходами регистра числа и формирователя сигналов записи, а выход подключен к одному из входов блока контроля, другой вход которого соединен с выходом регистра числа, введены распределитель импульсов и элемент И, первый вход которого подключен к выходу блока контроля, второй - к одному из выходов распределителя импульсов, а выход является управляющим выходом устройства, причем вход распределителя импульсов соединен с выходом блока местного управления, а другие выходы подключены соответствен-

но к входам регистра числа, формирователя сигналов записи и регистра адреса.

На чертеже представлена структурная схема предлагаемого устройства.

Устройство содержит накопитель 1, блок 2 местного управления, блок 3 контроля, регистр 4 числа, распределитель 5 импульсов, формирователь 6 сигналов записи, элемент И 7, регистр 8 адреса, дешифратор 9 адреса. Устройство имеет входы 10-12 и выходы 13 и 14.

Устройство работает следующим образом.

По сигналам на входе 10 блок 2 местного управления синхронизирует работу устройства в процессе записи. По сигналам от блока 2 распределитель 5 формирует последовательность синхронизирующих импульсов, с помощью которых производится запись в накопитель 1 и контроль числа в цикле записи. Для записи числа в накопитель по входу 12 поступает код адреса выбираемой ячейки памяти, а по входу 10 - сопутствующие коду адреса управляющие сигналы, под действием которых блок 2 и распределитель 5 выдают сигнал, с помощью которого код адреса записывается в регистр 4 числа. Записываемое число по входу 11 поступает на регистр 4 числа. Под действием управляющих сигналов по входу 10 распределитель 5 выдает сигнал, по которому число записывается в регистр 4 числа. Через некоторое время, большее чем время переходных процессов в регистре 4 числа и время установки числа на входе накопителя 1, распределитель 5 формирует и выдает сигнал, который поступает на формирователь 6. Сформированным сигналом записи с выхода формирователя 6 число записывается в выбранную ячейку накопителя 1. После окончания действия сигнала записи и переходных процессов, связанных с действием этого сигнала, на выходе 14 устанавливается код числа, записанный в выбранную ячейку накопителя 1. При этом код адреса удерживается на входе 12 еще некоторое время, поддерживая тем самым наличие кода числа на выходе 14, и в это время число на выходе достоверно.

Контроль записанного числа в накопитель 1 блоком 3 контроля производится в то время, когда число на выходе

накопителя 1 достоверно. В это время распределитель 5 выдает сигнал, открывающий элемент И 7, и результат сравнения чисел выдается на выход 13. Если число записано в накопитель 1 без ошибки, то распределитель 5 выдает сигнал в регистр 8 адреса и изменяет его состояние на единицу. Последующее число, поступающее по входу 11, будет записано в следующую ячейку накопителя 1. В случае записи числа в накопитель 1 с ошибкой на выход 13 поступает сигнал, информирующий процессор или другое устройство о том, что произошла запись с ошибкой. Одновременно этот сигнал поступает в блок 2 и прекращает цикл записи, и распределитель 5 не выдает сигнал для изменения состояния регистра 8 адреса.

Технико-экономическое преимущество предлагаемого устройства заключается в том, что введение распределителя импульсов и элемента И, а также функциональных связей между ними позволяет производить контроль записи информации на максимальной частоте обращения, определяемой типом применяемых микросхем памяти в накопителе, при этом сокращается время обмена между запоминающим устройством и устройством, выдающим информацию (например, процессором ЦВМ). Сокращение времени обмена обусловлено исключением цикла считывания информации, равного по длительности циклу записи.

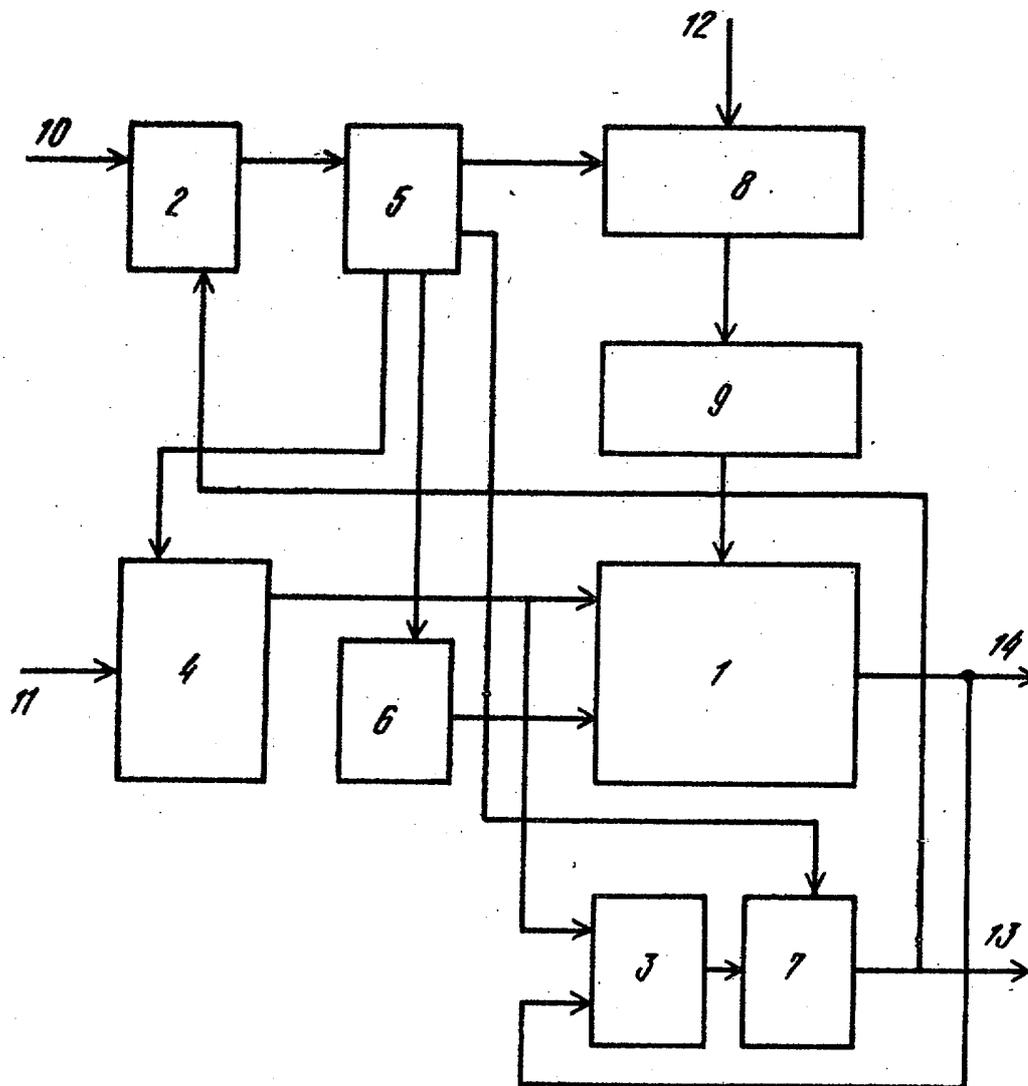
Формула изобретения

Запоминающее устройство с контролем информации при записи, содержащее регистр числа, формирователь сигналов записи, блок контроля, накопитель, блок местного управления и последовательно соединенные регистр адреса и дешифратор адреса, выход которого подключен к одному из входов накопителя, другие входы которого соединены с выходами регистра числа и формирователя сигналов записи, а выход подключен к одному из входов блока контроля, другой вход которого соединен с выходом регистра числа, отличающееся тем, что, с целью увеличения быстродействия устройства, в него введены распределитель импульсов и элемент И, первый вход которого подключен к выходу блока контроля, второй - к одному из входов распределителя импульсов, а выход является управляющим выходом устройства, причем вход распределителя импульсов соединен с выходом блока местного управления, а другие выходы подключены соответственно к входам регистра числа, формирователя сигналов записи и регистра адреса.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 601762, кл. G 11 C 29/00, 1977.

2. Авторское свидетельство СССР № 497639, кл. G 11 C 29/00, 1975 (прототип).



Составитель В. Рудаков
 Редактор Н. Гришанова Техред Т. Фанта Корректор М. Демчик

Заказ 1569/36 Тираж 592 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4