

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年12月28日(28.12.2017)



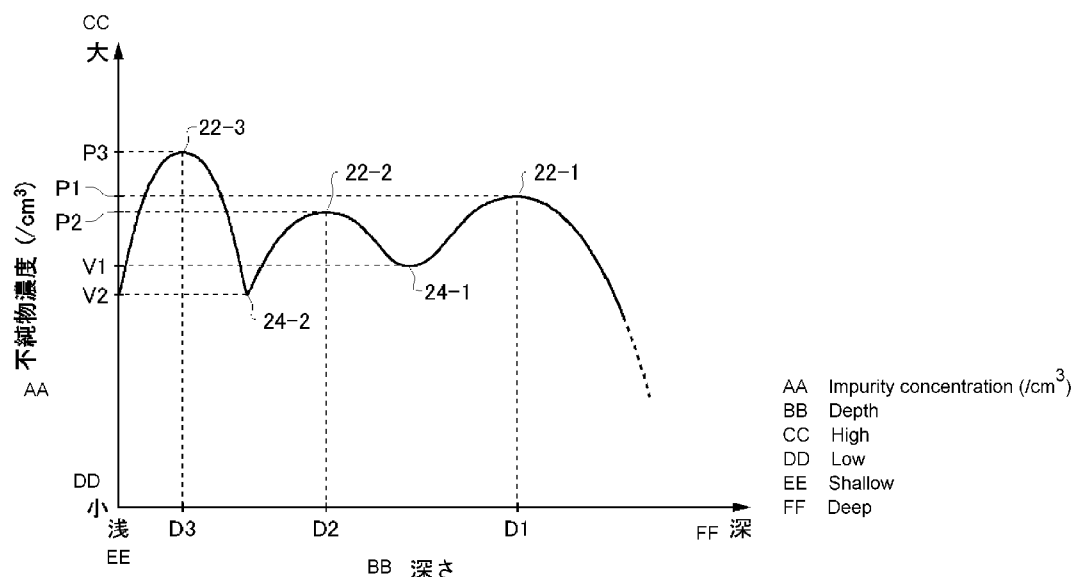
(10) 国際公開番号

WO 2017/221546 A1

- (51) 国際特許分類:
H01L 21/329 (2006.01) *H01L 29/872* (2006.01)
H01L 21/265 (2006.01)
- (21) 国際出願番号: PCT/JP2017/016448
- (22) 国際出願日: 2017年4月25日(25.04.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-125454 2016年6月24日(24.06.2016) JP
- (71) 出願人: 富士電機株式会社 (FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: 西山 雄士 (NISHIYAMA Katsushi); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP). 宮崎 正行 (MIYAZAKI Masayuki); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP). 北村 祥司 (KITAMURA Shoji); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 龍華国際特許業務法人 (RYUKA IP LAW FIRM); 〒1631522 東京都新宿区西新宿 1 - 6 - 1 新宿エルタワー 2 2 階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE, AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の製造方法および半導体装置



(57) Abstract: The present invention promotes the efficiency of a step for implanting an impurity into a silicon carbide semiconductor layer. Provided is a method for manufacturing a semiconductor device having a silicon carbide semiconductor layer, which comprises an impurity implantation step wherein an impurity is implanted into an impurity implantation region in the silicon carbide semiconductor layer a plurality of times at different depths, while keeping the temperature of the silicon carbide semiconductor layer at 150 ° C or less. In the impurity implantation step, the impurity may be

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))
- 補正された請求の範囲 (条約第19条(1))

implanted into the impurity implantation region a plurality of times at different depths, while keeping the temperature of the silicon carbide semiconductor layer at room temperature or higher.

(57) 要約: 炭化珪素半導体層に不純物を注入する工程を効率化する。炭化珪素半導体層を備える半導体装置の製造方法であって、炭化珪素半導体層の温度を150℃以下とした状態で、炭化珪素半導体層における不純物注入領域に対して異なる深さに複数回不純物を注入する不純物注入段階を備える製造方法を提供する。不純物注入段階において、炭化珪素半導体層の温度を室温以上とした状態で、不純物注入領域に対して異なる深さに複数回不純物を注入してよい。

明 細 書

発明の名称：半導体装置の製造方法および半導体装置

技術分野

[0001] 本発明は、半導体装置の製造方法および半導体装置に関する。

背景技術

[0002] 従来、炭化珪素（本明細書では、SiCと称する場合がある）を用いた半導体装置が知られている。SiC基板にデバイス構造を形成するための不純物注入プロセスとして、イオン注入法が知られている（例えば、特許文献1参照）。

特許文献1 特開2009-252811号公報

解決しようとする課題

[0003] イオン注入時の結晶欠陥発生を抑制すべく、イオン注入時の基板温度は175℃～500℃程度に設定される。基板温度を高温にすることで結晶欠陥の発生は抑制できるが、基板の昇温および降温に時間がかかってしまう。

一般的開示

[0004] 本発明の第1の態様においては、炭化珪素半導体層を備える半導体装置の製造方法を提供する。製造方法は、炭化珪素半導体層の温度を150℃以下とした状態で、炭化珪素半導体層における不純物注入領域に不純物を注入する不純物注入段階を備えてよい。不純物注入段階において、不純物注入領域に対して異なる深さに複数回不純物を注入してよい。

[0005] 不純物注入段階において、炭化珪素半導体層の温度を室温以上とした状態で、不純物注入領域に対して異なる深さに複数回不純物を注入してよい。不純物注入段階において、炭化珪素半導体層を室温雰囲気配置した状態で、不純物注入領域に対して異なる深さに複数回不純物を注入してよい。

[0006] 不純物注入段階において、不純物注入領域の不純物濃度が、 $1.0 \times 10^{16} / \text{cm}^3$ 以上、 $5.0 \times 10^{19} / \text{cm}^3$ 以下となるように不純物を注入してよい。不純物注入段階において、不純物注入領域の不純物濃度が、 1.0×1

$0.1^8 / \text{cm}^3$ 以下となるように不純物を注入してよい。

[0007] 不純物注入段階において不純物が注入された不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有してよい。ピークのうち、炭化珪素半導体層の不純物が注入される注入面からみて最も深い第1ピークの不純物濃度に対して、谷のうち、注入面からみて最も深い第1谷の不純物濃度の割合が、10%以上、60%以下であってよい。

[0008] 不純物濃度分布におけるそれぞれのピークの、深さ方向における間隔 d_p が下記式(3)を満たしてよい。

[数3]

$$0.1 \leq \exp\left(-\frac{d_p^2}{2(\sigma_1 + \sigma_2)^2}\right) \leq 0.6 \quad \dots (3)$$

ただし、隣り合う複数のピークの深さ方向に深い側のピークの不純物濃度分布の標準偏差は σ_1 、深さ方向に浅い側のピークの不純物濃度分布の標準偏差は σ_2 である。

[0009] 炭化珪素半導体層の不純物が注入される注入面からみて深いほど、不純物濃度分布におけるそれぞれのピークの深さ方向における間隔が広くてよい。炭化珪素半導体層の不純物が注入される注入面からみて最も深いピークの不純物濃度は、2番目に深いピークの不純物濃度よりも高くてよい。

[0010] 不純物注入段階における総ドーズ量が $6.0 \times 10^{14} / \text{cm}^2$ 以下であってよい。不純物注入段階における総ドーズ量が $1.55 \times 10^{14} / \text{cm}^2$ 以下であってよい。ピークのうち、炭化珪素半導体層の不純物が注入される注入面からみて最も深い第1ピークの深さが、 $0.2 \mu\text{m}$ 以上、 $1.0 \mu\text{m}$ 以下であってよい。不純物注入段階の前に、炭化珪素半導体層の上方に不純物注入領域に応じた形状のレジストマスクを形成するマスク形成段階を備えてよい。

[0011] 本発明の第2の態様においては、炭化珪素半導体層を備える半導体装置を提供する。炭化珪素半導体層は、不純物が注入された不純物注入領域を有してよい。不純物注入領域の深さ方向における不純物濃度分布は、複数のピーク

クおよび複数の谷を有してよい。炭化珪素半導体層の不純物が注入される注入面からみて深いほど、不純物濃度分布におけるそれぞれのピークの深さ方向における間隔が広くてよい。

[0012] 不純物注入領域の深さ方向の不純物濃度分布において、炭化珪素半導体層の不純物が注入される注入面からみて最も深いピークの不純物濃度は、2番目に深いピークの不純物濃度よりも高くてもよい。

[0013] 上記の発明の概要は、本発明の特徴の全てを列挙したものではない。これらの特徴群のサブコンビネーションも発明となりうる。

図面の簡単な説明

[0014] [図1]本発明の一つの実施形態に係る半導体装置100の概要を示す断面図である。

[図2]半導体装置100の製造工程のうち、不純物注入領域20に不純物を注入する工程の一例を示す図である。

[図3]不純物注入領域20の深さ方向における不純物濃度分布の一例を示す図である。

[図4]不純物注入領域20への不純物の総ドーズ量と、不純物注入領域20のシート抵抗との関係を示す図である。

[図5]実施例および比較例における不純物濃度分布を示す図である。

[図6]実施例および比較例の不純物注入領域20における結晶欠陥を示す模式図である。

[図7]比較例に係る半導体装置の製造工程のうち、不純物注入領域に不純物を注入する工程の一例を示す図である。

[図8]比較例および実施例の不純物注入工程における製造効率を比較する図である。

発明を実施するための形態

[0015] 以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限

らない。

[0016] 図1は、本発明の一つの実施形態に係る半導体装置100の概要を示す断面図である。半導体装置100は、SiC半導体層10を備える。SiC半導体層10は、SiC基板の少なくとも一部であってよく、エピタキシャル法等によって基板上に形成された半導体層であってもよい。

[0017] 半導体装置100は、ダイオード、トランジスタまたはその他の半導体素子として機能する。本例の半導体装置100は、ショットキーバリアダイオードであり、SiC半導体層10および電極12を備える。他の例では、半導体装置100は、不純物を注入したSiC層の上方にSiC層をエピタキシャル成長させて形成したIEMOS (Implantation and Epitaxial Metal Oxide Semiconductor) である。ただし半導体装置100はこれらの例に限定されない。なお図1においては、半導体装置100の上面近傍だけを示しており、他の部分を省略している。

[0018] 本例のSiC半導体層10は、SiC基板である。SiC半導体層10は、不純物が注入される不純物注入領域20を有する。不純物注入領域20は、半導体装置100における所定の不純物領域として機能する。例えば不純物注入領域20は、n型領域として機能してよく、p型領域として機能してもよい。不純物注入領域20には、導電型に応じた不純物が注入される。より具体的には、不純物注入領域20は、トランジスタのエミッタ領域、コレクタ領域、ソース領域またはドレイン領域として機能してよく、MOSトランジスタのベース領域（チャネル領域）として機能してよく、ダイオードのアノード領域またはカソード領域として機能してもよい。

[0019] 本例において不純物注入領域20は、ダイオードのアノード領域またはカソード領域として機能する。本例の不純物注入領域20は、電極12と接触する領域に形成される。本例の電極12は、SiC半導体層10の上面に形成され、不純物注入領域20とショットキー接合を形成するショットキー電極である。一例として電極12は白金(Pt)で形成される。なお、SiC

半導体層 10 において電極 12 が形成される上面と垂直な方向を、深さ方向と称する。

[0020] 図 2 は、半導体装置 100 の製造工程のうち、不純物注入領域 20 に不純物を注入する工程の一例を示す図である。本例の不純物を注入する工程は、電極 12 を形成する前に行う。まず、マスク形成段階 S200 において、SiC 半導体層 10 の上面に、不純物注入領域 20 に応じた形状にパターンニングされたマスクを形成する。本例のマスク形成段階 S200 においては、SiC 半導体層 10 の上面全体にマスク層を形成した後に、露光および現像等の工程によりマスク層をパターンニングする。本例におけるマスクはレジストマスクである。

[0021] 次に、不純物注入段階 S202 において、SiC 半導体層 10 の温度を 150℃以下とした状態で、SiC 半導体層 10 の不純物注入領域 20 に対して異なる深さに複数回不純物を注入する。不純物注入段階 S202 では、SiC 半導体層 10 の上面を注入面として、不純物注入領域 20 に不純物を注入する。

[0022] 不純物注入段階 S202 においては、SiC 半導体層 10 の温度を 150℃以下としているので、SiC 半導体層 10 の昇温および降温時間を短くすることができる。このため、半導体装置 100 の生産効率を向上させることができる。不純物注入段階 S202 における SiC 半導体層 10 の温度は、120℃以下であってよく、100℃以下であってもよい。

[0023] 不純物注入段階 S202 における SiC 半導体層 10 の温度は、室温以上としてよい。室温とは、イオン注入装置が配置された空間の温度であり、例えば 20℃以上、30℃以下程度の温度である。

[0024] 本例の不純物注入段階 S202 では、SiC 半導体層 10 を室温雰囲気配置した状態で、不純物注入領域 20 に対して異なる深さに複数回不純物を注入する。不純物注入段階 S202 では、深い側から順番に、それぞれの深さに不純物を注入してよく、浅い側から順番に、それぞれの深さに不純物を注入してもよい。

[0025] なお、S i C半導体層10に不純物を注入することでS i C半導体層10の温度は上昇し得る。不純物注入によりS i C半導体層10の温度が上昇しても、S i C半導体層10の温度は150℃以下となるように、S i C半導体層10の温度を制御してよい。これにより、S i C半導体層10の昇温および降温時間を短くできる。

[0026] なお、不純物注入段階S202におけるS i C半導体層10の温度を150℃以下としている。このためS i C半導体層10の上面に形成するマスクとして、比較的耐熱性の低いレジストを用いることができる。高温状態でS i C半導体層10に不純物を注入する場合、酸化膜等の耐熱性の高いマスクを用いなければならない。しかし、酸化膜等をマスクとして用いると、マスク形成段階S200の工程数が増大してしまう。例えば、酸化膜を形成し、酸化膜上にレジストをパターンニングし、酸化膜をエッチングし、レジストを剥離してから、不純物を注入しなければならない。

[0027] これに対して本例では、不純物注入用のマスクとしてレジストマスクを用いることができるので、マスク形成段階S200の工程数を削減できる。このため、半導体装置100の製造効率が更に向上する。

[0028] 次に、剥離段階S204において、レジストマスクを剥離する。剥離段階S204においては、アッシングによりレジストマスクを剥離してよい。

[0029] なお、不純物注入段階S202においては、不純物の総ドーズ量等を制御することで、不純物注入時における結晶欠陥の発生を抑制することが好ましい。これにより、150℃以下の温度でS i C半導体層10に不純物を注入しても、S i C半導体層10における結晶欠陥の増加を緩和することができる。

[0030] 図3は、不純物注入領域20の深さ方向における不純物濃度分布の一例を示す図である。図3では、S i C半導体層10の不純物注入面からみた深さを横軸とし、対数の不純物濃度を縦軸としている。本例では、不純物注入領域20に対して、深さを変えて3回不純物イオンを注入している。

[0031] 不純物注入領域20における不純物濃度分布は、設定される注入深さでの

濃度を頂点としたガウス分布で近似できる。本例では深さを変えて3回不純物イオンを注入しているので、3つのガウス分布が重なり合い、不純物濃度分布には、3つのピーク22と、2つの谷24とが形成される。ピークは、不純物濃度が極大値を示す点であり、谷は、2つのピークの間において不純物濃度が極小値を示す点である。

[0032] 図3においては、不純物注入面からみて最も深いピーク22から、注入面に向かって順番に、第1ピーク22-1、第2ピーク22-2、第3ピーク22-3とする。また、不純物注入面からみて最も深い谷24から、注入面に向かって順番に、第1谷24-1、第2谷24-2とする。

[0033] 不純物注入領域20がエミッタ領域等の不純物領域として機能する場合、一般に深さ方向における不純物濃度分布ができるだけ均一となるように、不純物が注入される。例えば、深さ方向において短い間隔で多数回不純物を注入することで、均一な不純物濃度分布を形成する。しかし、不純物を多数回注入して均一な不純物濃度分布を形成しようとする、と、結晶欠陥が増大してしまう。

[0034] 本例では、所定の電気的特性を満たす条件で、不純物注入領域20における不純物濃度分布の均一性を緩和する。つまり、ピーク22の不純物濃度に対して、一定の範囲で谷24の不純物濃度を低下させる。これにより、総ドーズ量または不純物注入回数が低減され、低温で不純物を注入しても、結晶欠陥の増大が抑制される。

[0035] なお不純物注入領域20の不純物濃度が、 $1.0 \times 10^{16} / \text{cm}^3$ 以上、 $5.0 \times 10^{19} / \text{cm}^3$ 以下となるように不純物を注入することが好ましい。不純物注入領域20の不純物濃度は、それぞれのピーク22における不純物濃度P1～P3および谷24における不純物濃度V1～V2である。つまり、全てのピーク22および谷24における不純物濃度が、上述した範囲内であることが好ましい。

[0036] 不純物濃度が低すぎると、不純物注入領域20が所定の電気的特性を有さなくなる。また、不純物濃度が高すぎると、総ドーズ量が増大して結晶欠陥

が増大してしまう。他の例では、不純物注入領域 20 の不純物濃度が、 $1.0 \times 10^{18} / \text{cm}^3$ 以下となるように不純物を注入してもよい。これにより、総ドーズ量を更に低減することができる。

[0037] また、第 1 ピーク 22-1 の不純物濃度 P1 に対して、第 1 谷 24-1 の不純物濃度 V1 の割合は、10%以上、60%以下であることが望ましい。第 1 ピーク 22-1 は、複数のピーク 22 のうち不純物注入面からみて最も深いピーク 22 である。第 1 谷 24-1 は、複数の谷 24 のうち不純物注入面からみて最も深い谷 24 である。第 1 谷 24-1 の不純物濃度 V1 の割合が低すぎると、不純物注入領域 20 における不純物分布の偏りが大きくなり、電界分布の偏りが大きくなる。このため、不純物注入領域 20 内で、電流や電荷等が集中しやすい部分と集中しにくい部分が生じ、半導体装置 100 の耐圧が低下してしまう可能性がある。また、第 1 谷 24-1 の不純物濃度 V1 の割合が高すぎると、総ドーズ量または不純物注入回数を低減できずに結晶欠陥が増大してしまう。

[0038] 第 1 谷 24-1 の不純物濃度 V1 の P1 に対する割合の下限は、20%であってよく、30%であってよい。また、第 1 谷 24-1 の不純物濃度 V1 の P1 に対する割合の上限は、50%であってよく、40%であってよい。

[0039] また、他の谷 24 の不純物濃度も、深い側に隣接するピーク 22 の不純物濃度に対して 10%以上、60%以下であることが望ましい。当該割合の下限は、20%であってよく、30%であってよい。当該割合の上限は、50%であってよく、40%であってよい。

[0040] また、不純物注入領域 20 におけるそれぞれのピーク 22 の、深さ方向における間隔は下記の式 (1) により求められる。

[数1]

$$d_p(a) = \sqrt{2}(\sigma_1 + \sigma_2) \sqrt{\ln(a)^{-1}} \quad \dots (1)$$

隣り合うピーク 22 間の距離を d_p 、隣り合うピーク 22 間にある谷 24 において深い側に隣接するピーク 22 の不純物濃度に対する谷 24 の不純物濃

度の割合を a 、隣り合うピーク 2 2 の不純物濃度分布のそれぞれの標準偏差を σ_1 （深さ方向において深い側）および σ_2 （深さ方向において浅い側）とする。なお、不純物濃度の標準偏差はイオン種と加速電圧で決定される。

[0041] 図 3 の例においては、第 1 ピーク 2 2 - 1、第 2 ピーク 2 2 - 2 および第 3 ピーク 2 2 - 3 のそれぞれの深さ位置を D_1 、 D_2 、 D_3 とする。 D_1 と D_2 との間、および、 D_2 と D_3 との間が、各ピーク 2 2 の間隔 $D_1 - D_2$ 、および、間隔 $D_2 - D_3$ に相当する。上記の式 (1) の d_p は、間隔 $D_1 - D_2$ 、および、間隔 $D_2 - D_3$ に相当する。上記の式 (1) の間隔 d_p を間隔 $D_1 - D_2$ とした場合は、割合 a は第 1 ピーク 2 2 - 1 の不純物濃度 P_1 に対する第 1 谷 2 4 - 1 の不純物濃度 V_1 の割合を示す。標準偏差 σ_1 はピーク 2 2 - 1 の不純物濃度分布の標準偏差を示し、標準偏差 σ_2 はピーク 2 2 - 2 の不純物濃度分布の標準偏差を示す。

[0042] また、上記の式 (1) より、隣り合うピーク 2 2 の深さ方向に深い側のピーク 2 2 の不純物濃度 P に対する隣り合うピーク間の谷 2 4 の不純物濃度 V の割合 a は、下記の式 (2) となる。

[数2]

$$a = \exp\left(-\frac{d_p^2}{2(\sigma_1 + \sigma_2)^2}\right) \cdots (2)$$

隣り合うピーク 2 2 の深さ方向に深い側のピーク 2 2 の不純物濃度 P に対する隣り合うピーク 2 2 間の谷 2 4 の不純物濃度 V の割合 a は 10% 以上、60% 以下が望ましく、間隔 d_p は下記の式 (3) を満たす。

[数3]

$$0.1 \leq \exp\left(-\frac{d_p^2}{2(\sigma_1 + \sigma_2)^2}\right) \leq 0.6 \cdots (3)$$

[0043] 一例として、図 3 においてイオン種が A_1 である例を示す。第 1 ピーク 2 2 - 1 の加速電圧が 150 eV の場合は σ_1 が 0.04938、第 2 ピーク 2 2 - 2 の加速電圧が 30 eV の場合は σ_2 が 0.01388 である。上記の式

(2)、(3)より、隣り合うピーク22の深さ方向に深い側のピーク22の不純物濃度Pに対する隣り合うピーク間の谷24の不純物濃度Vの割合aが10%以上、60%以下とするには、不純物注入領域20における間隔 d_p (間隔 $D_1 - D_2$)は $0.06\mu m$ 以上、 $0.13\mu m$ 以下となる。

[0044] また、第1ピーク22-1の加速電圧が350 eVの場合は σ_1 が0.08422、第2ピーク22-2の加速電圧が150 eVの場合は σ_2 が0.04938である。上記の式(2)、(3)より、隣り合うピーク22の深さ方向に深い側のピーク22の不純物濃度Pに対する隣り合うピーク間の谷24の不純物濃度Vの割合aが10%以上、60%以下とするには、不純物注入領域20における間隔 d_p (間隔 $D_1 - D_2$)は $0.13\mu m$ 以上、 $0.28\mu m$ 以下となる。

[0045] 本例では、第1ピーク22-1および第2ピーク22-2の例を示したが、他のピーク22と谷24の間隔についても、同様に上記の式(1)、(2)、および(3)によって設定できる。各ピーク22の間隔を上記の式(3)を満たす範囲とすることで、不純物注入領域20内に電流や電荷等が集中しやすい部分と集中しにくい部分が生じることを抑制し、ピーク22の数を減少させることができる。なお、ピーク22および谷24の数は形成する不純物注入領域20の深さによって変動させてもよい。

[0046] また、不純物注入面からみて深いほど、不純物濃度分布におけるそれぞれのピーク22の深さ方向における間隔が広がっていてよい。本例では、第1ピーク22-1および第2ピーク22-2の間隔 $D_1 - D_2$ が、第2ピーク22-2および第3ピーク22-3の間隔 $D_2 - D_3$ よりも大きい。不純物注入面からみて深いピーク22ほど不純物の飛程が大きくなり、不純物が注入される深さのバラツキが増大する。

[0047] つまり、深いピーク22ほど、なだらかなガウス分布に近似した不純物濃度分布を有する。このため、比較的深いピーク22では、ピーク22の間隔を大きくしても、隣接する谷24の不純物濃度を維持することができ、不純物濃度分布の均一性を保ちやすい。つまり、深い位置のピーク22の間隔を

大きくすることで、不純物濃度分布の均一性を保ちつつ、不純物注入の段数を低減することができる。

[0048] 一例として、第1ピーク22-1、第2ピーク22-2、および第3ピーク22-3の深さは、不純物注入面からみて1.0 μm 以下であってよい。また、一例として、第1ピーク22-1の深さは、不純物注入面からみて0.2 μm 以上、1.0 μm 以下であってよい。第1ピーク22-1の深さは、0.3 μm 以上、0.5 μm 以下であってもよい。

[0049] 第2ピーク22-2の深さは、0.1 μm 以上、0.3 μm 以下であってよい。第3ピーク22-3の深さは、0 μm 以上、0.1 μm 以下であってよい。

[0050] また、不純物注入面からみて最も深い第1ピーク22-1の不純物濃度 P_1 は、2番目に深い第2ピーク22-2の不純物濃度 P_2 よりも高くてもよい。上述したように、深いピーク22ほど、不純物が注入される深さにバラツキが生じるので、ピーク22における不純物濃度は全体的に平均化され、極大値が低くなりやすい。これに対して、最も深いピーク22の不純物濃度を高く設定しておくことで、当該ピーク22の不純物濃度が、他のピーク22の不純物濃度に比べて小さくなることを抑制できる。このため、不純物濃度分布の均一性を保ちやすくなる。

[0051] 図4は、不純物注入領域20への不純物の総ドーズ量と、不純物注入領域20のシート抵抗との関係を示す図である。図4の例では、ホール測定の結果から、半導体素子として好適なシート抵抗か否かを判定した。図4における縦軸は、ホール測定のスケーリングファクターの最大値に対応する。当該最大値が1.5以下であれば、半導体素子として好適なシート抵抗となる。なお図4における縦軸の最小値は1である。また、本例では不純物としてアルミニウムイオンを用いた。ただし、窒素、リン、砒素、ボロン等の他の不純物も同様である。また、SiC半導体層10を室温雰囲気に載置して不純物を注入した。

[0052] 図4に示すように、総ドーズ量が $6.0 \times 10^{14} / \text{cm}^2$ を超えると、シー

ト抵抗が好適な値を超える。このため、不純物注入領域 20 への不純物の総ドーズ量は、 $6.0 \times 10^{14} / \text{cm}^2$ であることが好ましい。不純物注入領域 20 への不純物の総ドーズ量は、 $1.55 \times 10^{14} / \text{cm}^2$ であってもよい。この場合、結晶欠陥はほとんど増加しないか、または、総ドーズ量が $6.0 \times 10^{14} / \text{cm}^2$ の場合に比べて結晶欠陥が非常に少ない。なお、総ドーズ量の下限は、 $1.0 \times 10^{11} / \text{cm}^2$ であってよく、 $1.0 \times 10^{12} / \text{cm}^2$ であってよく、 $1.0 \times 10^{13} / \text{cm}^2$ であってもよい。

[0053] 図 5 は、実施例および比較例における不純物濃度分布を示す図である。図 5 における縦軸は対数軸である。実施例においては、SiC 半導体層 10 を室温雰囲気中に配置して、3 段階の深さにアルミニウムイオンを注入した。比較例においては、SiC 半導体層 10 を 500°C に加熱した状態で、5 段階の深さにアルミニウムイオンを注入した。実施例および比較例のそれぞれにおいて、総ドーズ量は $1.7 \times 10^{13} / \text{cm}^2$ とした。

[0054] 図 5 に示すように、実施例の各ピーク 22 の位置においては、実施例は比較例より高い不純物濃度を示している。一方で、谷 24 の位置においては、実施例は比較例に対して小さい不純物濃度を示している。

[0055] 図 6 は、実施例および比較例の不純物注入領域 20 における結晶欠陥を示す模式図である。不純物注入領域 20 における黒丸が、結晶欠陥を示している。図 6 では、不純物注入領域 20 の断面の透過型電子顕微鏡写真を、模式的に示している。図 6 に示すように、室温雰囲気中で不純物を 3 段階注入した実施例では、谷 24 の領域における結晶欠陥の発生が抑制されている。また、谷 24 以外の領域でも、結晶欠陥が比較的少ない。図 6 に示すように、不純物の総ドーズ量が同一であっても、不純物の注入段数を減らすことで、結晶欠陥の発生を抑制できる。

[0056] 図 7 は、比較例に係る半導体装置の製造工程のうち、不純物注入領域に不純物を注入する工程の一例を示す図である。比較例においては、SiC 半導体層を 500°C 程度に加熱して不純物を注入するので、耐熱性の高いマスクを形成しなければならない。まず、マスク酸化段階 S702 において、Si

C半導体層の上面を酸化して、酸化膜を形成する。

[0057] 次に、パターニング段階S 7 0 4において、酸化膜上にレジストを形成して、露光および現像等によりレジストをパターニングする。次に、エッチング段階S 7 0 6において、レジストをマスクとして酸化膜をエッチングする。次に剥離段階S 7 0 8において、酸化膜上のレジストを除去する。

[0058] 次に、不純物注入段階S 7 1 0において、S i C半導体層を5 0 0℃程度に加熱した状態で、酸化膜をマスクとして、S i C半導体層に不純物を注入する。不純物を注入した後、S i C半導体層を室温まで降温する。次に、マスク除去段階S 7 1 2において、酸化膜マスクを除去する。

[0059] このように、比較例に係る半導体装置においては、高温で不純物を注入するので、昇温および降温に時間がかかってしまう。また、耐熱性の高い酸化膜等をマスクとして用いるので、マスクをパターニングする工程も時間がかかってしまう。

[0060] これに対して図2に示した半導体装置1 0 0の製造工程においては、S i C半導体層1 0を昇温および降温する時間が無い、または、非常に短い。また、耐熱性の低いレジストをマスクとして用いることができるので、マスクをパターニングする工程も短時間でできる。このため、半導体装置1 0 0の製造効率を向上させることができる。

[0061] 図8は、比較例および実施例の不純物注入工程における製造効率を比較する図である。図8の縦軸は、同等の装置を用いた場合における、単位期間内に不純物注入工程を実施可能な半導体装置の数量を示している。図8に示すように、実施例に係る半導体装置1 0 0は、比較例に係る半導体装置に比べて、倍程度の効率で不純物注入工程を実施できる。

[0062] 以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

[0063] 請求の範囲、明細書、および図面中において示した方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

符号の説明

[0064] 10・・・SiC半導体層、12・・・電極、20・・・不純物注入領域、22・・・ピーク、24・・・谷、100・・・半導体装置

請求の範囲

- [請求項1] 炭化珪素半導体層を備える半導体装置の製造方法であって、
前記炭化珪素半導体層の温度を 150°C 以下とした状態で、前記炭化珪素半導体層における不純物注入領域に対して異なる深さに複数回不純物を注入する不純物注入段階を備える製造方法。
- [請求項2] 前記不純物注入段階において、前記炭化珪素半導体層の温度を室温以上とした状態で、前記不純物注入領域に対して異なる深さに複数回不純物を注入する
請求項1に記載の製造方法。
- [請求項3] 前記不純物注入段階において、前記炭化珪素半導体層を室温雰囲気配置した状態で、前記不純物注入領域に対して異なる深さに複数回不純物を注入する
請求項2に記載の製造方法。
- [請求項4] 前記不純物注入段階において、前記不純物注入領域の不純物濃度が、 $1.0 \times 10^{16} / \text{cm}^3$ 以上、 $5.0 \times 10^{19} / \text{cm}^3$ 以下となるように不純物を注入する
請求項1から3のいずれか一項に記載の製造方法。
- [請求項5] 前記不純物注入段階において、前記不純物注入領域の不純物濃度が、 $1.0 \times 10^{18} / \text{cm}^3$ 以下となるように不純物を注入する
請求項4に記載の製造方法。
- [請求項6] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、
前記複数のピークのうち、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深い第1ピークの不純物濃度に対して、前記複数の谷のうち、前記注入面からみて最も深い第1谷の不純物濃度の割合が、 10% 以上、 60% 以下である
請求項4または5に記載の製造方法。

[請求項7] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記不純物濃度分布におけるそれぞれのピークの、深さ方向における間隔 d_p が下記式 (3) を満たす

請求項 6 に記載の製造方法。

[数3]

$$0.1 \leq \exp\left(-\frac{d_p^2}{2(\sigma_1 + \sigma_2)^2}\right) \leq 0.6 \quad \dots (3)$$

ただし、隣り合う前記複数のピークの前記深さ方向に深い側のピークの前記不純物濃度分布の標準偏差は σ_1 、深さ方向に浅い側のピークの前記不純物濃度分布の標準偏差は σ_2 である。

[請求項8] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記炭化珪素半導体層の前記不純物が注入される注入面からみて深いほど、前記不純物濃度分布におけるそれぞれのピークの深さ方向における間隔が広い

請求項 1 から 7 のいずれか一項に記載の製造方法。

[請求項9] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深いピークの不純物濃度は、2 番目に深いピークの不純物濃度よりも高い

請求項 1 から 8 のいずれか一項に記載の製造方法。

[請求項10] 前記不純物注入段階における総ドーズ量が $6.0 \times 10^{14} / \text{cm}^2$ 以下である

請求項 1 から 9 のいずれか一項に記載の製造方法。

[請求項11] 前記不純物注入段階における総ドーズ量が $1.55 \times 10^{14} / \text{cm}^2$ 以下である

請求項 10 に記載の製造方法。

[請求項12] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記複数のピークのうち、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深い第 1 ピークの深さが、 $0.2 \mu\text{m}$ 以上、 $1.0 \mu\text{m}$ 以下である

請求項 1 から 11 のいずれか一項に記載の製造方法。

[請求項13] 前記不純物注入段階の前に、前記炭化珪素半導体層の上方に前記不純物注入領域に応じた形状のレジストマスクを形成するマスク形成段階を備える

請求項 1 から 12 のいずれか一項に記載の製造方法。

[請求項14] 炭化珪素半導体層を備える半導体装置であって、
前記炭化珪素半導体層は、不純物が注入された不純物注入領域を有し、

前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記炭化珪素半導体層の前記不純物が注入される注入面からみて深いほど、前記不純物濃度分布におけるそれぞれのピークの深さ方向における間隔が広い半導体装置。

[請求項15] 前記不純物注入領域の深さ方向の不純物濃度分布において、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深いピークの不純物濃度は、2 番目に深いピークの不純物濃度よりも高い
請求項 14 に記載の半導体装置。

補正された請求の範囲
[2017年9月13日 (13.09.2017) 国際事務局受理]

- [請求項1] 炭化珪素半導体層を備える半導体装置の製造方法であって、
前記炭化珪素半導体層の温度を 150°C 以下とした状態で、前記炭化珪素半導体層における不純物注入領域に対して異なる深さに複数回不純物を注入する不純物注入段階を備える製造方法。
- [請求項2] 前記不純物注入段階において、前記炭化珪素半導体層の温度を室温以上とした状態で、前記不純物注入領域に対して異なる深さに複数回不純物を注入する
請求項1に記載の製造方法。
- [請求項3] 前記不純物注入段階において、前記炭化珪素半導体層を室温雰囲気中に配置した状態で、前記不純物注入領域に対して異なる深さに複数回不純物を注入する
請求項2に記載の製造方法。
- [請求項4] 前記不純物注入段階において、前記不純物注入領域の不純物濃度が、
 $1.0 \times 10^{16} / \text{cm}^3$ 以上、 $5.0 \times 10^{19} / \text{cm}^3$ 以下となるように不純物を注入する
請求項1から3のいずれか一項に記載の製造方法。
- [請求項5] 前記不純物注入段階において、前記不純物注入領域の不純物濃度が、
 $1.0 \times 10^{18} / \text{cm}^3$ 以下となるように不純物を注入する
請求項4に記載の製造方法。
- [請求項6] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、
前記複数のピークのうち、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深い第1ピークの不純物濃度に対して、前記複数の谷のうち、前記注入面からみて最も深い第1谷の不純物濃

度の割合が、10%以上、60%以下である

請求項4または5に記載の製造方法。

[請求項7] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記不純物濃度分布におけるそれぞれのピークの、深さ方向における間隔 d_p が下記式(3)を満たす

請求項6に記載の製造方法。

[数3]

$$0.1 \leq \exp\left(-\frac{d_p^2}{2(\sigma_1 + \sigma_2)^2}\right) \leq 0.6 \quad \dots (3)$$

ただし、隣り合う前記複数のピークの前記深さ方向に深い側のピークの前記不純物濃度分布の標準偏差は σ_1 、深さ方向に浅い側のピークの前記不純物濃度分布の標準偏差は σ_2 である。

[請求項8] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記炭化珪素半導体層の前記不純物が注入される注入面からみて深いほど、前記不純物濃度分布におけるそれぞれのピークの深さ方向における間隔が広い

請求項1から7のいずれか一項に記載の製造方法。

[請求項9] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深いピークの不純物濃度は、2番目に深いピークの不純物濃度より

も高い

請求項 1 から 8 のいずれか一項に記載の製造方法。

[請求項10] 前記不純物注入段階における総ドーズ量が $6.0 \times 10^{14} / \text{cm}^2$ 以下である

請求項 1 から 9 のいずれか一項に記載の製造方法。

[請求項11] 前記不純物注入段階における総ドーズ量が $1.55 \times 10^{14} / \text{cm}^2$ 以下である

請求項 10 に記載の製造方法。

[請求項12] 前記不純物注入段階において前記不純物が注入された前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、
前記複数のピークのうち、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深い第 1 ピークの深さが、 $0.2 \mu\text{m}$ 以上、 $1.0 \mu\text{m}$ 以下である

請求項 1 から 11 のいずれか一項に記載の製造方法。

[請求項13] 前記不純物注入段階の前に、前記炭化珪素半導体層の上方に前記不純物注入領域に応じた形状のレジストマスクを形成するマスク形成段階を備える

請求項 1 から 12 のいずれか一項に記載の製造方法。

[請求項14] 炭化珪素半導体層を備える半導体装置であって、
前記炭化珪素半導体層は、不純物が注入された不純物注入領域を有し、

前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、

前記炭化珪素半導体層の前記不純物が注入される注入面からみて深いほど、前記不純物濃度分布におけるそれぞれのピークの深さ方向における間隔が広い半導体装置。

[請求項15] 前記不純物注入領域の深さ方向の不純物濃度分布において、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深いピークの不純物濃度は、2番目に深いピークの不純物濃度よりも高い請求項14に記載の半導体装置。

[請求項16] (追加)
前記不純物注入段階で注入された全てのピークおよび谷における不純物濃度が、 $1.0 \times 10^{16} / \text{cm}^3$ 以上、 $5.0 \times 10^{19} / \text{cm}^3$ 以下となるように不純物を注入する
請求項1から13のいずれか一項に記載の製造方法。

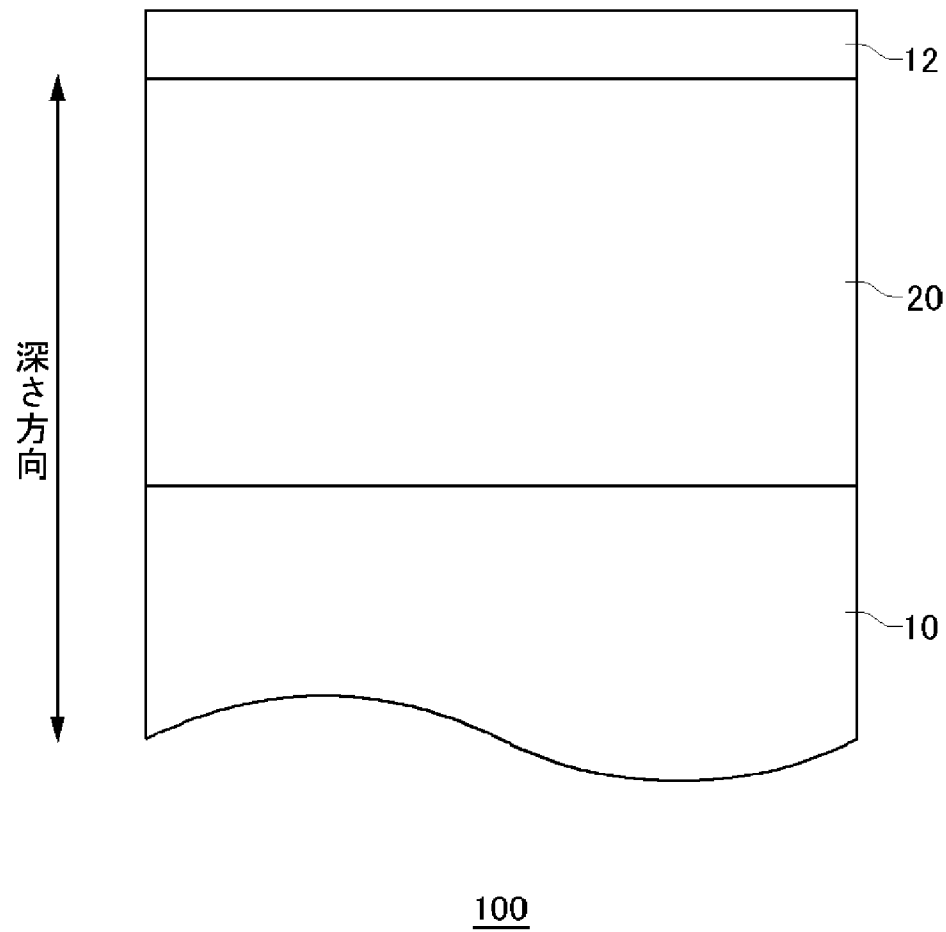
[請求項17] (追加)
前記不純物注入領域の深さ方向の不純物濃度分布において、全てのピークおよび谷における不純物濃度が、 $1.0 \times 10^{16} / \text{cm}^3$ 以上、 $5.0 \times 10^{19} / \text{cm}^3$ 以下である
請求項14または15に記載の半導体装置。

[請求項18] (追加)
前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、
前記複数のピークのうち、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深い第1ピークの不純物濃度に対して、前記複数の谷のうち、前記注入面からみて最も深い第1谷の不純物濃度の割合が、10%以上、60%以下である
請求項14または15に記載の半導体装置。

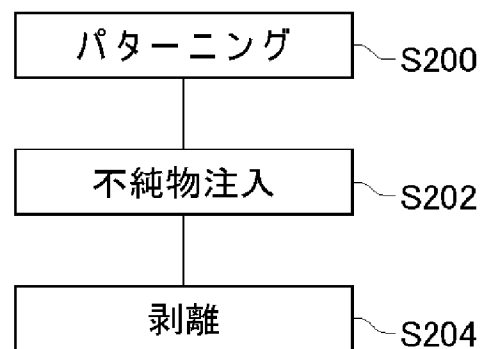
[請求項19] (追加)
前記不純物注入領域の深さ方向における不純物濃度分布は、複数のピークおよび複数の谷を有し、
前記複数のピークのうち、前記炭化珪素半導体層の前記不純物が注入される注入面からみて最も深い第1ピークの深さが、 $0.2 \mu\text{m}$ 以上、 $1.0 \mu\text{m}$ 以下である

請求項 1 4 または 1 5 に記載の半導体装置。

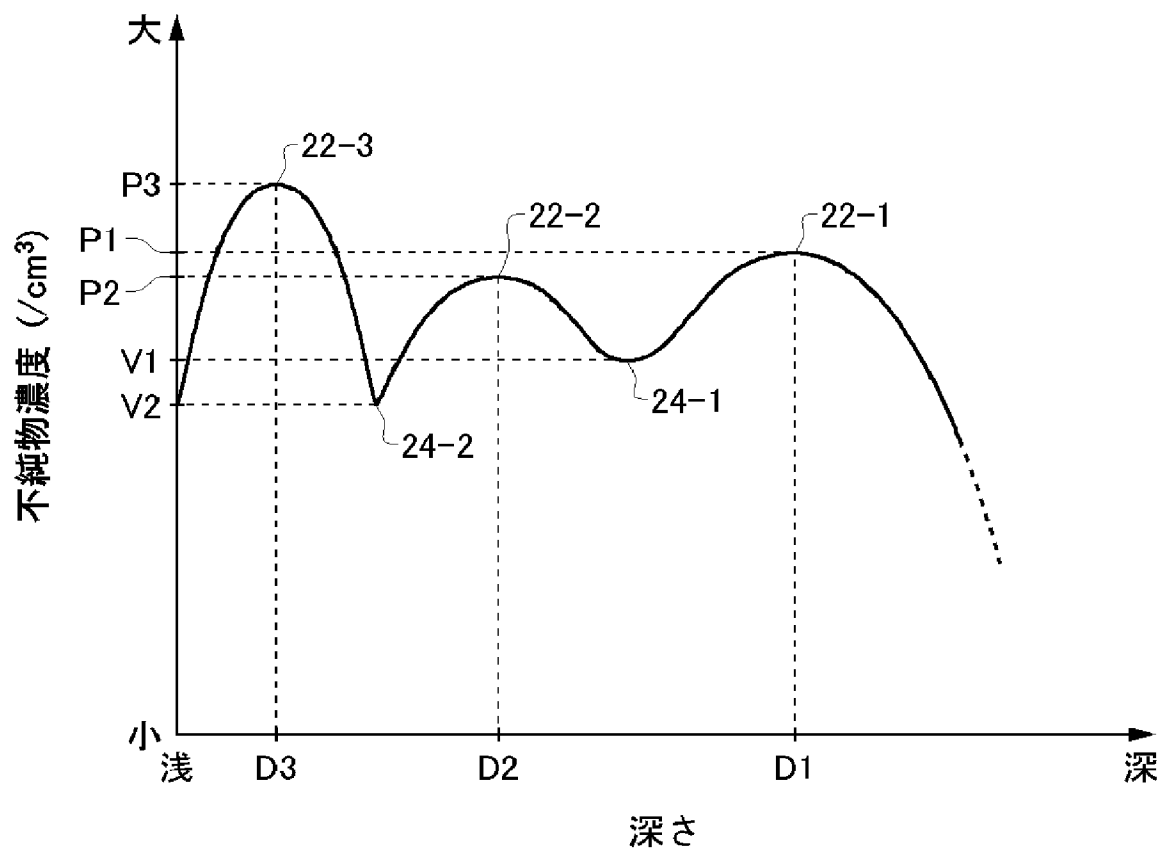
[図1]



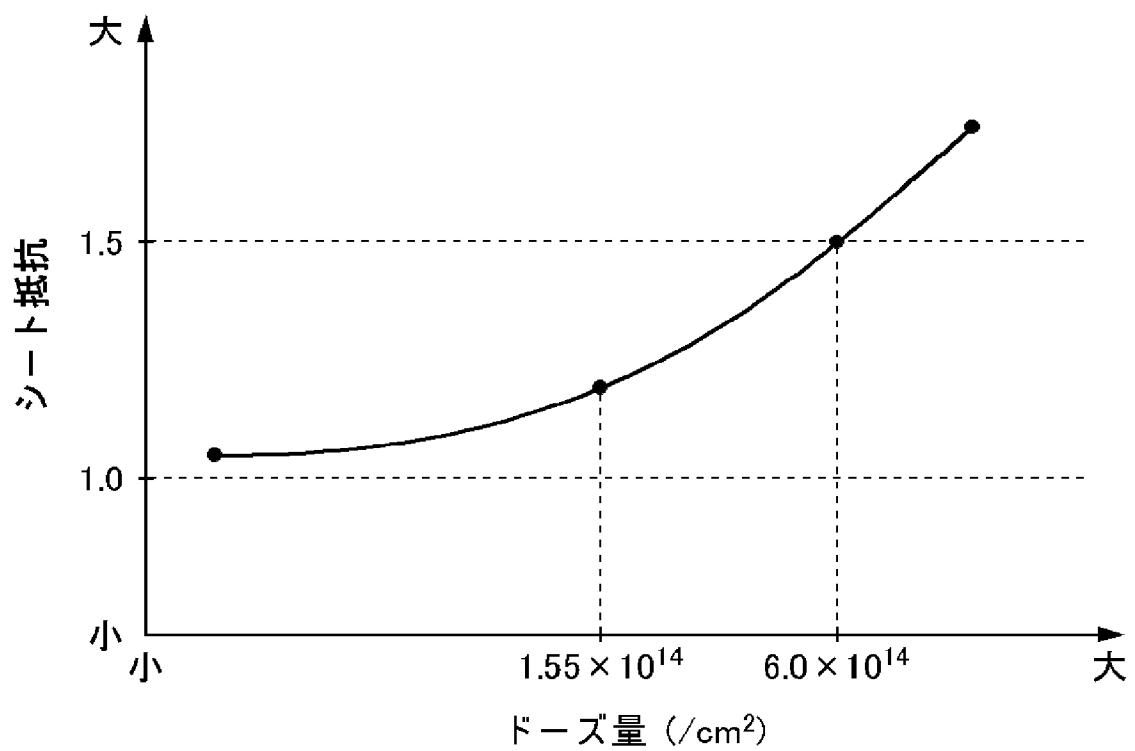
[図2]



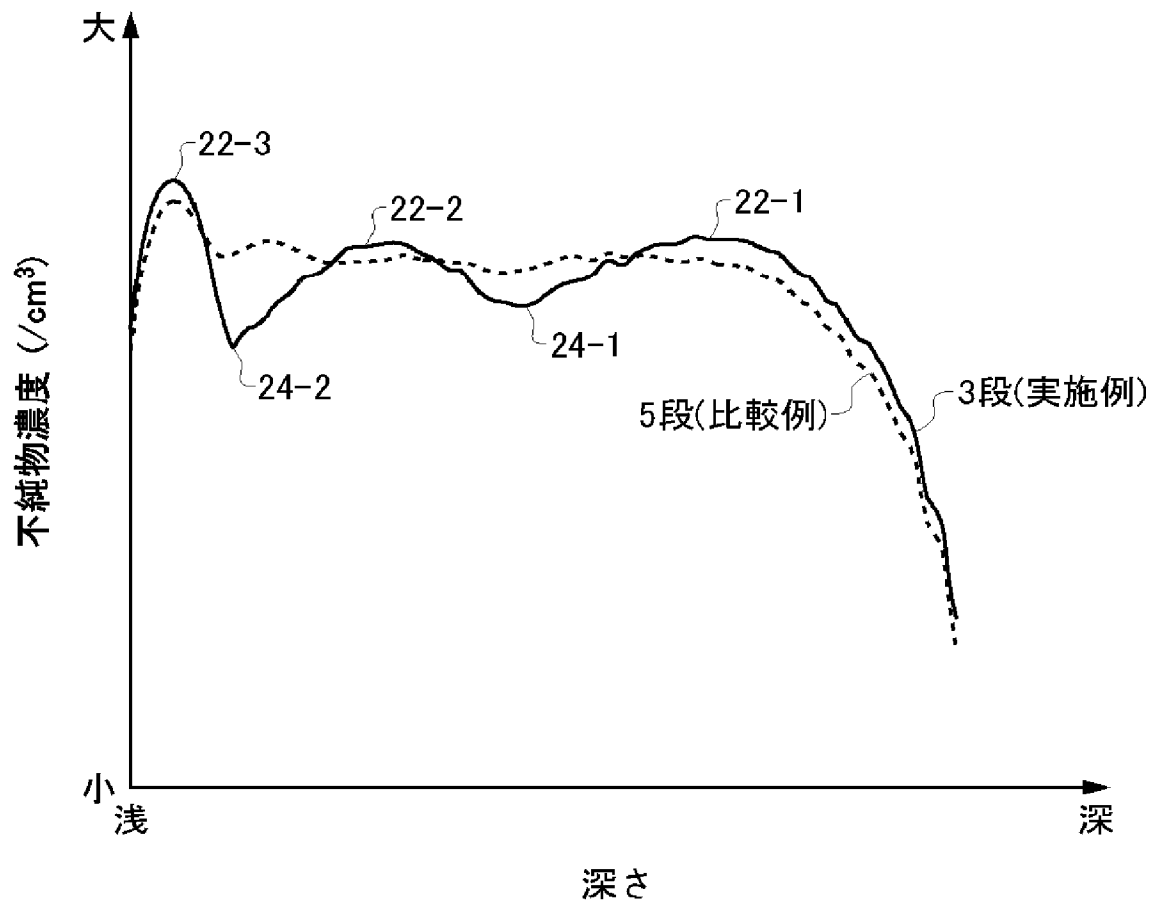
[図3]



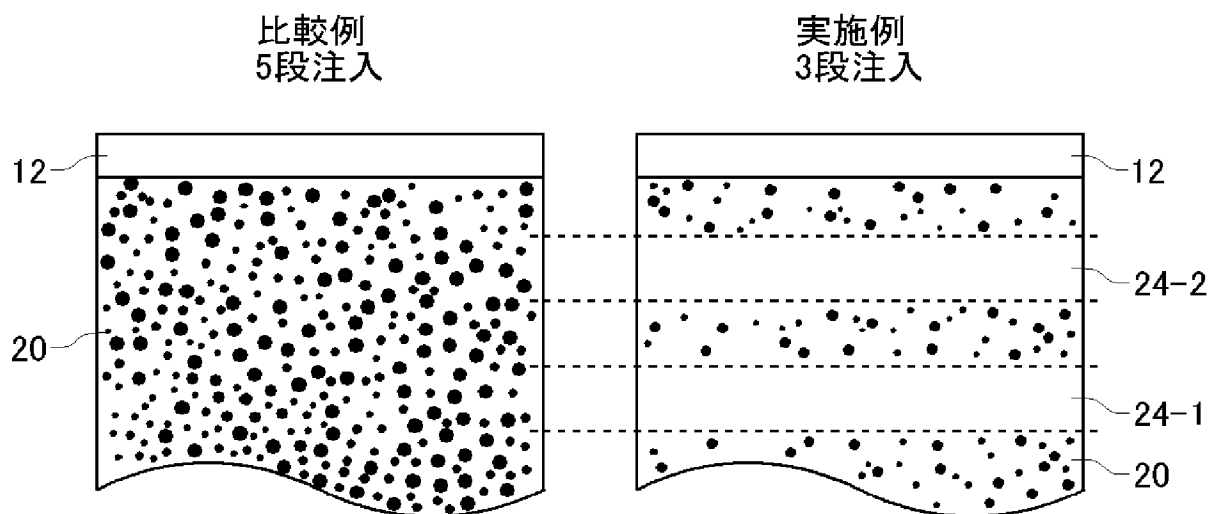
[図4]



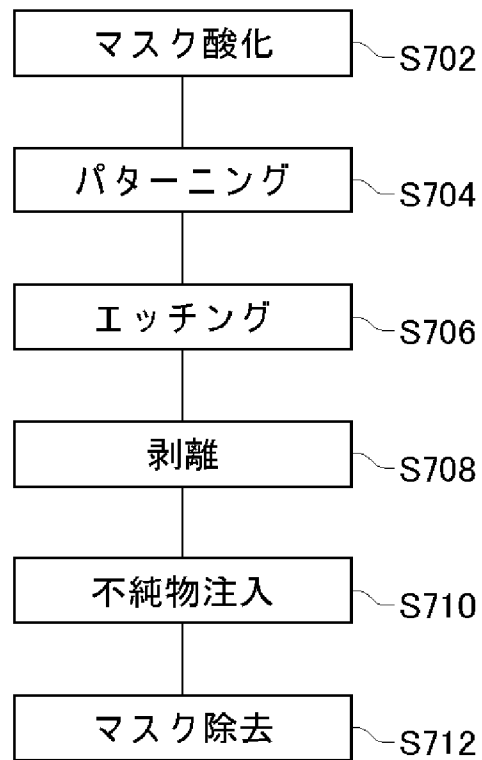
[図5]



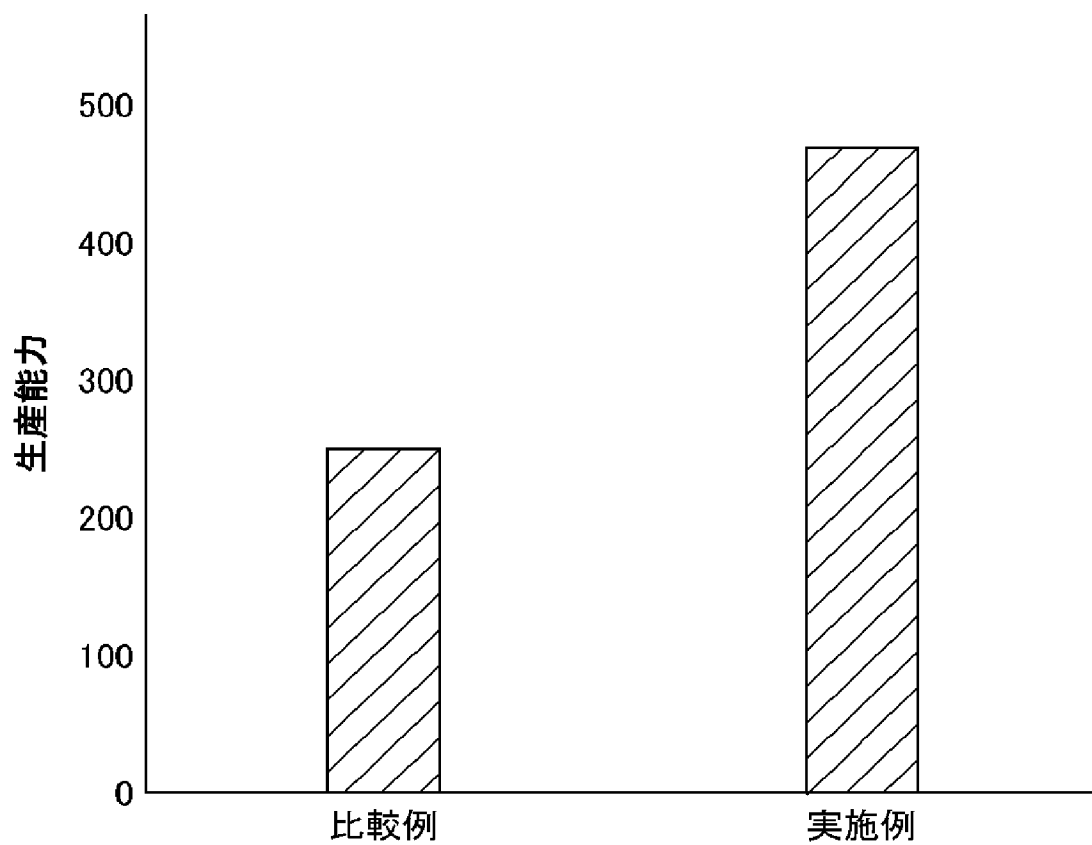
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/016448

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/329(2006.01)i, H01L21/265(2006.01)i, H01L29/872(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/329, H01L21/265, H01L29/872

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2001-332508 A (Matsushita Electric Industrial Co., Ltd.), 30 November 2001 (30.11.2001), paragraphs [0018] to [0026], [0036], [0046] to [0052]; fig. 1, 3, 6 & US 2001/0046757 A1 paragraphs [0026] to [0036], [0046], [0056] to [0063]; fig. 1, 3, 6 & EP 1160845 A2	1-5 6-15
X A	WO 2015/064256 A1 (Fuji Electric Co., Ltd.), 07 May 2015 (07.05.2015), paragraphs [0052], [0058] to [0059]; fig. 1 & US 2016/0254148 A1 paragraphs [0061], [0071] to [0072]; fig. 1 & JP 15-64256 A1 & CN 105637646 A	1-3 4-15

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 June 2017 (14.06.17)

Date of mailing of the international search report
27 June 2017 (27.06.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/016448

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2002-261041 A (Sixon Inc., The Kansai Electric Power Co., Inc., Sumitomo Electric Industries, Ltd.), 13 September 2002 (13.09.2002), paragraphs [0044] to [0047], [0050] to [0054], [0058] to [0063], [0067] to [0070], [0074] to [0078]; fig. 12, 15, 17, 20, 23 (Family: none)	1-3, 10, 11 13 4-9, 12, 14, 15
X Y A	WO 2013/100155 A1 (Fuji Electric Co., Ltd.), 04 July 2013 (04.07.2013), paragraphs [0051] to [0052], [0098]; fig. 8 & EP 2800143 A1 paragraphs [0051] to [0052], [0096]; fig. 8 & JP 13-100155 A1 & JP 2015-130524 A & JP 2017-34273 A & US 2014/0246755 A1 & US 2016/0163786 A1 & CN 103946985 A	14 1-3, 8 4-7, 9-13, 15
Y A	JP 2008-244435 A (Silicon Genesis Corp.), 09 October 2008 (09.10.2008), paragraphs [0022], [0026] to [0027] & US 2009/0042369 A1 paragraphs [0039], [0043] to [0044] & EP 2019418 A2 & CN 101236895 A	1-3, 8 4-7, 9-15
Y A	JP 5-211128 A (Commissariat a L'Energie Atomique), 20 August 1993 (20.08.1993), paragraphs [0017], [0025], [0026]; fig. 1 & US 5374564 A column 3, lines 10 to 20; column 4, lines 44 to 48; column 5, lines 8 to 16; fig. 1 & EP 533551 A1 & DE 69231328 T2 & FR 2681472 A1	1-3, 8 4-7, 9-15
Y A	JP 2011-204817 A (Fuji Electric Co., Ltd.), 13 October 2011 (13.10.2011), paragraph [0022]; fig. 2, 3 (Family: none)	13 1-12, 14, 15
Y A	JP 2001-015760 A (Seiko Epson Corp.), 19 January 2001 (19.01.2001), paragraphs [0046], [0049]; fig. 5(d), 6(e) (Family: none)	13 1-12, 14, 15
Y A	JP 7-105902 A (Sony Corp.), 21 April 1995 (21.04.1995), paragraphs [0007], [0011]; fig. 4 (Family: none)	13 1-12, 14, 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/016448

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

A special technical feature could be found in the invention of claim 1. Meanwhile, the invention of claims 14 and 15 and the invention of claim 1 have a common technical feature that is "a semiconductor device that is provided with a silicon carbide semiconductor layer having an impurity implanted region into which an impurity has been implanted".

However, the above-said technical feature cannot be considered to be a special technical feature, since the technical feature does not make a contribution over the prior art in the light of the contents disclosed in the documents JP 2001-332508 A, WO 2015-064256 A1 and JP 2002-261041 A.
(Continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/016448

Continuation of Box No.III of continuation of first sheet(2)

In addition, there is no other same or corresponding special technical feature between the invention of claim 1 and the inventions of claims 14 and 15.

Consequently, the inventions of claims 14 and 15 are not relevant to inventions which involve all of the matters to define the invention of claim 1 and which have a same category, and therefore, this application involves two inventions comprising the inventions of claims 1-13 and the inventions of claims 14 and 15.

Meanwhile, this search has covered all of the inventions of claims 1-15.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/329(2006.01)i, H01L21/265(2006.01)i, H01L29/872(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/329, H01L21/265, H01L29/872

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 7 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 7 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 7 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2001-332508 A（松下電器産業株式会社） 2001.11.30, 段落[0018]-[0026], [0036], [0046]-[0052], 図1, 3, 6 & US 2001/0046757 A1, 段落[0026]-[0036], [0046], [0056]- [0063], 図1, 3, 6 & EP 1160845 A2	1-5 6-15
X A	WO 2015/064256 A1（富士電機株式会社） 2015.05.07, 段落[0052], [0058]-[0059], 図1 & US 2016/0254148 A1, 段落[0061], [0071]-[0072], 図1	1-3 4-15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 0 6 . 2 0 1 7

国際調査報告の発送日

2 7 . 0 6 . 2 0 1 7

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

恩田 和彦

5 F

5 8 9 6

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
	& JP 15-64256 A1 & CN 105637646 A	
X	JP 2002-261041 A (株式会社シクスオン, 関西電力株式会社, 住友電気工業株式会社) 2002.09.13, 段落[0044]-[0047], [0050]-[0054], [0058]-[0063], [0067]-[0070], [0074]-[0078], 図 12, 15, 17, 20, 23 (ファミリーなし)	1-3, 10, 11
Y		13
A		4-9, 12, 14, 15
X	WO 2013/100155 A1 (富士電機株式会社) 2013.07.04, 段落[0051]-[0052], [0098], 図 8 & EP 2800143 A1, 段落[0051]-[0052], [0096], 図 8 & JP 13-100155 A1 & JP 2015-130524 A & JP 2017-34273 A & US 2014/0246755 A1 & US 2016/0163786 A1 & CN 103946985 A	14
Y		1-3, 8
A		4-7, 9-13, 15
Y	JP 2008-244435 A (シリコン・ジェネシス・コーポレーション) 2008.10.09, 段落[0022], [0026]-[0027] & US 2009/0042369 A1, 段落[0039], [0043]-[0044] & EP 2019418 A2 & CN 101236895 A	1-3, 8
A		4-7, 9-15
Y	JP 5-211128 A (コミサリヤ・ア・レネルジ・アトムク) 1993.08.20, 段落[0017], [0025], [0026], 図 1 & US 5374564 A, 第 3 欄第 10 行目-第 20 行目, 第 4 欄第 44 行目-第 48 行目, 第 5 欄第 8 行目-第 16 行目, 図 1 & EP 533551 A1 & DE 69231328 T2 & FR 2681472 A1	1-3, 8
A		4-7, 9-15
Y	JP 2011-204817 A (富士電機株式会社) 2011.10.13, 段落[0022], 図 2, 3 (ファミリーなし)	13
A		1-12, 14, 15
Y	JP 2001-015760 A (セイコーエプソン株式会社) 2001.01.19, 段落[0046], [0049], 図 5(d), 6(e) (ファミリーなし)	13
A		1-12, 14, 15
Y	JP 7-105902 A (ソニー株式会社) 1995.04.21, 段落[0007], [0011], 図 4 (ファミリーなし)	13
A		1-12, 14, 15

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求項1に係る発明に特別な技術的特徴が発見された。

一方、請求項14及び15に係る発明は、請求項1に係る発明と、「不純物が注入された不純物注入領域を有する炭化珪素半導体層を備える半導体装置」という共通の技術的特徴を有している。しかしながら、当該技術的特徴は、特開2001-332508号公報、国際公開第2015/064256号、特開2002-261041号公報の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、特別な技術的特徴であるとはいえない。また、請求項1に係る発明と、請求項14及び15に係る発明との間に、他に同一の又は対応する特別な技術的特徴は存在しない。

（特別ページに続く）

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

(第Ⅲ欄の続き)

したがって、請求項 1 4 及び 1 5 に係る発明は、請求項 1 に係る発明の発明特定事項を全て含む同一カテゴリーの発明ではなく、よって、本出願は、請求項 1 － 1 3 に係る発明と、請求項 1 4 及び 1 5 に係る発明、の 2 つの発明を含むものである。

尚、審査にあたっては請求項 1 － 1 5 に係る発明の全てを対象とした。