

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 7 月 25 日 (25.07.2024)



(10) 国际公布号
WO 2024/152604 A1

(51) 国际专利分类号:
G06F 13/42 (2006.01)

(21) 国际申请号: PCT/CN2023/121333

(22) 国际申请日: 2023 年 9 月 26 日 (26.09.2023)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310061710.4 2023 年 1 月 19 日 (19.01.2023) CN

(71) 申请人: 苏州元脑智能科技有限公司 (SUZHOU METABRAIN INTELLIGENT TECHNOLOGY CO., LTD.) [CN/CN]; 中国江苏省苏州市吴中经济开发区郭巷街道官浦路 1 号 9 幢, Jiangsu 215000 (CN)。

(72) 发明人: 管彦广 (GUAN, Yanguang); 中国江苏省苏州市吴中经济开发区郭巷街道官浦路 1 号 9 幢, Jiangsu 215000 (CN)。

(74) 代理人: 北京三聚阳光知识产权代理有限公司 (SUNSHINE INTELLECTUAL PROPERTY INTERNATIONAL CO., LTD.); 中国北京市海淀区海淀南路甲 21 号中关村知识产权大厦 A 座 5 层, Beijing 100080 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: LINK TRAINING MANAGEMENT METHOD AND MANAGEMENT APPARATUS FOR PCIE DEVICE, AND SERVER

(54) 发明名称: 一种PCIe器件链路训练管理方法、管理装置及服务器

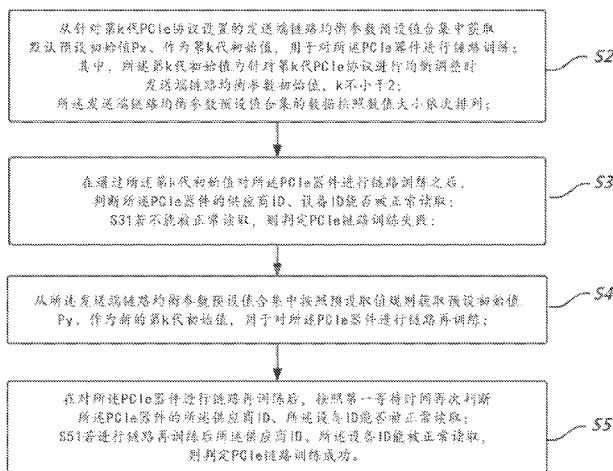


图 2

(57) Abstract: The present application relates to a link training management method and management apparatus for a PCIe device, and a server, a device and a storage medium. The training management method comprises a link training failure repair step, which involves: acquiring a default preset initial value Px as a kth-generation initial value for performing link training on a PCIe device; determining whether a vendor ID and a device ID of the PCIe device can be normally read; if the vendor ID and the device ID cannot be normally read, determining that PCIe link training fails; acquiring a preset initial value Py as a new kth-generation initial value for link re-training; after link re-training is performed on the PCIe device, re-determining according to a first waiting time whether the vendor ID and the device ID of the PCIe device can be normally read; and if the vendor ID and the device ID can be normally read, determining that PCIe link training is successful. By means of the technical solution, the problem at present whereby link training for a key PCIe device on a motherboard of a server fails can be solved.

[见续页]



SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚
(AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR,
HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO,
PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN,
TD, TG)。

根据细则4.17的声明:

— 发明人资格(细则4.17(iv))

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请涉及一种PCIe器件链路训练管理方法、管理装置、服务器、设备和存储介质, 训练管理方法包括链路训练失败修复步骤, 其包括: 获取默认预设初始值 P_x 、作为第 k 代初始值, 用于对PCIe器件进行链路训练; 判断PCIe器件的供应商ID、设备ID能否被正常读取; 若不能被正常读取, 则判定PCIe链路训练失败; 获取预设初始值 P_y 、作为新的第 k 代初始值, 用于进行链路再训练; 在对PCIe器件进行链路再训练后, 按照第一等待时间再次判断PCIe器件的供应商ID、设备ID能否被正常读取; 若能被正常读取, 则判定PCIe链路训练成功。通过上述技术方案, 可解决目前服务器主板上关键PCIe器件链路训练失败的问题。

一种 PCIe 器件链路训练管理方法、管理装置及服务器

本申请要求于 2023 年 1 月 19 日提交中国专利局、申请号为 202310061710.4、发明名称为“一种 PCIe 器件链路训练管理方法、管理装置及服务器”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及链路训练技术领域，尤其是指一种 PCIe 器件链路训练管理方法、管理装置及服务器。

背景技术

基于 X86 平台的服务器或存储服务器上，CPU 使用 PCIe 高速总线与其他外设（如 BMC 芯片、网卡芯片、NTB、PCIe switch、可扩展的外插卡等）进行数据交互。其中，NTB、PCIe switch 等外设一般作为关键器件焊接在主板上，称为板载器件；网卡、FC 卡、sas 卡等外设通过扩展槽进行连接，称为外插器件。

板载器件由于焊接在主板上，PCIe 走线等都固化在 PCB 板上，因此要保证主板上 PCIe 链路 SI 信号的一致性。但是，当服务器生产数量很大时，难免出现一些一致性较差的主板；另外，板载器件的一致性也会有一定差异。这就导致个别主板的关键器件会因 PCIe 链路 SI 表现较差、而出现 PCIe 链路训练失败的情况。

PCIe 链路训练中有 PCIe 均衡技术，其可以根据 PCIe Tx Preset 初值对 EQ 的均衡调整；从 PCIe gen1 到 gen3、gen3 到 gen4、gen4 到 gen5 阶段的链路训练，分别对应 gen3 Tx Preset、gen4 Tx Preset、gen5 Tx Preset 这几个 PCIe 发送端链路均衡参数预设值；每个阶段会在 Tx Preset 初值基础上进行微调整；

目前，intel 平台针对 gen3 阶段会进行 3 次均衡调整，针对 gen4、gen5 会进行 10 次以上的均衡调整；其中，一般在 gen3 阶段会出现因初值设置不合理、导致无法完成 gen1 到 gen3 阶段训练的情况，从而导致链路训练失败。

发明内容

为了解决上述技术问题，本申请提供了一种 PCIe 器件链路训练管理方法、管理装置及服务器，PCIe 器件链路训练管理方法用于解决目前服务器主板上关键 PCIe 器件链路训练失败的问题。

为实现上述目的，本申请提供一种 PCIe 器件链路训练管理方法，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理，训练管理方法包括链路训练失败修复步骤，其包括：

从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；其中，第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值，k 不小于 2；发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于不能被正常读取，则判定 PCIe 链路训练失败；

从发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

在对 PCIe 器件进行链路再训练后，按照第一等待时间再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于进行链路再训练后供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功。

进一步的，在按照第一等待时间再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取之后，链路训练失败修复步骤还包括：

响应于进行链路再训练后 PCIe 器件的供应商 ID、设备 ID 不能被正常读取，则判定 PCIe 链路训练失败；

按照预设取值规则中的预设值增大方向和/或预设值减小方向依次从发送端链路均衡参数预设值集合中取值、作为新的第 k 代初始值，用于分别对 PCIe 器件进行链路再训练、直至 PCIe 链路训练成功。

进一步的，训练管理方法还包括链路稳定性检查步骤；链路稳定性检查步骤包括链路活跃度管理步骤，其包括：

在判定 PCIe 链路训练成功之后，判断链路活跃度标志位是否为 1；

响应于链路活跃度标志位不为 1，则按照预设再训练重试次数依次进行链路再训练；每次链路再训练时，将链路再训练标志位设为 1、并按照第二预设时间间隔再次判断链路活跃度标志位是否为 1。

进一步的，链路稳定性检查步骤还包括链路状态管理步骤，其包括：

当链路活跃度标志位为 1 时，判断链路状态信息中的链路速度是否小于速度预期值；响应于链路状态信息中的链路速度小于速度预期值，则判定发生链路降速；其中，速度预期值与链路能力寄存器中最大链路速度的最小规格相匹配；

当链路活跃度标志位为 1 时，判断链路状态信息中的链路带宽是否小于带宽预期值；响应于链路状态信息中的链路带宽小于带宽预期值，则判定发生链路降道；其中，带宽预期值与链路能力寄存器中最大链路带宽的最小规格相匹配。

进一步的，链路状态管理步骤还包括：

当发生链路降速和/或链路降道时，按照预设失能使能重复次数依次进行链路失能使能操作；每次链路失能使能操作时，设置链路控制寄存器中的失能位、并按照预设操作时间间隔设置失能与使能的时间间隔，按照第二等待时间重新读取链路状态信息，用于判断链路状态是否正常。

进一步的，链路活跃度管理步骤还包括：

响应于链路活跃度标志位为 1，则将预设再训练重试次数、链路训练协商结果信息打印到日志、并写入 CPLD 寄存器中；其中，链路训练协商结果信息包括链路再训练成功时对应的新的第 k 代初始值。

进一步的，链路状态管理步骤还包括：

当链路状态信息正常时，记录日志、并向 CPLD 寄存器中写入链路训练成功标志。

进一步的，在判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取之后，训练管理方法还包括：

响应于 PCIe 器件的供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功、并记录日志。

进一步的，在按照预设再训练重试次数依次进行链路再训练之后，链路活跃度管理步骤还包括：

当按照预设再训练重试次数依次进行链路再训练后、链路活跃度标志位均不为 1 时，将预设再训练重

试次数与链路训练失败标志打印到日志、并写入 CPLD 寄存器中。

进一步的，在按照预设失能使能重复次数依次进行链路失能使能操作之后，链路状态管理步骤还包括：
当按照预设失能使能重复次数依次进行链路失能使能操作后、每次重试均发生链路降速和/或链路降道时，将预设失能使能重复次数与链路训练失败标志打印到日志、并写入 CPLD 寄存器中。

进一步的，在按照预设取值规则中的预设值增大方向和/或预设值减小方向依次从发送端链路均衡参数预设值合集中取值、作为新的第 k 代初始值之后，训练管理方法还包括：

在按照预设取值规则中的预设值增大方向和/或预设值减小方向依次遍历发送端链路均衡参数预设值合集中数值、作为新的第 k 代初始值之后，当所有链路再训练均失败时，记录日志、并将链路训练失败标志写入 CPLD 寄存器中。

进一步的，在从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值之前，训练管理方法还包括：

根据服务器主板 PCIe 信号参数特性、以及服务器主板大规模样本测试要求获取发送端链路均衡参数预设值合集；其中，发送端链路均衡参数预设值合集包括默认预设初始值 P_x 。

进一步的，在从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值之后，训练管理方法还包括：

将默认预设初始值 P_x 作为第 k 代初始值，对服务器 CPU 的 PCIe 根端口进行 PCIe 链路训练。

进一步的，从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练，具体包括：

从发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件所在链路对应的 CPU 根端口进行链路训练。

进一步的，在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取，具体包括：

通过基本输入输出系统固件获取并判断 PCIe 器件的供应商 ID 以及设备 ID 能否被正常读取，用于判断 PCIe 总线与 CPU 根端口的 PCIe 链路训练是否成功。

进一步的，在从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练之前，训练管理方法还包括：

通过寄存器设置发送端链路均衡参数预设值合集，用于对 PCIe 器件所在链路对应的 CPU 根端口进行链路训练。

本申请还提供一种 PCIe 器件链路训练管理装置，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理，训练管理装置包括链路训练失败修复单元，其包括：

链路训练单元，用于从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；其中，第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值，k 不小于 2；发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

链路训练判断单元，用于在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

训练失败判定单元，用于供应商 ID、设备 ID 不能被正常读取时，判定 PCIe 链路训练失败；

链路再训练单元，用于从发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

链路再训练判断单元，用于在对 PCIe 器件进行链路再训练后，按照第一等待时间判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

链路再训练成功判定单元，用于进行链路再训练后供应商 ID、设备 ID 能被正常读取时，判定 PCIe 链路训练成功。

本申请又提供一种计算机设备，包括存储器、处理器及计算机程序，计算机程序存储在存储器上并可在处理器上运行，处理器执行计算机程序时实现以下步骤：

从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；其中，第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值，k 不小于 2；发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于不能被正常读取，则判定 PCIe 链路训练失败；

从发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

在对 PCIe 器件进行链路再训练后，按照第一等待时间再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于进行链路再训练后供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功。

本申请再提供一种非易失性计算机可读存储介质，其存储有计算机程序，计算机程序被处理器执行时实现以下步骤：

从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；其中，第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值，k 不小于 2；发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于不能被正常读取，则判定 PCIe 链路训练失败；

从发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

在对 PCIe 器件进行链路再训练后，按照第一等待时间再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于进行链路再训练后供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功。

本申请另提供一种服务器，包括设于主板上的关键 PCIe 器件，PCIe 器件通过前述的 PCIe 器件链路训练管理方法来实现链路训练管理。

本申请的上述技术方案，相比现有技术具有以下技术效果：

本申请的 PCIe 器件链路训练管理方法，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理；

训练管理方法包括链路训练失败修复步骤，其包括：

先获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；

再判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；响应于不能被正常读取，则判定 PCIe 链路训练失败；

接着，获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

然后再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；响应于进行链路再训练后供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功；

其中，预先针对第 k 代 PCIe 协议设置发送端链路均衡参数预设值合集，从发送端链路均衡参数预设值合集中可获取默认预设初始值 P_x 、以及按照预设取值规则获取预设初始值 P_y ；

由此，当供应商 ID、设备 ID 能被正常读取时，可判定 PCIe 链路训练成功，从而解决目前服务器主板上关键 PCIe 器件链路训练失败的问题。

附图说明

为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

图 1 是现有技术中链路训练 10 组 Tx 预设值的示意图；

图 2 是本申请实施例一中 PCIe 器件链路训练管理方法的流程示意图；

图 3 是本申请实际实施例中链路训练管理方法的整体流程示意图；

图 4 是本申请实施例二中 PCIe 器件链路训练管理方法装置的结构框图；

图 5 为本申请实施例二中计算机设备的内部结构图。

实施方式

如图 1 所示，现有技术中，PCIe 链路训练的 gen3、gen4、gen5 阶段各有 10 组 Tx 预设值 Tx Preset（即发送端链路均衡参数预设值）。

Bios（即基本输入输出系统固件）启动阶段会设置默认预设值（比如 Intel xx 平台默认预设值初值是 P7）；但实际测试发现 gen3 阶段 P7 预设值不符合与当前主板 PCB 及关键 PCIe 器件的 SI 参数要求；

对当前主板进行多样本测试，发现 gen3 阶段 Tx Preset=P4 时更能满足 SI 参数要求；但 Tx Preset=P4 时不能满足所有主板的 SI 参数要求，当个别主板及关键 PCIe 器件的 SI 参数出现一致性差异时，仍然会出现 gen3 阶段链路训练失败的情况。

为此，本申请提供一种 PCIe 器件链路训练管理方法、管理装置及服务器，来解决上述问题。

为使本申请的目的、技术方案和优点更加清楚，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例，都属于本申请保护的范围。

实施例一：

如图 2 所示，本申请实施例提供一种 PCIe 器件链路训练管理方法，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理，训练管理方法包括链路训练失败修复步骤，其包括：

S2 从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；其中，第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值，k 不小于 2；发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

S3 在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

S31 若不能被正常读取，则判定 PCIe 链路训练失败；

S4 从发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

S5 在对 PCIe 器件进行链路再训练后，按照第一等待时间再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

S51 若进行链路再训练后供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功。

在具体实施例中，训练管理方法包括链路训练失败修复步骤，其包括：

先获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；

再判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；若不能被正常读取，则判定 PCIe 链路训练失败；

接着，获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

然后再次判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；若进行链路再训练后供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功；

其中，预先针对第 k 代 PCIe 协议设置发送端链路均衡参数预设值合集，从发送端链路均衡参数预设值合集中可获取默认预设初始值 P_x 、以及按照预设取值规则获取预设初始值 P_y ；

由此，当供应商 ID、设备 ID 能被正常读取时，可判定 PCIe 链路训练成功，从而解决目前服务器主板上关键 PCIe 器件链路训练失败的问题。

在实际中，PCIe 代表 PCI-Express(peripheral component interconnect express)，其是一种高速串行计算机扩展总线标准。

PCIe Tx Preset 代表 PCIe 发送端链路均衡参数预设值。PCIe SI 代表 PCIe 信号参数。

PCIe gen3、gen4、gen5 代表 PCIe 协议代次，也可以用来表示 PCIe link 协商后所能达到的速度，从 gen1 到 gen5，其支持的速度分别为 2.5GT/s、5.0GT/s、8.0GT/s、16.0GT/s、32.0GT/s。

如图 3 所示，在实际实施例中，链路训练管理方法主要包括如下阶段：

阶段 1、Bios 启动阶段对 PCIe 发起链路训练，链路训练之前设置板载关键 PCIe 器件所在链路对应的 CPU RootPort（即根端口）的 gen3 Tx Preset 初始值到寄存器中；

其中，gen3 Tx Preset 初始值为硬件根据服务器主板 PCIe SI 参数特性、并进行大量样本测试获取的预设初始值（如：gen3 Tx Preset=P4）；

阶段 2、对应 CPU PCIe 根端口训练时，使用 gen3 Tx Preset 初始值进行 PCIe 链路训练；

阶段 3、Bios 通过检查板载关键 PCIe 器件的 VID（即供应商 ID）、DID（即设备 ID）是否可以正常读取、来判断该 PCIe 总线与 CPU RootPort 的 PCIe 链路训练是否成功。

当可以正常读取到板载关键 PCIe 器件的 VID、DID 时，判断链路训练成功，记录日志；bios 继续运行；

当无法读取到板载关键 PCIe 器件的 VID、DID 时，调整板载关键 PCIe 器件所在链路对应的 CPU RootPort 的 PCIe Gen3 Tx Preset 初始值、进行链路重试，PCIe Gen3 Tx Preset 初始值调整方法详见阶段 5。

阶段 4、PCIe Gen3 Tx Preset 初始值修改后，对关键 PCIe 器件连接的 rootport 端口发起链路再训练操作，然后等待 15ms 后检查关键 PCIe 器件的 VID、DID 是否可以正常读取；

当可以正常读取到板载关键 PCIe 器件的 VID、DID 时，判断链路训练成功，记录日志，bios 继续运行；

否则重复阶段 4、阶段 5；

阶段 5、PCIe Gen3 Tx Preset 初始值调整按如下算法进行：

从默认预设初始值 P4 开始，先向预设值增大方向设置一次（如：PCIe Gen3 Tx Preset=P5），然后发起 PCIe 链路再训练；

如果链路训练判断失败，再向预设初始值减小方向进行设置一次（如：PCIe Gen3 Tx Preset=P3），然后发起 PCIe 链路再训练；

直到两个方向预设值分别达到 P0 和 P9。

综上，在不改变 CPU 端对 PCIe 链路训练算法的情况下，通过 bios 根据链路训练结果对 gen3 阶段 Tx Preset 初值进行自适应调整；然后重新发起 PCIe 链路训练，以解决 SI 一致性较差的主板关键 PCIe 器件的启动失败问题。

在一个实施方式中，在 S3 之后，训练管理方法还包括：

S32 若 PCIe 器件的供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功、并记录日志。

在实际实施例中，当可以正常读取到板载关键 PCIe 器件的 VID、DID 时，判断链路训练成功，记录日志；bios 继续运行。

在一个实施方式中，在 S5 之后，链路训练失败修复步骤还包括：

S521 若进行链路再训练后 PCIe 器件的供应商 ID、设备 ID 不能被正常读取，则判定 PCIe 链路训练失

败；

S522 按照预设取值规则中的预设值增大方向和/或预设值减小方向依次从发送端链路均衡参数预设值合集中取值、作为新的第 k 代初始值，用于分别对 PCIe 器件进行链路再训练、直至 PCIe 链路训练成功。

在具体实施例中，发送端链路均衡参数预设值合集的数据按照数值大小依次排列；可按照预设取值规则从发送端链路均衡参数预设值合集中取值、作为第 k 代初始值，来对 PCIe 器件进行链路训练或链路再训练。

在实际实施例中，链路训练管理方法中，还可循环进行自适应调整、循环进行链路训练：

阶段 4、PCIe Gen3 Tx Preset 初始值修改后，对关键 PCIe 器件连接的 rootport 端口发起链路再训练操作，然后等待 15ms 后检查关键 PCIe 器件的 VID、DID 是否可以正常读取；

当可以正常读取到板载关键 PCIe 器件的 VID、DID 时，判断链路训练成功，记录日志，bios 继续运行；

否则重复阶段 4、阶段 5；

阶段 5、PCIe Gen3 Tx Preset 初始值调整按如下算法进行：

从默认预设初始值 P4 开始，先向预设值增大方向设置一次（如：PCIe Gen3 Tx Preset=P5），然后发起 PCIe 链路再训练；

如果链路训练判断失败，再向预设初始值减小方向进行设置一次（如：PCIe Gen3 Tx Preset=P3），然后发起 PCIe 链路再训练；

直到两个方向预设值分别达到 P0 和 P9。

由此，通过循环进行自适应调整、循环进行链路训练，来保证链路训练成功。

此外，如果链路训练都失败，不再进行重试，记录日志，向 CPLD 记录链路训练失败标志，退出该关键 PCIe 器件链路训练流程。

在一个实施方式中，在 S522 之后，训练管理方法还包括：

S523 在按照预设取值规则中的预设值增大方向和/或预设值减小方向依次遍历发送端链路均衡参数预设值合集中数值、作为新的第 k 代初始值之后，当所有链路再训练均失败时，记录日志、并将链路训练失败标志写入 CPLD 寄存器中。

在实际实施例中，在链路训练管理方法的阶段 5 中，还包括：

如果链路训练都失败，不再进行重试，记录日志，向 CPLD 记录链路训练失败标志，退出该关键 PCIe 器件链路训练流程。

在一个实施方式中，训练管理方法还包括链路稳定性检查步骤；链路稳定性检查步骤包括链路活跃度管理步骤，其包括：

S6 在判定 PCIe 链路训练成功之后，判断链路活跃度标志位是否为 1；

S61 若链路活跃度标志位不为 1，则按照预设再训练重试次数依次进行链路再训练；每次链路再训练时，将链路再训练标志位设为 1、并按照第二预设时间间隔再次判断链路活跃度标志位是否为 1。

在具体实施例中，此外，为保证关键 PCIe 器件链路训练后链路活跃度以及链路状态符合预期，在链

路训练过程中分别对链路活跃度和链路状态进行检查；

当检测到链路活跃度异常、链路降速或链路降道时，分别发起多次的 PCIe 链路再训练和 PCIe 链路失能/使能操作，进一步提高关键 PCIe 器件链路的稳定性。

在实际实施例，链路训练管理方法中的链路稳定性检查步骤包括链路活跃度管理步骤，其包括：

阶段 6、关键 PCIe 器件链路训练成功后，进行链路活跃度检查，检查根端口上 link_status 寄存器（即链路状态寄存器）的链路活跃度标志位是否为 1，用来判断根端口与下方设备的连接是否正常。

如果链路活跃度标志位为 1，Bios 将重试次数及协商结果同时打印到日志、并写入 CPLD 寄存器中；

如果链路活跃度标志位不为 1，则向根端口的 link_control 寄存器（即链路控制寄存器）的链路再训练标志位上写 1，然后等待 15ms 后检查链路活跃度标志位是否为 1；

若链路活跃度不为 1，发起三次链路再训练重试。

在一个实施方式中，链路活跃度管理步骤还包括：

S62 若链路活跃度标志位为 1，则将预设再训练重试次数、链路训练协商结果信息打印到日志、并写入 CPLD 寄存器中；其中，链路训练协商结果信息包括链路再训练成功时对应的新的第 k 代初始值。

在实际实施例，在阶段 6 的链路活跃度管理步骤中，如果链路活跃度标志位为 1，Bios 将重试次数及协商结果同时打印到日志、并写入 CPLD 寄存器中。

在一个实施方式中，在 S61 之后，链路活跃度管理步骤还包括：

S63 当按照预设再训练重试次数依次进行链路再训练后、链路活跃度标志位均不为 1 时，将预设再训练重试次数与链路训练失败标志打印到日志、并写入 CPLD 寄存器中。

在实际实施例，阶段 6 的链路活跃度管理步骤还包括：

若三次重试后链路活跃度标志位均不为 1，Bios 将重试次数及链路训练失败标志同时打印到日志、并写入 CPLD 寄存器中，退出该关键 PCIe 器件链路训练流程。

在一个实施方式中，链路稳定性检查步骤还包括链路状态管理步骤，其包括：

S71 当链路活跃度标志位为 1 时，判断链路状态信息中的链路速度是否小于速度预期值；若小于，则判定发生链路降速；其中，速度预期值与链路能力寄存器中最大链路速度的最小规格相匹配；

S72 当链路活跃度标志位为 1 时，判断链路状态信息中的链路带宽是否小于带宽预期值；若小于，则判定发生链路降道；其中，带宽预期值与链路能力寄存器中最大链路带宽的最小规格相匹配。

在实际实施例，链路训练管理方法中的链路稳定性检查步骤包括链路状态管理步骤，其包括：

阶段 7、关键 PCIe 器件链路活跃度正常后，进行链路状态检查，主要进行链路速度、链路通道宽度的检查，检查方法为：

检查 PCIe 设备链路状态中的协商后的带宽及速率是否等于预期值；其中，预期值为 PCIe 设备所在链路上下游设备的链路能力寄存器中的最大链路速度和最大链路宽度的最小规格；

如果 PCIe 设备协商后链路速度小于预期值，认为发生链路降速；

如果 PCIe 设备协商后链路宽度小于预期值，认为发生链路降道。

在一个实施方式中，链路状态管理步骤还包括：

S73 当链路状态信息正常时，记录日志、并向 CPLD 寄存器中写入链路训练成功标志。

在实际实施例中，在阶段 7 的链路状态管理步骤中，如果 link 状态检查为正常（例如：协商后的带宽及速率是否等于预期值），记录日志，向 CPLD 寄存器中写入链路训练成功标志，退出该关键 PCIe 器件链路训练流程。

在一个实施方式中，链路状态管理步骤还包括：

S81 当发生链路降速和/或链路降道时，按照预设失能/使能重复次数依次进行链路失能/使能操作；每次链路失能/使能操作时，设置链路控制寄存器中的失能位、并按照预设操作时间间隔设置失能与使能的时间间隔，按照第二等待时间重新读取链路状态信息，用于判断链路状态是否正常。

在实际实施例中，链路状态管理步骤还包括：

阶段 8、当检查出现链路降速或链路降道时，发起 3 次链路失能、链路使能：

通过设置 RootPort 配置空间 link_control 寄存器（即链路控制寄存器）的 disable bit（即失能位）实现一次失能/使能的过程，设置失能和使能的时间间隔为 200ms，等待 100ms 后重新读取其配置空间链路状态的值；

在一个实施方式中，在 S81 之后，链路状态管理步骤还包括：

S82 当按照预设失能/使能重复次数依次进行链路失能/使能操作后、每次重试均发生链路降速和/或链路降道时，将预设失能/使能重复次数与链路训练失败标志打印到日志、并写入 CPLD 寄存器中。

在实际实施例中，阶段 8 中的链路状态管理步骤还包括：

若 3 次链路失能、链路使能重试都出现链路降速或链路降道，Bios 将重试次数及链路训练失败标志同时打印到日志、并写入 CPLD 寄存器中，退出该关键 PCIe 器件链路训练流程。

在一个实施方式中，在 S2 之前，训练管理方法还包括：

S1 根据服务器主板 PCIe 信号参数特性、以及服务器主板大规模样本测试要求获取发送端链路均衡参数预设值合集；其中，发送端链路均衡参数预设值合集包括默认预设初始值 P_x 。

在一个实施方式中，在 S2 之后，训练管理方法还包括：

将默认预设初始值 P_x 作为第 k 代初始值，对服务器 CPU 的 PCIe 根端口进行 PCIe 链路训练。

在一个实施方式中，在 S2 之前，训练管理方法还包括：

通过寄存器设置发送端链路均衡参数预设值合集，用于对 PCIe 器件所在链路对应的 CPU 根端口进行链路训练。

在实际实施例中，链路训练管理方法包括如下阶段：

阶段 1、Bios 启动阶段对 PCIe 发起链路训练，链路训练之前设置板载关键 PCIe 器件所在链路对应的 CPU RootPort（即根端口）的 gen3 Tx Preset 初始值到寄存器中；

其中，gen3 Tx Preset 初始值为硬件根据服务器主板 PCIe SI 参数特性、并进行大量样本测试获取的预设初始值（如：gen3 Tx Preset=P4）。

阶段 2、对应 CPU PCIe 根端口训练时，使用 gen3 Tx Preset 初始值进行 PCIe 链路训练。

在一个实施方式中，S2 具体包括：

从发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件所在链路对应的 CPU 根端口进行链路训练。

在一个实施方式中，S3 具体包括：

通过基本输入输出系统固件获取并判断 PCIe 器件的供应商 ID 以及设备 ID 能否被正常读取，用于判断 PCIe 总线与 CPU 根端口的 PCIe 链路训练是否成功。

此外，链路训练管理方法还包括如下阶段：

阶段 3、Bios 通过检查板载关键 PCIe 器件的 VID（即供应商 ID）、DID（即设备 ID）是否可以正常读取、来判断该 PCIe 总线与 CPU RootPort 的 PCIe 链路训练是否成功。

当可以正常读取到板载关键 PCIe 器件的 VID、DID 时，判断链路训练成功，记录日志；bios 继续运行。在实际实施例中，训练管理方法还包括：

阶段 1、Bios 启动阶段对 PCIe 发起链路训练，链路训练之前设置板载关键 PCIe 器件所在链路对应的 CPU RootPort（即根端口）的 gen3 Tx Preset 初始值到寄存器中；

其中，gen3 Tx Preset 初始值为硬件根据服务器主板 PCIe SI 参数特性、并进行大量样本测试获取的预设初始值（如：gen3 Tx Preset=P4）；

阶段 2、对应 CPU PCIe 根端口训练时，使用 gen3 Tx Preset 初始值进行 PCIe 链路训练。

综上，本申请提供的上述 PCIe 器件链路训练管理方法，具有如下优点：

1) 通过 bios 对启动阶段 PCIe 链路训练前进行 gen3 Tx Preset 初值的自适应调整，解决了 SI 一致性较差的主板关键 PCIe 器件的启动失败问题。

2) 同时，对链路活跃度以及链路状态进行检查；当检查到链路活跃度异常、链路降速或链路降道时，分别发起多次的 PCIe 链路再训练和 PCIe 链路失能/使能的操作，进一步提高关键 PCIe 器件链路的稳定性。

需要注意的是，虽然流程图中的各个步骤按照箭头的指示依次显示，但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明，这些步骤的执行并没有严格的顺序限制，这些步骤可以以其它的顺序执行。而且，流程图中的至少一部分步骤可以包括多个子步骤或者多个阶段，这些子步骤或者阶段并不必然是在同一时刻执行完成，而是可以在不同的时刻执行，这些子步骤或者阶段的执行顺序也不必然是依次进行，而是可以与其它步骤或者其它步骤的子步骤或者阶段的至少一部分轮流或者交替地执行。

实施例二：

如图 4 所示，本申请实施例还提供一种 PCIe 器件链路训练管理装置，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理，训练管理装置包括链路训练失败修复单元，其包括：

链路训练单元，用于从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对 PCIe 器件进行链路训练；其中，第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值， k 不小于 2；发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

链路训练判断单元，用于在通过第 k 代初始值对 PCIe 器件进行链路训练之后，判断 PCIe 器件的供应

商 ID、设备 ID 能否被正常读取；

训练失败判定单元，用于供应商 ID、设备 ID 不能被正常读取时，判定 PCIe 链路训练失败；

链路再训练单元，用于从发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对 PCIe 器件进行链路再训练；

链路再训练判断单元，用于在对 PCIe 器件进行链路再训练后，按照第一等待时间判断 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

链路再训练成功判定单元，用于进行链路再训练后供应商 ID、设备 ID 能被正常读取时，判定 PCIe 链路训练成功。

在一个实施方式中，链路训练失败修复单元还包括：

链路再训练失败判定单元，用于若进行链路再训练后 PCIe 器件的供应商 ID、设备 ID 不能被正常读取，则判定 PCIe 链路训练失败；

循环链路再训练单元，用于按照预设取值规则中的预设值增大方向和/或预设值减小方向依次从发送端链路均衡参数预设值合集中取值、作为新的第 k 代初始值，用于分别对 PCIe 器件进行链路再训练、直至 PCIe 链路训练成功。

在一个实施方式中，训练管理装置还包括链路稳定性检查单元；链路稳定性检查单元包括链路活跃度管理单元，其包括：

链路活跃度标志位判断单元，用于在判定 PCIe 链路训练成功之后，判断链路活跃度标志位是否为 1；

链路活跃度恢复单元，用于若链路活跃度标志位不为 1，则按照预设再训练重试次数依次进行链路再训练；每次链路再训练时，将链路再训练标志位设为 1、并按照第二预设时间间隔再次判断链路活跃度标志位是否为 1。

在一个实施方式中，训练管理装置还包括链路状态管理单元，其包括：

链路失能使能操作单元，用于当发生链路降速和/或链路降道时，按照预设失能使能重复次数依次进行链路失能使能操作；每次链路失能使能操作时，设置链路控制寄存器中的失能位、并按照预设操作时间间隔设置失能与使能的时间间隔，按照第二等待时间重新读取链路状态信息，用于判断链路状态是否正常。

在一个实施方式中，链路稳定性检查单元还包括链路状态管理单元，其包括：

链路降速判定单元，用于当链路活跃度标志位为 1 时，判断链路状态信息中的链路速度是否小于速度预期值；若小于，则判定发生链路降速；其中，速度预期值与链路能力寄存器中最大链路速度的最小规格相匹配；

链路降道判定单元，用于当链路活跃度标志位为 1 时，判断链路状态信息中的链路带宽是否小于带宽预期值；若小于，则判定发生链路降道；其中，带宽预期值与链路能力寄存器中最大链路带宽的最小规格相匹配。

在一个实施方式中，链路再训练成功判定单元还用于：

若链路活跃度标志位为 1，则将预设再训练重试次数、链路训练协商结果信息打印到日志、并写入 CPLD 寄存器中；其中，链路训练协商结果信息包括链路再训练成功时对应的新的第 k 代初始值。

在一个实施方式中，链路再训练成功判定单元还用于：

当链路状态信息正常时，记录日志、并向 CPLD 寄存器中写入链路训练成功标志。

在一个实施方式中，链路再训练成功判定单元还用于：

若 PCIe 器件的供应商 ID、设备 ID 能被正常读取，则判定 PCIe 链路训练成功、并记录日志。

在一个实施方式中，链路再训练失败判定单元还用于：

当按照预设再训练重试次数依次进行链路再训练后、链路活跃度标志位均不为 1 时，将预设再训练重试次数与链路训练失败标志打印到日志、并写入 CPLD 寄存器中。

在一个实施方式中，链路再训练失败判定单元还用于：

当按照预设失能使能重复次数依次进行链路失能使能操作后、每次重试均发生链路降速和/或链路降道时，将预设失能使能重复次数与链路训练失败标志打印到日志、并写入 CPLD 寄存器中。

在一个实施方式中，链路再训练失败判定单元还用于：

在按照预设取值规则中的预设值增大方向和/或预设值减小方向依次遍历发送端链路均衡参数预设值合集中数值、作为新的第 k 代初始值之后，当所有链路再训练均失败时，记录日志、并将链路训练失败标志写入 CPLD 寄存器中。

在一个实施方式中，训练管理装置还包括：

预设值合集获取单元，用于根据服务器主板 PCIe 信号参数特性、以及服务器主板大规模样本测试要求获取发送端链路均衡参数预设值合集；其中，发送端链路均衡参数预设值合集包括默认预设初始值 Px。

在一个实施方式中，链路训练单元还用于：

将默认预设初始值 Px 作为第 k 代初始值，对服务器 CPU 的 PCIe 根端口进行 PCIe 链路训练。

关于上述装置的具体限定，可以参见上文中对于方法的限定，在此不再赘述。

上述装置中的各个模块，可全部或部分通过软件、硬件及其组合来实现。上述各模块可以以硬件形式内嵌于、或独立于计算机设备中的处理器中，也可以以软件形式存储于计算机设备中的存储器中，以便于处理器调用执行以上各个模块对应的操作。

其中，如图 5 所示，上述计算机设备可以是终端，其包括通过系统总线连接的处理器、存储器、网络接口、显示屏和输入装置。其中，该计算机设备的处理器用于提供计算和控制能力。该计算机设备的存储器包括非易失性存储介质、内存储器。该非易失性存储介质存储有操作系统和计算机程序。该内存储器为非易失性存储介质中的操作系统和计算机程序的运行提供环境。该计算机设备的网络接口用于与外部的终端通过网络连接通信。该计算机设备的显示屏可以是液晶显示屏或者电子墨水显示屏，该计算机设备的输入装置可以是显示屏上覆盖的触摸层，也可以是计算机设备外壳上设置的按键、轨迹球或触控板，还可以是外接的键盘、触控板或鼠标等。

可以理解的是，上述图中示出的结构，仅仅是与本申请方案相关的部分结构的框图，并不构成对本申请方案所应用于其上的计算机设备的限定，具体的计算机设备可以包括比图中所示更多或更少的部件，或者组合某些部件，或者具有不同的部件布置。

上述实施例方法中的全部或部分流程的实现，可以通过计算机程序来指令相关的硬件来完成，计算机

程序可存储于一非易失性计算机可读取存储介质中，该计算机程序在执行时，可包括如上述各方法的实施例的流程。

其中，本申请所提供的各实施例中所使用的对存储器、存储、数据库或其它介质的任何引用，均可包括非易失性和/或易失性存储器。非易失性存储器可包括只读存储器（ROM）、可编程 ROM（PROM）、电可编程 ROM（EPROM）、电可擦除可编程 ROM（EEPROM）或闪存。易失性存储器可包括随机存取存储器（RAM）或者外部高速缓冲存储器。作为说明而非局限，RAM 以多种形式可得，诸如静态 RAM（SRAM）、动态 RAM（DRAM）、同步 DRAM（SDRAM）、双数据率 SDRAM（DDRSDRAM）、增强型 SDRAM（ESDRAM）、同步链路（Synchlink）DRAM（SLDRAM）、存储器总线（Rambus）直接 RAM（RDRAM）、直接存储器总线动态 RAM（DRDRAM）、以及存储器总线动态 RAM（RDRAM）等。

需要注意的是，上述仅为本申请的较佳实施例及所运用技术原理。本领域技术人员会理解，本申请不限于这里的特定实施例，对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本申请的保护范围。因此，虽然通过以上实施例对本申请进行了较为详细的说明，但是本申请不仅仅限于以上实施例，在不脱离本申请构思的情况下，还可以包括更多其它等效实施例，而本申请的范围由所附的权利要求范围决定。

权 利 要 求 书

1.一种 PCIe 器件链路训练管理方法，其特征在于，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理，所述训练管理方法包括链路训练失败修复步骤，其包括：

从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对所述 PCIe 器件进行链路训练；其中，所述第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值，k 不小于 2；所述发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

在通过所述第 k 代初始值对所述 PCIe 器件进行链路训练之后，判断所述 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

响应于不能被正常读取，则判定 PCIe 链路训练失败；

从所述发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对所述 PCIe 器件进行链路再训练；

在对所述 PCIe 器件进行链路再训练后，按照第一等待时间再次判断所述 PCIe 器件的所述供应商 ID、所述设备 ID 能否被正常读取；

响应于进行链路再训练后所述供应商 ID、所述设备 ID 能被正常读取，则判定 PCIe 链路训练成功。

2.根据权利要求 1 所述的 PCIe 器件链路训练管理方法，其特征在于，在按照第一等待时间再次判断所述 PCIe 器件的所述供应商 ID、所述设备 ID 能否被正常读取之后，所述链路训练失败修复步骤还包括：

响应于进行链路再训练后所述 PCIe 器件的供应商 ID、设备 ID 不能被正常读取，则判定 PCIe 链路训练失败；

按照所述预设取值规则中的预设值增大方向和/或预设值减小方向依次从所述发送端链路均衡参数预设值合集中取值、作为新的第 k 代初始值，用于分别对所述 PCIe 器件进行链路再训练、直至 PCIe 链路训练成功。

3.根据权利要求 1 或 2 所述的 PCIe 器件链路训练管理方法，其特征在于，所述训练管理方法还包括链路稳定性检查步骤；所述链路稳定性检查步骤包括链路活跃度管理步骤，其包括：

在判定 PCIe 链路训练成功之后，判断链路活跃度标志位是否为 1；

响应于所述链路活跃度标志位不为 1，则按照预设再训练重试次数依次进行链路再训练；每次链路再训练时，将链路再训练标志位设为 1、并按照第二预设时间间隔再次判断所述链路活跃度标志位是否为 1。

4.根据权利要求 3 所述的 PCIe 器件链路训练管理方法，其特征在于，所述链路稳定性检查步骤还包括链路状态管理步骤，其包括：

当所述链路活跃度标志位为 1 时，判断链路状态信息中的链路速度是否小于速度预期值；响应于链路状态信息中的链路速度小于速度预期值，则判定发生链路降速；其中，所述速度预期值与链路能力寄存器中最大链路速度的最小规格相匹配；

当所述链路活跃度标志位为 1 时，判断链路状态信息中的链路带宽是否小于带宽预期值；响应于链路状态信息中的链路带宽小于带宽预期值，则判定发生链路降道；其中，所述带宽预期值与所述链路能力寄存器中最大链路带宽的最小规格相匹配。

- 5.根据权利要求4所述的PCIe器件链路训练管理方法,其特征在于,所述链路状态管理步骤还包括:
当发生链路降速和/或链路降道时,按照预设失能使能重复次数依次进行链路失能使能操作;每次链路失能使能操作时,设置链路控制寄存器中的失能位、并按照预设操作时间间隔设置失能与使能的时间间隔,按照第二等待时间重新读取所述链路状态信息,用于判断链路状态是否正常。
- 6.根据权利要求3所述的PCIe器件链路训练管理方法,其特征在于,所述链路活跃度管理步骤还包括:
响应于所述链路活跃度标志位为1,则将所述预设再训练重试次数、链路训练协商结果信息打印到日志、并写入CPLD寄存器中;其中,所述链路训练协商结果信息包括链路再训练成功时对应的新的第k代初始值。
- 7.根据权利要求4所述的PCIe器件链路训练管理方法,其特征在于,所述链路状态管理步骤还包括:
当所述链路状态信息正常时,记录日志、并向CPLD寄存器中写入链路训练成功标志。
- 8.根据权利要求1所述的PCIe器件链路训练管理方法,其特征在于,在判断所述PCIe器件的供应商ID、设备ID能否被正常读取之后,所述训练管理方法还包括:
响应于所述PCIe器件的所述供应商ID、所述设备ID能被正常读取,则判定PCIe链路训练成功、并记录日志。
- 9.根据权利要求3所述的PCIe器件链路训练管理方法,其特征在于,在照预设再训练重试次数依次进行链路再训练之后,所述链路活跃度管理步骤还包括:
当按照所述预设再训练重试次数依次进行链路再训练后、所述链路活跃度标志位均不为1时,将所述预设再训练重试次数与链路训练失败标志打印到日志、并写入CPLD寄存器中。
- 10.根据权利要求5所述的PCIe器件链路训练管理方法,其特征在于,在按照预设失能使能重复次数依次进行链路失能使能操作之后,所述链路状态管理步骤还包括:
当按照所述预设失能使能重复次数依次进行链路失能使能操作后、每次重试均发生链路降速和/或链路降道时,将所述预设失能使能重复次数与链路训练失败标志打印到日志、并写入CPLD寄存器中。
- 11.根据权利要求2所述的PCIe器件链路训练管理方法,其特征在于,在按照所述预设取值规则中的预设值增大方向和/或预设值减小方向依次从所述发送端链路均衡参数预设值合集中取值、作为新的第k代初始值之后,所述训练管理方法还包括:
在按照所述预设取值规则中的所述预设值增大方向和/或所述预设值减小方向依次遍历所述发送端链路均衡参数预设值合集中数值、作为新的第k代初始值之后,当所有链路再训练均失败时,记录日志、并将链路训练失败标志写入CPLD寄存器中。
- 12.根据权利要求2所述的PCIe器件链路训练管理方法,其特征在于,在从针对第k代PCIe协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第k代初始值之前,所述训练管理方法还包括:
根据所述服务器主板PCIe信号参数特性、以及所述服务器主板大规模样本测试要求获取所述发送端链路均衡参数预设值合集;其中,所述发送端链路均衡参数预设值合集包括所述默认预设初始值 P_x 。
- 13.根据权利要求12所述的PCIe器件链路训练管理方法,其特征在于,在从针对第k代PCIe协议设置的

发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值之后，所述训练管理方法还包括：

将所述默认预设初始值 P_x 作为第 k 代初始值，对服务器 CPU 的 PCIe 根端口进行 PCIe 链路训练。

14.根据权利要求 1 所述的 PCIe 器件链路训练管理方法，其特征在于，从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对所述 PCIe 器件进行链路训练，具体包括：

从所述发送端链路均衡参数预设值合集中获取所述默认预设初始值 P_x 、作为第 k 代初始值，用于对所述 PCIe 器件所在链路对应的 CPU 根端口进行链路训练。

15.根据权利要求 14 所述的 PCIe 器件链路训练管理方法，其特征在于，在通过所述第 k 代初始值对所述 PCIe 器件进行链路训练之后，判断所述 PCIe 器件的供应商 ID、设备 ID 能否被正常读取，具体包括：

通过基本输入输出系统固件获取并判断所述 PCIe 器件的所述供应商 ID 以及所述设备 ID 能否被正常读取，用于判断 PCIe 总线与所述 CPU 根端口的 PCIe 链路训练是否成功。

16.根据权利要求 15 所述的 PCIe 器件链路训练管理方法，其特征在于，在从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对所述 PCIe 器件进行链路训练之前，所述训练管理方法还包括：

通过寄存器设置所述发送端链路均衡参数预设值合集，用于对所述 PCIe 器件所在链路对应的 CPU 根端口进行链路训练。

17.一种 PCIe 器件链路训练管理装置，其特征在于，用于通过 PCIe 均衡技术对服务器主板关键 PCIe 器件进行链路训练管理，所述训练管理装置包括链路训练失败修复单元，其包括：

链路训练单元，用于从针对第 k 代 PCIe 协议设置的发送端链路均衡参数预设值合集中获取默认预设初始值 P_x 、作为第 k 代初始值，用于对所述 PCIe 器件进行链路训练；其中，所述第 k 代初始值为针对第 k 代 PCIe 协议进行均衡调整时发送端链路均衡参数初始值， k 不小于 2；所述发送端链路均衡参数预设值合集的数据按照数值大小依次排列；

链路训练判断单元，用于在通过所述第 k 代初始值对所述 PCIe 器件进行链路训练之后，判断所述 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

训练失败判定单元，用于所述供应商 ID、所述设备 ID 不能被正常读取时，判定 PCIe 链路训练失败；

链路再训练单元，用于从所述发送端链路均衡参数预设值合集中按照预设取值规则获取预设初始值 P_y 、作为新的第 k 代初始值，用于对所述 PCIe 器件进行链路再训练；

链路再训练判断单元，用于在对所述 PCIe 器件进行链路再训练后，按照第一等待时间判断所述 PCIe 器件的供应商 ID、设备 ID 能否被正常读取；

链路再训练成功判定单元，用于进行链路再训练后所述供应商 ID、所述设备 ID 能被正常读取时，判定 PCIe 链路训练成功。

18.一种计算机设备，包括存储器、处理器及计算机程序，所述计算机程序存储在所述存储器上并可在所述处理器上运行，其特征在于，所述处理器执行所述计算机程序时实现如权利要求 1-16 中任一项所述的 PCIe

器件链路训练管理方法的步骤。

19.一种非暂态计算机可读存储介质，其存储有计算机程序，其特征在于，所述计算机程序被处理器执行时实现如权利要求 1-16 中任一项所述的 PCIe 器件链路训练管理方法的步骤。

20.一种服务器，其特征在于，包括设于主板上的关键 PCIe 器件，所述 PCIe 器件通过如权利要求 1-16 中任一项所述的 PCIe 器件链路训练管理方法来实现链路训练管理。

----- DN Tx Preset Gen3 -----

Atuo

P0 (-6.0/0.0 dB)

P1 (-3.5/0.0 dB)

P2 (-4.5/0.0 dB)

P3 (-2.5/0.0 dB)

P4 (0.0/0.0 dB)

P5 (0.0/2.0 dB)

P6 (0.0/2.5 dB)

P7 (-6.0/3.5 dB)

P8 (-3.5/3.5 dB)

P9 (0.0/3.5 dB)

图 1

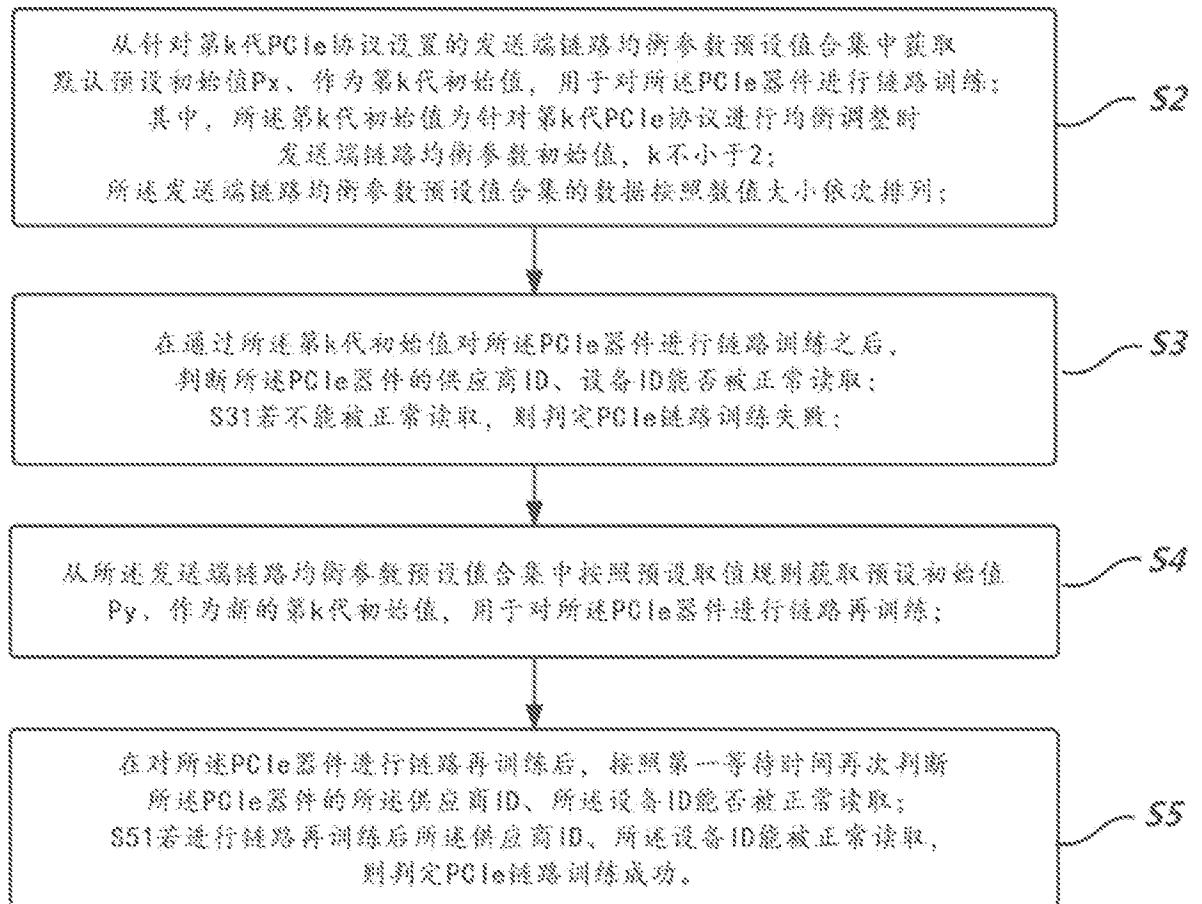


图2

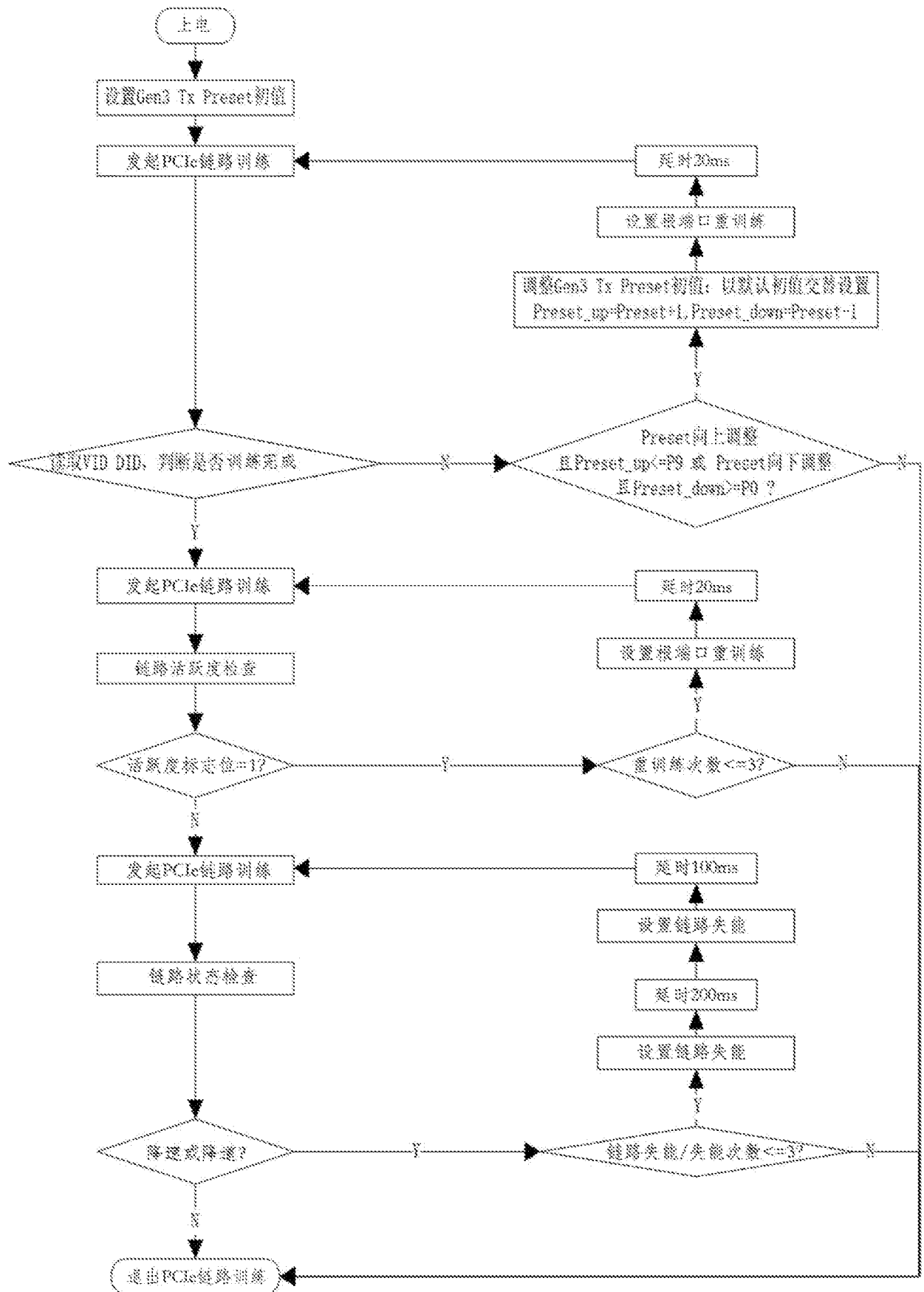


图 3

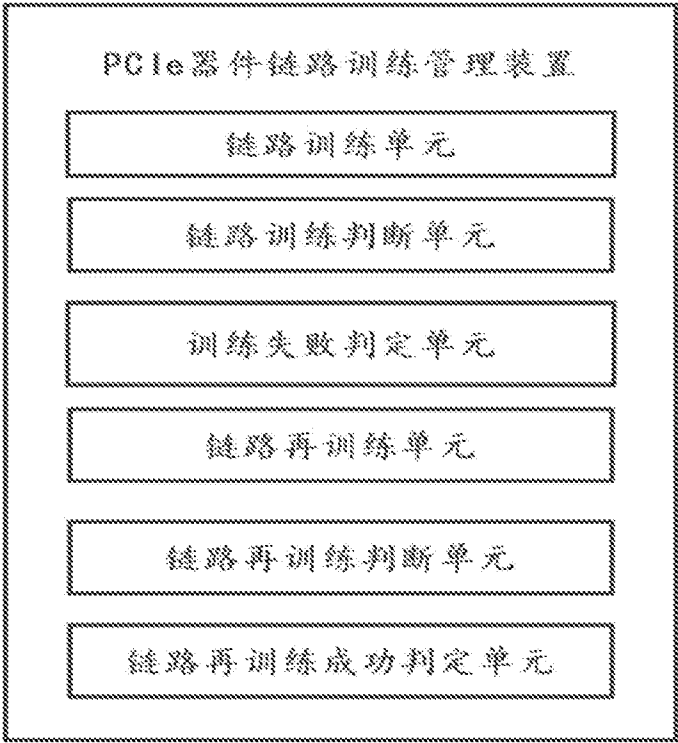


图 4

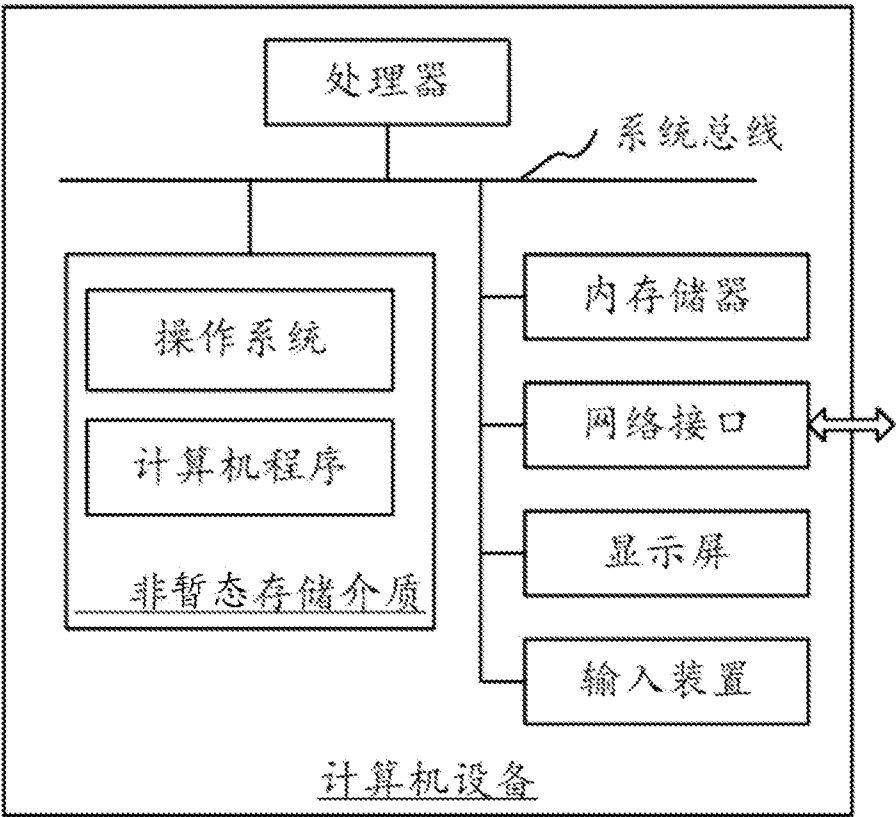


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/121333

A. CLASSIFICATION OF SUBJECT MATTER

G06F 13/42(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G06F, H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, DWPI, ENTXTC, ENTXT, CNKI, IEEE: 训练, 成功, 失败, 修复, 链路, 活跃, 稳定, 均衡, train, success, lose, fail, repair, reconstruct, link, active, steady, balance

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 115878540 A (SUZHOU INSPUR INTELLIGENT TECHNOLOGY CO., LTD.) 31 March 2023 (2023-03-31) entire document	1-20
Y	CN 111538539 A (SUZHOU INSPUR INTELLIGENT TECHNOLOGY CO., LTD.) 14 August 2020 (2020-08-14) description, paragraphs 0001-0109, and figures 1-3	1-20
Y	CN 114816885 A (SUZHOU INSPUR INTELLIGENT TECHNOLOGY CO., LTD.) 29 July 2022 (2022-07-29) description, paragraphs 0001-0119, and figures 1-3	1-20
A	CN 110377547 A (SUZHOU INSPUR INTELLIGENT TECHNOLOGY CO., LTD.) 25 October 2019 (2019-10-25) entire document	1-20
A	CN 114416636 A (PHYTIUM TECHNOLOGY CO., LTD.) 29 April 2022 (2022-04-29) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

12 December 2023

Date of mailing of the international search report

15 December 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/121333**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 115048235 A (BEIJING BAIDU NETCOM SCIENCE AND TECHNOLOGY CO., LTD.) 13 September 2022 (2022-09-13) entire document	1-20
A	US 11226919 B1 (AMAZON TECHNOLOGIES, INC.) 18 January 2022 (2022-01-18) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/121333

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	115878540	A	31 March 2023	CN	115878540	B	13 June 2023
CN	111538539	A	14 August 2020	CN	111538539	B	22 July 2022
				WO	2021212948	A1	28 October 2021
CN	114816885	A	29 July 2022	None			
CN	110377547	A	25 October 2019	CN	110377547	B	12 March 2021
CN	114416636	A	29 April 2022	None			
CN	115048235	A	13 September 2022	CN	115048235	B	23 May 2023
US	11226919	B1	18 January 2022	None			

A. 主题的分类

G06F 13/42(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G06F, H04L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词 (如使用))

CNABS,CNXTX,DWPI,ENTXTC,ENTXT,CNKI,IEEE:训练, 成功, 失败, 修复, 链路, 活跃, 稳定, 均衡, train, success, lose, fail, repair, reconstruct,link, active, steady, balance

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 115878540 A (苏州浪潮智能科技有限公司) 2023年3月31日 (2023 - 03 - 31) 全文	1-20
Y	CN 111538539 A (苏州浪潮智能科技有限公司) 2020年8月14日 (2020 - 08 - 14) 说明书第0001-0109段、附图1-3	1-20
Y	CN 114816885 A (苏州浪潮智能科技有限公司) 2022年7月29日 (2022 - 07 - 29) 说明书第0001-0119段、附图1-3	1-20
A	CN 110377547 A (苏州浪潮智能科技有限公司) 2019年10月25日 (2019 - 10 - 25) 全文	1-20
A	CN 114416636 A (飞腾信息技术有限公司) 2022年4月29日 (2022 - 04 - 29) 全文	1-20
A	CN 115048235 A (北京百度网讯科技有限公司) 2022年9月13日 (2022 - 09 - 13) 全文	1-20
A	US 11226919 B1 (AMAZON TECH INC) 2022年1月18日 (2022 - 01 - 18) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

★ 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“p” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2023年12月12日

国际检索报告邮寄日期

2023年12月15日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

石志昕

电话号码 (+86) 62411826

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2023/121333

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	115878540	A	2023年3月31日	CN 115878540 B	2023年6月13日
CN	111538539	A	2020年8月14日	CN 111538539 B	2022年7月22日
				WO 2021212948 A1	2021年10月28日
CN	114816885	A	2022年7月29日	无	
CN	110377547	A	2019年10月25日	CN 110377547 B	2021年3月12日
CN	114416636	A	2022年4月29日	无	
CN	115048235	A	2022年9月13日	CN 115048235 B	2023年5月23日
US	11226919	B1	2022年1月18日	无	