

# (12) 发明专利

(10) 授权公告号 CN 101657907 B

(45) 授权公告日 2012. 12. 26

(21) 申请号 200880011759. 2

(22) 申请日 2008. 03. 17

(30) 优先权数据

106591/2007 2007. 04. 13 JP

(85) PCT申请进入国家阶段日

2009. 10. 12

(86) PCT申请的申请数据

PCT/JP2008/055350 2008. 03. 17

(87) PCT申请的公布数据

W02008/132904 EN 2008. 11. 06

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 山崎舜平 荒井康行

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 项丹 周承泽

(51) Int. Cl.

H01L 31/04 (2006. 01)

(56) 对比文件

JP 2001160540 A, 2001. 06. 12,

JP 2005268682 A, 2005. 09. 29,

JP 2000150940 A, 2000. 05. 30,

JP 10093122 A, 1998. 04. 10,

JP 2002348198 A, 2002. 12. 04,

审查员 赵凤瑗

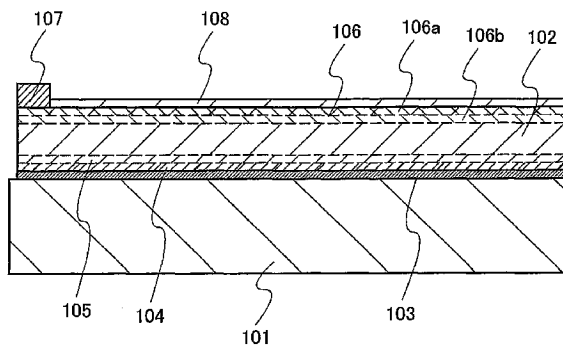
权利要求书 4 页 说明书 12 页 附图 23 页

(54) 发明名称

光伏器件及其制造方法

(57) 摘要

一种光伏器件使用与单晶半导体基板或多晶半导体基板分离的单晶或多晶半导体层作为光电转换层, 并且具有 SOI 结构, 在该结构中, 半导体层与具有绝缘表面的基板或绝缘基板接合。单晶半导体层是单晶半导体基板的分离的表面层部分并被转移, 该单晶半导体层被用作光电转换层, 且包含在光入射表面或者相背表面加入了氢或卤素的杂质半导体层。将该半导体层固定于具有绝缘表面的基板或绝缘基板。



1. 一种光伏器件,包括:  
具有第一绝缘表面的基板;  
具有第二绝缘表面的绝缘层,其中,第二绝缘表面形成为与第一绝缘表面密切接触;  
形成在绝缘层上的第一电极;  
形成在第一电极上的单晶半导体层,其中所述单晶半导体层包含氢和卤素;和  
形成在单晶半导体层上的第二电极,  
其中,单晶半导体层包含:  
包含第一杂质的第一杂质层;  
形成在第一杂质层和第二电极之间的第二杂质层,其包含第二杂质,  
其中,第一杂质的第一导电类型不同于第二杂质的第二导电类型,  
其中,第二杂质层包含:  
第一区域;和  
形成在第一区域和第二电极之间的第二区域,  
其中,  
卤素在第二区域中的浓度大于在第一区域的浓度,和  
其中,第二绝缘表面能形成亲水表面。
2. 如权利要求 1 所述的光伏器件,其特征在于,  
第二绝缘表面与第一绝缘表面通过范德瓦尔斯力或氢键接合。
3. 如权利要求 1 所述的光伏器件,其特征在于,  
第一电极的表面与单晶半导体层的表面密切接触。
4. 如权利要求 1 所述的光伏器件,其特征在于,  
第一导电类型是 p- 型导电类型,和  
第二导电类型是 n- 型导电类型。
5. 如权利要求 1 所述的光伏器件,其特征在于,  
绝缘层包含氧化硅。
6. 如权利要求 5 所述的光伏器件,其特征在于,  
采用化学气相沉积方法使用有机硅烷气体沉积氧化硅,和  
其中,有机硅烷气体选自下组:四乙氧基硅烷、三甲基硅烷、四甲基环四硅氧烷、八甲基环四硅氧烷、六甲基二硅氮烷、三乙氧基硅烷和三(二甲基氨基硅烷)。
7. 如权利要求 1 所述的光伏器件,其特征在于,  
所述基板是选自下组的基板:铝硅酸盐玻璃、铝硼硅酸盐玻璃和硼硅酸钡玻璃。
8. 一种光伏器件,包括:  
具有第一绝缘表面的基板;  
具有第二绝缘表面的绝缘层,其中,第二绝缘表面形成为与第一绝缘表面密切接触;  
形成在绝缘层上的第一电极;  
形成在第一电极上的单晶半导体层;和  
形成在单晶半导体层上的第二电极,  
其中,单晶半导体层包含:  
包含第一杂质的第一杂质层;和

形成在第一杂质层和第二电极之间的第二杂质层,其包含第二杂质,其中,第一杂质的第一导电类型不同于第二杂质的第二导电类型,其中,第二杂质层包含:

第一区域;和

形成在第一区域和第二电极之间的第二区域,

其中,氢或卤素在第二区域中的浓度大于在第一区域的浓度,

其中,第一杂质层包含:

第三区域;和

形成在第三区域和第一电极之间的第四区域,

其中,氢或卤素在第四区域的浓度高于在第三区域的浓度,和

其中,第二绝缘表面能形成亲水表面。

9. 如权利要求 8 所述的光伏器件,其特征在于,

第二绝缘表面通过范德瓦尔斯力或氢键与第一绝缘表面接合。

10. 如权利要求 8 所述的光伏器件,其特征在于,

第一电极的表面与单晶半导体层的表面密切接触。

11. 如权利要求 8 所述的光伏器件,其特征在于,

第一导电类型是 p- 型导电类型,和

第二导电类型是 n- 型导电类型。

12. 如权利要求 8 所述的光伏器件,其特征在于,

所述绝缘层包含氧化硅。

13. 如权利要求 12 所述的光伏器件,其特征在于,

采用化学气相沉积方法使用有机硅烷气体沉积氧化硅,

其中,有机硅烷气体选自下组:四乙氧基硅烷、三甲基硅烷、四甲基环四硅氧烷、八甲基环四硅氧烷、六甲基二硅氮烷、三乙氧基硅烷和三(二甲基氨基硅烷)。

14. 如权利要求 8 所述的光伏器件,其特征在于,

所述基板是选自下组的基板:铝硅酸盐玻璃、铝硼硅酸盐玻璃和硼硅酸钡玻璃。

15. 一种制造光伏器件的方法,该方法包括以下步骤:

制备单晶半导体基板,该基板包含第一区域、与第一区域相邻的第二区域、以及在第一区域和第二区域之间的第三区域;

将氢注入第一区域和第三区域;

将卤素注入第一区域和第三区域;

在注入步骤之后,通过化学气相沉积法,使用有机硅烷气体,在第二区域上形成与之接触的氧化硅膜;

通过使绝缘表面与氧化硅膜密切接触,使具有绝缘表面的基板与氧化硅膜接合;

在接合步骤之后,将第一区域与第三区域分离;和

在分离步骤之后,在第三区域加入杂质。

16. 如权利要求 15 所述的制造光伏器件的方法,其特征在于,

将通过等离子体激发方式使用氢气或卤素气体产生的离子注入,进行氢或卤素掺杂。

17. 如权利要求 16 所述的制造光伏器件的方法,其特征在于,

所述离子是  $H^+$ 、 $H_2^+$  和  $H_3^+$ ，具有高比例的  $H_3^+$ 。

18. 如权利要求 15 所述的制造光伏器件的方法，其特征在于，  
有机硅烷气体选自下组：四乙氧基硅烷、三甲基硅烷、四甲基环四硅氧烷、八甲基环四硅氧烷、六甲基二硅氮烷、三乙氧基硅烷和三（二甲基氨基硅烷）。

19. 如权利要求 15 所述的制造光伏器件的方法，其特征在于，  
通过进行热处理，在第一区域和第三区域之间产生裂解，从而将第一区域和第三区域分离。

20. 如权利要求 19 所述的制造光伏器件的方法，其特征在于，  
在形成氧化硅膜的步骤中没有释放注入的氢或卤素，和  
在热处理时释放注入的氢或卤素。

21. 如权利要求 19 所述的制造光伏器件的方法，其特征在于，  
在等于或低于  $350^\circ\text{C}$  的温度进行形成氧化硅膜的步骤，和  
在等于或高于  $400^\circ\text{C}$  的温度进行热处理。

22. 一种制造光伏器件的方法，该方法包括以下步骤：

制备单晶半导体基板，该基板包含第一区域、与第一区域相邻的第二区域、以及在第一区域和第二区域之间的第三区域；

将氢注入第一区域和第三区域；

将卤素注入第一区域和第三区域；

在注入步骤之后，在第二区域加入第一杂质；

在加入步骤之后，通过化学气相沉积法，使用有机硅烷气体，在第二区域上形成与之接触的氧化硅膜；

通过使绝缘表面与氧化硅膜密切接触，使具有绝缘表面的基板与氧化硅膜接合；

在接合步骤之后，使第一区域与第三区域分离；和

在分离步骤之后，在第三区域加入第二杂质，

其中，第一杂质的第一导电类型不同于第二杂质的第二导电类型。

23. 如权利要求 22 所述的制造光伏器件的方法，其特征在于，  
将通过等离子体激发方式使用氢气或卤素气体产生的离子注入，进行氢或卤素掺杂。

24. 如权利要求 23 所述的制造光伏器件的方法，其特征在于，  
所述离子是  $H^+$ 、 $H_2^+$  和  $H_3^+$ ，具有高比例的  $H_3^+$ 。

25. 如权利要求 22 所述的制造光伏器件的方法，其特征在于，  
所述有机硅烷气体选自下组：四乙氧基硅烷、三甲基硅烷、四甲基环四硅氧烷、八甲基环四硅氧烷、六甲基二硅氮烷、三乙氧基硅烷和三（二甲基氨基硅烷）。

26. 如权利要求 22 所述的制造光伏器件的方法，其特征在于，  
通过进行热处理，在第一区域和第三区域之间产生裂解，从而将第一区域和第三区域分离。

27. 如权利要求 26 所述的制造光伏器件的方法，其特征在于，  
在形成氧化硅膜的步骤中没有释放注入的氢或卤素，和  
在热处理时释放注入的氢或卤素。

28. 如权利要求 26 所述的制造光伏器件的方法，其特征在于，

---

在等于或低于 350°C 的温度进行形成氧化硅膜的步骤,和  
在等于或高于 400°C 的温度进行热处理。

## 光伏器件及其制造方法

### 技术领域

[0001] 本发明涉及晶体硅的光伏器件以及该晶体硅光伏器件的制造方法。本发明总体涉及利用晶体半导体的光电转换特性的光伏器件以及该光伏器件的制造方法。

### 背景技术

[0002] 作为抵抗全球变暖的措施,在很多地方,太阳能光伏系统的安装日益增加。在2005年全世界的光伏器件的总产出是1759MW,比前一财政年度增加147%。目前,最普遍的光伏器件是晶体光伏器件,且利用单晶硅或多晶硅的光伏器件占大部分产品。称为晶体光伏器件的光伏器件使用硅晶片作为基板,该硅晶片是通过形成大的硅锭块并将该硅锭块切割成薄片形成的。

[0003] 估计在使用单晶硅或多晶硅的晶体光伏器件中,约为 $10\mu\text{m}$ 的硅晶片厚度足够用于生成光电动势。然而,从硅晶块切下的硅晶片具有约200至 $500\mu\text{m}$ 的厚度。这意味着在光伏器件中使用的硅晶片的仅约5%对光电转换起作用。

[0004] 随着光伏器件生产的增加,在产业中,作为硅晶片原材料的硅供应短缺,以及硅晶片价格的急剧上升成为问题。2006年全世界包括用于半导体的多晶硅的生产是约37000吨,其中用于太阳能销售的多晶硅是11000吨。光伏器件生产每年都在增长,该需求已经很紧迫。为了增加多晶硅的生产能力,需要大量投资,且很难确保生产与要求相符合。因此,预期硅晶片供应的短缺将继续。

[0005] 在本文中,作为使用单晶半导体基板的光伏器件的另一种模式,给出了形成薄片的单晶半导体层的光伏器件。例如,专利文献1(专利文献1:日本公开专利申请第H10-335683号)披露了一种串联太阳能电池,其中将氢离子注入单晶硅基板,从该单晶硅基板分离的层状单晶硅层被布置在支承基板上以便降低成本并节约资源,同时维持高的转换效率。在该串联太阳能电池中,利用导电胶使单晶半导体层和基板彼此接合。

[0006] 此外,按照惯例已经作出在基板上直接形成晶体半导体层的尝试。例如,开发出一种用于制造硅薄膜光伏器件的方法,其中通过使用高于27MHz的VHF和调制的脉冲在基板上沉积晶体硅膜(参见专利文献2:日本公开专利申请第2005-50905号)。此外,披露了在薄膜多晶硅膜通过等离子体CVD法形成在称为纹理电极的、其表面具有微小的不均匀性的特定电极上时,一种用于控制等离子体处理条件以优化晶粒中和晶粒边界的掺杂剂的浓度的技术(参见专利文献3:日本公开专利申请第2004-14958号)。

### 发明内容

[0007] 根据常规领域,用于晶体光伏器件的半导体基板的厚度大于或等于光电转换所需的半导体基板厚度的10倍,并且浪费了昂贵的晶片。另一方面,相对于使用半导体基板的光伏器件,晶体硅薄膜光伏器件在光电转换特性方面因为晶体质量差而仍是次等的。晶体硅薄膜光伏器件存在的问题是晶体硅膜需要通过化学气相沉积方法形成厚度大于或等于 $1\mu\text{m}$ 的膜,其生产率较低。

[0008] 此外,在利用导电胶将单晶半导体层薄片与支承基板接合的方法中,问题是不能长时间地维持接合强度。具体地,在光伏器件曝露于直射日光下的情形中,问题在于包含在导电胶中的有机材料变性且接合强度降低。此外,存在可靠性的问题,使得导电胶中的导电材料(例如,银)扩散到单晶半导体层,这会劣化半导体的光电转换特性。

[0009] 鉴于以上问题,本发明的目的是有效使用光伏器件必需的硅半导体材料。另一个目的是提高光伏器件的生产率以及光电转换特性。本发明的又一个目的是改进光伏器件的可靠性。

[0010] 根据本发明的光伏器件使用与单晶半导体基板或多晶半导体基板分离的单晶半导体层或多晶半导体层并且具有所谓的 SOI 结构,其中半导体层与具有绝缘表面的基板或绝缘基板接合。单晶半导体层或多晶半导体层是单晶半导体基板或多晶半导体基板的表面层部分,与半导体基板分离并被转移。单晶半导体层或者多晶半导体层用作光电转换层,并可以包括杂质半导体层,在该层的光入射面一侧和/或与光入射面相对的一侧加入氢或卤素。

[0011] 单晶半导体层或多晶半导体层通过以下方式与单晶半导体基板或多晶半导体基板分离:将氢离子或卤素离子引入基板,并利用引入离子形成的分离层作为解理平面(cleavage plane)。单晶半导体层或多晶半导体层固定在具有绝缘表面或绝缘基板的基板上。优选地将一种或多种类型由单一种类的原子组成的不同物质的离子引入单晶半导体基板或多晶半导体基板。例如,在引入氢离子的情况下,氢离子优选地包括  $H^+$ ,  $H_2^+$  和  $H_3^+$  离子,具有高比例的  $H_3^+$  离子。通过将许多原子的离子引入单晶半导体基板或多晶半导体基板,可显著增加剂量,并可在低温下沿离子引入形成的层(分离层)进行解理,用于形成单晶半导体层或多晶半导体层。

[0012] 无论单晶半导体层或多晶半导体层以及具有绝缘表面的基板或绝缘基板都利用具有平滑表面并形成亲水表面作为接合表面的层进行固定。通过利用分子或原子之间的相互作用的范德瓦尔斯力或氢键形成接合。较好地,在将基板与单晶半导体层接合时,在形成接合的一个或两个表面上提供接合层,该接合层是由氧化硅形成的,以有机硅烷作为原材料。作为有机硅烷气体,可以使用例如以下含硅化合物:四乙氧基硅烷(TEOS)(化学式: $Si(OC_2H_5)_4$ )、三甲基硅烷(TMS)(( $CH_3$ )<sub>3</sub>SiH)、四甲基环四硅氧烷(TMCTS)、八甲基环四硅氧烷(OMCTS)、六甲基二硅氮烷(HMDS)、三乙氧基硅烷( $SiH(OC_2H_5)_3$ )、三(二甲基氨基硅烷)( $SiH(N(CH_3)_2)_3$ )等。也就是说,在单晶半导体层或多晶半导体层与具有绝缘表面的基板或绝缘基板之间提供具有平滑表面并能形成亲水表面的层,以提供单晶半导体。

[0013] 应注意,单晶是其中的晶面和晶体轴对准且构成该单晶的原子或分子空间有序的晶体。但是,虽然单晶的结构是有序对准的原子,但是单晶可以包含晶格缺陷,其中当部分或多个单晶包含有意或无意的晶格应变时所述对准混乱。

[0014] 通过使用与单晶半导体基板或多晶半导体基板分离的半导体层作为光电转换层,可以获得具有优异光电转换特性的光伏器件。当该半导体层包含在光入射面或与之相背面加入氢或卤素的杂质半导体层时,改进了光生载流子的收集效率;因此,改进光电转换特性。半导体层可以是薄层同时保持为将半导体层与单晶半导体基板或多晶半导体基板分离的光电转换并将分离的半导体层与具有绝缘表面的基板或绝缘基板接合所需的厚度;因此,提高了光伏器件的光电转换特性。此外,可以节省硅资源。

[0015] 通过使用特定的氧化硅膜作为接合层,可以在低于或等于 700℃ 的温度形成接合。因此,即使在使用温度上限为低于或等于 700℃ 的基板,例如玻璃基板,的情况下,也可以在玻璃等的基板上提供具有高接合强度的接合部分的单晶半导体层或多晶半导体层。

#### 附图说明

[0016] 图 1 显示光伏器件的横截面结构,其中使用在绝缘基板上的单晶半导体层作为光电转换层;

[0017] 图 2 显示光伏器件的横截面结构,其中使用在绝缘基板上的单晶半导体层作为光电转换层;

[0018] 图 3 显示光伏器件的横截面结构,其中使用在绝缘基板上的单晶半导体层作为光电转换层;

[0019] 图 4 显示涉及实施方式的光伏器件的平面图;

[0020] 图 5A 至 5D 显示涉及实施方式的光伏器件的制造步骤的横截面图;

[0021] 图 6 显示在分离层和第一杂质半导体层中的杂质分布的曲线图,所述分离层和第一杂质半导体层形成在单晶半导体基板中;

[0022] 图 7A 和 7B 是显示涉及实施方式的光伏器件的制造步骤的横截面图;

[0023] 图 8A 至 8C 是显示涉及实施方式的光伏器件的制造步骤的横截面图;

[0024] 图 9 是曲线图,显示第一杂质半导体层、第二杂质半导体层和宽带隙层的关系,所述第一杂质半导体层、第二杂质半导体层和宽带隙层形成在半导体层中;

[0025] 图 10 是使用带模型说明图 9 的结构图;

[0026] 图 11 显示涉及实施方式的光伏器件模块的制造步骤的平面图;

[0027] 图 12A 和 12B 显示涉及实施方式的光伏器件模块的制造步骤的横截面图;

[0028] 图 13 显示涉及实施方式的光伏器件模块的制造步骤的平面图;

[0029] 图 14A 和 14B 显示涉及实施方式的光伏器件模块的制造步骤的横截面图;

[0030] 图 15 显示涉及实施方式的光伏器件模块的制造步骤的平面图;

[0031] 图 16A 和 16B 显示涉及实施方式的光伏器件模块的制造步骤的横截面图;

[0032] 图 17A 至 17D 显示涉及实施方式的光伏器件的制造步骤的横截面图;

[0033] 图 18 是曲线图,显示在分离层和第一杂质半导体层中的杂质分布,所述分离层和第一杂质半导体层形成在半导体层中;

[0034] 图 19A 至 19C 显示涉及实施方式的光伏器件的制造步骤的横截面图;

[0035] 图 20 是曲线图,显示第一杂质半导体层、第二杂质半导体层和宽带隙层的关系,所述第一杂质半导体层、第二杂质半导体层和宽带隙层形成在半导体层中;和

[0036] 图 21 是使用带模型说明图 20 的结构图。

#### 具体实施方式

[0037] 下文将参考附图描述本发明的实施方式。注意,本发明不限于以下给出的描述,且对本领域中的技术人员显而易见的是,在不背离本发明的精神和范围的情况下可按各种方式进行其方式和细节方面的各种修改。因此,本发明不应被解释为限制于以下给出的实施方式的描述。注意,在以下描述的本发明的结构中,类似的附图标记表明不同附图中的类似

的部分。

[0038] (光伏器件的结构)

[0039] 图 1 示出其中基板 101 上形成有半导体层 102 的光伏器件的横截面结构。基板 101 是具有绝缘表面的基板或绝缘基板,且是可用于电子产业中的多种玻璃基板中的任一种,诸如铝硅酸盐玻璃基板、铝硼硅酸盐玻璃基板和溴硼硅酸盐玻璃基板。或者,可使用陶瓷基板、石英玻璃基板或诸如硅晶片之类的半导体基板。半导体层 102 是晶体半导体,并且通常使用单晶硅。或者可以使用从单晶半导体基板或多晶半导体基板分离的诸如硅、锗的晶体半导体或者诸如砷化镓或磷化铟的化合物半导体。

[0040] 在基板 101 和半导体层 102 之间,提供具有平坦表面并形成亲水性表面的接合层 103。绝缘膜适合用作接合层 103。例如,可以使用氧化硅膜。优选使用通过化学气相沉积方法形成的氧化硅膜作为接合层 103。可使用的有机硅烷气体的示例包括含硅化合物,诸如四乙氧基硅烷 (TEOS) (化学式:  $\text{Si}(\text{OC}_2\text{H}_5)_4$ )、三甲基硅烷 (TMS) ( $\text{TMS} : (\text{CH}_3)_3\text{SiH}$ )、四甲基环四硅氧烷 (TMCTS)、八甲基环四硅氧烷 (OMCTS)、六甲基二硅氮烷 (HMDS)、三乙氧基甲硅烷 ( $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ) 以及三(二甲基氨基硅烷) ( $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ )。

[0041] 提供厚度为 5-500 纳米的具有平滑表面并形成亲水表面的接合层 103。当接合层 103 的厚度在上述范围之内时,没有反映其上形成接合层 103 的表面的不平坦性,接合层 103 的表面可以进行平面化。此外,可以减轻因接合层 103 和与接合层 103 接合的基板之间的应力引起的变形。

[0042] 接合层 103 设置在半导体层 102 上,且布置成与基板 101 的表面密切接触,从而即使在室温下也能够进行接合。为了使基板 101 与接合层 103(由各种材料在低温条件下形成)接合,对其表面进行清洁。当使具有经过清洁的表面的基板 101 和接合层 103 相互密切接触时,通过表面之间的吸引力形成接合。在这种情况下,优选进行处理,使羟基与基板 101 和接合层 103 的任一表面或两个表面连接,即形成接合。通过氧等离子体处理或臭氧处理,使得基板 101 的表面为亲水性。考虑到因为受到氧等离子体处理或臭氧处理的表面被活化且羟基被吸引而发生这种现象。即,在对基板 101 的表面进行处理使其具有亲水性情形中,通过表面上的羟基的作用由氢键接合形成接合。为了增加在室温下形成的接合的强度,优选进行热处理。

[0043] 作为用于在低温将基板 101 与接合层 103 相互接合的处理,可通过利用诸如氩的稀有气体的离子束辐射来清洗形成接合的表面。通过用离子束辐射,悬键暴露于基板 101 或接合层 103 的表面上,且形成极端活性表面。当将由此活化的表面布置成相互密切接触时,即使在低温下也能形成接合。优选地,在真空中实施通过表面活化形成接合的方法,因为表面必须是非常清洁的。

[0044] 当按压基板 101 和半导体层 102 时,可以形成强接合。此外,在相互重叠的基板 101 和半导体层 102 上进行热处理时,接合强度提高。使用快速热退火 (RTA) 设备,可以在 300-700°C 进行热处理。通过从基板 101 侧向半导体层 102 发射激光,可以提高接合强度。可以在压力下进行这种处理。

[0045] 通过从单晶半导体基板分离薄片来形成半导体层 102。例如,可通过以下方式形成半导体层 102:将高浓度氢离子注入单晶半导体基板的预定深度,进行热处理,且分离为单晶半导体基板的外层的单晶硅层。可以使用以氟为代表的卤素离子替代将被注入单晶半导

体基板的氢离子。可以在引入卤素后引入氢,或者引入氢后可引入卤素。此外,可以在该步骤之前或之后引入如氦、氩或氙的稀有气体离子。半导体层 102 的厚度为 0.1-10  $\mu\text{m}$ 。该半导体层 102 的厚度足以吸收阳光。此外,该厚度适合于提取光生载流子,所述载流子在由于复合而使光生载流子消失之前通过电极在半导体层 102 中流动。

[0046] 在这种情况下,优选地将由单一种类的原子组成的不同物质的一种或多种类型的离子引入单晶半导体基板。例如,在将氢离子引入单晶半导体基板的情况下,氢离子优选地包括  $\text{H}^+$ ,  $\text{H}_2^+$  和  $\text{H}_3^+$  离子,具有高比例的  $\text{H}_3^+$  离子。通过将许多原子的离子引入,可用许多离子辐照该单晶半导体基板;因此,可以缩短离子引入的时间。

[0047] 通过离子注入法或离子掺杂法可以将离子引入单晶半导体基板。离子注入法指将经过质量分离的离子化气体注入半导体中的方法。在这种离子注入法中,例如可以选择性引入  $\text{H}_3^+$ 。离子掺杂法指将未经质量分离的离子化气体通过电场加速并引入基板的方法。采用这种离子掺杂法,甚至可以在大面积基板上以高效率进行大剂量的离子掺杂。

[0048] 作为获得半导体层 102 的另一种方法,可采用以下方法:单晶硅在多孔硅上外延生长后,通过水射流的分裂将多孔硅层分离。

[0049] 第一电极 104 设置在半导体层 102 和接合层 103 之间。使用如铝、镍或银的金属形成第一电极 104。在光入射表面是在基板 101 侧的情况下,4 可由氧化锡铟等的透明电极形成第一电极 10。优选地,在半导体层 102 与第一电极 104 接触的一面上部分形成第一杂质半导体层 105。在半导体层 102 具有 p- 型电导率情况下,用元素周期表中第 13 族的元素,如硼,掺杂第一杂质半导体层 105,使其杂质浓度提高,第一杂质半导体层 105 具有 p+ 型电导率。在光入射在半导体层 102 侧的情况下,第一杂质半导体层 105 与光入射表面相背,第一杂质半导体层 105 形成内电场(也称作背面场(BSF))。BSF 的结构适合于改进光生载流子的外量子效率。这种结构有效地作用于光伏器件,该器件中,光电转换层由 0.1-10  $\mu\text{m}$  的半导体层 102 形成。注意到,可以省略第一杂质半导体层 105。当提供下面描述的第二杂质半导体层 106 时,该光伏器件可以发挥功能。

[0050] 半导体层 102 包括第二杂质半导体层 106,该层一部分在与第一杂质半导体层 105 相背的一面。形成的第二杂质半导体层 106 具有与第一杂质半导体层 105 相反的电导率类型。例如,在第一杂质半导体层 105 具有 p- 型电导率时,第二杂质半导体层 106 是具有 n- 型电导率的层。作为 n- 型杂质,可使用元素周期表第 15 族的元素,例如磷或砷。可以通过离子注入法或离子掺杂法加入所述杂质元素。

[0051] 第二杂质半导体层 106 包括宽的带-隙层 106a,该层包含氢或以氟为典型的卤素,以及 n- 型或 p- 型杂质。氢或以氟为典型的卤素可分布在第二杂质半导体层 106 的整个部分上;但是,它们进行优先分布,使靠近半导体层 106 表面处的浓度较高。在任何情况中,第二杂质半导体层 106 中的氢或卤素的浓度优选地高于在半导体层 102 的厚度方向分布的半导体层 102 中心区的浓度。图 1 显示第二杂质半导体层 106 的表面层中的一个区域,其中氢或卤素以宽的带-隙层 106a 那样的高浓度分布。很明显,不限制氢或卤素在第二杂质半导体层 106 中的分布,氢或卤素可以分布在第二杂质半导体层 106 的整个部分上。因为在靠近添加了杂质元素的杂质半导体层处产生用作为载流子阱的缺陷,因此能使所含卤素补偿该缺陷,以提高转换效率。

[0052] 将包含浓度大于其他区域的氢或以氟为典型的卤素的宽的带-隙层 106a 设置在

半导体层 102 中的第二杂质半导体层 106 的表面一侧；因此，该区域的能隙变宽。当宽的带-隙层 106a 中的能隙变宽时，当光入射面在宽的带-隙层 106a 一侧时，更多的光进入适合用于光电转换的半导体层 102；因此，可以提高转换效率。

[0053] 第二电极 107 设置在第二杂质半导体层 106 上。在光入射表面在第二杂质半导体层 106 一侧的情形中，第二电极 107 是由铝、银等形成的电极，并形成梳形，或者第二电极 107 由铟锡氧化物等透明电极形成。在该结构中，保护膜 108 优选地形成在第二杂质半导体层 106 上。保护膜 108 优选地由氮化硅膜形成。保护膜 108 还包括叠加的多个具有不同折射率的膜，使得可具有反射膜的功能。例如，可以使用具有氮化硅膜和氟化镁膜的叠加层结构作为抗反射膜的结构。在光入射表面在基板 101 一侧的情形中，第二电极 107 可由诸如铝的金属形成。

[0054] 图 2 示出其中基板 101 设置有阻挡层 109 和接合层 103 的结构。当提供阻挡层 109 时，可防止半导体层 102 被污染。即，可防止诸如类似碱金属或碱土金属的移动离子之类的杂质从基板 101 扩散到半导体层 102 中。阻挡层 109 优选地是氮化硅、氮化铝等的致密绝缘膜。在这种情形中，接合层 103 优选设置在阻挡层 109 上，而阻挡层 109 设置在基板 101 上。当接合层 103 也设置在基板 101 一侧时，可使用氮化硅等的致密绝缘膜作为阻挡层 109，可以和半导体层 102 形成有利的接合。注意到其他要素类似于图 1 中的那些要素。

[0055] 图 3 显示的结构中，在半导体层 102 中的第一杂质半导体层 105 包含氢或以氟为典型的卤素。氢或以氟为典型的卤素可分布在第一杂质半导体层 105 的整个部分上。第一杂质半导体层 105 包含宽的带-隙层 105a，该层包含氢或以氟为典型的卤素以及 n- 型或 p- 型杂质。优先分布宽的带-隙层 105a 中的氢或以氟为典型的卤素，使它们在第一电极 104 一侧的浓度较高。图 3 示出的方式中，包含较高浓度的氢或卤素的宽的带-隙层 105a 形成在第一杂质半导体层 105 的第一电极 104 侧上，但是本发明不限于这种方式。氢或卤素可以分布在第二杂质半导体层 106 的整个部分上。通过提高第一杂质半导体层 105 中氢或以氟为典型的卤素的浓度，可以使宽的带-隙层 105a 的能隙变宽。当第一杂质半导体层 105 的能隙变宽时，背面场 (BSF) 强度提高，并可以改进光生载流子的收集效率。此外，因为内置电势 (built-in potential) (内置电场) 也增大，因此可以改进光电转换特性。在所有情况下，第一杂质半导体层 105a 和第二杂质半导体层 106 中的氢或卤素的浓度较好地高于半导体层 102 的厚度方向分布的半导体层 102 中心区域的浓度。注意到其他要素类似于图 1 中的那些要素。

[0056] 参照图 1 至图 3 描述了使用与基板 101 接合的半导体层 102 的光伏器件的结构，但是，该实施方式不限于这种结构，可以通过在不同结构中自由组合要素来实施。此外，可以使用多晶半导体层替代单晶半导体层。

[0057] (实施方式 1)

[0058] 参照附图描述光伏器件的制造方法，在该制造方法中，从单晶半导体基板分离薄单晶半导体层并将该分离的单晶半导体层转移到具有绝缘表面的基板上或绝缘基板上。

[0059] 图 4 是与该实施方式有关的光伏器件的俯视图。该光伏器件具有其中光入射到设置在基板 101 上的半导体层 102 面的结构。在基板 101 的周边部分中，在半导体层 102 上设置有开口的绝缘层 110。在该半导体层 102 上形成具有梳形的第二电极 107。在与第二电极 107 相背一面上的提取电极 111 通过穿透绝缘层 110 和半导体层 102 的接触孔与第一

电极电连接。

[0060] 下面,参照对应于图 4 中 A-B 线的横截面图描述光伏器件的制造步骤。

[0061] 如图 5A 所示,表面保护膜 113 形成在单晶半导体基板 112 表面上。单晶半导体基板 112 的典型例子是单晶硅,而具有镜面抛光表面的硅晶片是合适的。较好地,采用化学气相沉积方法由氧化硅或氮化硅形成表面保护膜 113。通常采用等离子体化学气相沉积 (CVD) 法作为化学气相沉积法。较好地设置表面保护膜 113,以保护单晶半导体基板 112 表面避免因离子引入而粗糙。较好地设置表面保护膜 113 的厚度为 50-200 纳米。将经过电场加速的离子引入在表面保护膜 113 的整个表面,使得在单晶半导体基板 112 中的预定深度形成分离层 114。

[0062] 考虑被转移至基板的半导体层的厚度进行离子引入。半导体层的厚度约为 0.1-10  $\mu\text{m}$ 。为了在距离单晶半导体基板 112 的表面相对较大距离的位置形成分离层 114,通过 80kV 或更高的高电压加速并且引入离子。离子优选地以近似直角入射在单晶半导体基板 112 的主平面上,可积极地利用沟道现象。例如,选择单晶半导体基板 112 的晶面取向,使得离子垂直入射到晶轴  $\langle 100 \rangle$ 。此外,通过倾斜基板可以控制引入的离子达到的深度。在分离层 114 上的区域是半导体层 102。

[0063] 可以通过引入氢或以氟为典型的卤素形成分离层 114。还可以引入如氦、氩或氙的稀有气体的离子。可以采用离子注入法或离子掺杂法引入离子。在单晶半导体基板 112 中形成分离层 114 的情况下,优先引入一种或多种由单一种原子组成的不同物质的离子。在引入氢离子时,氢离子较好地包括  $\text{H}^+$ 、 $\text{H}_2^+$  和  $\text{H}_3^+$  离子,且  $\text{H}_3^+$  离子的比例较高,因为可缩短离子引入所需的时间。通过引入许多原子的氢离子,在分离层 114 中形成硅的悬键,该悬键被终止以形成小孔隙(微孔隙)。

[0064] 通过以下方式形成分离层 114:将稀有气体的离子物质引入单晶半导体基板 112,在引入该离子物质的区域形成悬键,并引入氢使悬键和氢接合。这种方法中,较好地引入大量的氢离子,使氢和硅在单晶半导体基板 112 中不仅形成 Si-H 键还以高比例形成 Si-H<sub>2</sub> 键。因为与 Si-H 键相比,Si-H<sub>2</sub> 键在低温开始释放氢,因此可以在低温进行半导体层 102 的分离。以任何速率,通过离子引入形成的小孔隙可以是在硅晶体晶格之间的未键合的氢;因此,可以通过低温热处理容易地分离半导体层 102。

[0065] 然后,如图 5B 所示,在单晶半导体基板 112 的表面上掺杂薄的硼区域,硼是能提供 p- 型电导率的杂质元素,使得形成第一杂质半导体层 105。在此实施方式的光伏器件中,将第一杂质半导体层 105 设置在与光入射表面相背的面上,使形成背面场 (BSF)。

[0066] 图 6 示出引入的杂质在分离层 114 和第一杂质半导体层 105 中的分布,所述各层形成在单晶半导体基板 112 中。分离层 114 形成在距单晶半导体基板 112 远距离之处(由长虚线和短虚线标出的区域),该区域中氢或如氟的卤素的浓度分布高于其他区域。第一杂质半导体层 105 形成在单晶半导体基板 112 的表面区域(用虚线标出的区域),该区域中,作为提供 P- 型电导率的杂质元素的硼的浓度分布高于其他区域。

[0067] 图 5C 示出在第一杂质半导体层 105 上形成第一电极 104 的步骤。第一电极 104 由如铝、镍或银的金属形成。采用真空沉积法或溅射法形成第一电极 104,使得其表面平坦化。

[0068] 图 5D 示出在第一电极 104 上设置覆盖单晶半导体基板 112 的保护膜 115 以及进

一步形成接合层 103 的步骤。保护膜 115 优选由氮化硅膜形成,以防止杂质污染。保护膜 115 可以防止如可移动离子或湿气等杂质的扩散污染半导体层 102。此外,保护膜 115 可以防止第一电极 104 在形成接合层 103 时发生氧化。接合层 103 优选由氧化硅膜形成。作为氧化硅膜,如上所述优选使用通过化学气相沉积法、使用有机硅烷形成的氧化硅膜。或者,可以使用通过化学气相沉积法、使用硅烷气体形成的氧化硅膜。例如,在等于或小于 350°C 的膜形成温度下实施通过化学气相沉积法形成膜,所述膜形成温度是在单晶半导体基板中形成的分离层 114 中不发生脱气的温度。相反,在高于膜形成温度的热处理温度下实施热处理,使半导体层从单晶半导体基板 112 分离。

[0069] 图 7A 示出一个步骤,其中设置与形成在单晶半导体基板 112 上的接合层 103 的表面密切接触的基板 101 以使两者相互接合。需充分清洁形成接合的表面。然后,将基板 101 和接合层 103 设置为相互密切接触,因而在它们之间形成接合。通过如上所述的氢键合形成该接合。通过将基板 101 和单晶半导体基板 112 相互压在一起,可以进一步可靠地形成接合。

[0070] 为了形成良好的接合,可以对基板 101 和接合层 103 的一个表面或两个表面进行活化。例如,基板 101 和接合层 103 的一个表面或两个表面可以通过用原子束或离子束辐照要形成接合的表面进行活化。当使用原子束或离子束时,可以使用氩气等的稀有气体的中性原子束或离子束。或者,在要形成接合的表面上进行等离子体辐照或自由基处理。这种表面处理甚至可以在 200-400°C 的温度下促进在不同种类材料之间形成接合。

[0071] 基板 101 和单晶半导体基板 112 用插入其间的接合层 103 相互接合之后,较好地 进行热处理或加压处理。热处理或加压处理能够提高接合强度。优选地在等于或低于基板 101 的上限温度的条件下进行热处理。考虑到基板 101 和单晶半导体基板 112 的耐压性,进行加压处理,以在垂直于接合表面的方向施加压力。可以使用卤素灯等进行加热。在低温进行激光辐射以提高接合强度。优选地,用于进行辐射的激光的波长在可见光至紫外光波长范围。例如,进行准分子激光辐射,或者使用准分子灯作为辐射紫外光的装置,以提高接合强度。在任何速率下,紫外光辐射可以促进接合部分的反应并提高接合强度。

[0072] 在图 7B 中,将基板 101 和单晶半导体基板 112 相互接合之后,进行热处理,使用分离层 114 作为解理平面将单晶半导体基板 112 与基板 101 分离。优选地,在形成接合层 103 的温度至基板 101 的上限温度之间的温度范围进行热处理。例如,当在 400-600°C 进行热处理时,在分离层 114 中形成的微小孔隙的体积发生变化,能将单晶半导体基板 112 与其上留有半导体层 102 的基板 101 分离。为形成分离层 114 而引入的包含氢或如氟的卤素的宽的带-隙层 116 留在半导体层 102 的表面上。宽的带-隙层 116 是能隙大于 1.12eV 的层,该能隙是硅的能隙,因为宽的带-隙层 116 包含单晶半导体基板 112 的硅中的氢或卤素。因为 Si-H 或 Si-F 的能隙大于 Si-Si 的能隙,所以宽的带-隙层 116 不可避免地具有较宽的能隙。分离的半导体层 102 的表面具有很小的不平整。可以留下该不平整。期望微小不平整能抑制光反射。在将半导体层 102 的表面平坦化的情况中,采用化学机械抛光 (CMP) 法对表面进行抛光。

[0073] 图 8A 示出在与基板 101 接合的半导体层 102 上形成绝缘层 110 的步骤。作为绝缘层 110,优选地通过化学气相沉积法形成氮化硅膜或氧化硅膜。

[0074] 图 8B 示出在绝缘层 110 中形成开口,并将通过该开口加入是 n- 型杂质元素的磷

或砷以形成第二杂质半导体层 106 的步骤。第二杂质半导体层 106 用作光入射面。在这种情况下,形成第二杂质半导体层 106,以包括宽的带-隙层 116。宽的带-隙层 116 是包含 n- 型杂质元素以及氢或如氟的卤素的层。可以形成第二杂质半导体层 106,以包含宽的带-隙层 116 作为整个部分。此外,第二杂质半导体层 106 形成的深度可大于宽的带-隙层 116。在这种情况下,通过以下方式可以防止宽的带-隙层 116 中的氢被释放,即,在半导体层 102 的表面上形成氮化硅膜作为保护膜 108,然后引入如磷或砷的 n- 型杂质元素。

[0075] 图 9 示出第一杂质半导体层 105、第二杂质半导体层 106 和宽的带-隙层 116a 之间的关系的曲线图,这些层形成在半导体层 102 中。由虚线标出 n- 型杂质元素在第二杂质半导体层 106 中的分布,由长虚线短虚线标出包含在宽的带-隙层 116a 中的氢或如氟的卤素的分布。宽的带-隙层 116a 是同时包含 n- 型杂质元素和氢或如氟的卤素的区域。氢或如氟的卤素的浓度向着半导体基板 101 的表面增高。

[0076] 图 10 是示出使用的带模式的状态的图。根据此实施方式,如图 10 所示,宽的带-隙层 116 的能隙宽度大于半导体层 102 中心部分的宽度。因此,当光入射表面在宽的带-隙层 116 侧时,在半导体层 102 中可获取更多的光。此外,宽的带-隙层 116 用作空穴阻挡层,可防止在第二杂质半导体层 106 中或其附近产生的空穴流入宽的带-隙层 116,被电极吸收,并且消失。因此,可以提高光生载流子的收集效率,即外量子效率。此外,通过在由半导体层 102、第一杂质半导体层 105 和第二杂质半导体层 106 形成的半导体结点加入宽的带-隙层 116,可以提高内置电势(内置电场)。当接合层 103 和基板 101 彼此相对时,将第一杂质半导体层 105 设置在半导体层 102 在基板 101 侧的区域中。

[0077] 图 8C 示出形成第二电极 107 和与第一电极 104 连接的提取电极 111 的步骤。在形成穿过半导体层 102 的接触孔后形成提取电极 111。可由铝、银、铅-锡(焊剂)等形成第二电极 107 和提取电极 111。例如,可以采用丝网印刷方法使用银糊形成第二电极 107 和提取电极 111。

[0078] 在上述方式中,可制造图 4 所示的光伏器件。按照该实施方式,可以在等于或低于 700°C(优选地,等于或低于 500°C)的处理温度下制造单晶光伏器件。也就是说,可以在上限温度等于或低于 700°C 时在大面积基板上制造包含单晶半导体层的高效率光伏器件。可以通过单晶半导体基板的外层分离获得单晶半导体层。因为可以重复使用单晶半导体基板,所以可以有效地利用资源。此外,通过提供在光入射表面或其相背面加入氢或卤素的杂质半导体层,可以改进光生载流子的收集效率,并提高光电转换特性。

[0079] (实施方式 2)

[0080] 此实施方式描述在大面积基板上提供单晶半导体层的方法以及制造光伏器件模块的例子。光伏器件的制造步骤类似于在图 5A 至 8C 中所示的步骤。

[0081] 将按照图 5A 至 5D 中步骤制造的单晶半导体基板 112 与基板 101 接合。在此,使用具有接合多个单晶半导体基板 112 的面积基板作为基板 101。用接合层 103 将单晶半导体基板 112 固定在基板 101 上。将多个单晶半导体基板 112 固定在基板 101,然后进行热处理以形成接合。当将单晶半导体基板 112 分离时,将半导体层 102 设置在基板 101 上。图 11 示出多个半导体层 102 与基板 101 接合的状态。图 12A 和 12B 分别是沿图 11 中 C-D 线和 E-F 线取得的横截面图。半导体层 102 以一定距离设置在相邻半导体层 102 之间。在以下步骤中,可以把设置有多个半导体层 102 的基板 101 作为一个单元来处理以进行这些

步骤。

[0082] 进行图 8A 和 8B 所示的步骤,以在半导体层 102 中形成第二杂质半导体层 106。在半导体层 102 上形成绝缘层 110 之后,在绝缘层 110 中形成开口。然后,形成第二杂质半导体层 106。因为可以用离子掺杂设备形成第二杂质半导体层 106,与逐个处理晶体半导体基板的情况相比,可以减少处理时间。然后,形成保护膜 108。

[0083] 图 13 示出形成与第一电极 104 连接的接触孔 117 的步骤。图 14A 和 14B 分别是沿图 13 中 C-D 线和 E-F 线取得的横截面图。形成对保护膜 108 侧敞开的接触孔 117。通过用聚光的激光束辐照半导体层 102,除去半导体层 102 以露出第一电极 104 的表面或侧面而形成接触孔 117。因为激光束可在基板 101 上扫描,因此即使在设置多个半导体层 102 的情况下,形成接触孔 117 所需的时间也可以较短。

[0084] 之后,如图 15 所示形成第一电极 104 的提取电极 111 和第二电极 107。图 16A 和 16B 分别是沿图 15 中的 C-D 线和 E-F 线取得的横截面图。当形成提取电极 111 以填充接触孔 117 时,提取电极 111 可以与第一电极 104 连接。可由铝、银、铅-锡(焊剂)等形成第二电极 107 和提取电极 111。例如,可以采用丝网印刷方法使用银糊形成第二电极 107 和提取电极 111。在基板 101 上引入第二电极 107 和提取电极 111 的情况下,可以形成连接端。

[0085] 在上述方式中,可以制造在一个基板上设置多个光伏器件的光伏器件模块。根据该实施方式,可以在等于或低于 700°C(优选地,等于或低于 500°C)的处理温度下制造单晶光伏器件。也就是说,可以在等于或低于 700°C 的上限温度下在大面积玻璃基板上制造包含单晶半导体层的高效率光伏器件模块。

[0086] (实施方式 3)

[0087] 此实施方式描述了通过再使用已取下半导体层 102 的单晶半导体基板 112 制造按实施方式 1 所述的光伏器件的步骤。

[0088] 图 17A 示出一个步骤,其中在实施方式 1 中已用于形成半导体层 102 的单晶半导体基板 112 上形成表面保护膜 113,并通过引入氢或以氟为典型的卤素的离子形成分离层 114。可将如氦气、氩气或氙气等稀有气体的离子加入分离层 114。宽的带-隙层 116 保留在单晶半导体基板 112 的表面。宽的带-隙层 116 是在前面过程中已形成为分离层并包含在该过程中保留的氢或卤素的层。在该过程中,优选地用如 CMP 处理使单晶半导体基板 112 平坦化。

[0089] 然后,如图 17B 所示,在单晶半导体基板 112 的表面上掺杂薄的硼区域,形成第一杂质半导体层 105,硼作为提供 p-型电导率的杂质元素。形成第一杂质半导体层 105 以包含宽的带-隙层 116。可以形成第一杂质半导体层 105 以包含宽的带-隙层 116 作为整个部分。此外,形成的第一杂质半导体层 105 的深度大于宽的带-隙层 116。

[0090] 图 18 示出分离层 114、第一杂质半导体层 105 和宽的带-隙层 116a 的关系的曲线图,这些层形成在单晶半导体基板 112 中。在距单晶半导体基板 112 表面的远距离处形成分离层 114。由虚线标出 p-型杂质元素在第一杂质半导体层 105 中的分布,由长虚线短虚线标出氢或如氟的卤素在宽的带-隙层 116a 中的分布。宽的带-隙层 116a 是同时包含 p-型杂质元素和氢或如氟的卤素的区域。氢或如氟的卤素的浓度向着半导体基板 101 的表面增高。第一杂质半导体层 105 设置在与光入射面相对的面上以形成背面电场(BSF)。

[0091] 图 17C 示出在第一杂质半导体层 105 上形成第一电极 104 的步骤。第一电极 104

由如铝、镍或银的金属形成。由真空沉积法或溅射法形成第一电极 104, 以具有平坦化的表面。

[0092] 图 17D 示出在第一电极 104 上进一步形成保护膜 115 以覆盖单晶半导体基板 112 和进一步形成接合层 103 的步骤。优选地由氧化硅膜形成接合层 103。作为氧化硅膜, 如上所述优选地使用通过化学气相沉积法使用有机硅烷气体形成的氧化硅膜。或者, 可以使用通过化学气相沉积使用硅烷气体形成的氧化硅膜。

[0093] 然后, 与实施方式 1 类似, 使半导体层 102 与基板 101 接合。图 19A 示出在与基板 101 接合的半导体层 102 上形成绝缘层 110 的步骤。作为绝缘层 110, 优选地通过化学气相沉积法形成氮化硅膜或氧化硅膜。为形成分离层 114 而引入的包含氢或如氟的卤素的宽的带-隙层 116 留在半导体层 102 的表面上。宽的带-隙层 116 是能隙大于 1.12eV 的层, 该能隙是硅的能隙, 因为宽的带-隙层 116 包含单晶半导体基板 112 的硅中的氢或卤素。

[0094] 图 19B 示出在绝缘层 110 中形成开口, 并通过该开口加入是 n- 型杂质元素的磷或砷以形成第二杂质半导体层 106 的步骤。第二杂质半导体层 106 用作光入射面。在这种情况下, 形成第二杂质半导体层 106, 以包括宽的带-隙层 116。可以形成第二杂质半导体层 106, 以包含宽的带-隙层 116 作为整个部分。此外, 第二杂质半导体层 106 形成的深度可大于宽的带-隙层 116。在这种情况下, 通过以下方式可以防止释放宽的带-隙层 116 中的氢, 即, 在半导体层 102 的表面上形成氮化硅膜作为保护膜 108, 然后引入如磷或砷的 n- 型杂质元素。

[0095] 图 20 是显示第一杂质半导体层 105、第二杂质半导体层 106 和宽的带-隙层 116a 之间关系的曲线图, 这些层形成在半导体层 102 中。在与半导体层 102 相对的面上形成宽的带-隙层 116a。在图 20 中, 由虚线标出 p- 型杂质元素在第一杂质半导体层 105 中的分布以及 n- 型杂质元素在第二杂质半导体层 106 中的分布, 由长虚线短虚线标出氢或如氟的卤素在宽的带-隙层 116a 中的分布。宽的带-隙层 116a 是包含 n- 型或 p- 型杂质元素以及氢或如氟的卤素的区域。

[0096] 图 21 是示出使用带模式的状态的图。根据此实施方式, 如图 21 所示, 第一杂质半导体层 105 和处于第二杂质半导体层 106 的外部的宽的带-隙层 116 的能隙宽度大于半导体层 102 中心部分的宽度。因此, 当光入射表面在第二杂质半导体层 106 上的宽的带-隙层 116 侧时, 半导体层 102 中可获取更多的光。此外, 在第二杂质半导体层 106 上的宽的带-隙层 116 用作空穴阻挡层, 可防止在第二杂质半导体层 106 中或其附近产生的空穴流入宽的带-隙层 116, 被电极吸收, 并且消失。此外, 在第一杂质半导体层 105 面上的宽的带-隙层 116 具有电子阻挡层的功能。根据这种结构, 可以在第一杂质半导体层 105 和第二杂质半导体层 106 的表面形成作为对电子和空穴的宽的带-隙层 116 的阻挡层, 使得防止光生载流子以相反方向扩散和被电极吸收。因此, 可以提高光生载流子的收集效率, 即外量子效率。

[0097] 图 19C 示出形成第二电极 107 和与第一电极 104 连接的提取电极 111 的步骤。在形成穿过半导体层 102 的接触孔后形成提取电极 111。可由铝、银、铅-锡(焊剂)等形成第二电极 107 和提取电极 111。例如, 可以采用丝网印刷方法使用银糊形成第二电极 107 和提取电极 111。

[0098] 在上述方式中, 制造光伏器件。根据该实施方式, 可以在等于或低于 700°C (优选

地,等于或低于 500°C) 的处理温度下制造单晶光伏器件。也就是说,可以制造在上限温度等于或低于 700°C 的大面积基板上设置单晶半导体层的光伏器件。可以通过单晶半导体基板的外层分离获得单晶半导体层。因为可以重复使用单晶半导体基板,所以可以有效地利用资源。此外,通过提供在半导体层 102 的光入射表面或其相背面加入氢或卤素、具有宽的带隙的杂质半导体层,可以改进光生载流子的收集效率,并提高光电转换特性。

[0099] 此申请基于 2007 年 4 月 13 日向日本专利局提交的日本专利申请 S/N. 2007-106591,其整个内容通过引用结合于此。

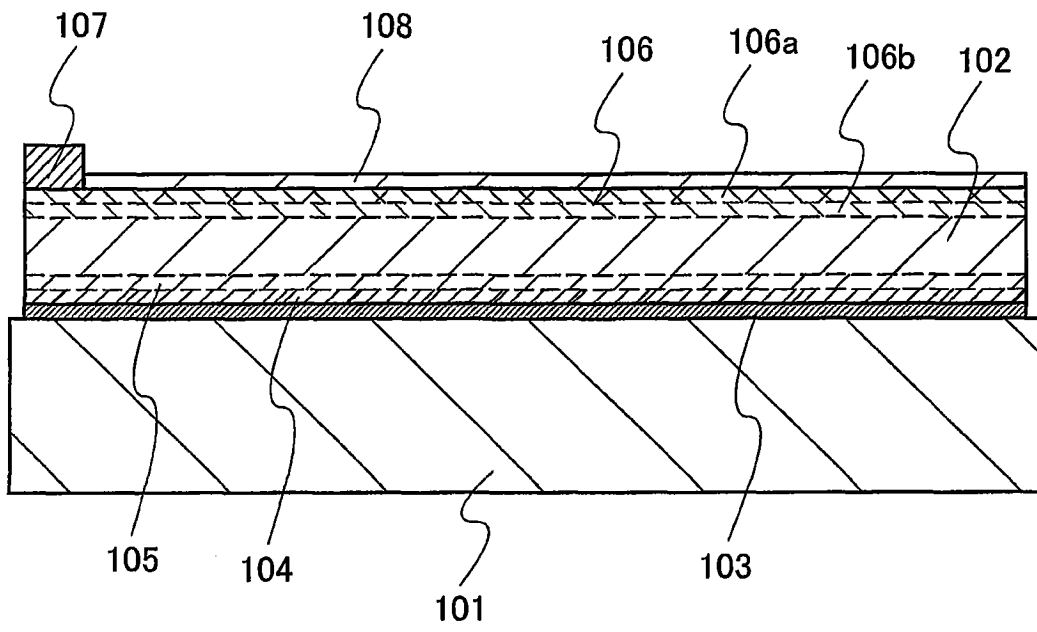


图 1

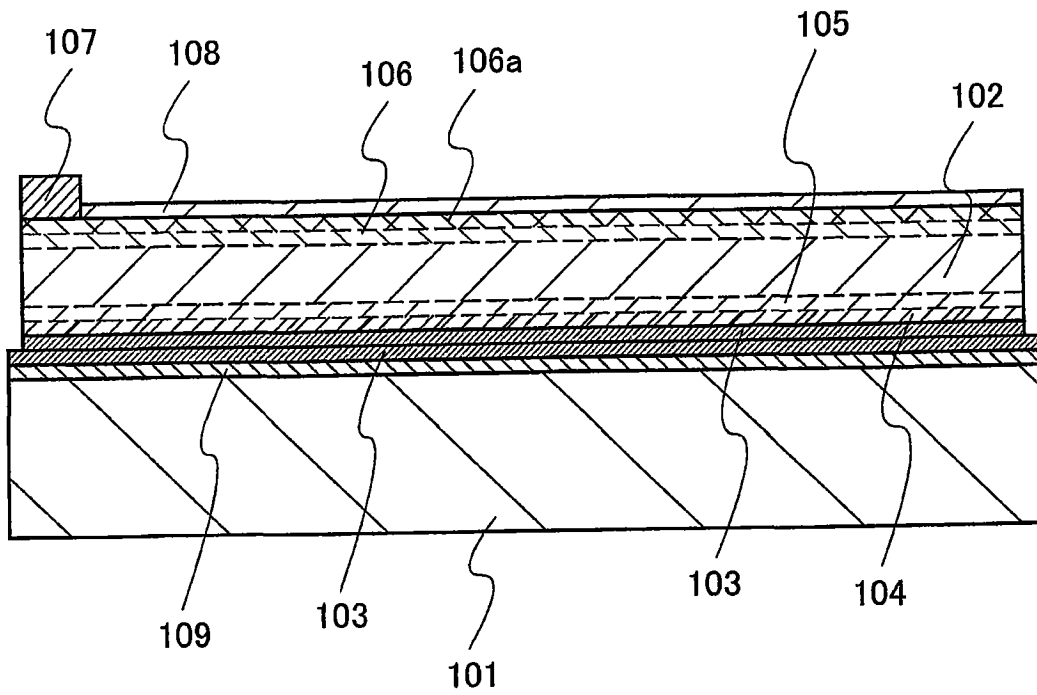


图 2

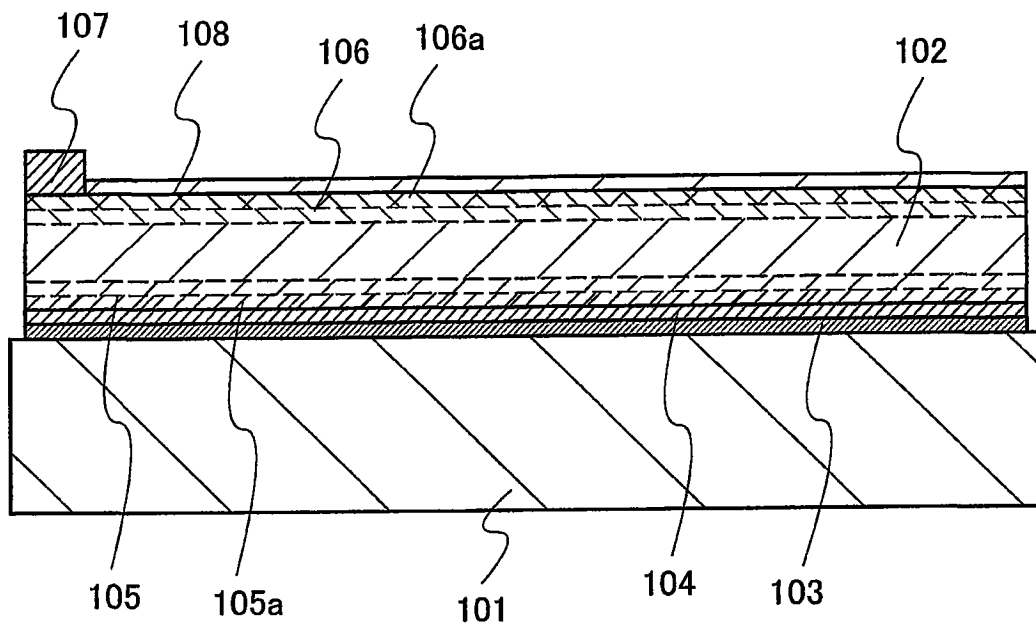


图 3

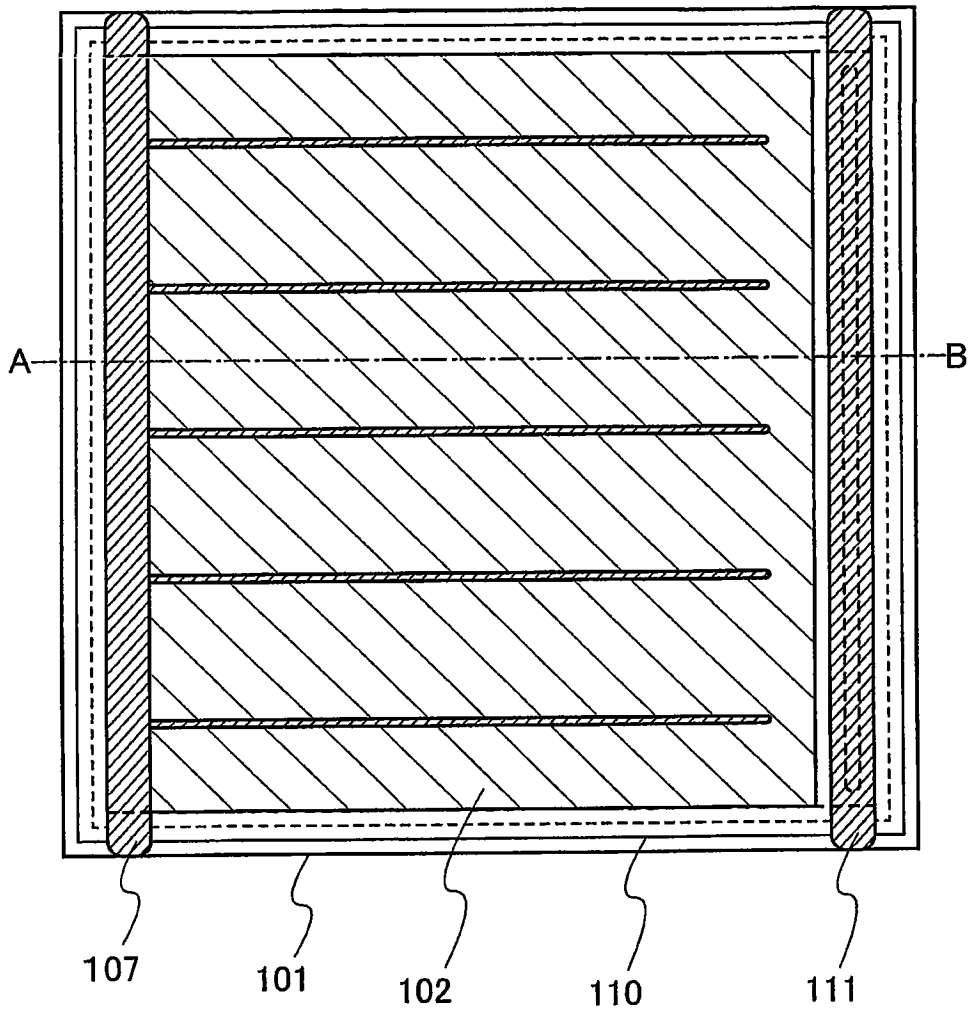


图 4

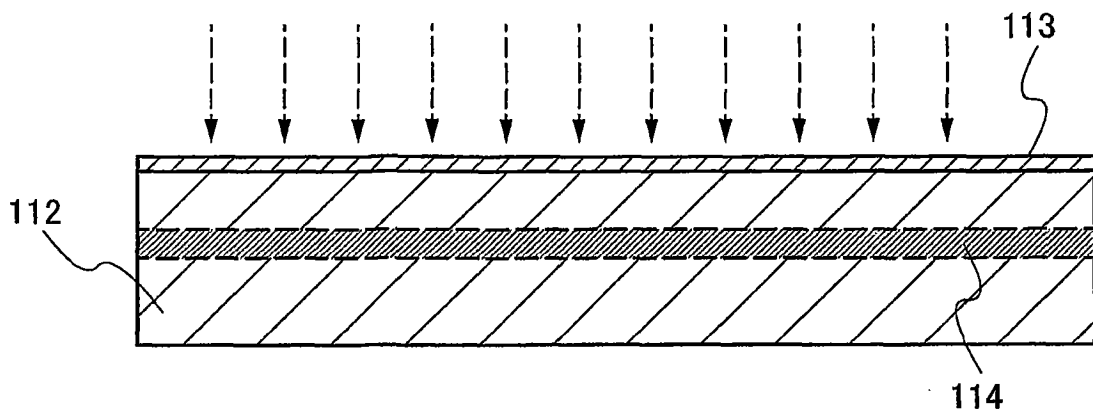


图 5A

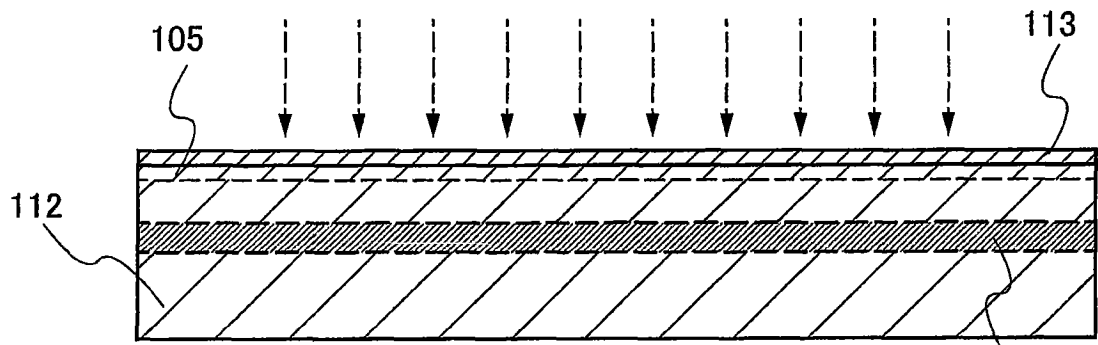


图 5B

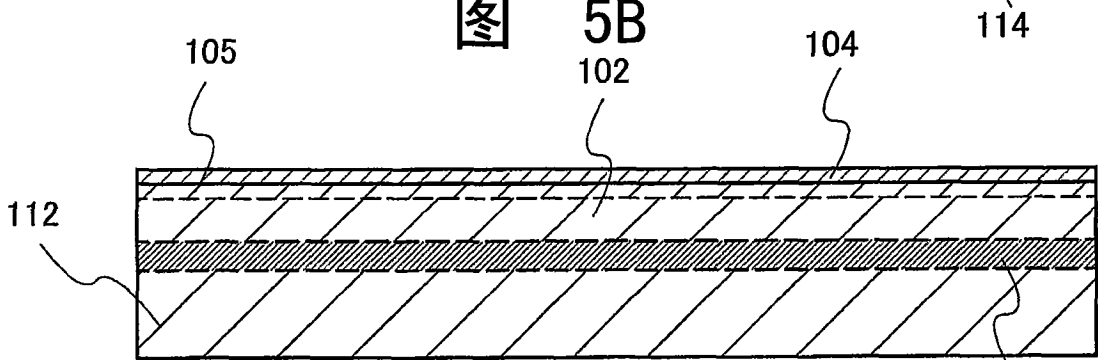


图 5C

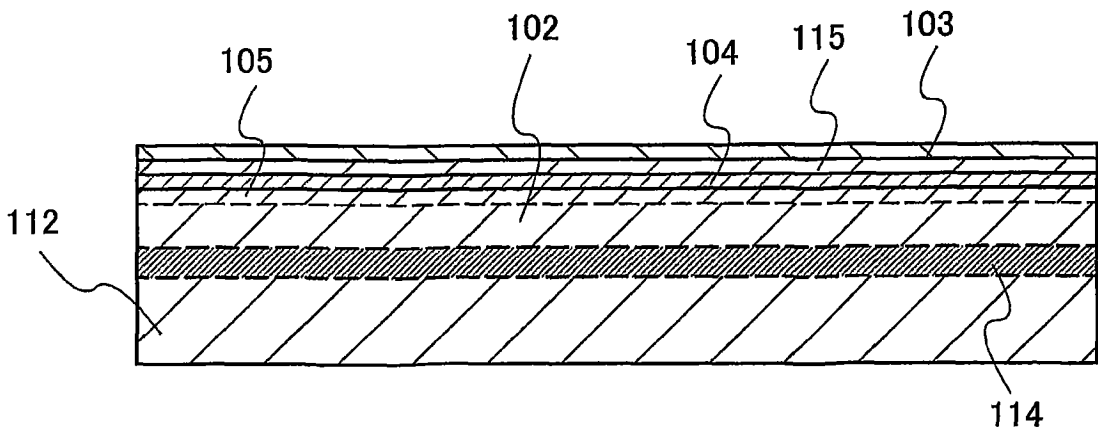


图 5D

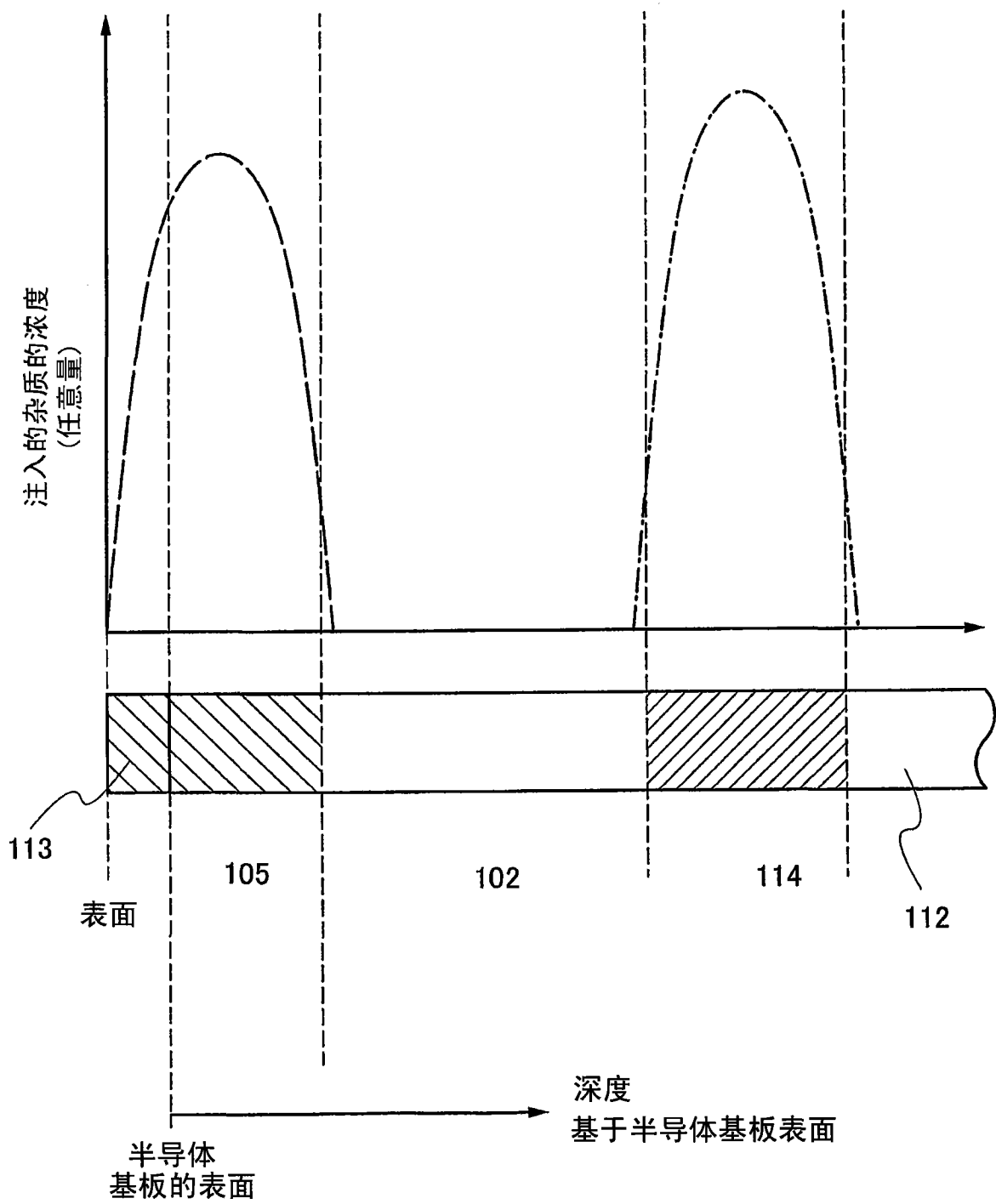


图 6

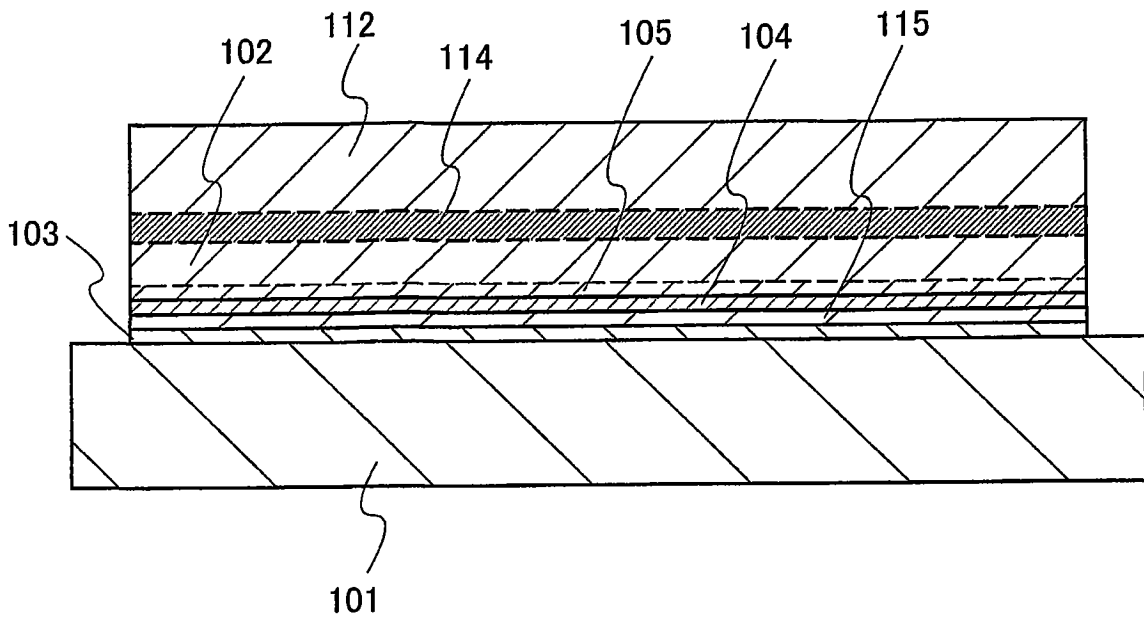


图 7A

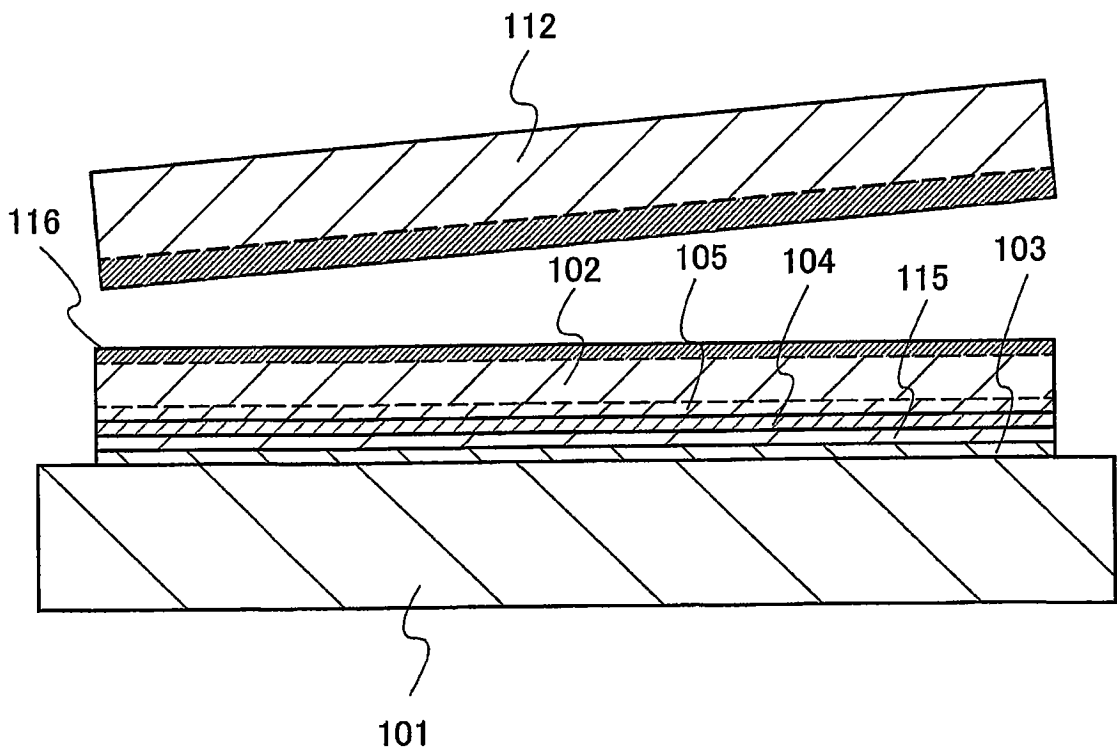


图 7B

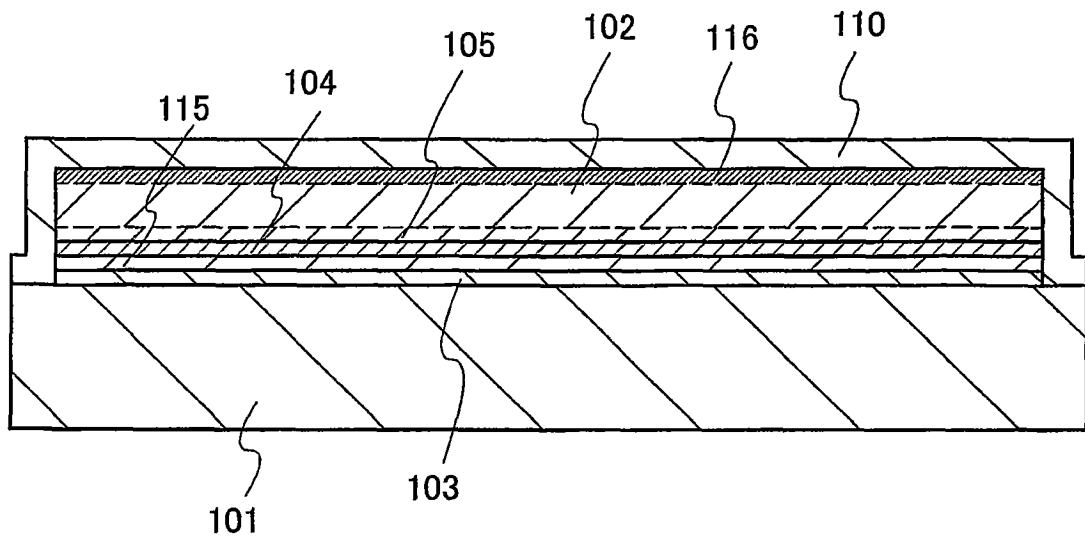


图 8A

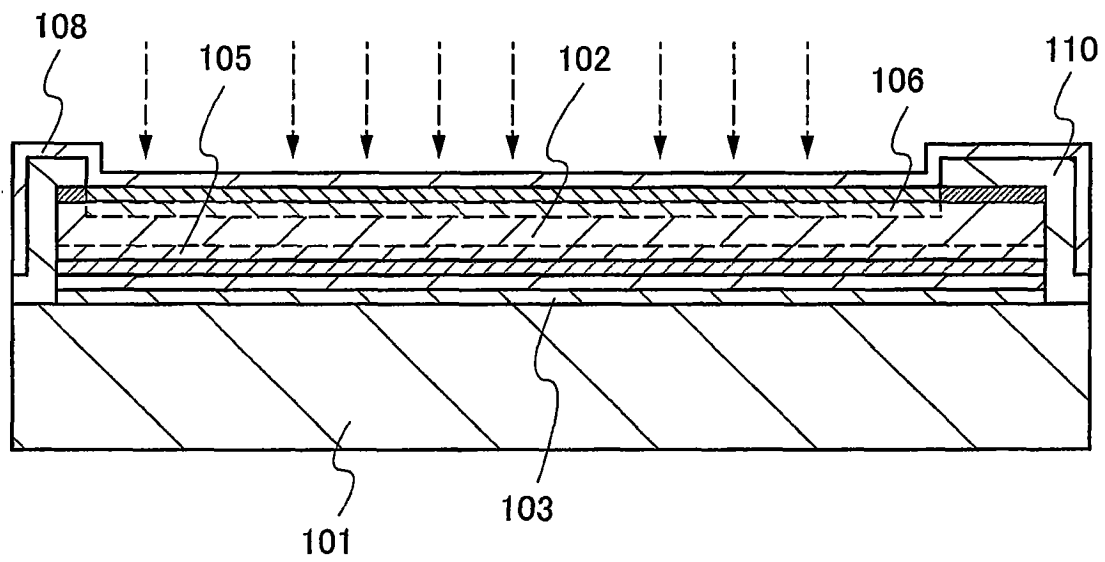


图 8B

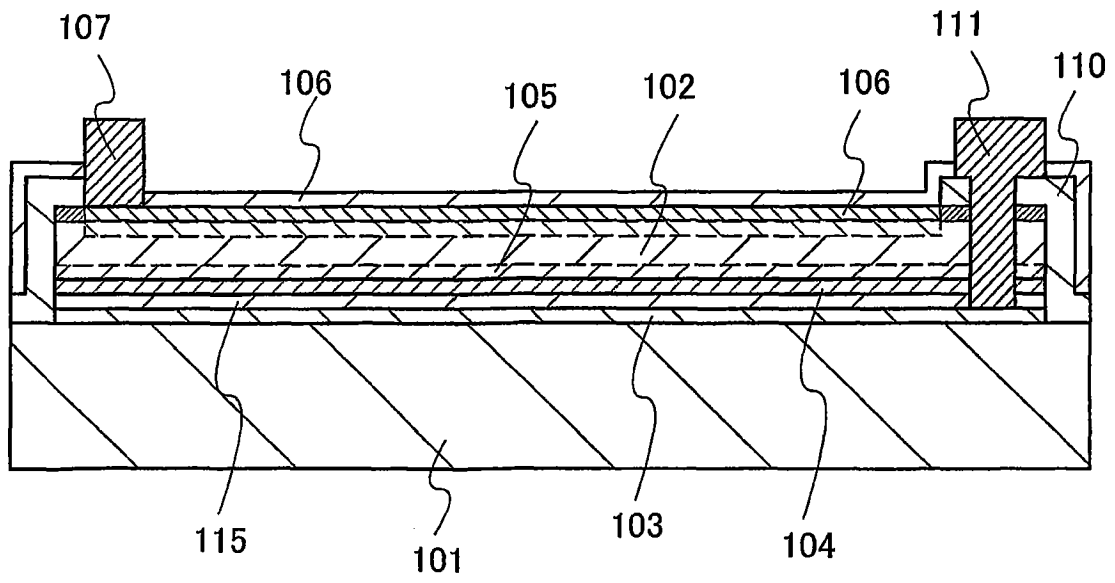


图 8C

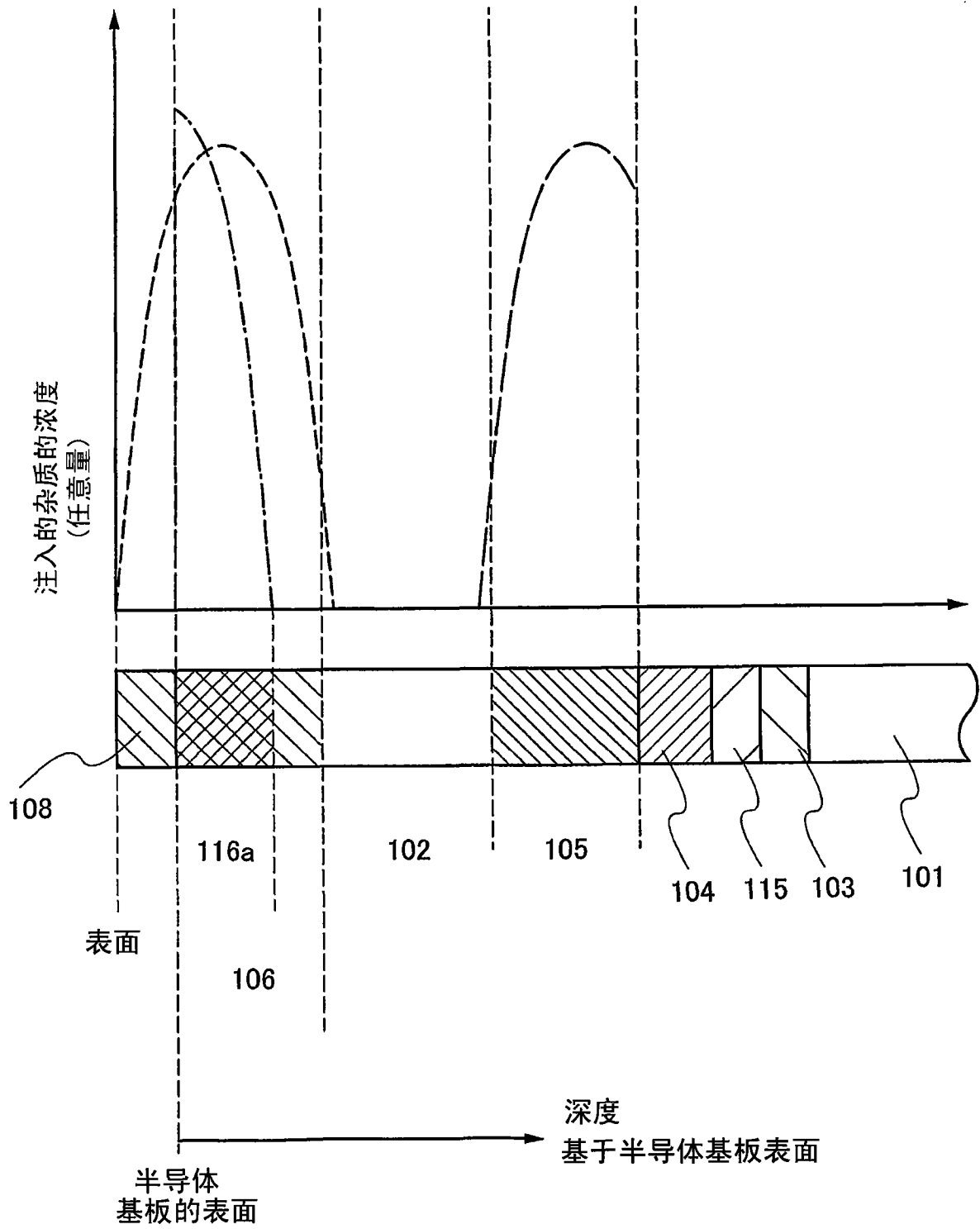


图 9

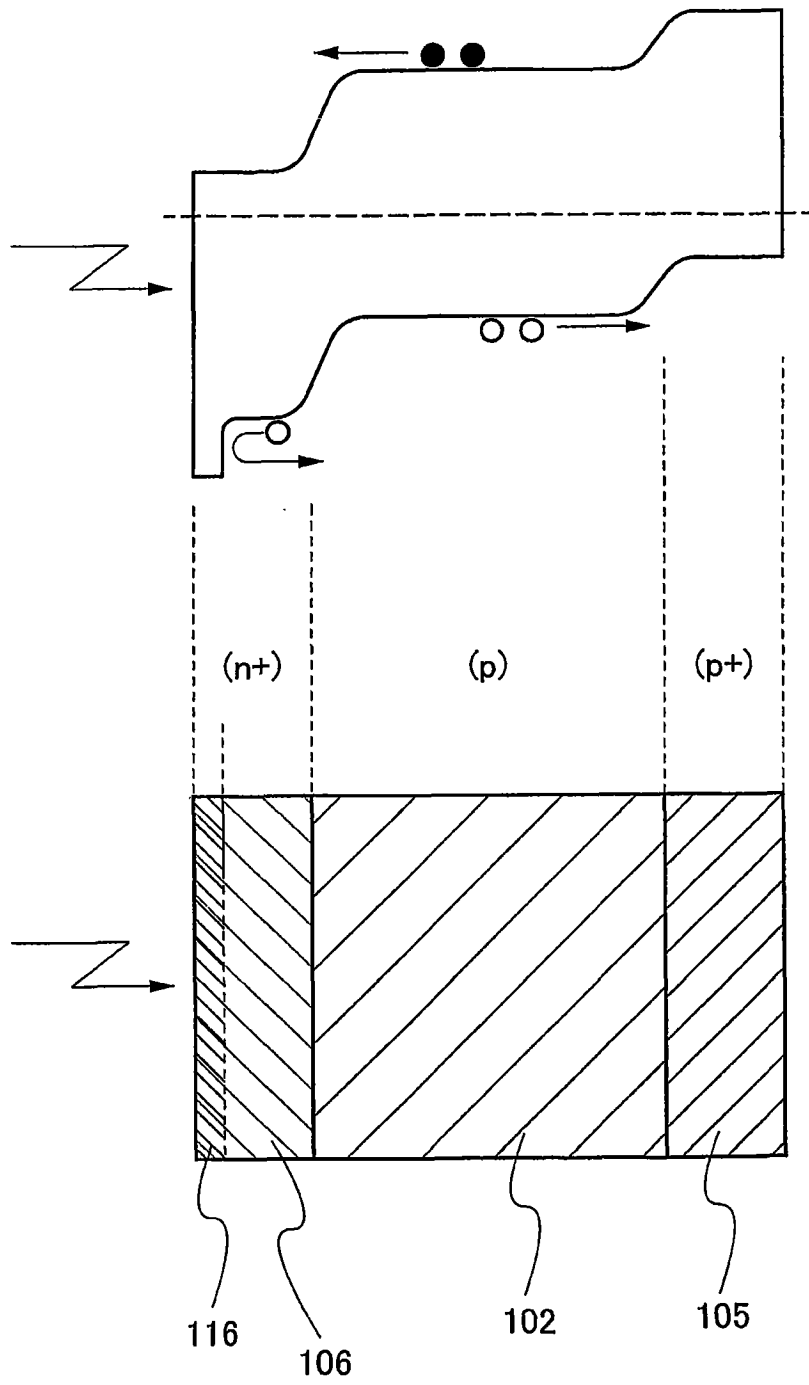


图 10

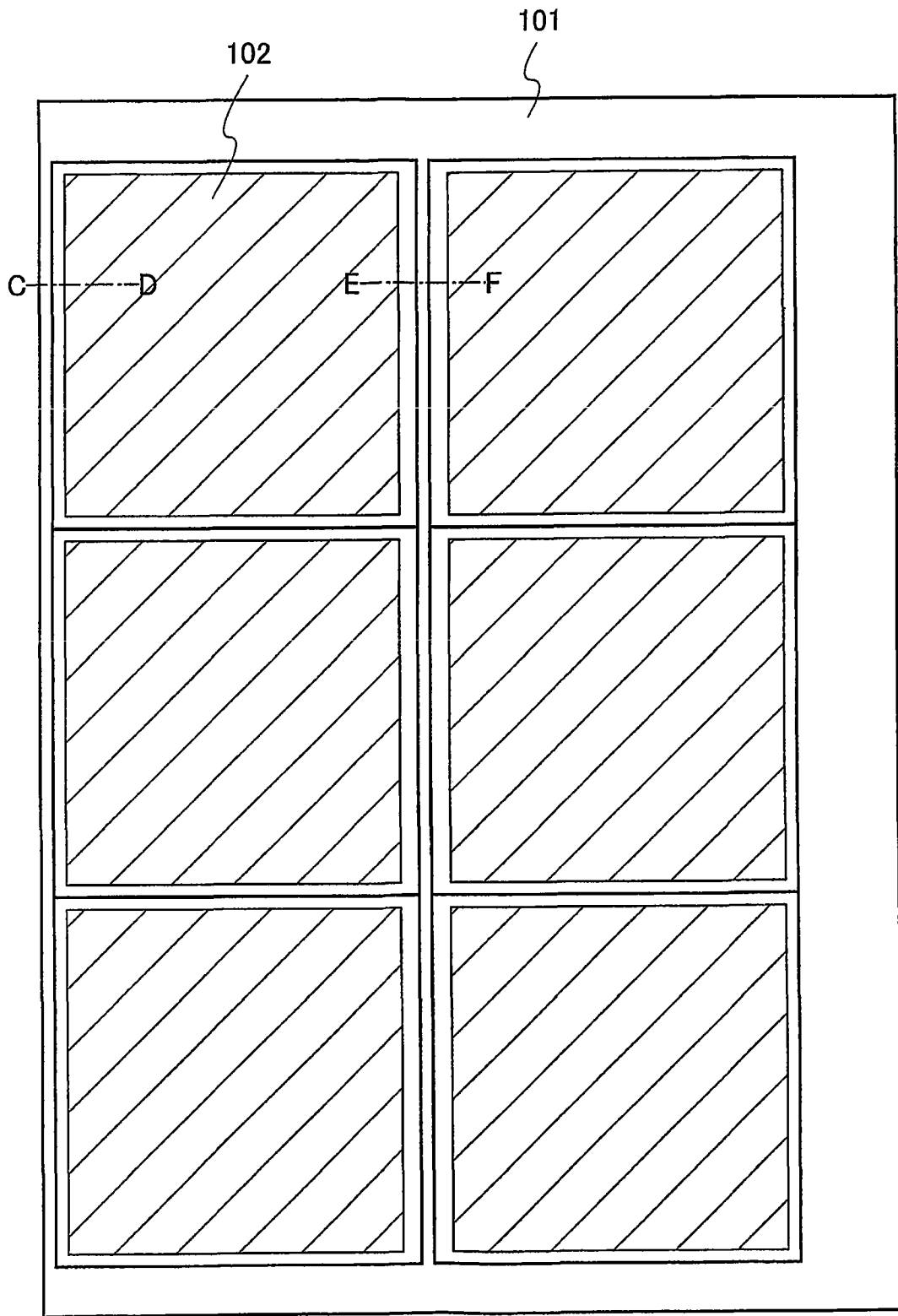


图 11

沿线C-D的横截面图

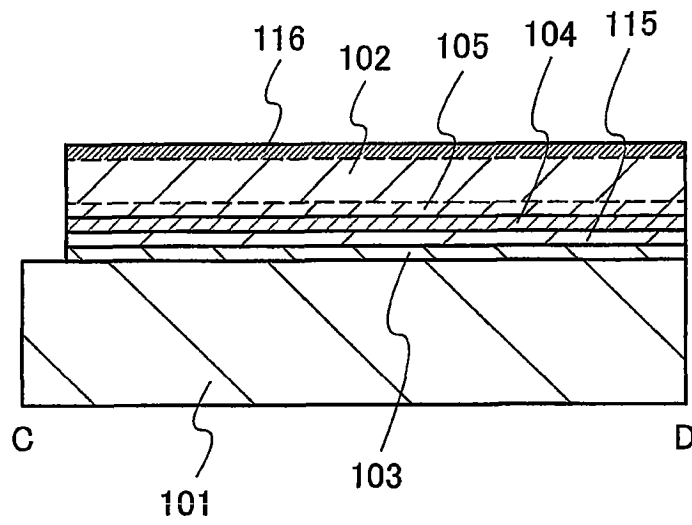


图 12A

沿线E-F的横截面图

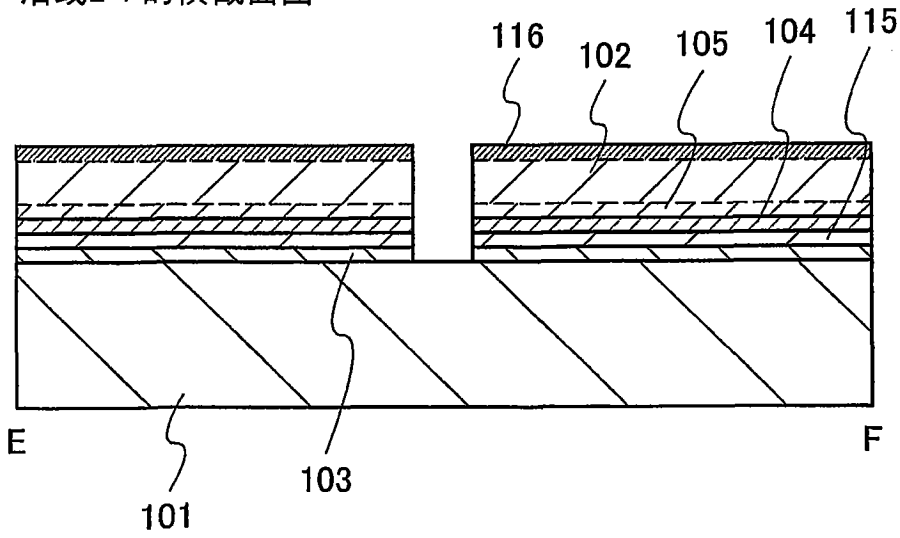


图 12B

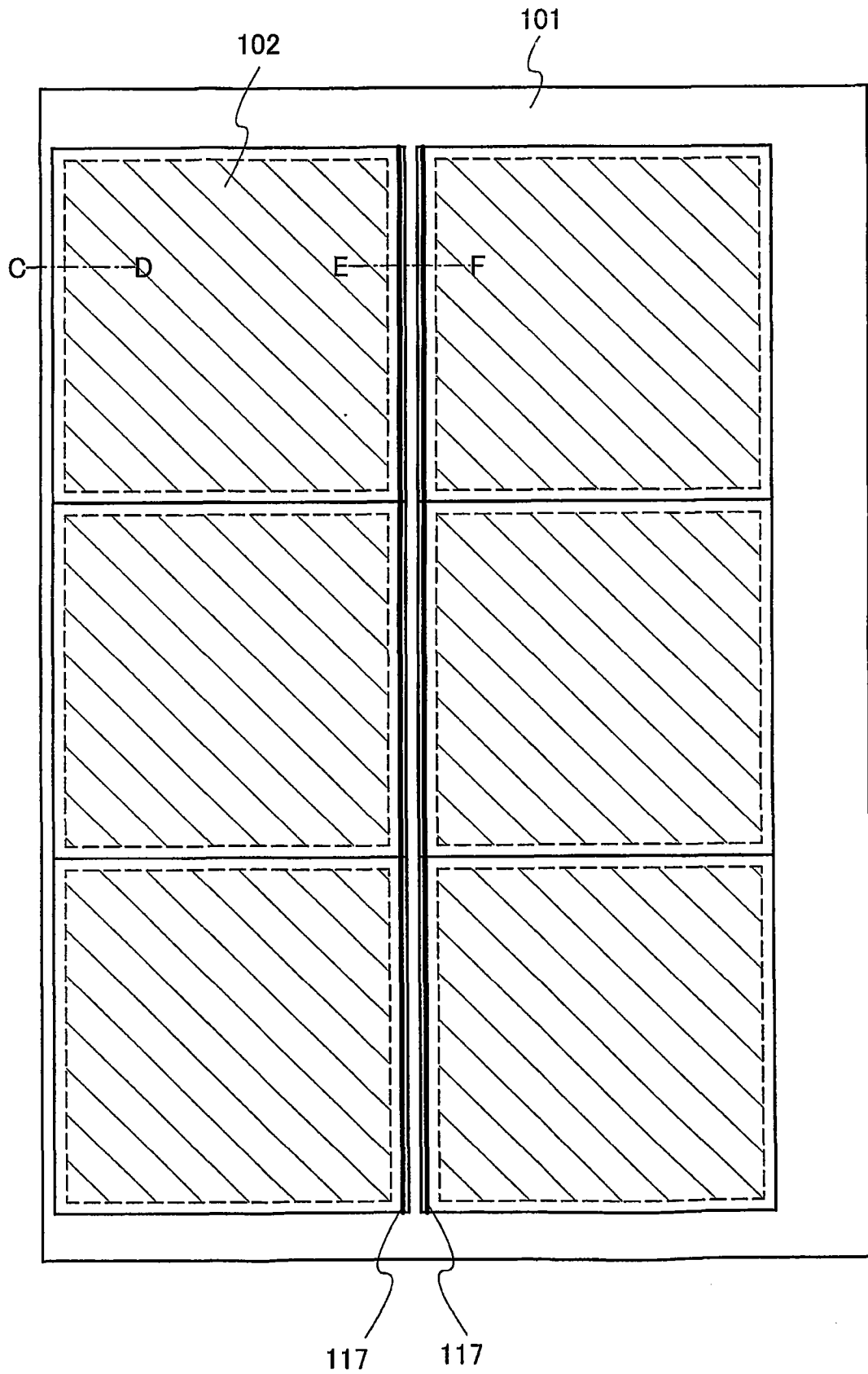


图 13

沿线C-D的横截面图

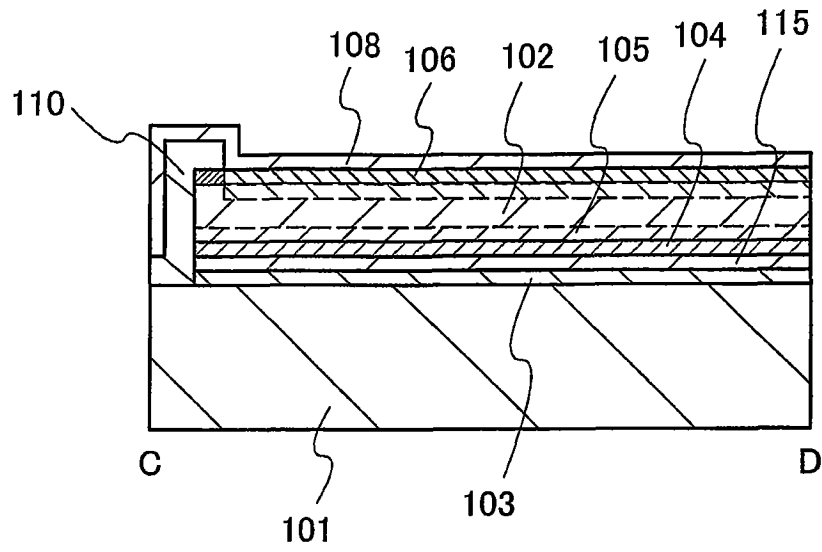


图 14A

沿线E-F的横截面图

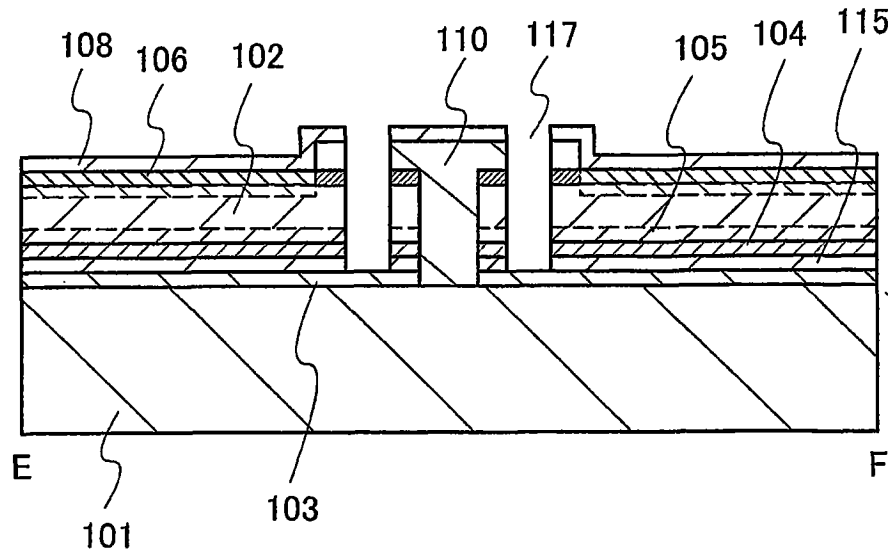


图 14B

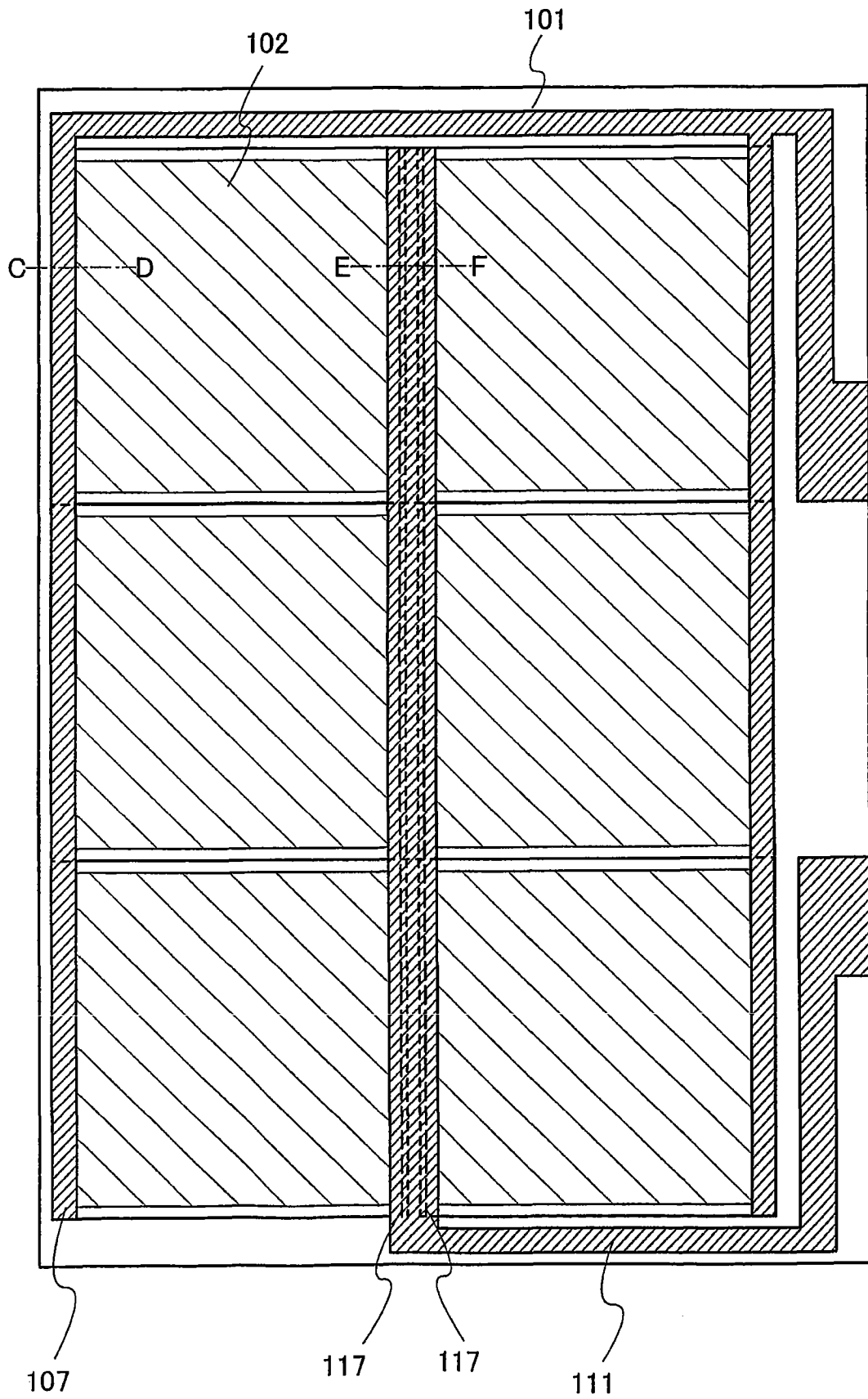


图 15

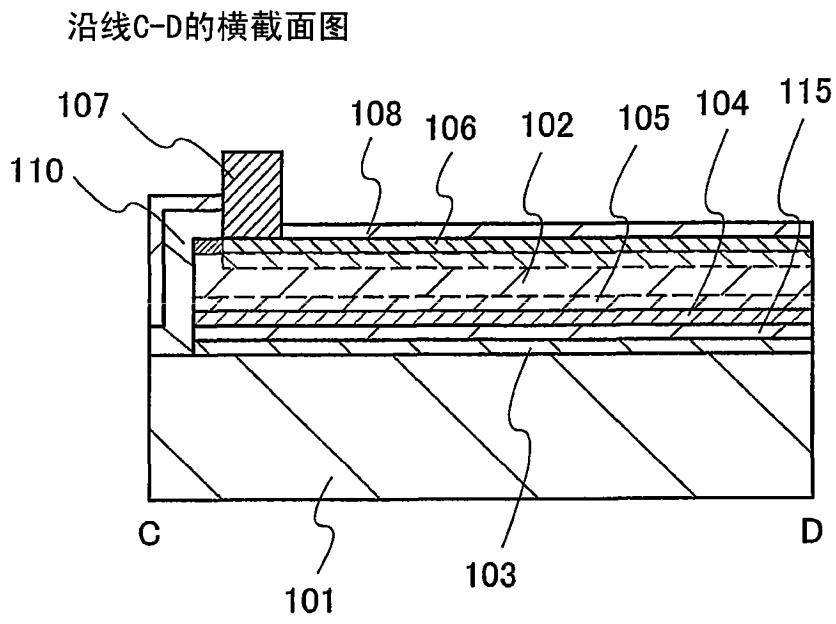


图 16A

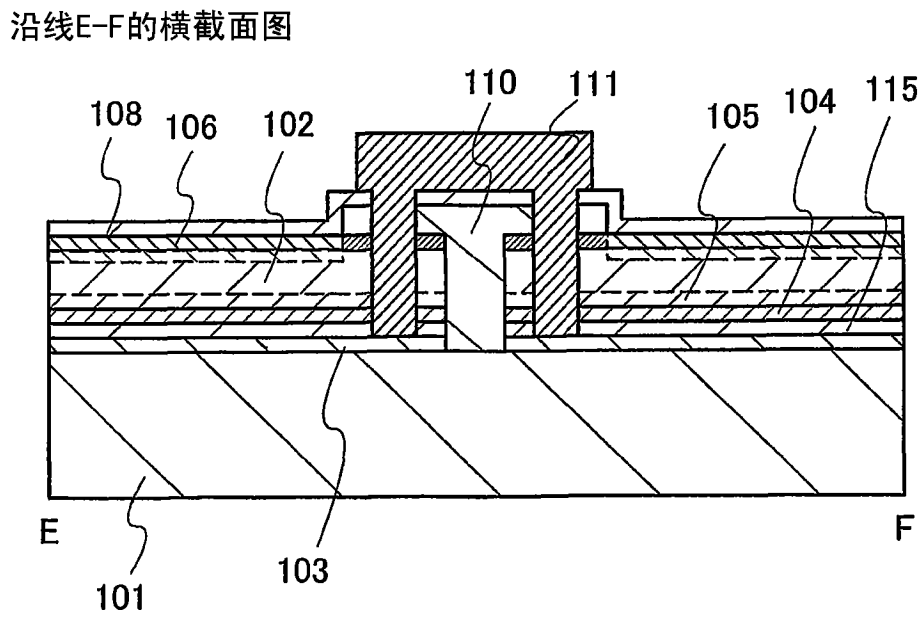


图 16B

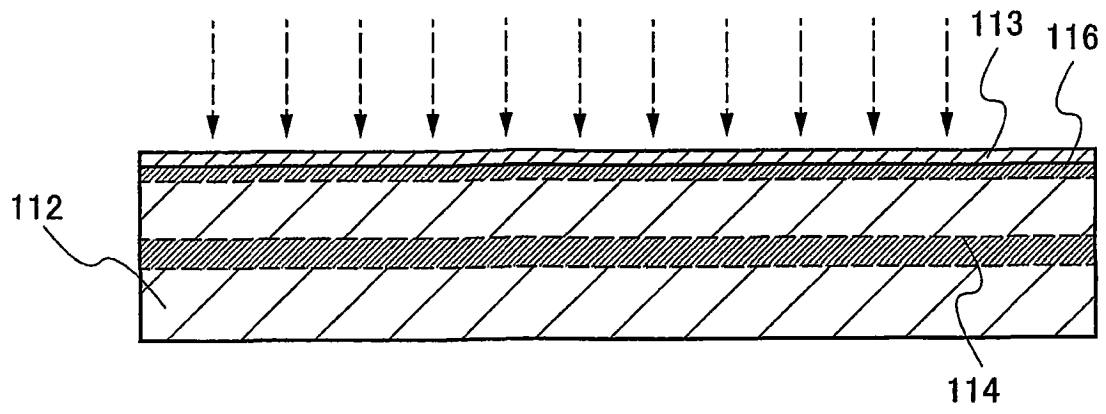


图 17A

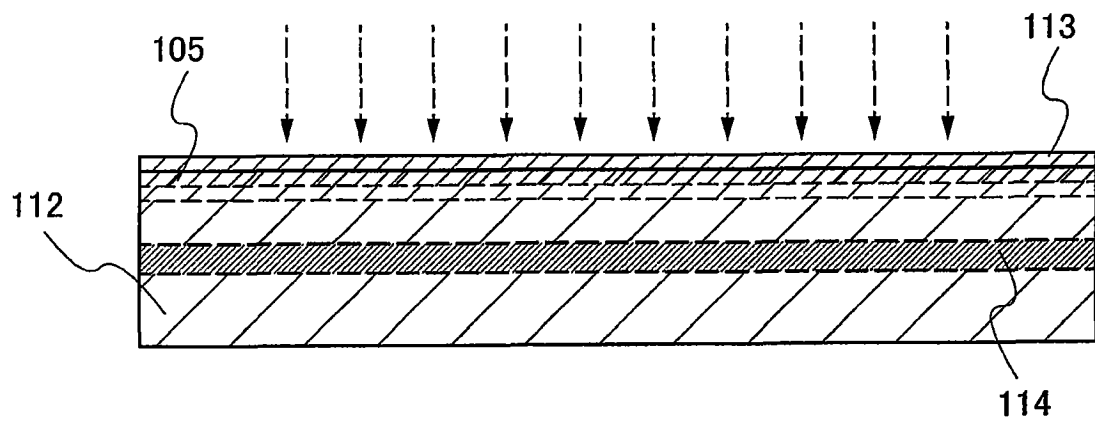


图 17B

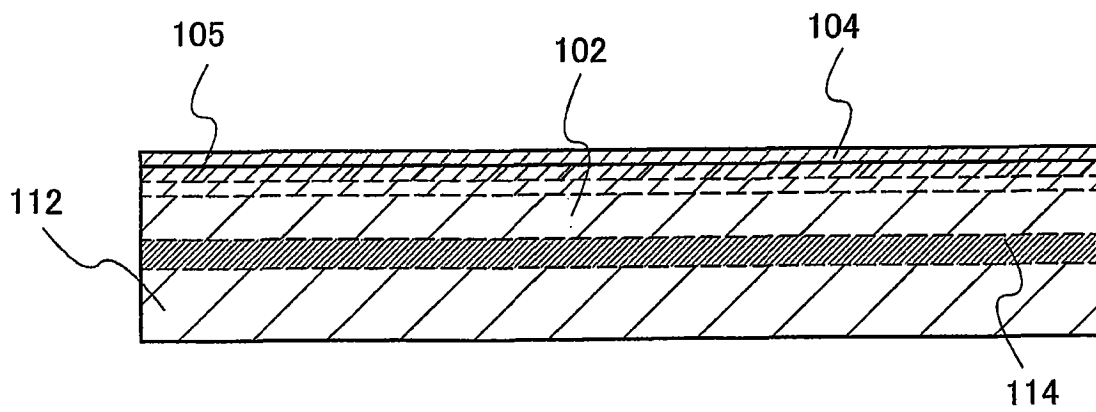


图 17C

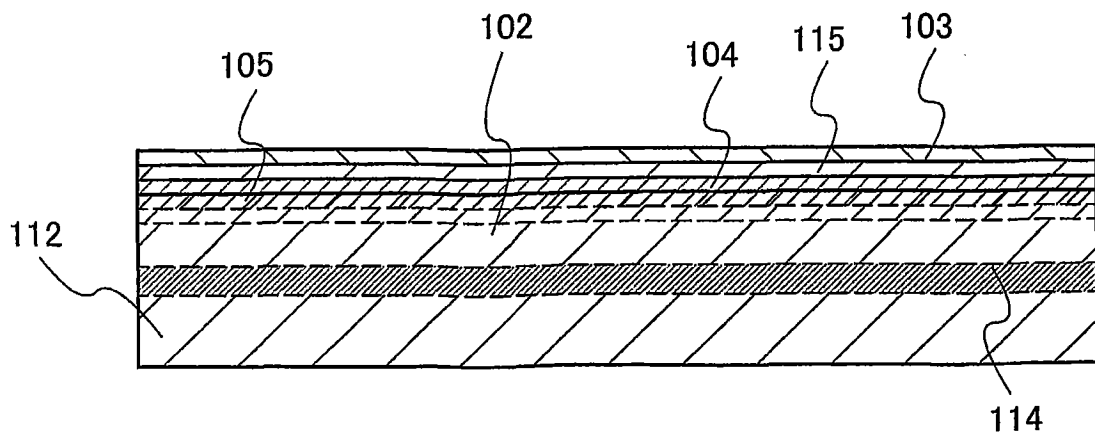


图 17D

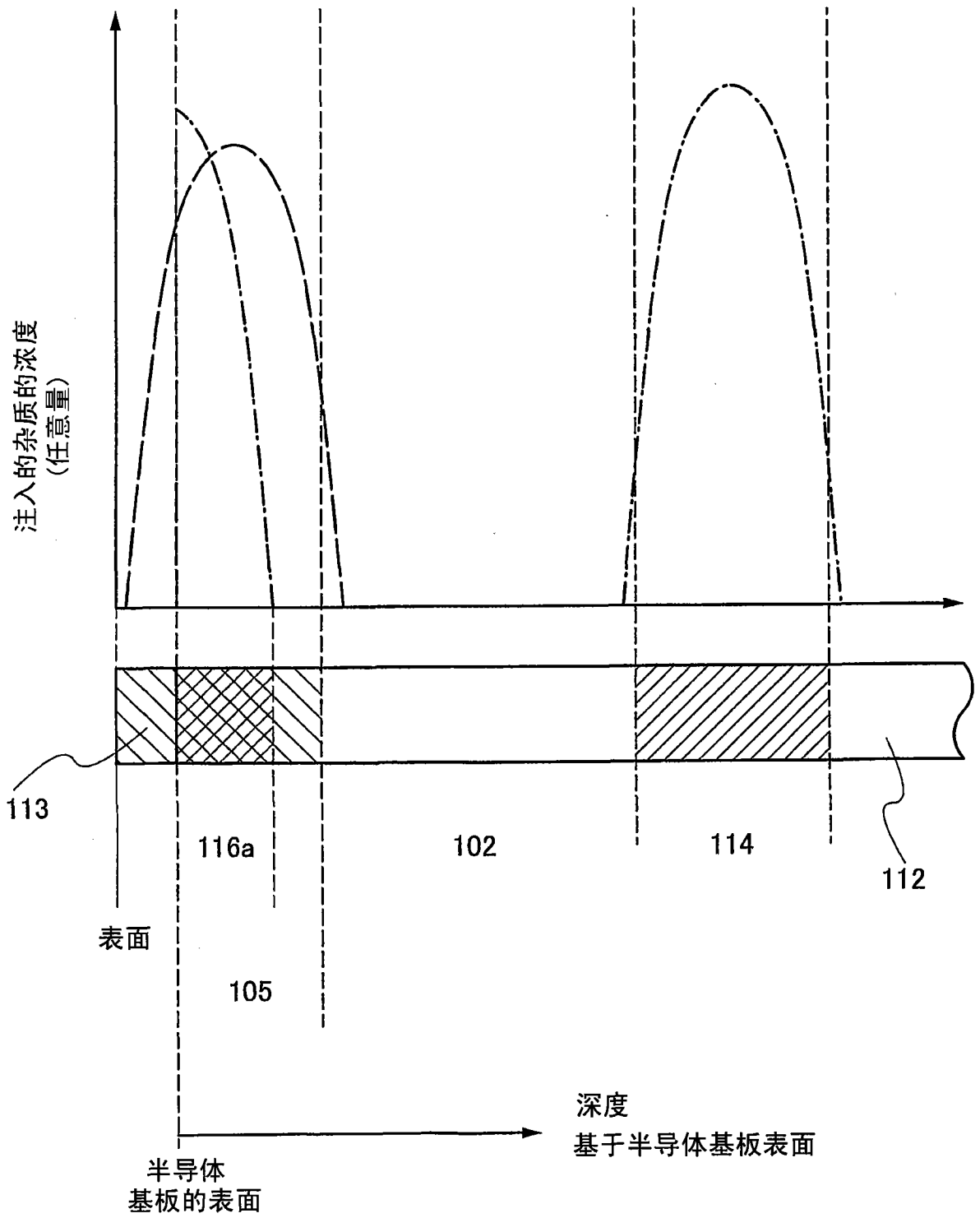


图 18

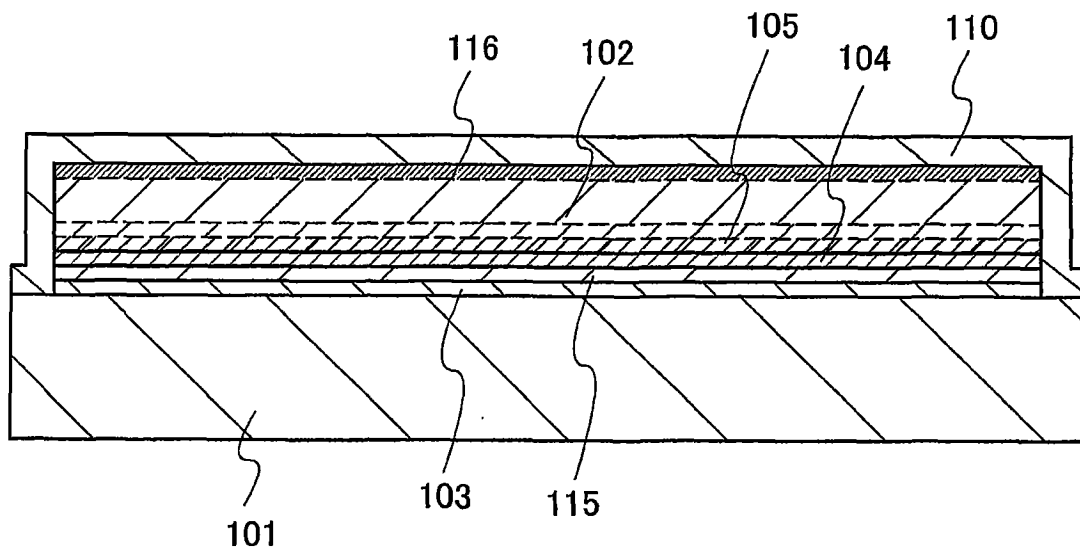


图 19A

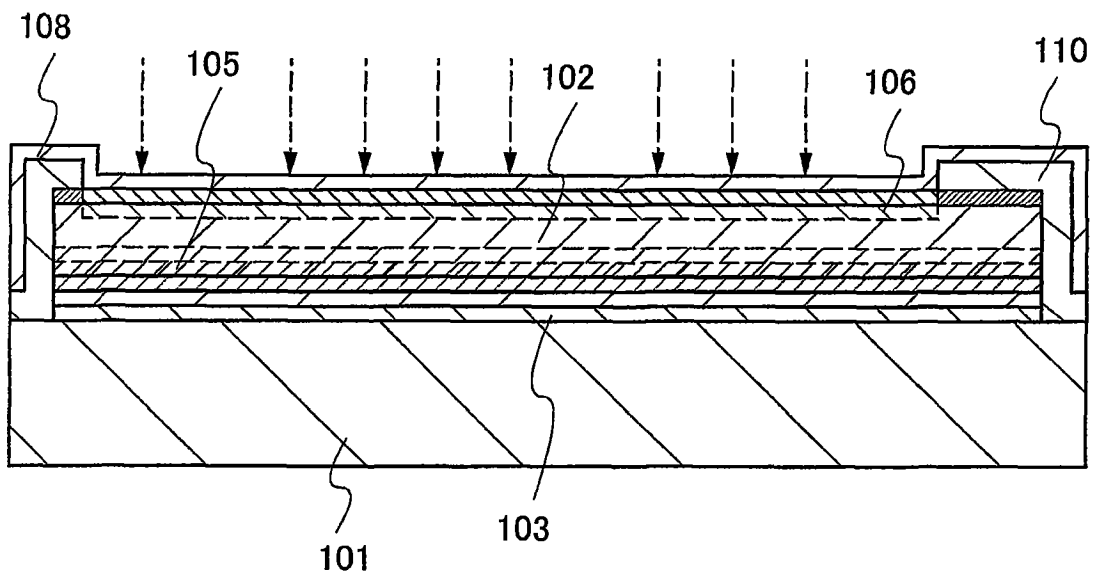


图 19B

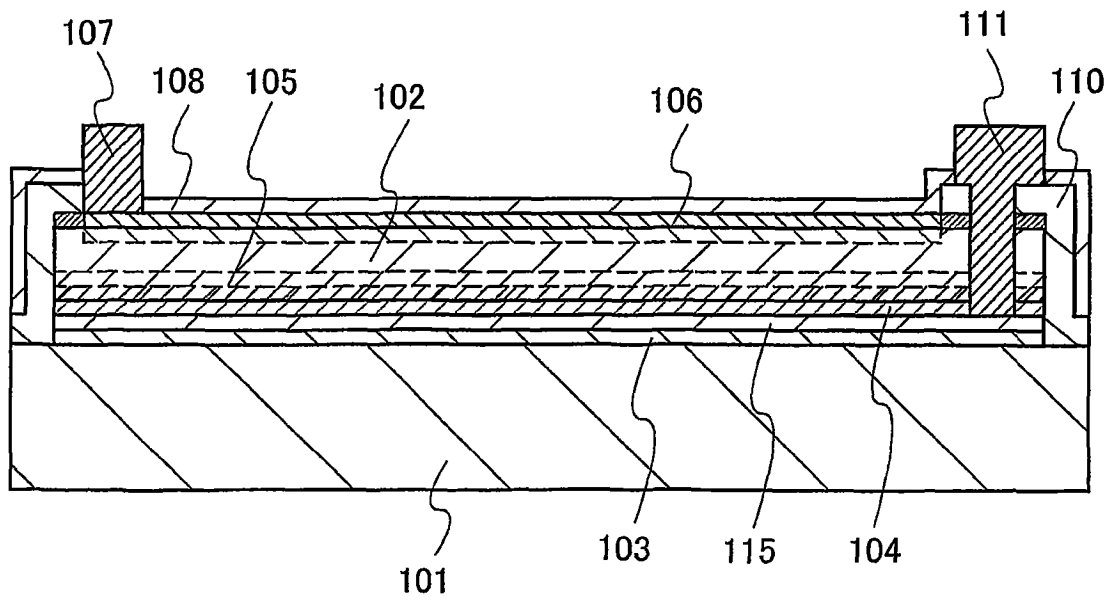


图 19C

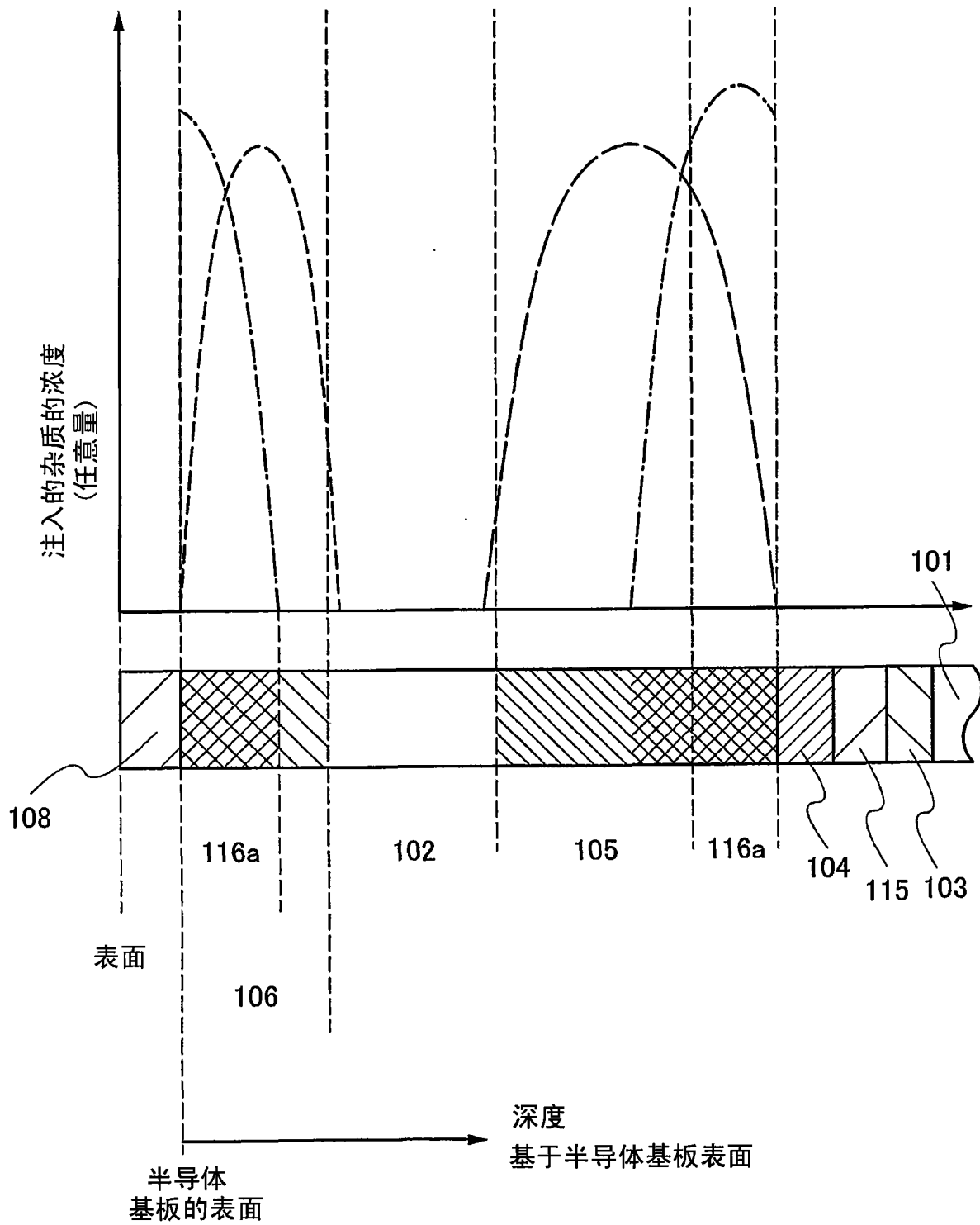


图 20

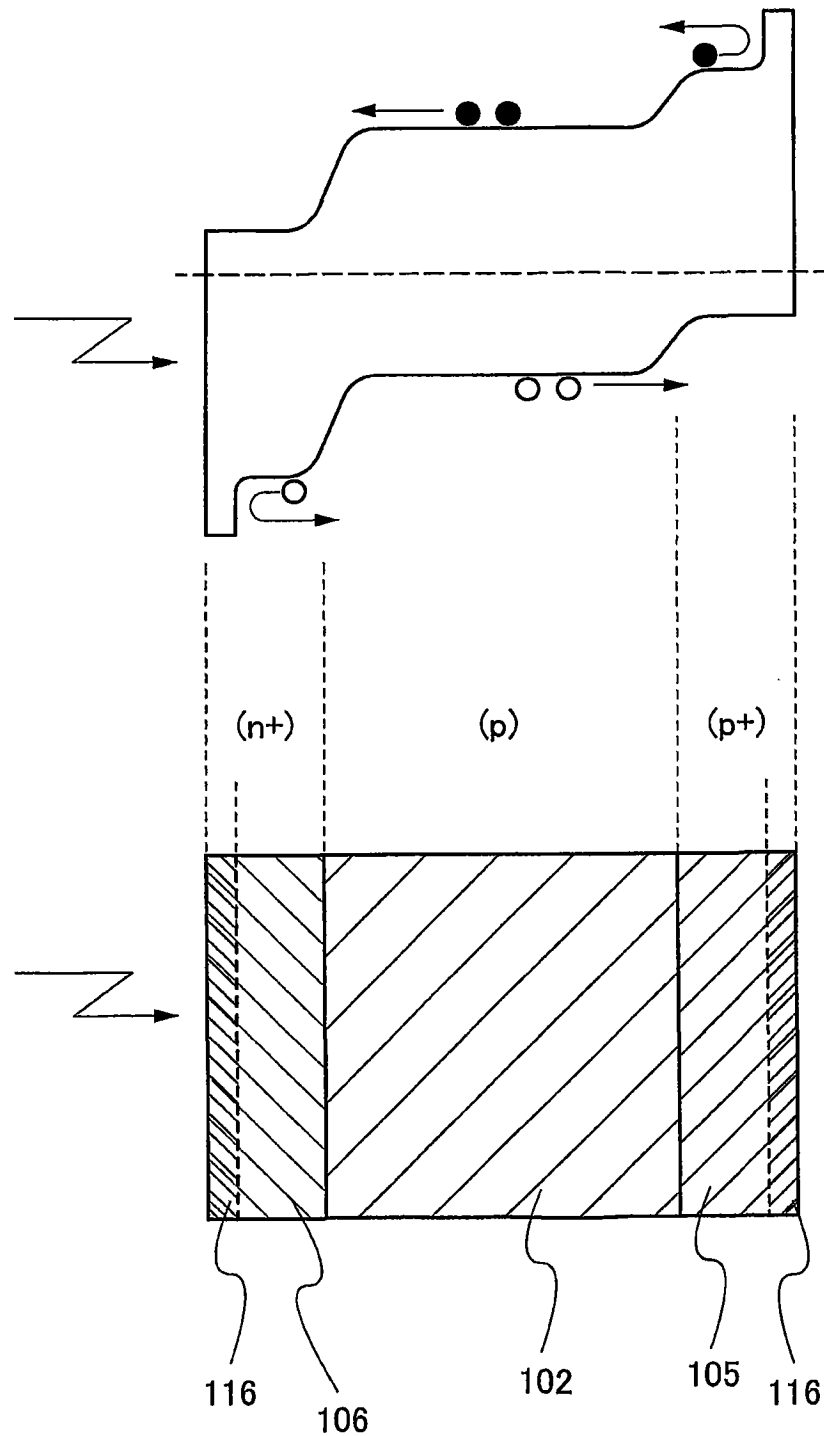


图 21

附图标记

101 :基板,102 :半导体层,103 :接合层,104 :第一电极,105 :第一杂质半导体层,105a :宽的带一隙层,106 :第二杂质半导体层,106a :宽的带一隙层 ;107 :第二电极,108 :保护膜,109 :阻挡层,110 :绝缘层,111 :提取电极,112 :单晶半导体基板,113 :表面保护膜,114 :分离层,115 :保护膜,116 宽的带一隙层,116a :宽的带一隙层,117 :接触孔