(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 101601142 B
(45)授权公告日 2012.02.08

(21)申请号 200880003014.1

(22)申请日 2008.01.23

(30)优先权数据
102007005057.9 2007.01.26 DE
102007018307.2 2007.04.18 DE

(85)PCT申请进入国家阶段日
2009.07.24

(86)PCT申请的申请数据
PCT/DE2008/000123 2008.01.23

(87)PCT申请的公布数据
WO2008/089739 DE 2008.07.31

(73)专利权人 奥斯兰姆奥普托半导体有限责任公司
地址 德国雷根斯堡

(72)发明人 克里斯托夫·艾克勒
乌韦·施特劳斯
亚德里恩·斯特凡·阿夫拉梅斯库

(74)专利代理机构 北京集佳知识产权代理有限公司 11227
代理人 陈剑华 顾晋伟

(51)Int.Cl.
H01L 33/00(2006.01)

(56)对比文件
US 2006/0138432 A1,2006.06.29, 全文.
US 2002/0179918 A1,2002.12.05, 全文.
US 2006/0192217 A1,2006.08.31, 全文.
US 2004/0119082 A1,2004.06.24, 全文.
US 2004/0058465 A1,2004.03.25, 全文.
CN 1588659 A,2005.03.02, 全文.
CN 2005/0211995 A1,2005.09.29, 全文.
J. J. Wierer, et. al..InGaN/GaN quantum-well heterostructure light-emitting diodes employing photonic crystal structures.《APPLIED PHYSICS LETTERS》.2004, 第84卷(第19期),3885页右栏第3段至3887页右栏第2段、图1-2.

审查员 张爽

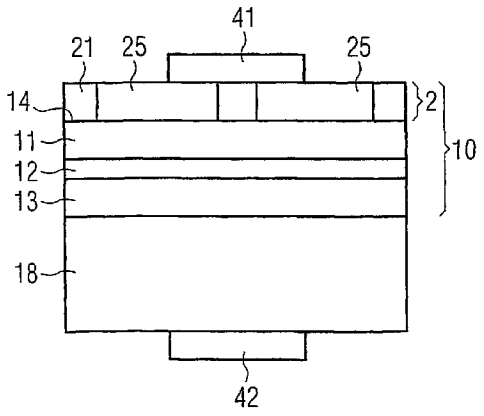
权利要求书 3 页 说明书 12 页 附图 14 页

(54)发明名称

半导体芯片和用于制造半导体芯片的方法

(57)摘要

本发明提出了一种半导体芯片(1),其包括带有半导体层序列(10)的半导体本体,该半导体层序列具有有源区(12)和p型半导体层(11)。有源区(12)优选基于化合物半导体并且此外优选设计用于产生辐射。在p型半导体层(11)的背离有源区(12)的侧上设置有非金属连接区(2),该非金属连接区导电地与p型半导体层(11)相连。非金属连接区(2)对于氢可穿透地构建。此外提出了一种用于制造半导体芯片的方法。



CN 101601142 B

1. 一种半导体芯片 (1)，其包括带有半导体层序列 (10) 的半导体本体，该半导体层序列具有有源区 (12) 和 p 型半导体层 (11)，其中

- 在 p 型半导体层的背离有源区 (12) 的侧上设置有非金属连接区 (2)，
- 该非金属连接区 (2) 导电地与 p 型半导体层 (11) 相连，并且
- 非金属连接区 (2) 对于氢能够穿透地构建，其中非金属连接区 (2) 具有一个凹处 (25) 或者多个凹处 (25) 并且氢能够通过凹处从 p 型半导体层 (11) 中逸出，其中凹处 (25) 沿着半导体层序列 (10) 的沉积方向延伸穿过非金属连接区 (2)。

2. 根据权利要求 1 所述的半导体芯片，其中非金属连接区 (2) 借助对于在有源区 (12) 中产生的辐射能够透射的材料来形成。

3. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 具有半导体层 (21)。

4. 根据权利要求 3 所述的半导体芯片，其中半导体层 (21) 是 n 掺杂的或者未掺杂的。

5. 根据权利要求 3 所述的半导体芯片，其中半导体层 (21) 基于 $Al_xIn_yGa_{1-x-y}N$，其中 $0 \leqslant x \leqslant 1$ 并且 $0 < y \leqslant 1$。

6. 根据权利要求 3 所述的半导体芯片，其中非金属连接区 (2) 具有另一半导体层 (22)，该半导体层基于 GaN。

7. 根据权利要求 3 所述的半导体芯片，其中非金属连接区 (2) 集成到半导体本体中。

8. 根据权利要求 3 所述的半导体芯片，其中非金属连接区 (2) 借助设置在半导体本体 (10) 上的层 (27) 来形成。

9. 根据权利要求 8 所述的半导体芯片，其中设置在半导体本体 (10) 上的层 (27) 包含 TCO 材料。

10. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区直接与 p 型半导体层邻接。

11. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 借助凹处 (25) 来构建，使得提高了在有源区 (12) 中产生的辐射的耦合输出效率。

12. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 借助凹处 (25) 至少局部微透镜状地、棱锥形地或者截顶棱锥形地构建。

13. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 借助凹处 (25) 根据光子晶体 (26) 来成形。

14. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 的凹处 (25) 构建为毫微通道 (255)。

15. 根据权利要求 14 所述的半导体芯片，其中在非金属连接区 (2) 中的毫微通道 (255) 具有 $10^6 cm^{-2}$ 至 $10^{12} cm^{-2}$ 的面密度，其中包括端点，优选具有 $10^8 cm^{-2}$ 至 $10^{10} cm^{-2}$ 的面密度，其中包括端点。

16. 根据权利要求 14 所述的半导体芯片，其中在非金属连接区中的毫微通道 (255) 在横向方向上具有 1nm 到 1μm 之间的结构大小，其中包括端点，优选的是 50nm 到 300nm 之间的结构大小，其中包括端点。

17. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 被分为至少两个横向彼此间隔的部分区域 (24)。

18. 根据权利要求 1 或 2 所述的半导体芯片，其中在非金属连接区上至少局部地设置有

接触层 (41)，并且接触层 (41) 导电地与非金属连接区 (2) 相连。

19. 根据权利要求 17 所述的半导体芯片，其中非金属连接区 (2) 的彼此间隔的部分区域 (24) 借助接触层 (41) 彼此导电连接。

20. 根据权利要求 18 所述的半导体芯片，其中 p 型半导体层 (11) 在垂直于半导体层序列的沉积方向走向的横向方向上被包围的区域 (15) 中具有比在所述横向方向上被包围的区域之外更小的导电能力。

21. 根据权利要求 20 所述的半导体芯片，其中 p 型半导体层 (11) 在所述横向方向上被包围的区域 (15) 在半导体芯片的平面图中与接触层 (41) 交叠。

22. 根据权利要求 18 所述的半导体芯片，其中在非金属连接区 (2) 上设置有线路层 (3)。

23. 根据权利要求 22 所述的半导体芯片，其中线路层 (3) 包含 TCO 材料。

24. 根据权利要求 22 所述的半导体芯片，其中线路层 (3) 设置在非金属连接区 (2) 和接触层 (41) 之间。

25. 根据权利要求 1 或 2 所述的半导体芯片，其中非金属连接区 (2) 具有至少 10nm 的厚度，优选为至少 20nm 的厚度，特别优选为至少 100nm 的厚度。

26. 根据权利要求 1 或 2 所述的半导体芯片，其中在 p 型半导体层 (11) 的背离有源区 (12) 的侧上构建有隧道结 (14)。

27. 根据权利要求 1 或 2 所述的半导体芯片，其中用于半导体层序列的沉积衬底 (18) 至少被局部地薄化或者去除。

28. 根据权利要求 1 或 2 所述的半导体芯片，其中有源区 (12) 基于 III-V 化合物半导体材料系，优选基于氮化物化合物半导体材料系，特别优选基于 $Al_xIn_yGa_{1-x-y}N$，其中 $0 \leqslant x \leqslant 1$，$0 \leqslant y \leqslant 1$ 并且 $x+y \leqslant 1$。

29. 一种用于制造半导体芯片 (1) 的方法，该半导体芯片具有带有半导体层序列 (10) 的半导体本体，其中半导体层序列 (10) 包括有源区 (12) 和 p 型半导体层 (11)，所述方法包括以下步骤：

a) 提供沉积衬底 (18)，

b) 在该沉积衬底 (18) 上沉积有源区，

c) 沉积含有受体的半导体层 (111)，

d) 构建非金属连接区，气体能够通过该非金属连接区从含有受体的半导体层 (111) 中逸出，其中非金属连接区 (2) 具有一个凹处 (25) 或者多个凹处 (25) 并且氢能够通过凹处从 p 型半导体层 (11) 中逸出，其中凹处 (25) 沿着半导体层序列 (10) 的沉积方向延伸穿过非金属连接区 (2)，

e) 借助激活含有受体的半导体层 (111) 中的受体来制造 p 型半导体层 (11)，以及

f) 完成半导体芯片 (1)。

30. 根据权利要求 29 所述的方法，其中在步骤 d) 中为非金属连接区沉积至少一个半导体层 (21)。

31. 根据权利要求 30 所述的方法，其中在沉积所述至少一个半导体层 (21) 之后，在非金属连接区 (2) 中构建至少一个凹处 (25)，在步骤 e) 中氢能够通过所述至少一个凹处从含有受体的半导体层 (111) 中逸出。

32. 根据权利要求 30 所述的方法，其中在步骤 d) 中沉积所述至少一个半导体层 (21)，使得在所述至少一个半导体层 (21) 中构建多个凹处 (25)，氢能够通过所述凹处从含有受体的半导体层 (111) 中逸出。

33. 根据权利要求 30 所述的方法，其中所述至少一个半导体层 (21) 横向上结构化地构建在沉积衬底 (18) 上。

34. 根据权利要求 33 所述的方法，其中用于非金属连接区 (21) 的所述至少一个半导体层借助局部的作为第二外延沉积步骤的过生长而构建在含有受体的半导体层 (111) 上。

35. 根据权利要求 29 所述的方法，其中在步骤 d) 中将非金属连接区 (2) 沉积在预制的半导体本体 (10) 上。

36. 根据权利要求 29 至 35 中的任一项所述的方法，其中制造根据权利要求 1 至 28 中的任一项所述的半导体芯片 (1)。

半导体芯片和用于制造半导体芯片的方法

[0001] 本发明涉及一种半导体芯片，特别是一种设计用于产生辐射的半导体芯片，本发明还涉及一种用于制造半导体芯片的方法。

[0002] 本专利申请要求德国专利申请 10 2007 005 057.9 和 10 2007 018 307.2 的优先权，其公开内容通过引用结合于此。

[0003] 基于氮化物化合物半导体的发射辐射的半导体芯片通常具有 p 型半导体层，该半导体层仅仅具有低的导电能力。此外，这种 p 型半导体层的随此出现的低的横向导电能力使得难以在横向方向上均匀地将驱动电流馈送 (Einpraegung) 到半导体芯片的为了产生辐射而设计的有源区中。

[0004] 本发明的一个任务是，提出一种带有 p 型半导体层的半导体芯片，该半导体芯片具有改进的特性，特别是关于 p 型半导体层的导电能力方面以及关于半导体芯片的简化的可制造性方面改进的特性。此外，要提出一种用于制造半导体芯片的方法，借助该方法可以更好地制造具有高导电能力的 p 型半导体层的半导体芯片。

[0005] 该任务通过根据权利要求 1 所述的半导体芯片或者通过根据权利要求 30 所述的方法来解决。本发明的有利的扩展方案和改进方案是从属权利要求的主题。

[0006] 根据一个实施形式，根据本发明的半导体芯片包括带有半导体层序列的半导体本体，该半导体层序列具有有源区和 p 型半导体层。有源区优选基于化合物半导体，特别是基于氮化物化合物半导体、磷化物化合物半导体或者砷化物化合物半导体，并且此外优选设计用于产生辐射。在 p 型半导体层的背离有源区的侧上设置有非金属连接区，该连接区导电地与 p 型半导体层相连。非金属连接区对于氢可穿透地构建。

[0007] 在制造半导体层序列时引入 p 型半导体层中的氢特别是在激活步骤中可以在非金属连接区一侧从 p 型半导体层逸出。p 型半导体层的导电能力、特别是 p 型半导体层的横向导电能力于是可以升高。有利的是，在半导体芯片工作中可以更好地通过 p 型半导体层将载流子输送给有源区。

[0008] 在本发明的范围中，非金属连接区理解为一种层或层序列，其中该层或者该层序列中的各个层虽然可以包含金属，但是并不具有金属特性。特别地，非金属连接区可以基于半导体材料或者由半导体材料构成。

[0009] 可替选地或者补充地，非金属连接区可以包含 TCO 材料。

[0010] TCO 材料是透明导电氧化物 (transparent conductive oxides，缩写为“TCO”)，通常为金属氧化物，例如氧化锌、氧化锡、氧化镉、氧化钛、氧化铟或者氧化铟锡 (ITO)。除了二元的金属氧化合物例如 ZnO、SnO_2 或者 In_2O_3，三元的金属氧化合物例如 Zn_2SnO_4、$CdSnO_3$、$ZnSnO_3$、$MgIn_2O_4$、$GaInO_3$、$Zn_2In_2O_5$ 或者 $In_4Sn_3O_{12}$ 或者不同的透明导电氧化物的混合物也属于 TCO 的族。此外，TCO 并不一定对应于化学计量学上的组成，并且也可以 p 掺杂或者 n 掺杂。

[0011] 非金属连接区优选借助对于在有源区中产生的辐射可透射的材料来形成。在半导体芯片工作中（该半导体芯片优选实施为 LED 半导体芯片，特别是实施为发光二极管半导体芯片）所产生的辐射由此可以通过非金属连接区从半导体芯片中射出。

[0012] 此外，非金属连接区优选直接与 p 型半导体层邻接。在半导体芯片工作中，由此载流子可以直接地从非金属连接区注入到 p 型半导体层中。

[0013] 在另一优选的扩展方案中，非金属连接区具有半导体层。该半导体层可以是 n 掺杂的或者未掺杂的。术语“未掺杂的半导体层”也包括一种半导体层，其具有（譬如由于在半导体层中的污物导致的）小的剩余掺杂 (Restdotierung)。与有目的地掺杂的半导体层相比，未掺杂的半导体层于是具有小的掺杂浓度。

[0014] 此外，非金属连接区的半导体层优选包含化合物半导体，特别优选为氮化物化合物半导体，特别是基于 $In_yGa_{1-y}N$（其中 $0 < y \leqslant 1$）、砷化物化合物半导体或者磷化物化合物半导体。

[0015] 特别是，氮化物化合物半导体理解为一种 III/V 化合物半导体，其包含氮。优选的是，氮化物化合物半导体包含材料 $Al_xIn_yGa_{1-x-y}N$，其中 $0 \leqslant x \leqslant 1$，$0 \leqslant y \leqslant 1$ 并且 $x+y \leqslant 1$。在此，该材料不必一定具有根据上式的数学上准确的组成。更确切地说，该材料可以具有一种或多种掺杂材料以及附加的组成部分，这些组成部分基本上不改变 $Al_xIn_yGa_{1-x-y}N$ 材料的典型物理特性。然而出于简单的原因，上式仅仅包含晶格的主要组成部分 (Al，Ga，In，N)，即使这些组成部分可以部分地通过少量的其他材料替代。

[0016] 相应地，磷化物化合物半导体特别是理解为一种 III/V 化合物半导体，其包含磷。磷化物化合物半导体优选基于材料 $Al_nIn_mGa_{1-n-m}P$，其中 $0 \leqslant n \leqslant 1$，$0 \leqslant m \leqslant 1$ 并且 $n+m \leqslant 1$。在此，该材料不必一定具有根据上式的数学上准确的组成。更确切地说，该材料可以具有一种或多种掺杂材料以及附加的组成部分，这些组成部分基本上不改变该材料的物理特性。然而出于简单的原因，上式仅仅包含晶格的主要组成部分 (Al，Ga，In，P)，即使这些组成部分可以部分地通过少量的其他材料替代。

[0017] 与此类似地，砷化物化合物半导体特别是理解为一种 III/V 化合物半导体，其包含砷。砷化物化合物半导体优选基于材料 $Al_nIn_mGa_{1-n-m}As$，其中 $0 \leqslant n \leqslant 1$，$0 \leqslant m \leqslant 1$ 并且 $n+m \leqslant 1$。在此，该材料不必一定具有根据上式的数学上准确的组成。更确切地说，该材料可以具有一种或多种掺杂材料以及附加的组成部分，这些组成部分基本上不改变该材料的物理特性。然而出于简单的原因，上式仅仅包含晶格的主要组成部分 (Al，Ga，In，As)，即使这些组成部分可以部分地通过少量的其他材料替代。

[0018] 化合物半导体层的制造、特别是氮化物化合物半导体层、砷化物化合物半导体层或者磷化物化合物半导体层的制造优选借助外延的沉积、譬如借助 MOVPE 或者 MBE 来进行。

[0019] 在一个优选的改进方案中，非金属连接区具有另一半导体层，该半导体层优选基于氮化物化合物半导体，譬如 GaN。

[0020] 此外，非金属连接区可以具有优选交替的半导体层顺序。例如，可以交替地将 $Al_xIn_yGa_{1-x-y}N$ 半导体层（其中 $0 < y \leqslant 1$ 并且 $0 \leqslant x \leqslant 1$）、优选为 $In_yGa_{1-y}N$ 半导体层（其中 $0 < y \leqslant 1$）以及 GaN 半导体层相叠沉积。在此，非金属连接区的半导体层优选分别 n 掺杂或者未掺杂地实施。

[0021] 在一个实施变形方案中，非金属连接区集成到半导体本体中。半导体本体于是包括非金属连接区。非金属连接区在这种情况下具有至少一个优选为 n 掺杂的或者未掺杂的半导体层，该半导体层设置在 p 型半导体层的背离有源区的侧上。

[0022] 在一种可替选的实施变形方案中，非金属连接区借助设置在半导体本体上的层来

形成。设置在半导体本体上的层沉积在预制的半导体本体上并且由此设置在半导体本体之外。

[0023] 在一个优选的改进方案中，非金属连接区的设置在半导体本体上的层包含 TCO 材料。

[0024] 在半导体芯片工作中借助这种 TCO 层可以将载流子以简化的方式大面积地注入到 p 型半导体层中，其中同时有利地在该材料中对半导体本体 中产生的辐射的吸收是低的。

[0025] 在另一优选的扩展方案中，非金属连接区具有一个凹处或者多个凹处。通过该凹处或者通过这些凹处，特别是在制造半导体芯片期间的激活步骤中氢可以从 p 型半导体层逸出。通过激活步骤，通过如下方式提高了 p 型半导体层的导电能力：在制造 p 型半导体层时装入这些半导体层中的氢与 p 型半导体层中的受体（譬如 Mg 原子或者元素周期表的第二主族中的其他原子）解离。通过氢从凹处中逸出，可以更好地执行激活步骤。有利的是，于是可以制造具有改进的导电能力的 p 型半导体层。

[0026] 优选的是，凹处实施为并且相对于彼此地布置为，使得特别是在激活 p 型半导体层中的受体时可以使氢尽可能大面积地从 p 型半导体层中逸出。通过这种方式，可以简化地实现具有比较大的横向导电能力（即在横向方向上大的导电能力）的 p 型半导体层。在此，横向方向理解为垂直于半导体层序列的沉积方向走向的方向。

[0027] 在另一优选的扩展方案中，凹处或者凹处中的至少一个沿着半导体层序列的沉积方向延伸穿过非金属连接区。借助凹处于是形成通道，氢可以通过该通道从 p 型半导体层逸出。

[0028] 在一个实施变形方案中，非金属连接区关联地实施。

[0029] 在一个可替选的实施变形方案中，非金属连接区划分为至少两个彼此间隔的部分区域。非金属连接区的部分区域于是构建为岛状。特别地，非金属连接区的分离可以借助凹处或者凹处的至少之一来实现。

[0030] 在另一优选的扩展方案中，非金属连接区借助凹处来构建，使得提高了在半导体芯片的有源区中产生的辐射的耦合输出效率。在非金属连接区中的凹处或者非金属连接区的岛状区域例如可以有规律地、譬如矩阵状地布置。

[0031] 此外，非金属连接区可以借助凹处至少局部微透镜状地、棱锥形地或者截顶棱锥形地构建。

[0032] 在半导体芯片的俯视图中，凹处可以例如具有圆形、椭圆形或者多边形譬如矩形的基本形状。

[0033] 在一个优选的改进方案中，非金属连接区借助凹处根据光子晶体来成形。为了形成光子晶体，非金属连接区特别是在两个彼此垂直的方向上可以具有周期性的结构。该结构的周期长度、即结构周期性根据其来重复的长度优选在非金属连接区的材料中在有源区中产生的辐射的波长范围中。 特别优选的是，该结构的周期长度在非金属连接区的材料中在有源区中产生的辐射的波长的 0.1 倍至 10 倍的范围中（包括端点）。该波长通过将真空中在有源区中产生的辐射的波长除以非金属连接区的折射率来得到。在此，在有疑问的情况下，非金属连接区的折射率理解为非金属连接区的沿着沉积方向的平均折射率。

[0034] 在另一扩展方案中，非金属连接区的凹处不规则地布置。优选的是，凹处构建为毫

微通道 (Nanokanaele)。此外，这些毫微通道优选构建在非金属连接区的半导体层中，并且可以已经在沉积半导体层期间形成。有利地，不需要随后将非金属连接区结构化用于构建凹处。

[0035] 此外优选的是，毫微通道在半导体层序列的沉积方向上延伸穿过非金属连接区。毫微通道例如可以具有棱锥或者截顶棱锥的基本形状，其中棱锥的基本面优选垂直于半导体层序列的沉积方向地走向。

[0036] 在非金属连接区中的毫微通道优选具有 $10^6 cm^{-2}$ 至 $10^{12} cm^{-2}$ 的面密度（包括端点），特别优选地具有 $10^8 cm^{-2}$ 至 $10^{10} cm^{-2}$ 的面密度（包括端点）。在该扩展方案中，非金属连接区于是具有多个凹处，特别是在激活步骤期间氢可以通过这些凹处从 p 型半导体层中逸出。

[0037] 在一个优选的改进方案中，在非金属连接区中的毫微通道在横向方向上具有 1nm 到 1 μm 之间的结构大小（包括端点），特别优选的是 50nm 到 300nm 之间的结构大小（包括端点）。通过这些毫微通道，特别是在激活 p 型半导体层的受体时，氢可以从 p 型半导体层中并且由此从半导体芯片中穿过非金属连接区逸出。

[0038] 在另一优选的扩展方案中，在非金属连接区上设置有接触层。接触层特别是用于半导体芯片的外部接触，并且合乎目的地导电地、优选金属地实施。接触层优选位于非金属连接区的背离 p 型半导体层的侧。非金属连接区于是至少局部地设置在接触层和 p 型半导体层之间。

[0039] 在半导体芯片工作中，可以在接触层上施加外部电压，使得载流子经过接触层通过非金属连接区注入到 p 型半导体层中。随后，载流子可以由 p 型半导体层注入到有源区中并且在那里在发射辐射的情况下复合。

[0040] 此外，非金属连接区的可能彼此间隔的部分区域可以借助接触层彼此导电连接。通过接触层于是可以通过非金属连接区的不同的、彼此间隔的部分区域来进行 p 型半导体层的馈电。

[0041] 在另一优选的扩展方案中，p 型半导体层具有横向方向上被包围的区 域，在该区域中 p 型半导体层具有比在横向包围的区域之外更小的导电能力。于是，p 型半导体层的导电能力在横向方向上有目的地变化。通过这种方式，可以改变在半导体芯片工作中在横向方向上从 p 型半导体层至有源区中的载流子注入。

[0042] 在一个优选的改进方案中，在横向方向上被包围的、较小导电能力的区域在半导体芯片的平面图中与接触层交叠。在半导体芯片工作中，由此主要在横向上包围的区域之外将载流子由 p 型半导体层注入到有源区中。于是，可以有利地减小由接触层对在有源区中产生的辐射的吸收。

[0043] 在另一优选的扩展方案中，在非金属连接区上施加有线路层。线路层优选实施为对有源区中产生的辐射是可透射的。特别优选的是，线路层具有 TCO 材料或者由 TCO 材料构成。借助线路层，可以在半导体芯片工作中将载流子简单地注入到连接区域中。特别地，非金属连接区的彼此间隔的部分区域可以通过线路层导电地彼此相连。

[0044] 线路层优选至少局部地设置在非金属连接区和接触层之间。

[0045] 在另一优选的扩展方案中，非金属连接区具有至少 10nm 的厚度，优选为至少 20nm 的厚度，特别优选为至少 100nm 的厚度。相应地，于是必要时接触层与 p 型半导体层间隔至少 10nm，优选至少 20nm，特别优选至少 100nm。非金属连接区实施得越厚，则非金属连接区

的横向导电能力就可以越高。由此简化了大面积地将载流子注入到 p 型半导体层中。非金属连接区的厚度、并且由此可能接触层与 p 型半导体层的间距因此也可以为 200nm 或者更大，特别是 500nm 或者更大。

[0046] 此外，非金属连接区的厚度可以实施为使得提高有源区中产生的辐射从半导体芯片的耦合输出效率。非金属连接区例如可以实现防反射的功能。此外，非金属连接区在其横向结构方面（该结构借助凹处来形成）以及在其厚度方面，即总之在三个空间方向上都可以针对有效的辐射耦合输出来合适地设计。

[0047] 在另一优选的扩展方案中，在 p 型半导体层的背离有源区的侧上构建有隧道结。借助隧道结，在半导体芯片工作中使载流子注入到 p 型半导体层中简化。隧道结例如可以借助 n 掺杂的半导体层来形成，该半导体层与 p 型半导体层紧邻。特别地，n 掺杂的半导体层优选比较高地掺杂。此外，该 n 掺杂的半导体层优选是非金属连接区的部分。在这种情况中，隧道结于是构建在 p 型半导体层和非金属连接区之间。

[0048] 在另一优选的扩展方案中，半导体芯片包括支承体，在该支承体上设置有半导体本体。支承体可以借助用于半导体层序列的沉积衬底来形成。可替选地，支承体可以与沉积衬底不同。在这种情况中，支承体不必满足对用于外延地沉积半导体层序列的沉积衬底的高要求。可以在考虑到其他的特性、特别是机械、热学或者光学特性的情况下来选择支承体。

[0049] 在一个优选的改进方案中，半导体层序列的沉积衬底被薄化或者去除。沉积衬底的薄化或者去除可以完全地或者至少局部地进行。半导体芯片于是可以实施为薄膜半导体芯片。

[0050] 此外，薄膜半导体芯片、譬如薄膜发光二极管在本发明的范围中特征可以在于以下典型特征之一：

[0051] - 在包括带有有源区的半导体层序列的半导体本体的、朝向有源区的第一主面上，特别是在外延层序列上，施加有反射层，或者反射层作为布拉格反射器在半导体层序列中集成地构建，该反射层至少将半导体层序列中产生的辐射的一部分反射回该半导体层序列中；

[0052] - 半导体层序列具有 20μm 或者更小、特别是 10μm 的范围中的厚度；和 / 或

[0053] - 半导体层序列包含具有至少一个如下的面的至少一个半导体层，该面具有混匀结构，该混匀结构在理想情况下导致光在半导体层序列中近似各态历经的分布，即其具有尽可能各态历经的随机散射特性。

[0054] 薄膜发光二极管芯片的基本原理例如在 I. Schnitzer 等人的 Appl. Phys. Lett. 63(16)，1993 年 10 月 18 日，第 2174-2174 页进行了描述，其公开内容通过引用结合到本申请中。

[0055] 一种用于制造根据本发明的半导体芯片的方法，该半导体芯片具有带有半导体层序列的半导体本体，其中半导体层序列包括优选基于氮化物化合物半导体的有源区和 p 型半导体层。所述方法包括以下步骤。

[0056] 首先提供生长衬底用于沉积半导体层序列。在该沉积衬底上沉积有源区。此外，沉积含有受体的半导体层，优选沉积在有源区上。在含有受体的半导体层上构建非金属连接区，气体、特别是氢可以通过该非金属连接区从含有受体的半导体层中逸出。p 型半导体

层借助激活在含有受体的半导体层中的受体来制造。最后，完成半导体芯片。

[0057] 受体的激活优选以热学方式进行，即通过在激活步骤期间调节有源区的合适温度、譬如在600℃到900℃之间的温度的情况下进行。激活优选 在制成之后进行，即在沉积和必要时在构建非金属连接区的凹处之后进行。

[0058] 在一个优选的扩展方案中，在构建非金属连接区时至少沉积一个半导体层。

[0059] 在一个扩展方案中，在沉积至少一个用于非金属连接区的半导体层之后，在非金属连接区中构建一个或多个凹处，在激活受体时氢可以通过所述凹处从含有受体的半导体层中逸出。凹处的构建例如可以借助刻蚀、譬如借助湿化学或者干化学刻蚀来进行。在此，非金属连接区优选在凹处的区域中在半导体层序列的沉积方向上被完全地刻蚀穿(durchaetzen)。此外，可以继续构建凹处，使得 p 型半导体层的材料也被局部地去除。

[0060] 在一个可替选的扩展方案中，为非金属连接区沉积至少一个半导体层，使得在所述至少一个半导体层中构建多个优选为毫微通道形式的凹处，氢可以通过这些凹处从含有受体的半导体层中逸出。可以有利地省去随后的对非金属连接区的结构化。

[0061] 在另一可替选的扩展方案中，用于非金属连接区的所述至少一个半导体层在横向上结构化地构建在半导体本体上。为此，所述至少一个半导体层的沉积可以借助预制的 p 型半导体层的过生长来进行。在这种情况下，p 型半导体层可以在沉积用于非金属连接区的至少一个半导体层期间局部地被横向结构化的辅助层覆盖。所述至少一个半导体层随后构建在半导体层序列的没有辅助层的区域中。过生长是第二外延沉积步骤，该步骤在已经在前面的沉积步骤中完成的 p 型半导体层上进行。随后可以去除辅助层。在这种扩展方案中，已经在沉积非金属连接区时制造凹处。可以有利地省去随后的借助去除、譬如借助刻蚀事先沉积的材料来构建凹处。

[0062] 本发明的其他特征、有利的扩展方案和合乎目的性由以下的结合附图对实施例的描述来得到。

[0063] 其中：

[0064] 图 1A 和 1B 以图 1A 的示意性俯视图和图 1B 的示意性截面图示出了根据本发明的半导体芯片的第一实施例，

[0065] 图 2A 和 2B 以图 2A 的示意性俯视图和图 2B 的示意性截面图示出了根据本发明的半导体芯片的第二实施例，

[0066] 图 3A 和 3B 以图 3A 的示意性俯视图和图 3B 的示意性截面图示出了根据本发明的半导体芯片的第三实施例，

[0067] 图 4A 和 4B 以图 4A 的示意性俯视图和图 4B 的示意性截面图示出了根据本发明的半导体芯片的第四实施例，

[0068] 图 5A 和 5B 以图 5A 的示意性俯视图和图 5B 的示意性截面图示出了根据本发明的半导体芯片的第五实施例，

[0069] 图 6A 和 6B 以图 6A 的示意性俯视图和图 6B 的示意性截面图示出了根据本发明的半导体芯片的第六实施例，

[0070] 图 7A 和 7B 以图 7A 的示意性俯视图和图 7B 的示意性截面图示出了根据本发明的半导体芯片的第七实施例，

[0071] 图 8A 和 8B 以图 8A 的示意性俯视图和图 8B 的示意性截面图示出了根据本发明的

半导体芯片的第八实施例，

[0072] 图 9A 和 9B 以图 9A 的示意性俯视图和图 9B 的示意性截面图示出了根据本发明的半导体芯片的第九实施例，

[0073] 图 10A 和 10B 以图 10A 的示意性俯视图和图 10B 的示意性截面图示出了根据本发明的半导体芯片的第十实施例，

[0074] 图 11 以示意性截面图示出了根据本发明的半导体芯片的第十一实施例，

[0075] 图 12 以示意性截面图示出了根据本发明的半导体芯片的第十二实施例，

[0076] 图 13 以示意性截面图示出了根据本发明的半导体芯片的第十三实施例，

[0077] 图 14A 至 14C 借助在截面图中示意性地示出的中间步骤示出了根据本发明的方法的第一实施例，

[0078] 图 15A 至 15D 借助示在截面图中意性地示出的中间步骤示出了根据本发明的方法的第一实施例，

[0079] 图 16A 至 16C 借助在截面图中示意性地示出的中间步骤示出了根据本发明的方法的第一实施例。

[0080] 在附图中相同的、类似的和作用相同的要素设置有相同的参考标记。

[0081] 在图 1A 和 1B 中示意性示出了根据本发明的半导体芯片的第一实施例。在此，图 1B 示出了沿着线 A-A 穿过图 1A 中所示的半导体芯片 1 的截面图。

[0082] 半导体芯片 1 包括具有半导体层序列 10 的半导体本体。该半导体层序列包括有源区 12、p 型半导体层 11 和 n 型半导体层 13。有源区于是设置在 p 型半导体层和 n 型半导体层之间。

[0083] 在 p 型半导体层的背离有源区 12 的侧上设置有非金属连接区 2。该非金属连接区借助半导体层 21 来形成。非金属连接区于是集成到半导体本体 10 中。

[0084] 非金属连接区 2 的半导体层 21 是 n 掺杂的。在 p 型区域 11 和非金属连接区 2 之间于是构建有隧道结 14。通过这种隧道结，在半导体芯片工作中载流子可以容易地注入到 p 型半导体层中。

[0085] 非金属连接区优选具有至少 10nm、优选为至少 20nm、特别优选为至少 100nm 的厚度，即沿着半导体层序列的沉积方向的延伸。非金属连接区越厚，则非金属连接区的横向导电能力可以越大。

[0086] 非金属连接区 2 被关联地实施并且具有多个凹处 25，这些凹处以矩阵的形式、即有规律地布置。沿着沉积方向、即垂直于半导体层序列 10 的半导体层的主延伸方向，凹处 25 完全地延伸穿过非金属连接区。借助凹处 25 于是形成了通道，氢特别是在激活 p 型半导体层中的受体期间可以从半导体本体、特别是从 p 型半导体层中逸出。

[0087] 在半导体芯片的俯视图中，凹处具有矩形的基本形状。与此不同，凹处也可以具有其他的多边形的基本形状或者具有至少局部弯曲的边界面的形状。

[0088] 在非金属连接区 2 的背离 p 型半导体层的侧上构建有第一接触层 41。另一接触层 42 构建在支承体 18 的背离有源区 12 的侧上。

[0089] 在半导体芯片 1 工作中（该半导体芯片实施为发光二极管芯片并且设计用于产生非相干的辐射），可以通过在第一接触层 41 和第二接触层 42 之间施加外部电压来将载流子注入到半导体本体中并且在有源区 12 中在发射辐射的情况下复合。

[0090] 接触层 41 和接触层 42 导电地、优选金属地实施。优选的是，第一接触层 41 和 / 或第二接触层 42 包含金属，例如 Au、Pt、Cu、Al、Ni 或者 Ti，或者至少包含所提及的金属之一的金属合金。

[0091] 支承体 18 合乎目的地导电地构建。例如，支承体可以借助用于半导体层序列 10 的沉积衬底来形成。沉积衬底例如可以包含蓝宝石或者 SiC。沉积衬底优选合适地、特别是 n 型地掺杂。

[0092] 与此不同，支承体 18 也可以不同于用于半导体层序列 10 的沉积衬底。在这种情况中，支承体不必满足例如在外延沉积半导体层序列时对沉积衬底的晶体特性的高要求。更确切地说，可以在考虑到其他的特性例如热学、机械和 / 或光学特性的情况下来选择支承体。半导体芯片于是可以实施为薄膜半导体芯片，其中沉积衬底至少被局部地去除或者薄化。半导体芯片例如可以借助晶片接合来固定在不同于沉积衬底的支承体 18 上。

[0093] p 型半导体层 11 优选以 Mg 掺杂。在 p 型半导体层 11 的例如借助 MOCVD 的外延沉积中，镁装在带有氢的复合体中并且在电学上并不活动，也即所装入的 Mg 并不用作电学上活动的受体。受体的激活可以借助热激活、即譬如通过加热半导体本体 10 来进行。由此释放的氢可以通过凹处 25 从 p 型半导体层中逸出。由于连接区 2 实施为对氢是可穿透的，于是氢可以在激活时在非金属连接区一侧从 p 型半导体层中并且由此从半导体芯片中逸出。

[0094] 凹处 25 优选实施为使得氢可以在横向方向上比较均匀地从 p 型半导体层 11 中逸出。p 型半导体层于是可以在横向方向上连续地具有比较高的导电能力。由此可以简化载流子通过 p 型半导体层 11 至有源区 12 中的注入。

[0095] 半导体本体优选基于化合物半导体氮化镓。特别地，有源区优选基于 $Al_xIn_yGa_{1-x-y}N$，其中 $0 \leqslant x \leqslant 1$，$0 \leqslant y \leqslant 1$ 并且 $x+y \leqslant 1$。

[0096] 在图 2A（俯视图）和 2B（截面图）中示意性示出了根据本发明的半导体芯片的第二实施例。该第二实施例基本上对应于结合图 1 所描述的第一实施例。

[0097] 不同于第一实施例，非金属连接区 2 具有多个半导体层。在此，仅仅示例性地示出了一种情况，其中第一半导体层 21 和另一半导体层 22 以交替的顺序相继沉积。当然，在此半导体层的数目可以不同于 4。半导体层 21 和 / 或另外的半导体层 22 优选基于 $In_yGa_{1-y}N$，其中 $0 \leqslant y \leqslant 1$。在此，半导体层 21 和另外的半导体层 22 可以在考虑到 In 含量 y 的情况下和 / 或在考虑到掺杂的情况下不同地构建。特别地，可以构建半导体层 21 和 / 或没有 In 的半导体层，即 $y = 0$。特别优选的是，半导体层 21 和 / 或另外的半导体层 22 被实施 n 掺杂或者未掺杂。

[0098] 在图 3A 中以俯视图以及在图 3B 中以截面图示意性地示出了根据本发明的半导体芯片的第三实施例。第三实施例基本上对应于第一实施例。

[0099] 不同于第一实施例，非金属连接区具有半导体层 21 和层 27，其设置在半导体本体 10 上。设置在半导体本体上的层 27 设置在 p 型半导体层 11 的背离有源区 12 的侧上。设置在半导体本体上的层 27 导电地实施并且优选包含 TCO 材料或者由 TCO 材料构成，例如氧化锌、氧化锡、氧化镉、氧化钛、氧化铟或者氧化铟锡 (ITO)。也可以应用三元的 TCO 材料。

[0100] 不同于图 3B 中示出的第三实施例，在非金属连接区 2 中也可以省去半导体层 21。在这种情况中，非金属连接区于是完全设置在半导体本体 10 之外。

[0101] 设置在半导体本体上的层 27 例如借助 PVD 方法或者 CVD 方法沉积在预制的半导

体本体 10 上。特别地，设置在半导体本体上的层可以被溅射或者气相淀积。

[0102] 在图 4A 和 4B 中以俯视图或者以截面图示意性地示出了根据本发明的半导体芯片的第四实施例。在此，第四实施例基本上对应于第一实施例。

[0103] 不同于第一实施例，在非金属连接区 2 中的凹处 25 具有至少局部弯曲的边缘。在此，凹处按照环的部分区域来实施。这些环区段式的凹处 25 彼此间隔地实施。在这种情况中，于是非金属连接区 2 也是关联的。在半导体芯片工作中通过接触层 41 注入的载流子于是可以在共同的区域中被注入到 p 型半导体层中，其中在共同的区域中非金属连接区覆盖了 p 型半导体层。

[0104] 在图 5A 和 5B 中示意性示出了根据本发明的半导体芯片的第五实施例。不同于第一实施例，凹处 25 在非金属连接区 2 中根据光子晶体 26 来成形。凹处 25 沿着两个彼此垂直的轴线以周期性的顺序布置。周期长度、即非金属连接区 2 的结构根据其来重复的长度优选在有源区 12 中产生的辐射的波长的量级。特别优选的是，该结构的周期长度在非金属连接区的材料中在有源区中产生的辐射的波长的 0.1 倍至 10 倍的范围中（包括端点）。

[0105] 凹处例如圆形地实施。当然，其他的形状，例如具有多边形的基本形状的凹处或者具有至少局部弯曲的边缘的凹处的形状也是合适的。

[0106] 图 6A 和 6B 以俯视图或者截面图示意性示出了根据本发明的半导体芯片的第六实施例。第六实施例基本上对应于第一实施例。

[0107] 不同于第一实施例，非金属连接区 2 具有多个部分区域 24，这些部 分区域借助凹处 25 完全彼此分离。部分区域 24 在横向方向上彼此间隔。

[0108] 非金属连接区的部分区域 24 示例性地矩阵式地布置。与此不同的布置、特别是还有部分区域的不规则的布置同样是可能的。

[0109] 在非金属连接区 2 上又设置有接触层 41。不同于第一实施例，接触层 41 具有接触区 44 和接片式的部分区域 43。借助接触层 41，特别是借助接触层 41 的接片式的部分区域 43，非金属连接区 2 的部分区域 24 彼此导电连接。在半导体芯片工作中，在该实施例中，载流子于是通过非金属连接区 2 的彼此间隔的部分区域 24 注入到 p 型半导体层 11 中。

[0110] 在图 7A 和 7B 中示意性示出了根据本发明的半导体芯片的第七实施例。该第七实施例基本上对应于第六实施例。特别是非金属连接区 2 又具有多个彼此间隔的部分区域 24。

[0111] 不同于第六实施例，在第七实施例中在非金属连接区 2 和接触层 41 之间设置了线路层 3。线路层 3 导电地实施并且优选构建为对有源区 12 中产生的辐射是透明的或者半透明的。优选的是，线路层包含 TCO 材料或者由 TCO 材料构成，例如氧化锌、氧化锡、氧化镉、氧化钛、氧化铟或者氧化铟锡 (ITO)。也可以使用三元 TCO 材料。

[0112] 在半导体芯片 1 工作中注入到接触层 41 中的载流子可以借助线路层 3 输送给非金属连接区 2 的彼此间隔的部分区域 24。线路层 3 可以完全地或者仅仅局部地覆盖 p 型半导体层 11。优选的是，线路层在横向方向上实施为使得所有为了注入载流子而设计的非金属连接区 2 的部分区域 24 借助线路层 3 彼此电连接。于是可以有利地使得在横向方向上尽可能均匀地将载流子注入到 p 型半导体层 11 中变得容易。

[0113] 与图 7A 中示出的第七实施例不同，线路层 3 可以例如格栅状地覆盖半导体本体 10，其中非金属连接区 2 的部分区域 24 借助格栅彼此导电地连接。也可以通过线路层完全

覆盖非金属连接区。

[0114] 在图 8A 和 8B 中示意性示出了根据本发明的半导体芯片的第八实施例。第八实施例基本上对应于第一实施例。不同于第一实施例，非金属连接区 2 在非金属连接区被接触层 41 覆盖的区域中没有凹处 25。非金属连接区 2 于是在横向方向上仅仅在一个区域中具有凹处 25，其中在该区域中非金属连接区在背离 p 型半导体层 11 的侧上没有接触层 41。

[0115] 在制造半导体芯片 1 期间激活 p 型半导体层 11 的受体时，在 p 型半导体层 11 的横向上被包围的区域 15 中（在半导体芯片 1 的平面图中该区 域与接触层 41 交叠）的氢的逸出由于在该横向上被包围的区域 15 中缺少凹处而变得困难。这导致在该区域 15 中的 p 型半导体层的导电能力较小。在与部分区域 15 之外相比导电能力更小的部分区域 15 中，因此较少的载流子通过 p 型半导体层 11 注入到有源区 12 中。这导致在有源区 12 中在 p 型半导体层的横向方向上被包围的区域 15 之下并且由此在接触层 41 之下产生比较少的辐射。由此有源区中的辐射在其中辐射可以简化地从半导体芯片 1 中逸出的地方增强地产生。p 型半导体层 11 的导电能力在横向方向上于是有针对性地变化，使得提升有源区中产生的辐射的耦合输出效率。在有源区中产生的辐射功率保持相同的情况下，于是可以有利地提高从半导体芯片 1 中射出的辐射功率。

[0116] 在图 9A（俯视图）中和图 9B（截面图）中示意性示出了根据本发明的半导体芯片的第九实施例。该第九实施例基本上对应于第八实施例。不同于第八实施例，凹处 25 具有相对于半导体层序列 10 的沉积方向倾斜走向的侧面 251。

[0117] 特别地，非金属连接区 2 可以有利地借助该倾斜走向的侧面 251 来构建，使得提高在半导体芯片的有源区中产生的辐射的耦合输出效率。在所示的实施例中，凹处示例性地实施为截顶棱锥形，其中棱锥形的基本面实施为矩形。与此不同，其他的多边形基本形状也是合适的。同样，凹处例如可以圆锥形或者截顶圆锥形地构建。

[0118] 在图 10A 和 10B 中示意性地示出了根据本发明的半导体芯片的第十实施例。第十实施例基本上对应于第一实施例。

[0119] 不同于第一实施例，非金属连接区 2 借助半导体层来形成，该半导体层具有多个不规则地布置的凹处。这些凹处构建为毫微通道 255 并且具有棱锥形的或者截顶棱锥形的基本形状。不同于第一实施例，已经在沉积非金属连接区 2 期间构建了在第十实施例中的凹处。在制造半导体层期间的沉积参数于是选择为使得形成具有凹处的半导体层。如结合图 2 所描述的那样，非金属连接区也可以具有多个半导体层，其中毫微通道优选完全穿过多个半导体层延伸。

[0120] 非金属连接区的毫微通道 255 优选具有 $10^{6}cm^{-2}$ 至 $10^{12}cm^{-2}$ 的面密度（包括端点），特别优选地具有 $10^{8}cm^{-2}$ 至 $10^{10}cm^{-2}$ 的面密度（包括端点）。在横向方向上，毫微通道优选具有在 1nm 到 1μm 之间的结构大小（包括端点），特别优选具有在 50nm 到 300nm 之间的结构大小（包括端点）。

[0121] 在该实施例中，于是非金属连接区具有的凹处的密度非常高，使得在制造半导体芯片时在激活 p 型半导体层 11 中的受体期间，氢可以特别均匀地从 p 型半导体层中逸出。于是可以有利地实现在横向方向上特别均匀地激活受体。

[0122] 在图 11 中借助示意性截面图示出了根据本发明的半导体芯片的第十一实施例。根据第十一实施例的半导体芯片基本上对应于第一实施例。

[0123] 不同于第一实施例，支承体 18 具有侧面 181，这些侧面在横向方向上形成支承体的边界并且至少局部相对于半导体层序列 10 的沉积方向倾斜走向。支承体 18 随着距半导体本体 10 增大的距离而逐渐变细。这些倾斜的侧面能够实现提高在有源区中产生的辐射 12 从半导体芯片 1 中的耦合输出。特别地，可以有利地避免耦合输入到支承体 18 中的辐射在支承体内的波引导 (Wellenfuehrung)。当然，支承体 18 的这种倾斜的侧面 181 也适于根据第二至第十实施例的半导体芯片。这种具有倾斜的侧面的支承体例如可以借助从背离半导体本体 10 的侧锯割支承体来制造。

[0124] 在图 12 中借助示意性截面图示出了根据本发明的半导体芯片 1 的第十二实施例。根据第十二实施例的半导体芯片基本上对应于结合图 1A 和 1B 所描述的第一实施例。

[0125] 不同于第一实施例，半导体层序列 10 的 n 型半导体层 13 从半导体本体 10 的背离支承体的侧开始暴露。在暴露的区域中设置了另外的接触层 42。不同于第一实施例，在此接触层 41 和另外的接触层 42 设置在支承体 18 的相同侧上。接触层 41 和另外的接触层 42 于是可以从支承体 18 的相同侧到达。这可以简化半导体芯片 1 与外部的连接导体的接触。此外，在这种情况中支承体 18 也可以电绝缘地构建。支承体于是可以与其导电特性无关地选择。

[0126] 在图 13 中借助示意性截面图示出了根据本发明的半导体芯片的第十三实施例。第十三实施例基本上对应于第一实施例，其中半导体芯片 1 实施为薄膜半导体芯片。

[0127] 不同于第一实施例，半导体本体 10 设置为使得非金属连接区 2 设置在 p 型半导体层 11 和支承体 18 之间。半导体本体 10 借助连接层 5 固定在支承体 18 上。连接层 5 优选导电地实施并且可以例如借助焊料来形成。可替选地，连接层例如可以包含优选导电的粘合剂。

[0128] 半导体层序列 10 的沉积衬底被完全去除并且因此在图 13 中并未示 出。与此不同，沉积衬底也可以被薄化或者仅仅局部地被去除。

[0129] 在图 14A 至 14C 中借助在截面图中示意性地示出的中间步骤示出了根据本发明的用于制造半导体芯片的方法的第一实施例。

[0130] 首先提供沉积衬底 18。在沉积衬底上沉积半导体层序列 10。在此，首先沉积 n 型半导体层 13 并且随后沉积有源区 12。在有源区 12 上沉积含有受体的半导体层 111。在沉积非金属连接区 2 之后，在图 14A 中所示的半导体本体情况下在非金属连接区 2 中构建凹处。凹处优选借助湿化学或者干化学刻蚀方法来制造。

[0131] 在构建凹处 25 之后，进行含受体的半导体层 111 的受体的激活。激活优选以热学方式进行，其中半导体本体置于 400℃至 1100℃之间的温度。耦合到受体 (优选为 Mg) 上的氢可以在激活期间与受体分离并且通过非金属连接区 2 的凹处 25 在非金属连接区一侧从半导体本体 10 逸出。这样形成了 p 型半导体层 11。

[0132] 在图 14B 中借助箭头 8 示意性示出了氢通过凹处的逸出。随后，可以制成半导体芯片。

[0133] 在图 14C 中示出了制成的半导体芯片。接触层 41 和另外的接触层 42 优选以 PVD 方法或者 CVD 方法来制造。特别优选的方法是气相淀积和溅射。不同于所示的实施例，接触层 41 也可以在激活含有受体的半导体层 111 之前施加在半导体本体上。当不是非金属连接区 2 的所有凹处 25 都被接触层 41 覆盖使得氢可以通过凹处 25 从半导体本体 10 逸出

时，这是特别合乎目的的。含有受体的半导体层 111 的导电能力可以通过这种方法以简单的方式改进。

[0134] 在图 15A 至 15D 中示出了根据本发明的方法的第二实施例。如结合图 14A 所描述的那样，首先在所提供的沉积衬底上沉积 n 型半导体层 13、有源区 12 和含有受体的半导体层 111（参见图 15A）。不同于第一实施例，为了制造非金属连接区首先将辅助层 6 施加在含有受体的半导体层 111 上，并且局部地去除，使得辅助层并不完全覆盖含有受体的半导体层。这在图 15B 中示意性地示出。辅助层例如可以是氧化层或者漆层，该层借助光刻来结构化。

[0135] 随后将非金属连接区 2 沉积在含有受体的半导体层上。该沉积优选外延地、例如借助 MOCVD 或者 MBE 来进行。含有受体的半导体层于是局部地过生长。在此，辅助层 6 保持没有用于连接区 2 的半导体材料。于 是，在沉积非金属连接区 2 期间已经在非金属连接区中形成凹处 25。这在图 15C 中示出。随后，可以去除辅助层 6，这在图 15D 中示出。另外的用于制造半导体芯片的步骤、特别是施加接触层以及激活受体可以如结合第一实施例所描述的那样来进行。在此，可以在去除辅助层 6 之前或者之后进行激活 p 型半导体层中的受体。

[0136] 在图 16A 至 16C 中借助在截面图中示意性示出的中间步骤示出了根据本发明的方法的第三实施例。

[0137] 如结合图 14A 所描述的那样，首先将 n 型半导体层 13、有源区 12 和含有受体的半导体层 111 沉积到所提供的沉积衬底上（参见图 16A）。

[0138] 不同于第一实施例，在沉积期间已经制造了非金属连接区 2 中的凹处。连接区在此优选借助至少一个半导体层来形成。非金属连接区 2 的沉积参数选择为使得在非金属连接区中在沉积期间构建毫微通道形式的凹处。这在图 16B 中示出。可以有利地省去在沉积非金属连接区之后在非金属连接区 2 中构建凹处。

[0139] 随后，可以如结合第一实施例所描述的那样激活含有受体的半导体层 111 的受体，其中氢可以通过毫微通道从半导体本体 10 中逸出。根据图 16C 的另外的用于制造半导体芯片 1 的步骤可以如结合第一实施例所描述的那样进行。

[0140] 本发明并未受到借助实施例的描述限制。更确切地说，本发明包括任意新的特征以及特征的任意组合，特别是包含在权利要求中的特征的任意组合，即使该特征或者该组合本身并未明确地在权利要求中或者实施例中说明。

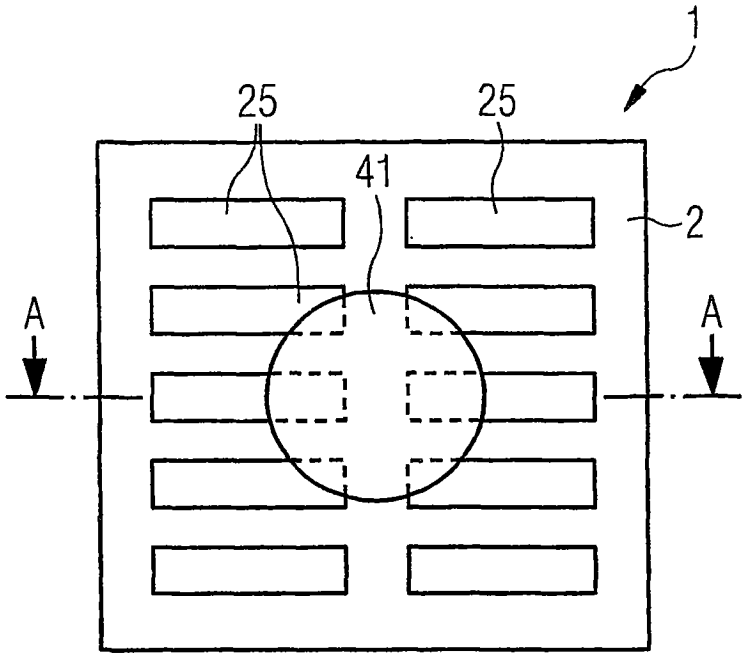


图 1A

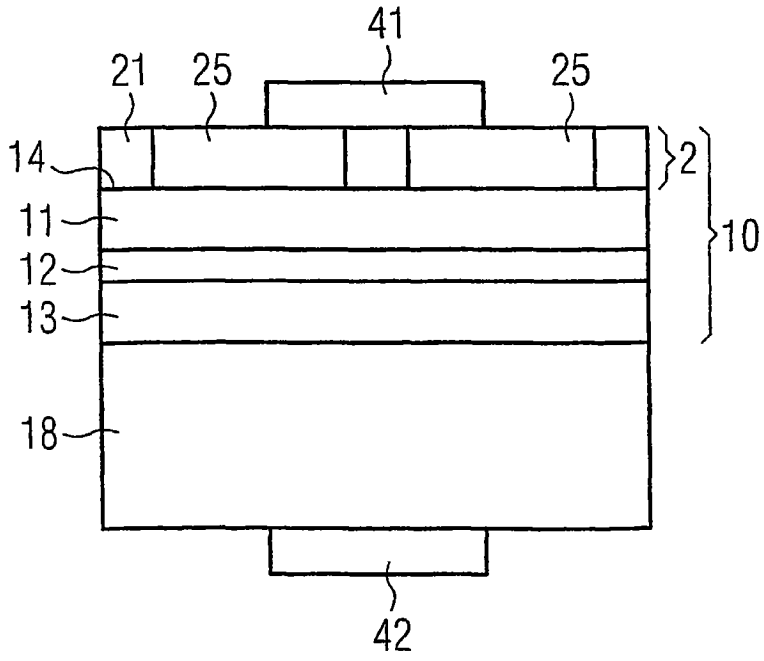


图 1B

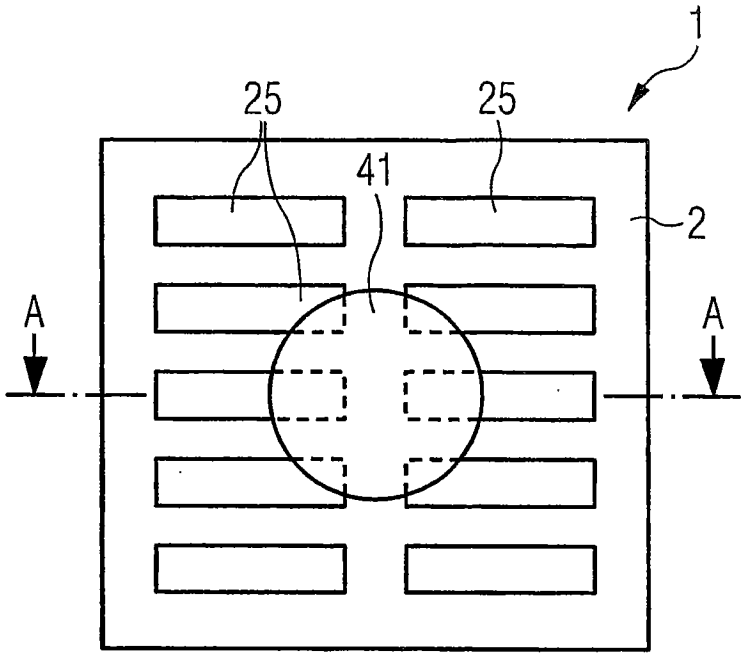


图 2A

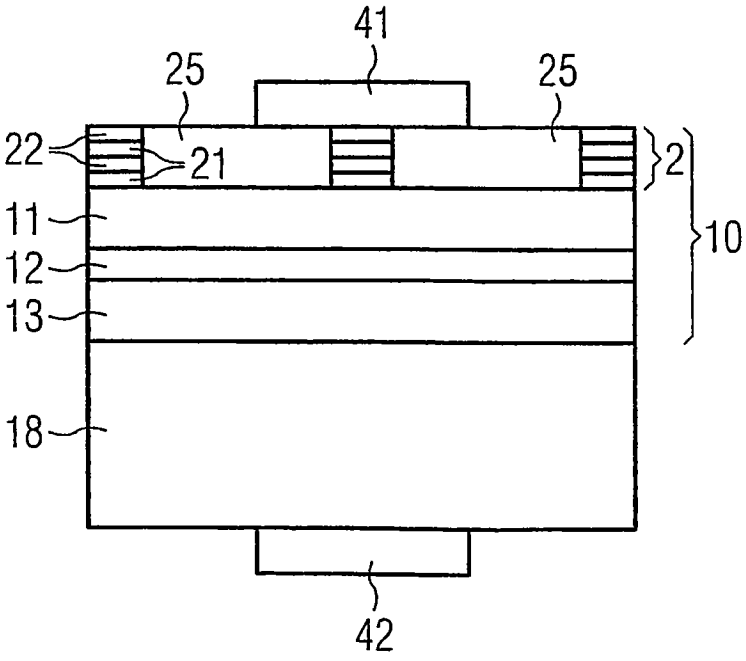


图 2B

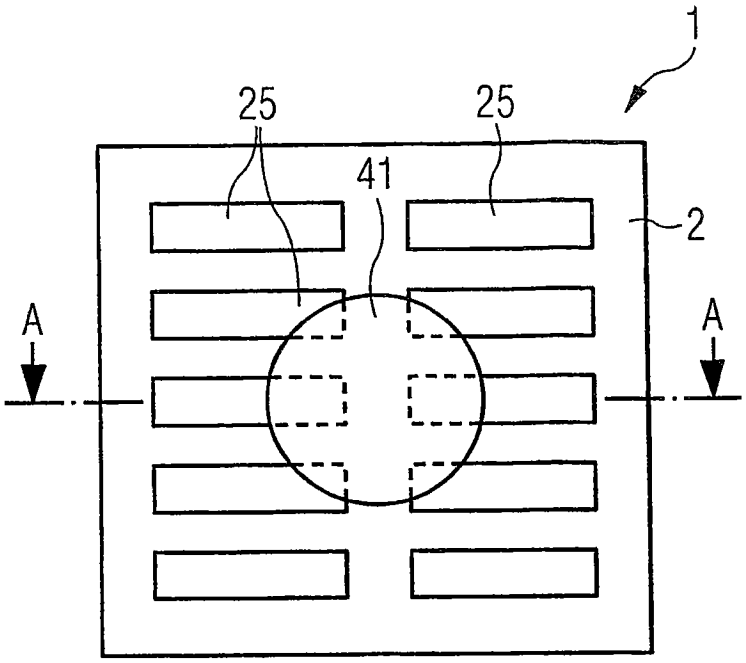


图 3A

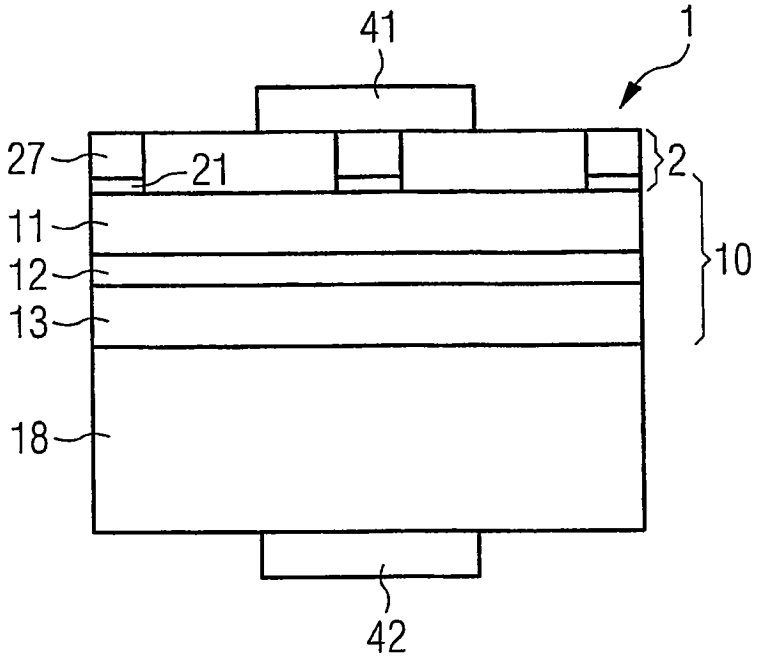


图 3B

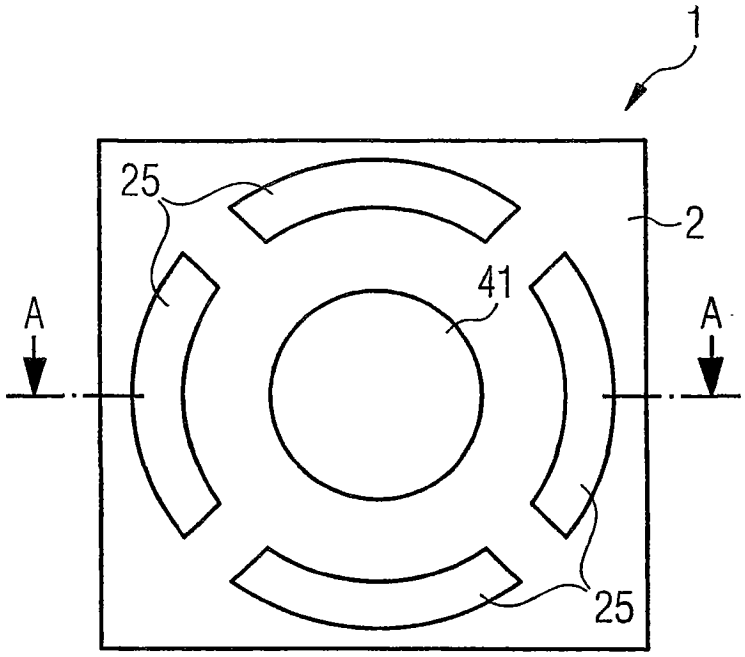


图 4A

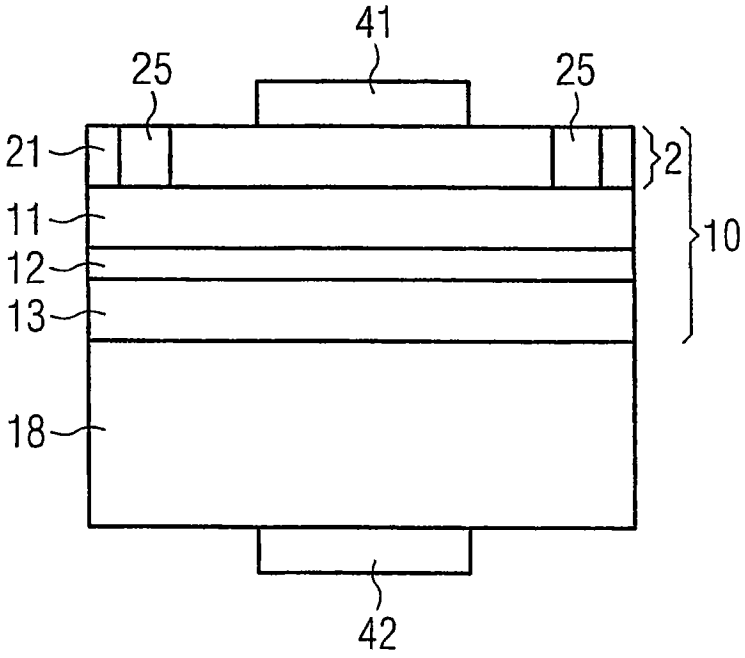


图 4B

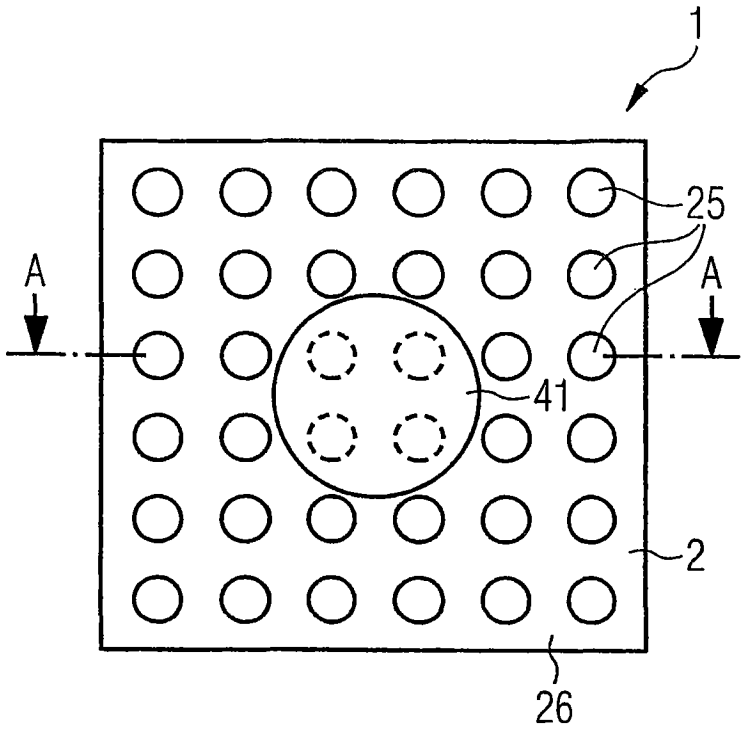


图 5A

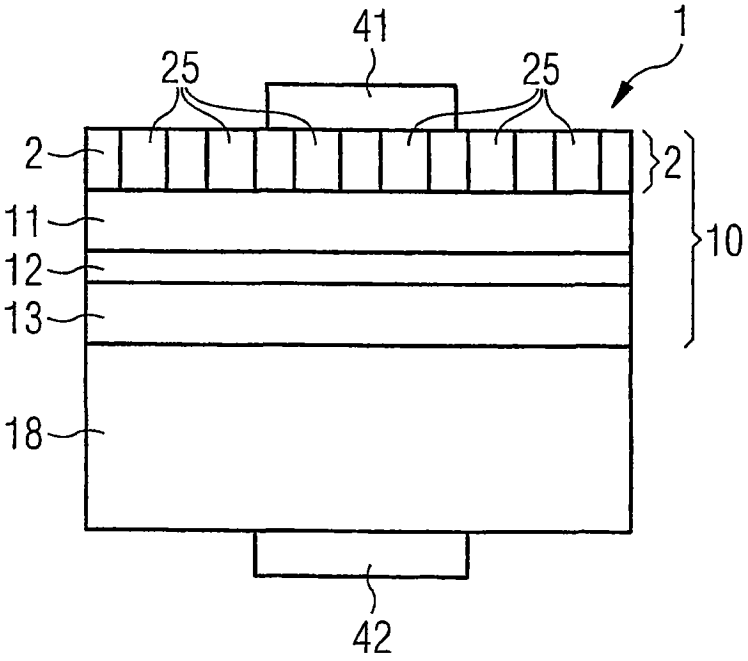


图 5B

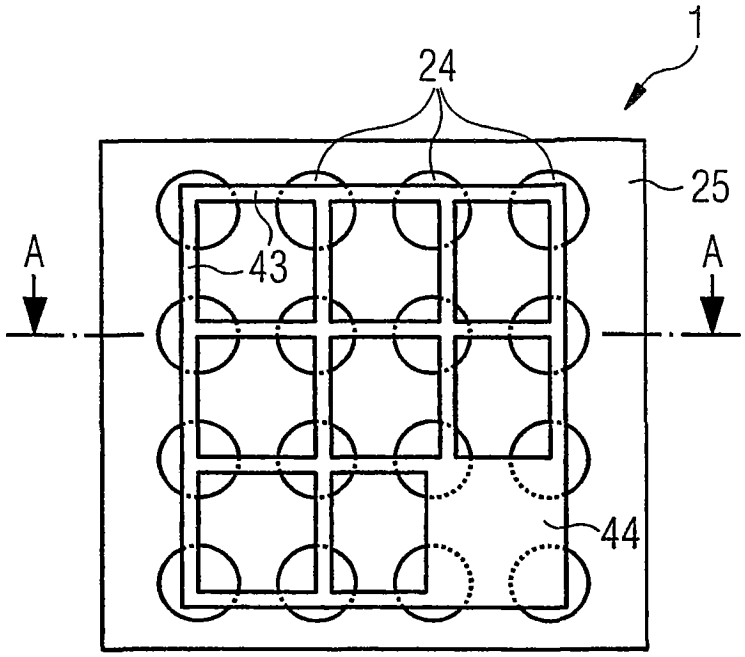


图 6A

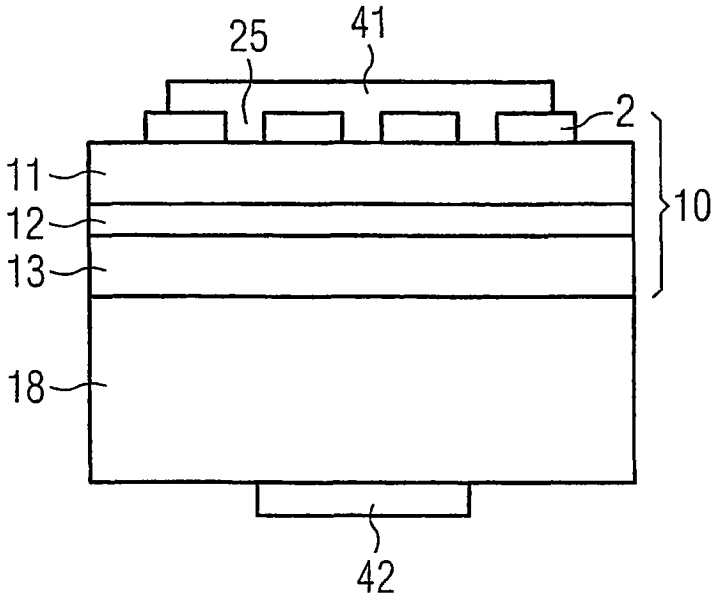


图 6B

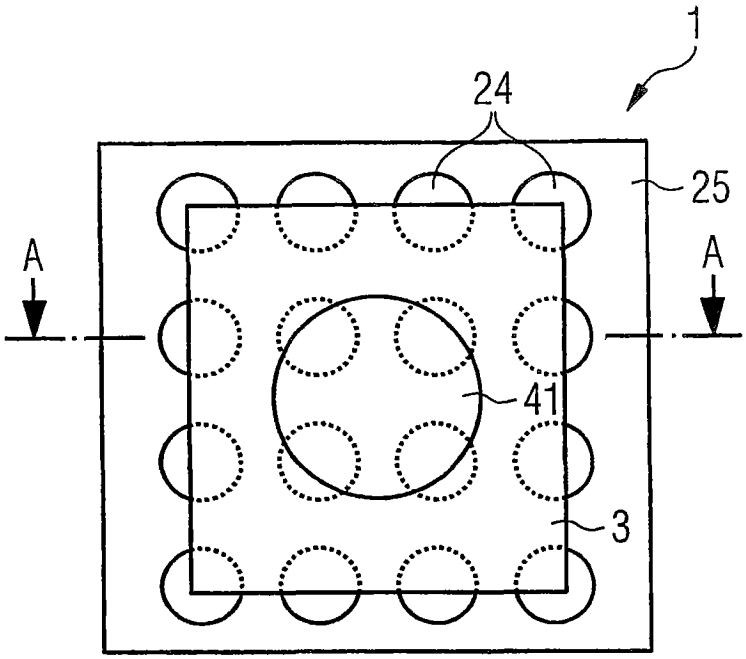


图 7A

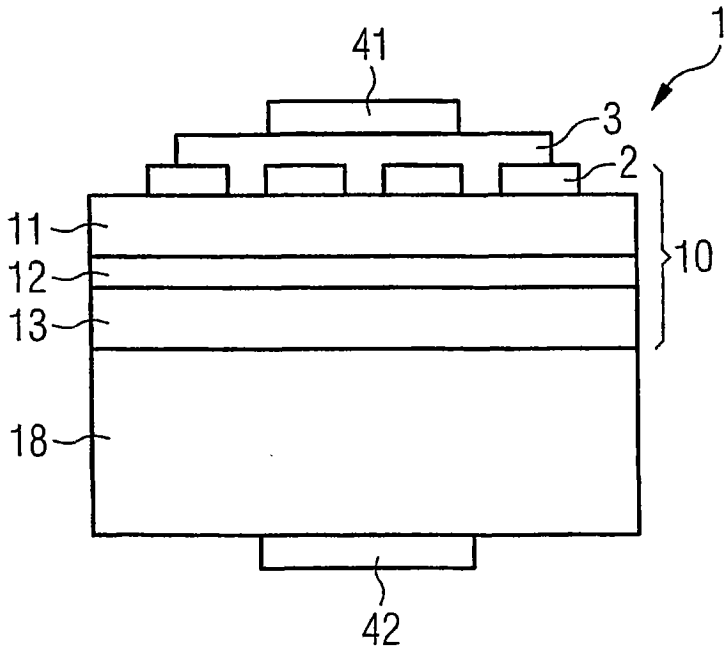


图 7B

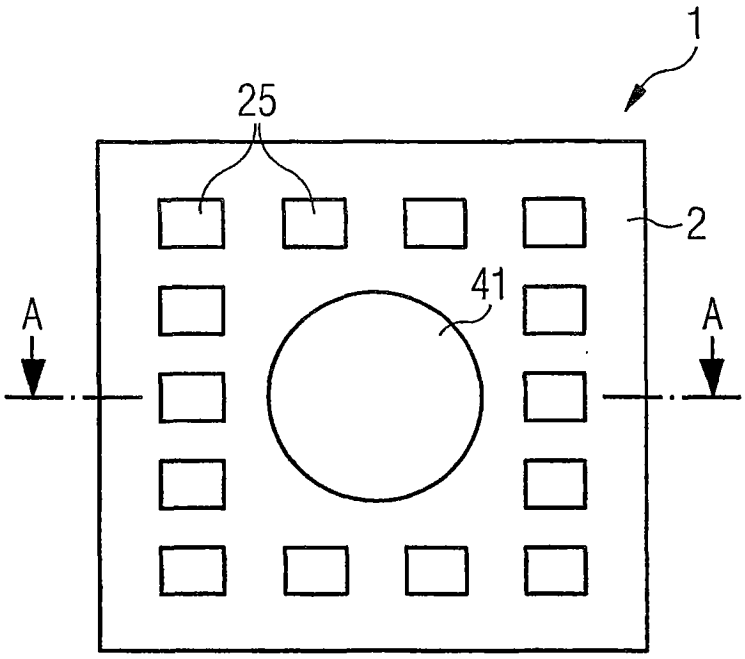


图 8A

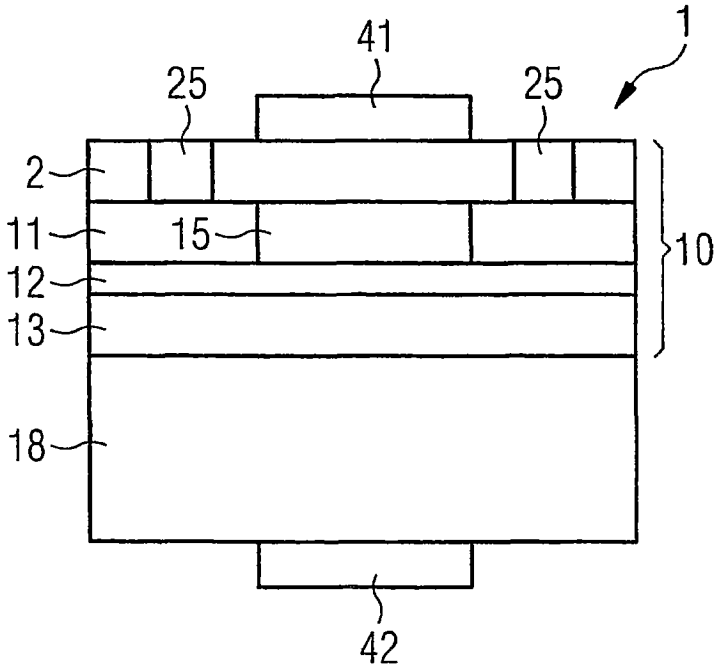


图 8B

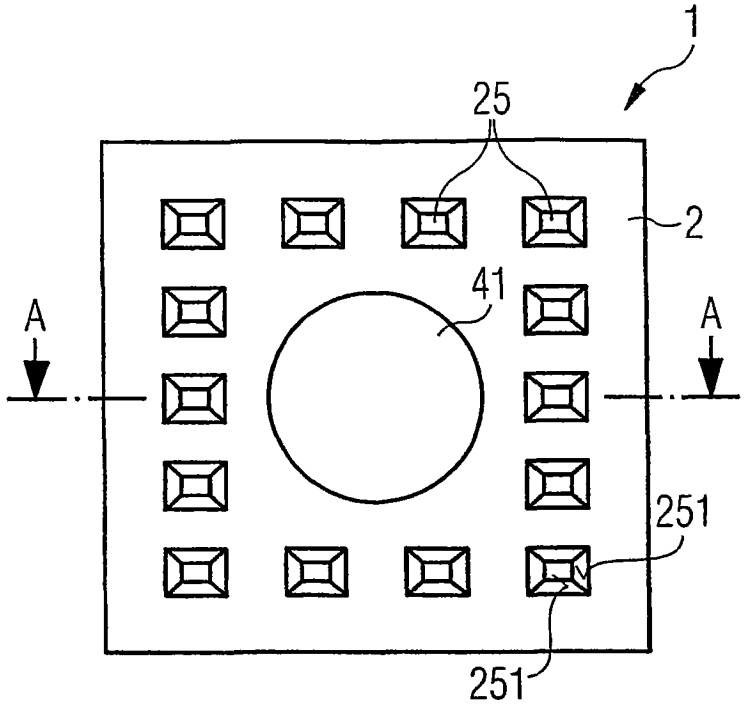


图 9A

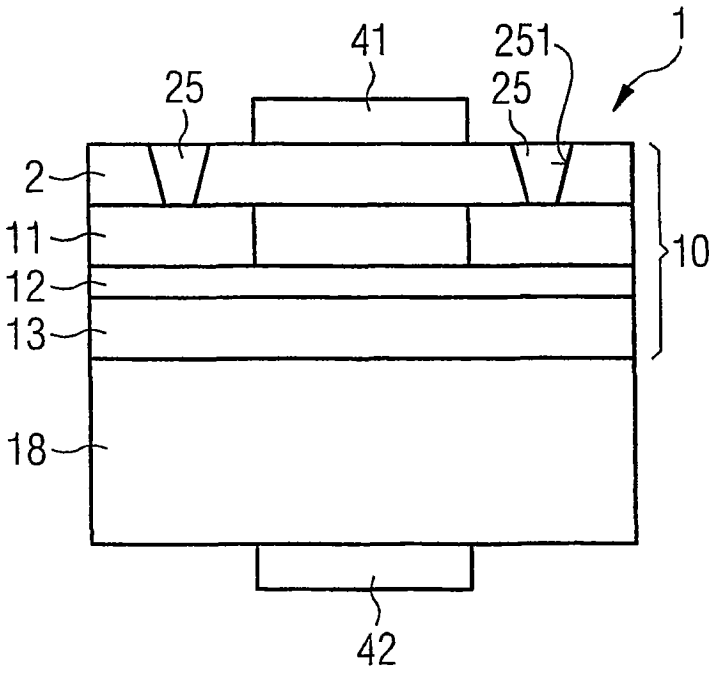


图 9B

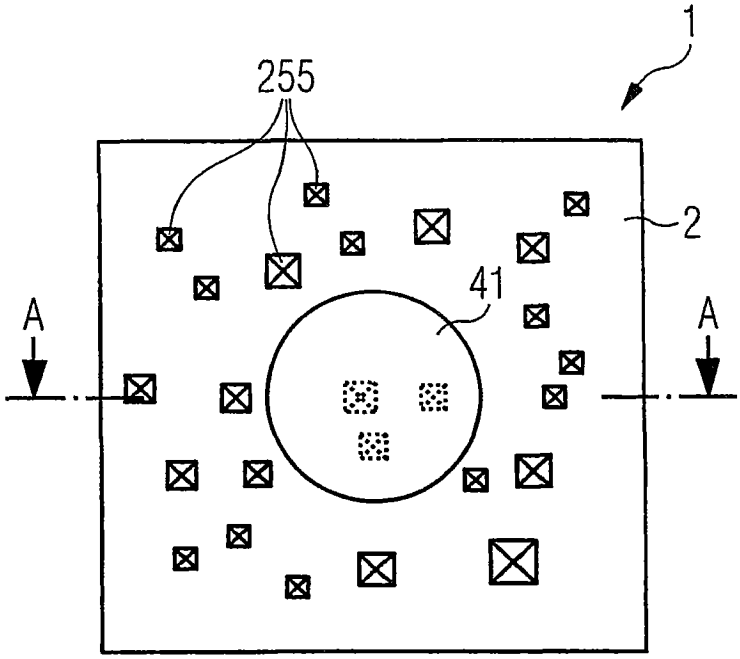


图 10A

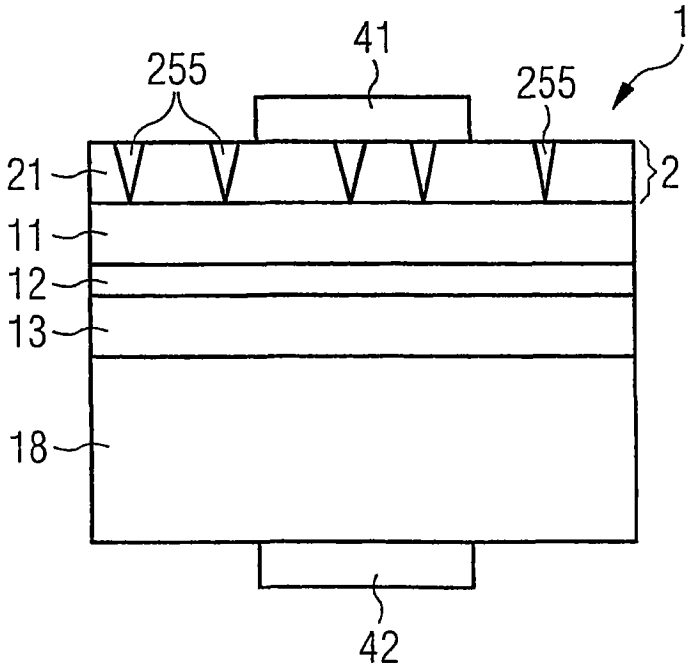


图 10B

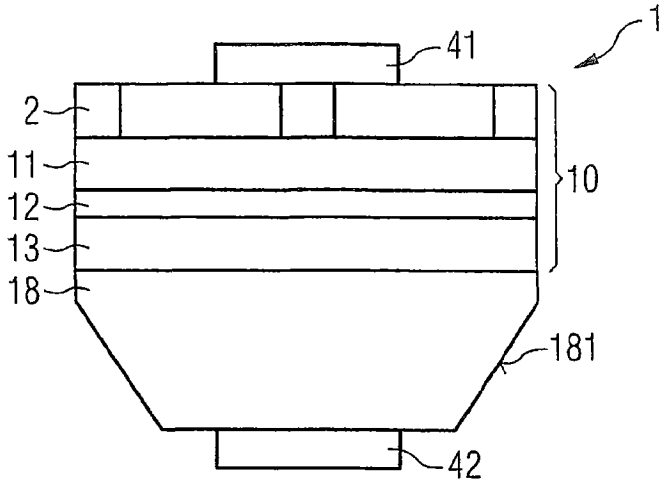

1
41
2
11
12
13
18
10
181
42

图 11

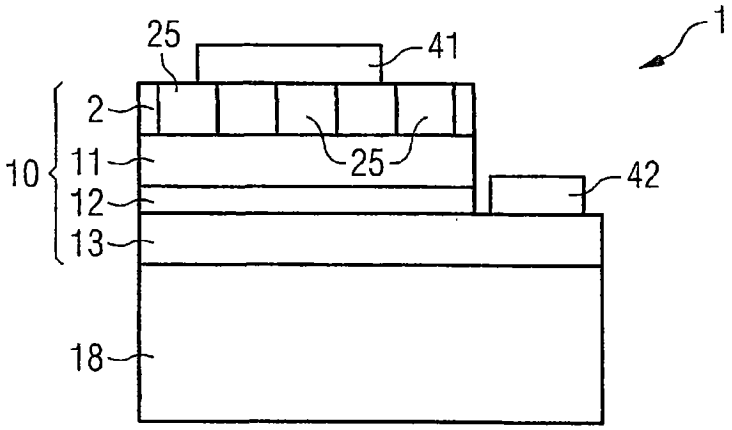

1
25
41
2
10
11
12
13
25
42
18

图 12

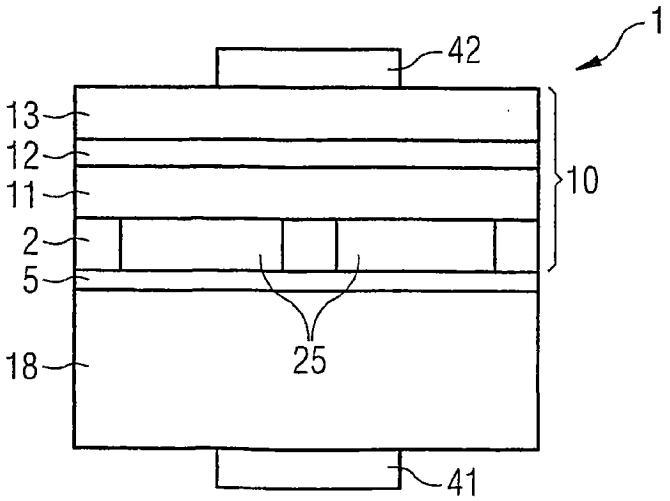

1
42
13
12
11
2
5
10
25
18
41

图 13

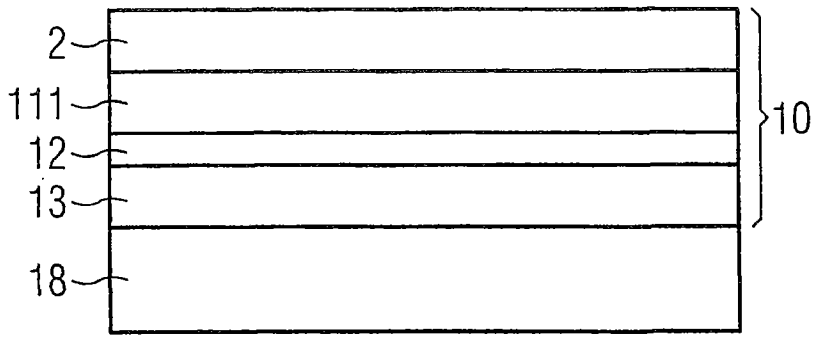


图 14A

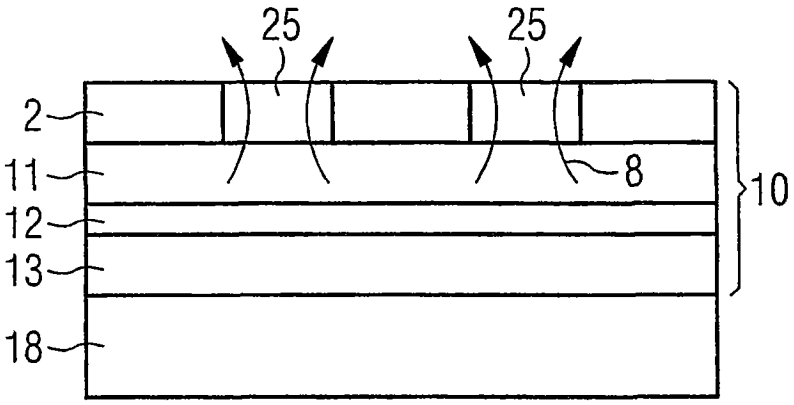


图 14B

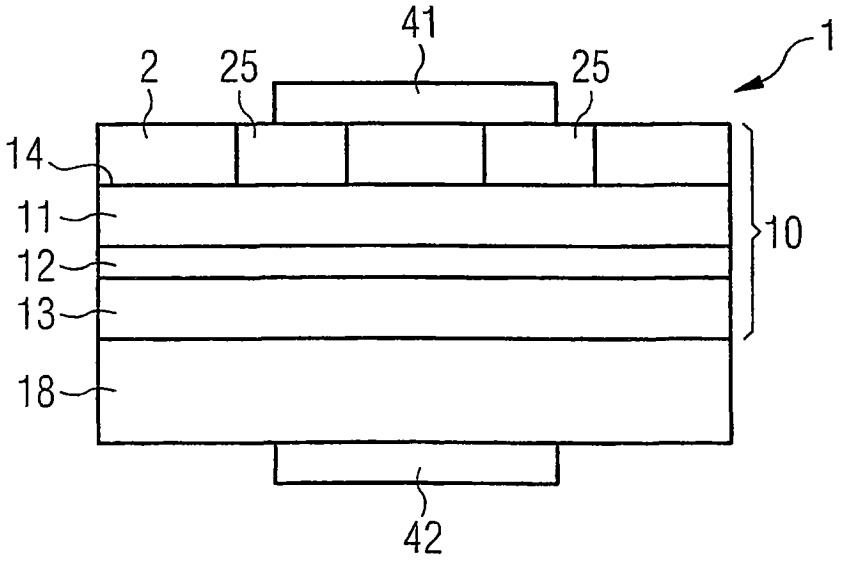


图 14C

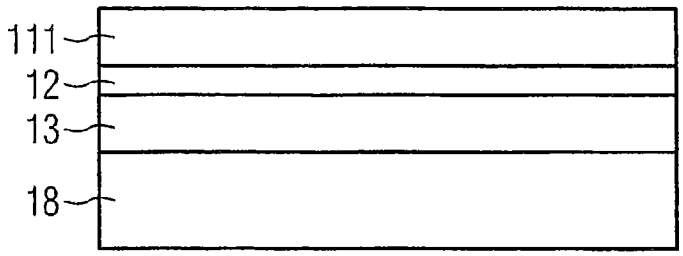


图 15A

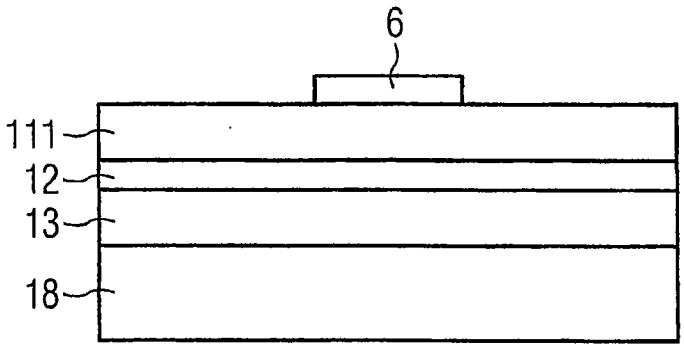


图 15B

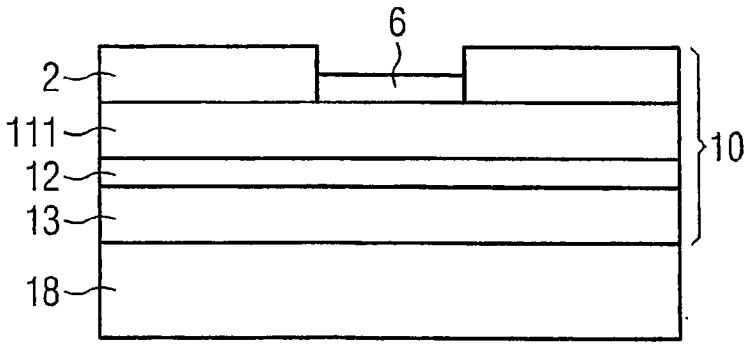


图 15C

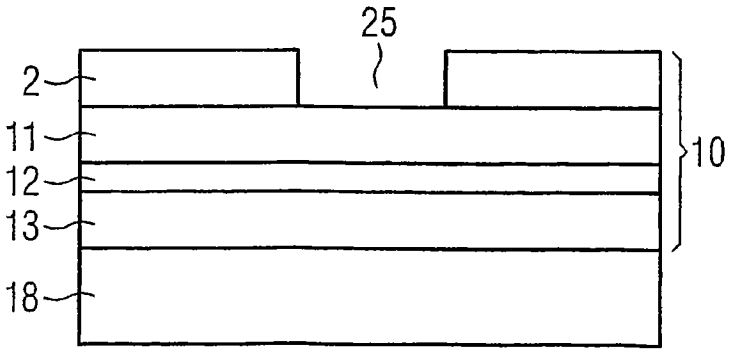


图 15D

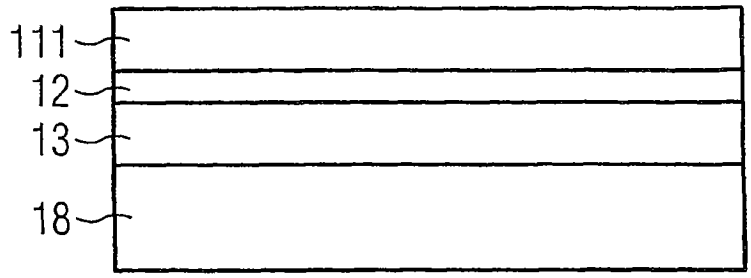


图 16A

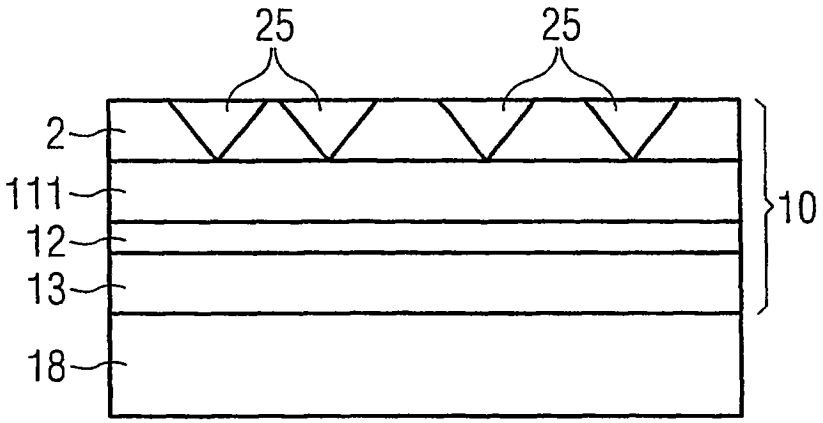


图 16B

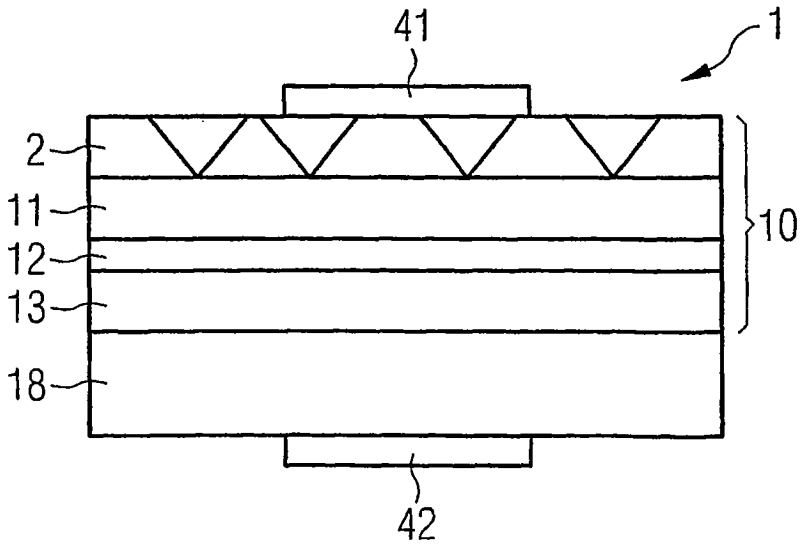


图 16C