



Patent dodatkowy
do patentu nr _____

Zgłoszono: 07.03.73 (P. 161103)

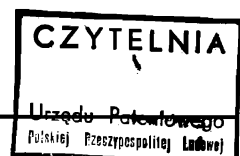
Pierwszeństwo _____

Zgłoszenie ogłoszono: 01.03.75

Opis patentowy opublikowano: 30.12.1977

MKP G06d 1/08
F15c 4/00

Int. Cl.²
G06D 1/08
F15C 4/00



Twórca wynalazku: Stanisław Kazimierz Michałowicz

Uprawniony z patentu: Instytut Biocybernetyki i Inżynierii Biomedycznej
Polskiej Akademii Nauk, Warszawa (Polska)

Koder strumieniowy do zestawów strumieniowych zawierających elementy logiczne OR

1

Przedmiotem wynalazku jest koder strumieniowy do zestawów strumieniowych zawierających elementy logiczne OR przeznaczone do wykorzystania w układach automatyki oraz w cyfrowej technice pomiarowej.

Znane są i stosowane w technice strumieniowej dekodery dwójkowo-dziesiętne realizujące przetworzenie kodów dwójkowych na dziesiętny system liczenia za pomocą znanych kodów: 8421, zmodyfikowanego kodu 8421; 2421 i innych.

W automatyce istnieje zapotrzebowanie na układy realizujące obliczenia, wprowadzanie i wyprowadzanie przetworzonej informacji na zewnątrz w kodzie dwójkowym. W celu ułatwienia pracy obsługi urządzeń automatyki, przyzwyczajonej do dziesiętnego systemu liczenia, a tym samym dla zmniejszenia ilości pomyłek, korzystnie jest stosować kodery dziesiętno-dwójkowe na wejściu, a dekodery dwójkowo-dziesiętne na wyjściu pracujących urządzeń. Przy dużych seriach układów ekonomicznie najdogodniejsza na ogół jest budowa układów strumieniowych w formie scalonej, realizujących w sposób uniwersalny jak największą ilość kodów.

Celem niniejszego wynalazku jest opracowanie takiego uniwersalnego strumieniowego kodera z zastosowaniem trójwejściowych strumieniowych elementów logicznych OR, który umożliwiłby kodowanie sygnałów z systemu dziesiętnego na kod dwójkowy w znanych kodach 8421, zmodyfikowa-

2

nym kodzie 8421 oraz w kodzie 2421 wyszczególnionych w tabeli 1, przy zastosowaniu jak najmniejszej liczby elementów logicznych.

Tabela 1

System dziesiętny	Kod dwójkowy 8421				Kod dwójkowy zmodyfi- kowany 8421				Kod dwójkowy 2421			
	a	b	c	d	a	b	c	d	a	b	c	d
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0	0	0	1	0
3	0	0	1	1	0	0	1	1	0	0	1	1
4	0	1	0	0	0	1	0	0	0	1	0	0
5	0	1	0	1	0	1	0	1	0	1	0	1
6	0	1	1	0	0	1	1	0	0	1	1	0
7	0	1	1	1	0	1	1	1	0	1	1	1
8	1	0	0	0	1	0	0	0	1	1	1	0
9	1	0	0	1	1	1	1	1	1	1	1	1

Cel ten został osiągnięty według wynalazku poprzez rozwiązanie kodera strumieniowego, w którym kanały wejściowe odpowiadające cyfrom jeden do dziewięć w układzie dziesiętnym połączone są z odpowiadającymi im strumieniowymi logicznymi elementami OR tak, że strumień w ka-

nale wyjściowym urządzenia odpowiadający cyfrze najwyższego rzędu w kodzie dwójkowym otrzymywany jest z pierwszego strumieniowego elementu logicznego OR, którego kanały wejściowe stanowią kanały odpowiadające cyfrom osiem i dziewięć systemu dziesiętnego.

Strumień w kanale wyjściowym odpowiadający cyfrze o rząd niższej w kodzie dwójkowym otrzymywany jest z drugiego strumieniowego elementu logicznego, którego kanały wejściowe stanowią kanały, w których obecność strumienia odpowiada cyfrom cztery i pięć systemu dziesiętnego, oraz wyjście trzeciego elementu logicznego OR, którego wejścia połączone są z kanałami, w których obecność strumienia odpowiada cyfrom sześć i siedem systemu dziesiętnego. Strumień w kanale wyjściowym odpowiadający cyfrze o rząd niższej od poprzedniej w kodzie dwójkowym otrzymywany jest z czwartego strumieniowego elementu logicznego OR, którego kanały wejściowe stanowią kanały, w których obecność strumienia odpowiada cyfrom dwa i trzy systemu dziesiętnego oraz wyjście trzeciego elementu logicznego OR. Strumień w kanale wyjściowym odpowiadający cyfrze najniższego rzędu w kodzie dwójkowym jest otrzymywany z piątego elementu logicznego OR, którego kanały wejściowe stanowią kanały odpowiadające dwóm z pięciu dziesiętnych cyfr nieparzystych i wyjście szóstego elementu logicznego OR, którego wejścia połączone są z kanałami odpowiadającymi pozostałym trzem dziesiętnym cyfrom nieparzystym.

Połączenie pomiędzy kanałem wejściowym odpowiadającym cyfrze dziewięć w systemie dziesiętnym i pierwszym wejściem trzeciego strumieniowego elementu logicznego OR realizuje pracę urządzenia w zmodyfikowanym kodzie 8421. Połączenie pomiędzy kanałem wyjściowym odpowiadającym cyfrze najwyższego rzędu w kodzie dwójkowym i pierwszym wejściem trzeciego elementu logicznego OR realizuje pracę urządzenia w kodzie 2421. Nieprzyłączenie do pierwszego wejścia trzeciego strumieniowego elementu logicznego OR żadnego wejściowego kanału realizuje pracę urządzenia w kodzie 8421.

Koder dziesiętno-dwójkowy zrealizowany w wyżej podanym układzie połączeń posiada optymalnie dobraną minimalną ilość strumieniowych elementów logicznych niezbędnych dla pracy urządzenia w jednym, wybranym spośród trzech, kodzie. Urządzenie wykorzystujące elementy logiczne stosowane w technice strumieniowej pracuje z wysoką niezawodnością, bowiem jedyną częścią ruchomą są strumienie płynu (gazu lub cieczy), na których to strumieniach dokonuje się wszelkich operacji zmieniających charakter przepływu lub geometryczne położenie strumienia.

Urządzenie według wynalazku zostanie dokładniej omówione w oparciu o rysunki, przy czym fig. 1 — ilustruje ogólny schemat logiczny kodera realizującego zmodyfikowany kod 8421, fig. 2 i fig. 3 podają fragmenty ogólnego schematu logicznego kodera z uwidocznieniem układu połączeń realizującego kody: 2421 oraz 8421, fig. 1a, fig. 2a i fig. 3a podają odpowiadające fig. 1, fig. 2 i fig. 3 schematy strumieniowe. Fig. 4 przedsta-

wia przykład wykonania kodera na płytce dla zmodyfikowanego kodu 8421, wg schematu logicznego pokazanego na fig. 1.

Koder według wynalazku może być wykonany z zastosowaniem różnych technologii znanych w technice strumieniowej. Przykład wykonania kodera według wynalazku dotyczy realizacji układu strumieniowego w postaci scalonej. Stanowi go zespół płytek, w których wykonane są elementy strumieniowe, kanały połączeniowe, kanały wyprowadzeń do atmosfery i kanały zasilające urządzenia sprężonym powietrzem. Urządzenie składa się z płytki zasilającej, niepokazanej na fig. 4, która łączy wszystkie dysze zasilające Z i końcówkę zasilania niewidoczną na rysunku. W płytce tej wykonane są także otwory łączące kanały wyprowadzenia do atmosfery z atmosferą. Na płytkę zasilającą nakłada się płytkę z elementami OR, a na niej umieszcza się płytkę zamykającą. Całość skręca się śrubami lub wkretami, nituje, skleja, zgrzewa dyfuzyjnie lub ultradźwiękowo. Kanały wejściowe 0 do 9 urządzenia wyprowadzone są na boczną ściankę, a odpowiednie połączenie opisane poniżej zrealizowane przy pomocy przewodów nerkowych.

Urządzenie można również wykonać inaczej, umieszczając kanały łączące w płytce zamykającej, co daje bardziej zwartą konstrukcję i ułatwia łączenie. W takim rozwiązaniu między płytką elementową i zamykającą znajduje się płytka dodatkowa pełniąca funkcję przekładki.

Płytkę pokazaną na fig. 4 składa się z trzywejściowych strumieniowych elementów logicznych OR. Elementy zawierają: dysze zasilające Z_1, Z_2, Z_3, Z_4, Z_5 i Z_6 , kanały wejściowe A_1, A_2, A_3, A_4, A_5 i A_6 , kanały wyjściowe B_1, B_2, B_3, B_4, B_5 i B_6 oraz kanały wyprowadzenia do atmosfery, przy czym w/w kanały urządzenia połączone są ze sobą w znany sposób.

Kanały wejściowe urządzenia odpowiadające cyfrom 8 i 9 w układzie dziesiętnym połączone są ze strumieniowym elementem logicznym I w ten sposób, że sygnały wejściowe 8 i 9 podawane są na dwa wejścia A_1 elementu logicznego I. Kanał wyjściowy B_1 jest jednocześnie kanałem wyjściowym urządzenia dla cyfry a najwyższego rzędu w kodzie dwójkowym.

Kanały wejściowe urządzenia odpowiadające cyfrom 4 i 5 w systemie dziesiętnym połączone są z dwoma kanałami wejściowymi A_2' i A_2'' strumieniowego elementu logicznego II, którego kanał wyjściowy B_2 odpowiada cyfrze b o rząd niższej w kodzie dwójkowym. Trzeci kanał wejściowy A_2' tego elementu połączony jest z kanałem wyjściowym B_3 strumieniowego elementu logicznego III, którego kanały wejściowe A_3 połączone są z kanałami wejściowymi urządzenia odpowiadającymi cyfrom 6, 7 i 9 w systemie dziesiętnym.

Dwa kanały wejściowe A_4 strumieniowego elementu logicznego IV połączone są z kanałami wejściowymi urządzenia odpowiadającymi cyfrom 2 i 3 w systemie dziesiętnym. Trzeci kanał wejściowy A_4' strumieniowego elementu logicznego IV połączony jest z kanałem wyjściowym B_4 strumieniowego elementu logicznego III. Kanał wyj-

ściowy B_4 strumieniowego elementu logicznego IV jest jednocześnie kanałem wyjściowym urządzenia odpowiadającym cyfrze c o rząd niższej od poprzedniej w kodzie dwójkowym.

Dwa kanały wejściowe A_5 strumieniowego elementu logicznego V są połączone z kanałami wejściowymi urządzenia odpowiadającymi cyframi 7 i 9 w systemie dziesiętnym. Trzeci kanał A_5 strumieniowego elementu logicznego V połączony jest z kanałem wyjściowym B_6 strumieniowego elementu logicznego VI. Kanał wyjściowy B_5 strumieniowego elementu logicznego V jest jednocześnie kanałem wyjściowym urządzenia dla cyfry d najniższego rzędu w kodzie dwójkowym. Kanały wejściowe A_6 i A_6' strumieniowego elementu logicznego VI połączone są z kanałami wejściowymi urządzenia odpowiadającymi cyframi 1, 3 i 5 w systemie dziesiętnym.

Urządzenie w przykładzie wykonania wg fig. 4 zostało zbudowane ze znanych trójwejściowych elementów OR, których działanie jest następujące. Strumień płynu wypływający z dyszy zasilającej Z_1 do przestrzeni D powoduje porywanie cząstek płynu z otoczenia tego strumienia. Jeżeli wprowadzone zostaną ograniczenia ściankami E' i E'' , to ciśnienie w obszarach między strumieniem zasilającym a ściankami E' i E'' obniży się. Jeżeli wprowadzi się celową niesymetrię wykonania elementu, to utworzy się różnica ciśnień działających po obu stronach strumienia zasilającego i strumień przylgnie do ścianki. Element jest tak wykonany, aby to przylgnięcie było stabilne. W elemencie OR niesymetria wykonania jest tak dobrana, że przy braku strumienia wejściowych strumień przylega do ścianki E' i płynie do atmosfery. Pojawienie się strumienia w którymkolwiek kanale wejściowym A_1 powoduje wzrost ciśnienia w obszarze między strumieniem zasilającym i ścianką ograniczającą E' znajdującą się po stronie kanałów wejściowych elementu. Powoduje to przełączenie strumienia zasilającego wypływającego z dyszy Z_1 ku ściance E'' i przepływ tego strumienia do kanału wyjściowego B_1 . Tak więc zrealizowana jest funkcja alternatywy trzech argumentów (OR).

Działanie układu kodera w przykładzie wykonania pokazanym na fig. 4 omówione zostanie dla przypadku, gdy w kanale wejściowym urządzenia odpowiadającym dziesiętnej cyfrze 5 jest przepływ strumienia, co jednocześnie oznacza brak strumienia we wszystkich pozostałych kanałach wejściowych urządzenia. W takiej sytuacji strumień zasilający strumieniowy element logiczny I, wypływający z dyszy Z_1 , nie jest przełączany do kanału wyjściowego B_1 tego elementu, ponieważ w kanałach wejściowych A_1 brak jest strumienia; strumień zasilający płynie kanałem C_1 do atmosfery. W kanale wyjściowym B_1 , który jest jednocześnie kanałem wyjściowym urządzenia odpowiadającym cyfrze a najwyższego rzędu w kodzie dwójkowym, otrzymuje się logiczny sygnał „0”.

Podobnie brak jest strumienia we wszystkich trzech kanałach wejściowych A_3 strumieniowego elementu logicznego III, a więc strumień zasilający ten element, wypływający z kanału Z_3 , nie jest

przełączany do kanału wyjściowego B_3 strumieniowego elementu logicznego III; strumień zasilający płynie kanałem C_3 do atmosfery. Strumień w kanale wyjściowym B_3 strumieniowego elementu logicznego III nie płynie do kanału wejściowego A_2' strumieniowego elementu logicznego II. Również w kanale A_2'' tego elementu, połączonym z kanałem wejściowym urządzenia odpowiadającym cyfrze dziesiętnej 4, brak jest strumienia. Natomiast w kanale A_2''' strumieniowego elementu logicznego II, połączonym z wejściem urządzenia odpowiadającym cyfrze 5 w systemie dziesiętnym jest strumień płynu ze względu na obecność na wejściu urządzenia cyfry dziesiętnej 5, a więc w kanale wyjściowym B_2 strumieniowego elementu logicznego II jest przepływ strumienia.

Wynika to stąd, że w obszarze między strumieniem zasilającym, wypływającym z kanału zasilającego Z_2 a ścianką ograniczającą następuje wzrost ciśnienia powodujący przełączenie strumienia zasilającego w tym elemencie do kanału wyjściowego B_2 . Strumień ten przepływa do kanału wyjściowego b urządzenia odpowiadającego cyfrze o rząd niższej od poprzedniej w kodzie dwójkowym. Tak więc na wyjściu b otrzymuje się sygnał logiczny „1”.

W kanałach wejściowych A_4 strumieniowego elementu logicznego IV, połączonych z kanałami wejściowymi urządzenia odpowiadającymi cyframi dziesiętnym 2 i 3, brak jest strumienia ze względu na niewybranie na wejściu urządzenia żadnej z tych cyfr. W trzecim kanale wejściowym A_4' strumieniowego elementu logicznego IV, połączonym z kanałem wyjściowym B_3 strumieniowego elementu logicznego III, brak jest strumienia płynu, co zostało opisane powyżej. Tak więc strumień zasilający strumieniowy element logiczny IV wypływający z kanału zasilającego Z_4 , nie jest przełączany do kanału wyjściowego B_4 tego elementu, a więc w tym kanale, stanowiącym jednocześnie kanał wyjściowy urządzenia c, odpowiadającym cyfrze o rząd niższej od poprzedniej w kodzie dwójkowym, jest sygnał logiczny „0”.

W kanałach wejściowych A_6 strumieniowego elementu logicznego VI, połączonych z wejściami urządzenia odpowiadającymi cyframi dziesiętnym I i 3 brak jest strumienia płynu. Natomiast w kanale wejściowym A_6' tego elementu, połączonym z wejściem urządzenia odpowiadającym cyfrze dziesiętnej 5 jest strumień płynu. Powoduje on wzrost ciśnienia w obszarze między strumieniem zasilającym strumieniowy element logiczny VI, wypływającym z kanału zasilającego Z_6 i ścianką ograniczającą, co daje przełączenie strumienia zasilającego w tym elemencie do kanału wyjściowego B_6 tego elementu. Kanał wyjściowy B_6 strumieniowego elementu logicznego VI jest połączony z kanałem wejściowym A_5' strumieniowego elementu logicznego V, a więc w kanale tym jest przepływ strumienia płynu. W pozostałych dwóch kanałach wejściowych A_5 strumieniowego elementu logicznego V, połączonych z kanałami wejściowymi urządzenia odpowiadającymi dziesiętnym cyframi 7 i 9 brak jest strumienia płynu. Jednakże przepływ jednego choćby strumienia powoduje wzrost ciśnienia w

obszarze między strumieniem zasilającym strumieniowy element logiczny V i ścianką ograniczającą co, daje przełączenie strumienia zasilającego w tym elemencie do kanału wyjściowego B₅ tego elementu. Strumień ten płynie do kanału wyjściowego urządzenia odpowiadającego cyfrze d najniższego rzędu w kodzie dwójkowym, a zatem w kanale tym pojawia się sygnał logiczny „1”. Dodać należy, że kanały wejściowe urządzenia odpowiadające dziesiętnym cyfrom 1, 3, 5, 7 i 9 można łączyć ze strumieniowymi elementami logicznymi V i VI w dowolnym porządku np. 3 i 5 z elementem V i 1, 7 oraz 9 z elementem VI, lub też 1 i 3 z elementem V i 5, 7 oraz 9 z elementem VI itp. a urządzenie nadal będzie pracowało prawidłowo.

Stan wyjść: a, b, c i d jest następujący

a	b	c	d
0	1	0	1

co jest wyrażeniem dwójkowym określającym cyfrę dziesiętną 5.

Strumieniowe kody dziesiętno-dwójkowe według wynalazku można stosować w układach wejściowych dyskretnych układów strumieniowych, w których istnieje często konieczność wprowadzenia danych cyfrowych, na przykład do ograniczenia wartości minimalnej lub maksymalnej parametru przedstawianego cyfrowo. Wielkość tego parametru porównywana jest zwykle przez komparator z wartością żadaną ograniczenia. Strumieniowe układy dyskretnie pracują jednak zwykle w kodach dwójkowych i sygnał ograniczenia musi być wówczas podany także w kodzie dwójkowym. W celu ułatwienia pracy i uniknięcia pomyłek zastosowanie urządzenia według wynalazku pozwala zadawać sygnał ograniczenia w systemie dziesiętnym, a układ strumieniowy przetworzy go na sygnał dwójkowy. Inne zastosowania koderów dziesiętno-dwójkowych, to cyfrowe urządzenia wejściowe do strumieniowych układów analogowych.

Zastrzeżenia patentowe

1. Koder strumieniowy do zestawów strumieniowych zawierających elementy logiczne OR, **znamienny tym**, że kanały wejściowe odpowiadające cyfrom jeden do dziewięć w układzie dziesiętnym

połączone są z odpowiadającymi im strumieniowymi logicznymi elementami OR tak, że strumień w kanale wyjściowym odpowiadający cyfrze (a) najwyższego rzędu w kodzie dwójkowym otrzymywany jest z pierwszego strumieniowego elementu logicznego OR (I), którego kanały wejściowe stanowią kanały odpowiadające cyfrom osiem i dziewięć systemu dziesiętnego, strumień w kanale wyjściowym odpowiadający cyfrze (b) o rząd niższej w kodzie dwójkowym otrzymywany jest z drugiego strumieniowego elementu logicznego OR (II), którego kanały wejściowe stanowią kanały odpowiadające cyfrom cztery i pięć systemu dziesiętnego oraz wyjście trzeciego elementu logicznego OR (III), którego dwa kanały wejściowe połączone są kanałami odpowiadającymi cyfrom sześć i siedem systemu dziesiętnego, strumień w kanale wyjściowym odpowiadający cyfrze (c) o rząd niższej od poprzedniej w kodzie dwójkowym otrzymywany jest z czwartego strumieniowego elementu logicznego OR (IV), którego kanały wejściowe stanowią kanały odpowiadające cyfrom dwa i trzy systemu dziesiętnego oraz kanał wyjściowy trzeciego elementu logicznego OR (III), strumień w kanale wyjściowym odpowiadający cyfrze (d) najniższego rzędu w kodzie dwójkowym jest otrzymywany z piątego elementu logicznego OR (V), którego kanały wejściowe stanowią kanały odpowiadające dwóm z pięciu dziesiętnych cyfr nieparzystych i kanał wyjściowy szóstego elementu logicznego OR (VI), którego kanały wejściowe połączone są z kanałami odpowiadającymi pozostałym trzem dziesiętnym cyfrom nieparzystym realizując liczenie w kodzie 8421.

2. Koder strumieniowy według zastrz. 1, **znamienny tym**, że ma połączenie pomiędzy kanałem wejściowym odpowiadającym cyfrze dziewięć w systemie dziesiętnym i trzecim kanałem wejściowym (X) trzeciego strumieniowego elementu logicznego OR (III), realizując liczenie w zmodyfikowanym kodzie 8421.

3. Koder strumieniowy według zastrz. 1, **znamienny tym**, że ma połączenie pomiędzy kanałem wyjściowym odpowiadającym cyfrze (a) najwyższego rzędu w kodzie dwójkowym i trzecim kanałem wejściowym (X) trzeciego elementu logicznego OR (III), realizując liczenie w kodzie 2421.

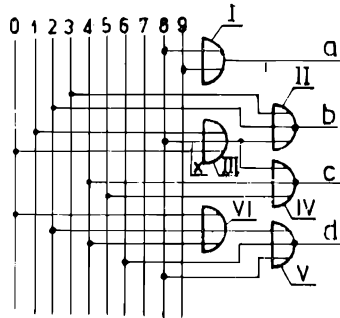


FIG. 1

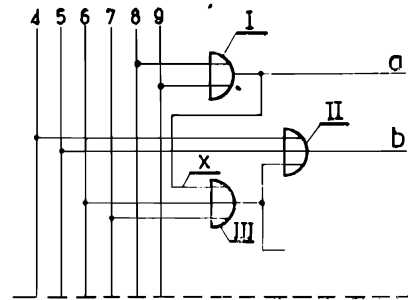


FIG. 2

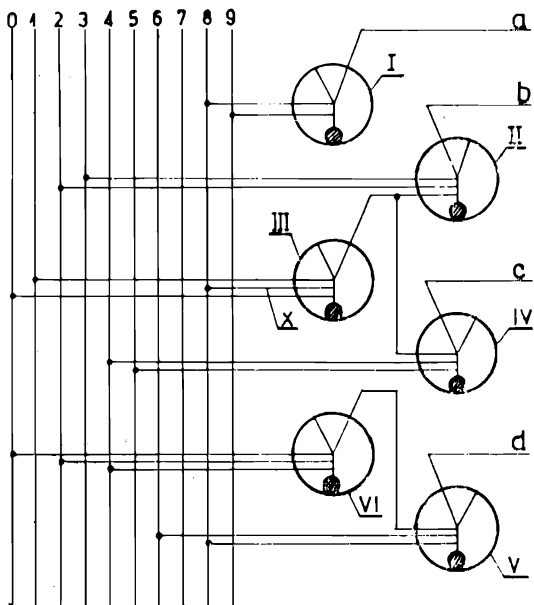


FIG. 1a

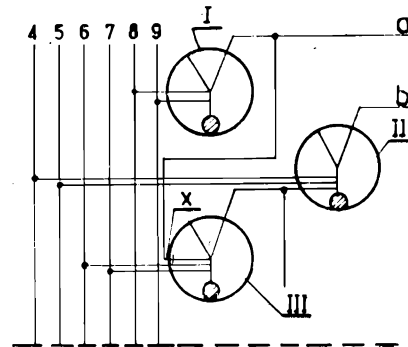


FIG. 2a

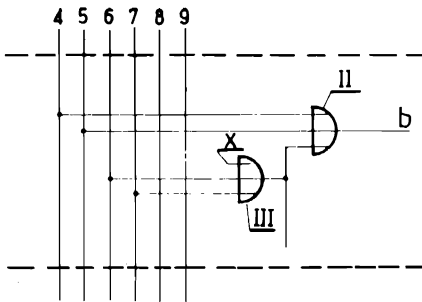


FIG. 3

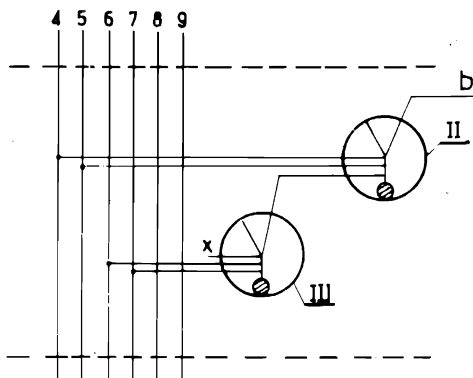


FIG. 3a

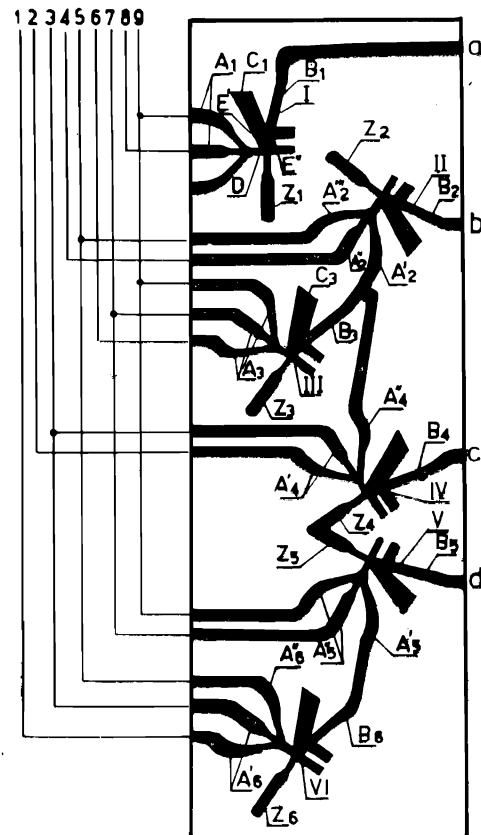


FIG. 4