



(12)发明专利

(10)授权公告号 CN 104977968 B

(45)授权公告日 2017.01.18

(21)申请号 201410147047.0

(22)申请日 2014.04.14

(65)同一申请的已公布的文献号

申请公布号 CN 104977968 A

(43)申请公布日 2015.10.14

(73)专利权人 北京工业大学

地址 100124 北京市朝阳区平乐园100号

(72)发明人 侯立刚 武威 万培元 林平分

(74)专利代理机构 北京思海天达知识产权代理
有限公司 11203

代理人 纪佳

(51)Int.Cl.

G05F 1/567(2006.01)

审查员 刘敬坤

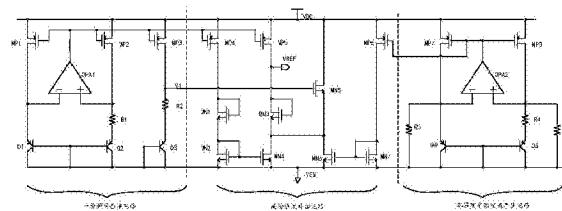
权利要求书2页 说明书4页 附图3页

(54)发明名称

一种高阶温度补偿的带隙基准电路

(57)摘要

一种高阶温度补偿的带隙基准电路，属于电子电路技术领域。具体包括一阶带隙基准电路，高阶温度补偿电路，以及零温度系数电流产生电路。本发明基于传统一阶温度补偿的带隙基准电路，利用工作在亚阈值区的MOS管电压-电流特性，产生与温度呈指数关系的高阶项，叠加于一阶带隙基准电压上，进而得到具有高阶温度补偿的带隙基准电压，比传统带隙基准具有更低的温度系数。该电路可以应用于振荡器、数据转换器等各种模拟集成电路中。



1. 一种高阶温度补偿的带隙基准电路，其特征在于，包括一阶带隙基准电路，零温度系数电流产生电路，以及高阶温度补偿电路；所述一阶带隙基准电路用于产生具有一阶温度补偿的带隙基准电压，以及与绝对温度成正比的电流即PTAT电流；所述零温度系数电流产生电路用于产生具有一阶温度补偿的零温度系数电流；所述高阶温度补偿电路利用一阶带隙基准电路所产生的PTAT电流为亚阈值区的晶体管MN3提供偏置，利用零温度系数电流产生电路所产生的一阶温度补偿的零温度系数电流为亚阈值区的晶体管MN5提供偏置，MN3和MN5的栅源电压之差与温度呈指数关系，用作温度补偿的高阶项，叠加在一阶带隙基准电压上，进而得到具有高阶温度补偿的带隙基准电压。

2. 根据权利要求1所述的高阶温度补偿的带隙基准电路，其特征在于，所述一阶带隙基准电路包括，PMOS管：MP1、MP2、MP3，运算放大器：OPA1，电阻：R1、R2，三极管：Q1、Q2、Q3；其中，MP1的栅极为OPA1的输出节点，并且与MP2的栅极和MP3的栅极相连，MP1的漏极与Q1的发射极相连，并且接至OPA1的反相输入端，MP1的源级连接电源电压；MP2的漏极与R1的一端相连，并且接至OPA1的同相输入端，MP2的源级连接电源电压；MP3的漏极与R2的一端相连，MP3的源级连接电源电压；电阻R1的另一端与Q2的发射极相连；电阻R2的另一端与Q3的发射极相连；Q1、Q2、Q3的基极和集电极均连接至地。

3. 根据权利要求1所述的高阶温度补偿的带隙基准电路，其特征在于，所述零温度系数电流产生电路包括，PMOS管：MP7、MP8，运算放大器：OPA2，电阻：R3、R4、R5，三极管：Q4、Q5；其中，MP7的栅极为OPA2的输出节点，并且连接MP8的栅极，MP7的漏极与R3的一端、Q4的发射极相连，并且接至OPA2的反相输入端，MP7的源级接至电源电压；MP8的漏极与R4的一端、R5的一端相连，并且接至OPA2的同相输入端，MP8的源级接至电源电压；R3的另一端接至地；R4的另一端与Q5的发射极相连；R5的另一端接至地；Q4、Q5的基极和集电极均接至地。

4. 根据权利要求1所述的高阶温度补偿的带隙基准电路，其特征在于，所述高阶温度补偿电路包括，PMOS管：MP4、MP5、MP6，NMOS管：MN1、MN2、MN3、MN4、MN5、MN6、MN7；其中，MP4的栅极与MP3的栅极、MP5的栅极相连，MP4的漏极与MN1的栅极和漏极相连，MP4的源级接至电源电压；MP5的漏极与MN3的栅极和漏极相连，MP5的源级接至电源电压；MP6的栅极与MP7的栅极相连，MP6的漏极与MN7的栅极和漏极、MN6的栅极相连，MP6的源级接至电源电压；MN1的源级与MN2的栅极和漏极、MN4的栅极相连；MN2的源级接至地；MN3的源级与MN4的漏极、MN5的源级、MN6的漏极相连；MN4的源级接至地；MN5的栅极与MP3的漏极相连，MN5的漏极接至电源电压；MN6、MN7的源级均接至地。

5. 根据权利要求2所述的高阶温度补偿的带隙基准电路，其特征在于，所述运算放大器包括，PMOS管：MP9、MP10、MP11、MP12、MP13、MP14，NMOS管：MN8、MN9、MN10、MN11，电阻R6；其中，MP9的栅极与R6的一端、MP10的漏极相连，MP9的漏极与MP10的源级相连，MP9的源级接至电源电压；MP10的栅极与R6的另一端、MN8的栅极和漏极相连；MP11的栅极和漏极接在一起，并且与MP12的栅极、MN9的漏极相连，MP11的源级接至电源电压；MP12的漏极与MP13的源级、MP14的源级相连，MP12的源级接至电源电压；MP13的栅极作为运算放大器的同相输入端，MP13的漏极与MN10的栅极和漏极、MN11的栅极相连；MP14的栅极作为运算放大器的反相输入端，MP14的漏极与MN11的漏极相连；MN8、MN9、MN10、MN11的源级均接至地。

6. 根据权利要求3所述的高阶温度补偿的带隙基准电路，其特征在于，所述运算放大器包括，PMOS管：MP15、MP16、MP17、MP18、MP19、MP20，NMOS管：MN12、MN13、MN14、MN15，电阻R7；

其中,MP15的栅极与R7的一端、MP16的漏极相连,MP15的漏极与MP16的源级相连,MP15的源级接至电源电压;MP16的栅极与R7的另一端、MN12的栅极和漏极相连;MP17的栅极和漏极接在一起,并且与MP18的栅极、MN13的漏极相连,MP17的源级接至电源电压;MP18的漏极与MP19的源级、MP20的源级相连,MP18的源级接至电源电压;MP19的栅极作为运算放大器的同相输入端,MN14的漏极与MP19的栅极和漏极、MN15的栅极相连;MP20的栅极作为运算放大器的反相输入端,MP20的漏极与MN15的漏极相连;MN12、MN13、MN14、MN15的源级均接至地。

7. 根据权利要求2所述的高阶温度补偿的带隙基准电路,其特征在于,所述三极管Q1、Q2、Q3的发射极面积比值为1:8:1。

8. 根据权利要求3所述的高阶温度补偿的带隙基准电路,其特征在于,所述三极管Q4、Q5的发射极面积比值比例为1:8,所述电阻R3和R5阻值相等。

一种高阶温度补偿的带隙基准电路

技术领域

[0001] 本发明属于集成电路领域,特别涉及一种高阶温度补偿的带隙基准电路。

背景技术

[0002] 带隙基准电路用于产生与温度无关的参考电压,是模拟集成电路中的重要模块,普遍应用于模数转换器(ADC)、数模转换器(DAC)、低压差线性稳压器(LDO)等领域。高性能的带隙基准电路是设计的关键技术之一,它的精度直接决定了整个系统的精度。

[0003] 传统的一阶温度补偿的带隙基准电路的基本原理是利用具有正温度系数的热电压 V_T 与具有负温度系数的三极管基极-发射极电压 V_{BE} 加权相加,从而得到零温度系数的基准电压。由于热电压 V_T 的温度系数是一个固定值,而 V_{BE} 的温度系数本身会随着温度的变化而改变,所以该方法得到的基准电压只能实现一阶温度补偿。

发明内容

[0004] 有鉴于此,本发明的目的在于提供一种新型的高阶温度补偿的带隙基准电路,在传统一阶温度补偿的基础上进一步降低带隙基准电压的温度系数,满足更高精度的应用需求。

[0005] 为解决上述问题,采用了如下技术方案:

[0006] 一种高阶温度补偿的带隙基准电路,包括一阶带隙基准电路,零温度系数电流产生电路,以及高阶温度补偿电路;所述一阶带隙基准电路用于产生具有一阶温度补偿的带隙基准电压,以及与绝对温度成正比的电流(PTAT电流);所述零温度系数电流产生电路用于产生具有一阶温度补偿的零温度系数电流;所述高阶温度补偿电路利用一阶带隙基准电路所产生的PTAT电流为亚阈值区的晶体管MN3提供偏置,利用零温度系数电流产生电路所产生的一阶温度补偿的零温度系数电流为亚阈值区的晶体管MN5提供偏置,MN3和MN5的栅源电压之差与温度呈指数关系,用作温度补偿的高阶项,叠加在一阶带隙基准电压上,进而得到具有高阶温度补偿的带隙基准电压。

[0007] 所述一阶温度补偿带隙基准电路包括,PMOS管:MP1、MP2、MP3,运算放大器:OPA1,电阻:R1、R2,三极管:Q1、Q2、Q3;其中,MP1的栅极为OPA1的输出节点,并且与MP2的栅极和MP3的栅极相连,MP1的漏极与Q1的发射极相连,并且接至OPA1的反相输入端,MP1的源级连接电源电压;MP2的漏极与R1的一端相连,并且接至OPA1的同相输入端,MP2的源级连接电源电压;MP3的漏极与R2的一端相连,得到一阶温度补偿的基准电压(V1),MP3的源级连接电源电压;电阻R1的另一端与Q2的发射极相连;电阻R2的另一端与Q3的发射极相连;Q1、Q2、Q3的基极和集电极均连接至地。

[0008] 所述零温度系数电流产生电路包括,PMOS管:MP7、MP8,运算放大器:OPA2,电阻:R3、R4、R5,三极管:Q4、Q5;其中,MP7的栅极为OPA2的输出节点,并且连接MP8的栅极,MP7的漏极与R3的一端、Q4的发射极相连,并且接至OPA2的反相输入端,MP7的源级接至电源电压;MP8的漏极与R4的一端、R5的一端相连,并且接至OPA2的同相输入端,MP8的源级接至电源电

压;R3的另一端接至地;R4的另一端与Q5的发射极相连;R5的另一端接至地;Q4、Q5的基极和集电极均接至地。

[0009] 所述高阶温度补偿电路包括,PMOS管:MP4、MP5、MP6,NMOS管:MN1、MN2、MN3、MN4、MN5、MN6、MN7;其中,MP4的栅极与MP3的栅极、MP5的栅极相连,MP4的漏极与MN1的栅极和漏极相连,MP4的源级接至电源电压;MP5的漏极与MN3的栅极和漏极相连,MP5的源级接至电源电压;MP6的栅极与MP7的栅极相连,MP6的漏极与MN7的栅极和漏极、MN6的栅极相连,MP6的源级接至电源电压;MN1的源级与MN2的栅极和漏极、MN4的栅极相连;MN2的源级接至地;MN3的源级与MN4的漏极、MN5的源级、MN6的漏极相连;MN4的源级接至地;MN5的栅极接至一阶温度补偿的基准电压(V1),MN5的漏极接至电源电压;MN6、MN7的源级均接至地。从MP5的漏极输出具有高阶温度补偿的基准电压(V_{REF})。

[0010] 本发明可以获得如下有益效果:

[0011] 本发明提供的具有高阶温度补偿的带隙基准电路在一阶温度补偿的带隙基准电压基础上,通过高阶温度补偿电路产生与温度成指数关系的高阶项,用于补偿 V_{BE} 温度系数中的高阶分量,将带隙基准的温度系数从一阶温度补偿时的14.82ppm/℃,降低到高阶温度补偿之后的6.43ppm/℃,因此更能满足高精度的应用需求。

附图说明

[0012] 下面结合附图对本发明做进一步说明:

[0013] 图1为本发明的高阶温度补偿的带隙基准电路图;

[0014] 图2为本发明的一阶温度补偿带隙基准电路所用运算放大器的原理图;

[0015] 图3为本发明的零温度系数电流产生电路所用运算放大器的原理图;

[0016] 图4为本发明的一阶温度补偿带隙基准输出电压的温度特性仿真图;

[0017] 图5为本发明的高阶温度补偿带隙基准输出电压的温度特性仿真图;

具体实施方式

[0018] 下面结合附图所示的实施例对本发明的技术方案作以下详细描述:

[0019] 一种高阶温度补偿的带隙基准电路,包括一阶带隙基准电路,零温度系数电流产生电路,以及高阶温度补偿电路;所述一阶带隙基准电路用于产生具有一阶温度补偿的带隙基准电压,以及与绝对温度成正比的电流(PTAT电流);所述零温度系数电流产生电路用于产生具有一阶温度补偿的零温度系数电流;所述高阶温度补偿电路将PTAT电流和零温度系数电流镜像,分别偏置两个工作在亚阈值区的NMOS管,这两个NMOS管的栅源电压(V_{GS})之差与温度呈指数关系,用作温度补偿的高阶项,叠加在一阶补偿的带隙基准电压上,进而得到具有高阶温度补偿的带隙基准电压 V_{REF} 。

[0020] 如图1所示,本发明的高阶温度补偿的带隙基准电路具体实现为:一阶温度补偿带隙基准电路:MP1的栅极为OPA1的输出节点,并且与MP2的栅极和MP3的栅极相连,MP1的漏极与Q1的发射极相连,并且接至OPA1的反相输入端,MP1的源级连接电源电压;MP2的漏极与R1的一端相连,并且接至OPA1的同相输入端,MP2的源级连接电源电压;MP3的漏极与R2的一端相连,得到一阶温度补偿的基准电压(V1),MP3的源级连接电源电压;电阻R1的另一端与Q2的发射极相连;电阻R2的另一端与Q3的发射极相连;Q1、Q2、Q3的基极和集电极均连接至地。

零温度系数电流产生电路:MP7的栅极为OPA2的输出节点,并且连接MP8的栅极,MP7的漏极与R3的一端、Q4的发射极相连,并且接至OPA2的反相输入端,MP7的源级接至电源电压;MP8的漏极与R4的一端、R5的一端相连,并且接至OPA2的同相输入端,MP8的源级接至电源电压;R3的另一端接至地;R4的另一端与Q5的发射极相连;R5的另一端接至地;Q4、Q5的基极和集电极均接至地。高阶温度补偿电路:MP4的栅极与MP3的栅极、MP5的栅极相连,MP4的漏极与MN1的栅极和漏极相连,MP4的源级接至电源电压;MP5的漏极与MN3的栅极和漏极相连,MP5的源级接至电源电压;MP6的栅极与MP7的栅极相连,MP6的漏极与MN7的栅极和漏极、MN6的栅极相连,MP6的源级接至电源电压;MN1的源级与MN2的栅极和漏极、MN4的栅极相连;MN2的源级接至地;MN3的源级与MN4的漏极、MN5的源级、MN6的漏极相连;MN4的源级接至地;MN5的栅极接至一阶温度补偿的基准电压(V1),MN5的漏极接至电源电压;MN6、MN7的源级均接至地。从MP5的漏极输出具有高阶温度补偿的基准电压(V_{REF})。

[0021] 一阶温度补偿带隙基准电路产生PTAT电流:

$$[0022] I_{PTAT} = \frac{kT \ln N_1}{q R_1}$$

[0023] 上式中,K是波尔兹曼常数,T是绝对温度,q是电子的电荷量,N1是三极管Q2和三极管Q1发射极面积的比值,R1代表电阻R1的阻值。本实施例中N1=8。

[0024] 该PTAT电流被MP3镜像,流过电阻R2转换成PTAT电压,与三极管Q3的发射极-基极电压V_{EB3}累加,得到一阶温度补偿的基准电压V1:

$$[0025] V_1 = V_{bias} + \left(\frac{R_2}{R_1} \right) \frac{kT}{q} \ln N_1$$

[0026] V_{EB3}是负温度系数电压:

$$[0027] V_{bias} = V_G(T_0) + [V_{ss}(T_0) - V_s(T_0)] \left(\frac{T}{T_0} \right)^{\gamma} - (\gamma - \alpha) \frac{kT}{q} \ln \left(\frac{T}{T_0} \right)$$

[0028] 上式中,V_G是0K下硅材料的带隙电压,T是绝对温度,常温T₀=300K,γ、α分别为与三极管基区空穴迁移率和集电极电流相关的温度系数,K是波尔兹曼常数,q是电子的电荷量。

[0029] V_{EB3}的温度系数本身会随着温度的变化而改变,而PTAT电压的正温度系数是一个与温度无关的常量,所以在传统一阶带隙基准电路中,V_{EB3}温度系数的高阶分量T₁ln(T/T₀)没有得到补偿。

[0030] 与一阶温度补偿带隙基准电路的原理类似,零温度系数电流产生电路采用低压带隙基准电路的结构,产生具有一阶温度补偿的零温度系数电流I_{ZT}:

$$[0031] I_{ZT} = \frac{V_{EB4}}{R_3} + \frac{kT \ln N_2}{q R_4}$$

[0032] 上式中,V_{EB4}是三极管Q4的发射极-基极电压,R3代表电阻R3的阻值,K是波尔兹曼常数,T是绝对温度,q是电子的电荷量,N2是三极管Q5和三极管Q4发射极面积的比值,R4代表电阻R4的阻值。本实施例中N2=8。

[0033] 在高阶温度补偿电路中,MP4和MP5镜像PTAT电流,为MN1和MN3提供偏置;MP6、MN7、MN6镜像一阶补偿的零温度系数电流I_{ZT},为MN5提供偏置。MN1、MN3和MN5取相同的较大的W/L,工作在亚阈值区。本实施例中(W/L)₁=(W/L)₃=(W/L)₅=11/1。

[0034] 工作在亚阈值区的NMOS管栅源电压V_{GS}与漏极电流I_D成指数关系:

$$[0035] V_{EB} = \eta \frac{KT}{q} \ln \frac{I_0}{I}$$

[0036] 上式中, η 是亚阈值斜率, K 是波尔兹曼常数, T 是绝对温度, q 是电子的电荷量, I_0 是 NMOS 管的反向饱和电流。

[0037] 采用大尺寸的 MN3 和 MN5 分别用 PTAT 电流和一阶零温度系数电流 I_{ZT} 偏置在亚阈值区, 它们的栅源电压之差为:

$$[0038] \Delta = V_{EB3} - V_{EB5} = \eta \frac{KT}{q} \ln \frac{aI_{PTAT}}{bI_{ZT}}$$

[0039] 上式中, η 是亚阈值斜率, K 是波尔兹曼常数, T 是绝对温度, q 是电子的电荷量, a 表示 MP5 镜像 I_{PTAT} 电流的比例, b 表示 MP6 镜像 I_{ZT} 的比例。

[0040] 将 I_{PTAT} 电流与温度 T 的关系式代入上式, 得到:

$$[0041] \Delta = \eta \frac{KT}{q} \ln \frac{T}{\lambda}$$

[0042] 其中,

$$[0043] \lambda = \frac{aR \ln M_1}{bqI_{ZT} R_1}$$

[0044] 因此, Δ 可以作为温度补偿的高阶项, 用于补偿 V_{EB3} 温度系数中的高阶分量 $T \ln(T/T_0)$ 。

[0045] 将 Δ 叠加在一阶温度补偿的基准电压 V_1 上, 得到具有高阶温度补偿的带隙基准电压 V_{REF} :

$$[0046] V_{REF} = V_1(T_0) + [V_{EB}(T_0) - V_{EB}(T_0) + (\frac{R_1}{R_2}) \frac{KT_0}{q} \ln M_1] \left(\frac{T}{T_0} \right) + [\Delta - (y - a)] \frac{KT}{q} \ln \left(\frac{T}{T_0} \right)$$

[0047] 附图 4 为传统一阶温度补偿的带隙基准电压的温度特性仿真曲线, 在 $-40 \sim +120^\circ\text{C}$ 范围内, V_1 的温度系数为 $14.82 \text{ ppm}/^\circ\text{C}$ 。附图 5 为附图 1 所示高阶温度补偿的带隙基准电路输出电压的温度特性仿真曲线, 在 $-40 \sim +120^\circ\text{C}$ 范围内, V_{REF} 的温度系数只有 $6.43 \text{ ppm}/^\circ\text{C}$ 。

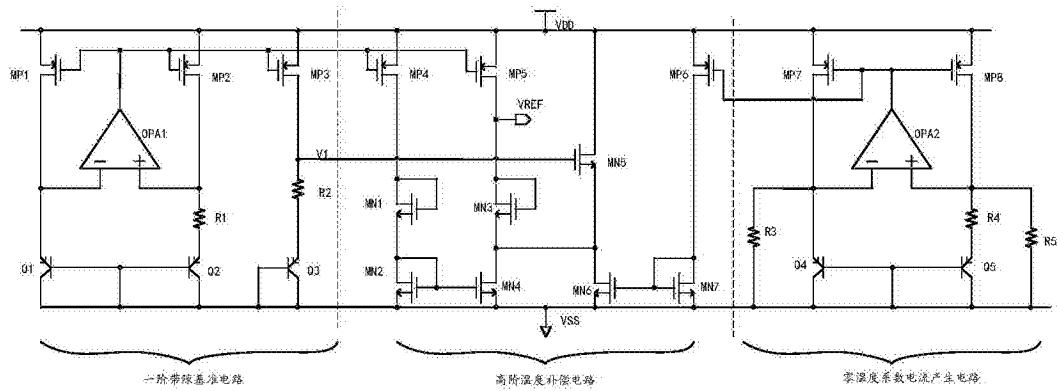


图1

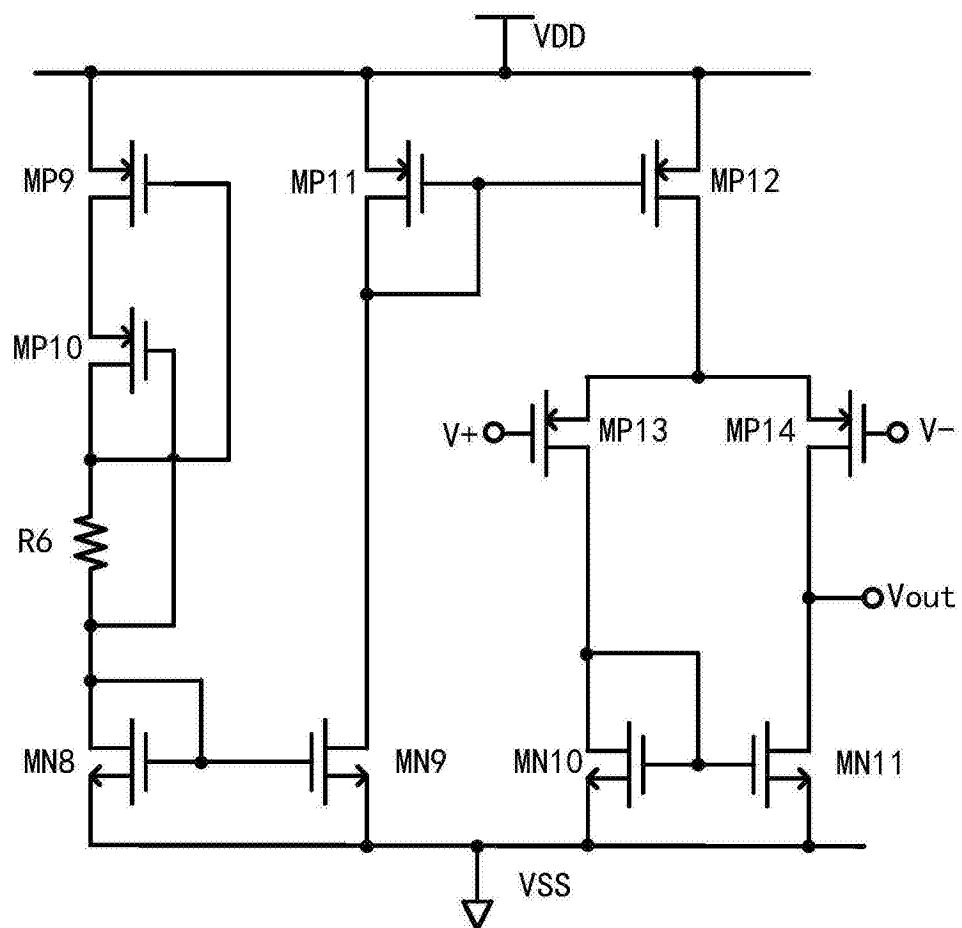


图2

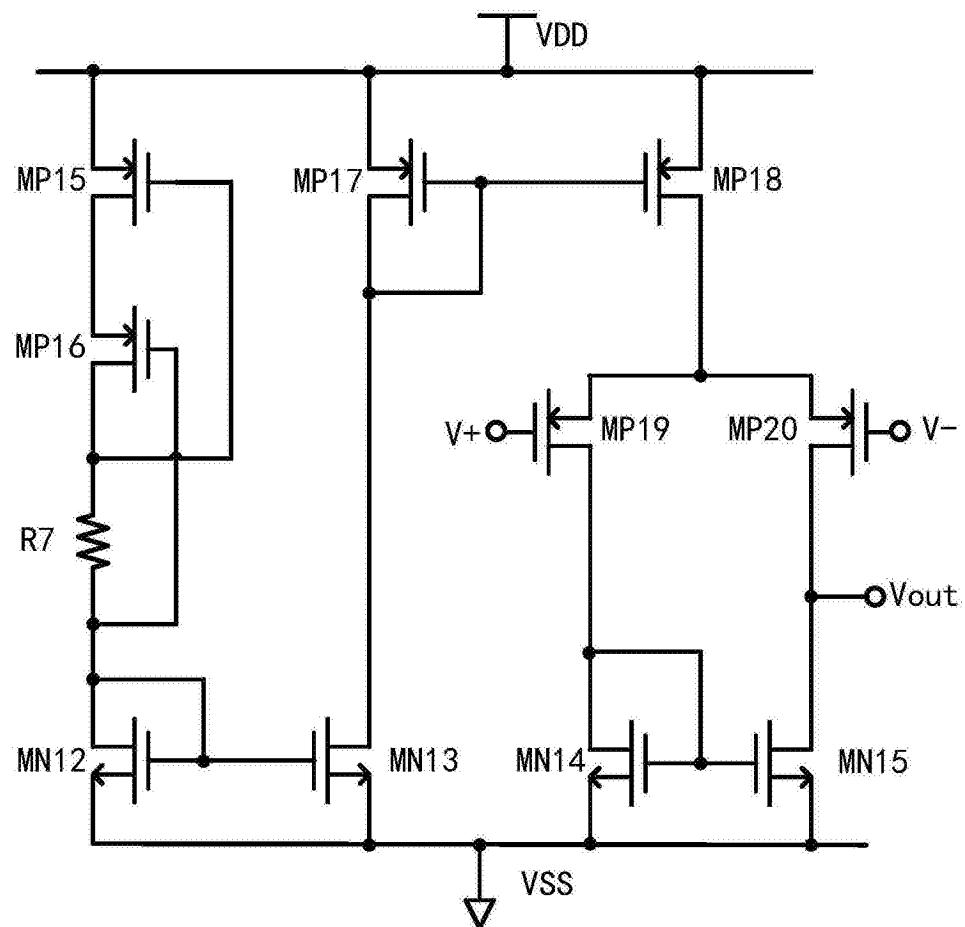


图3

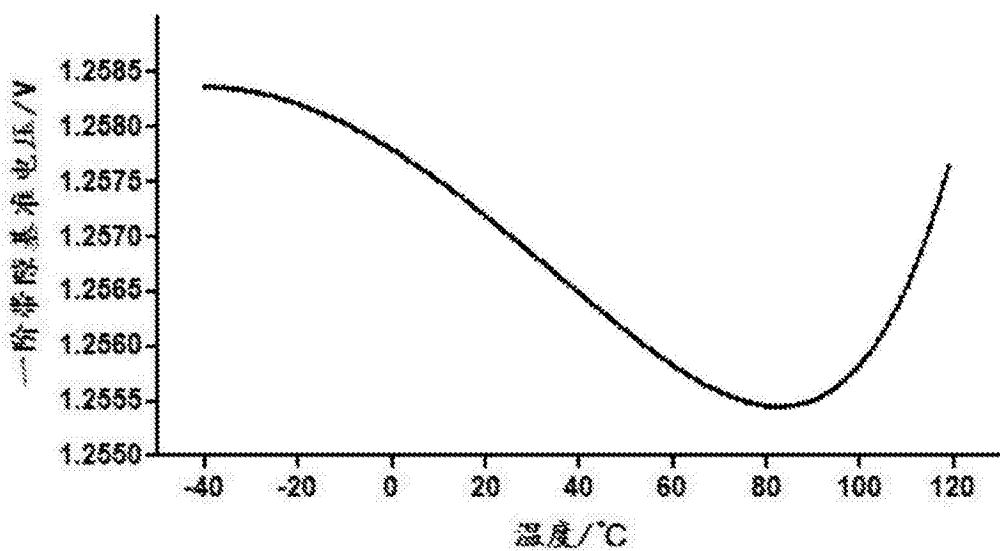


图4

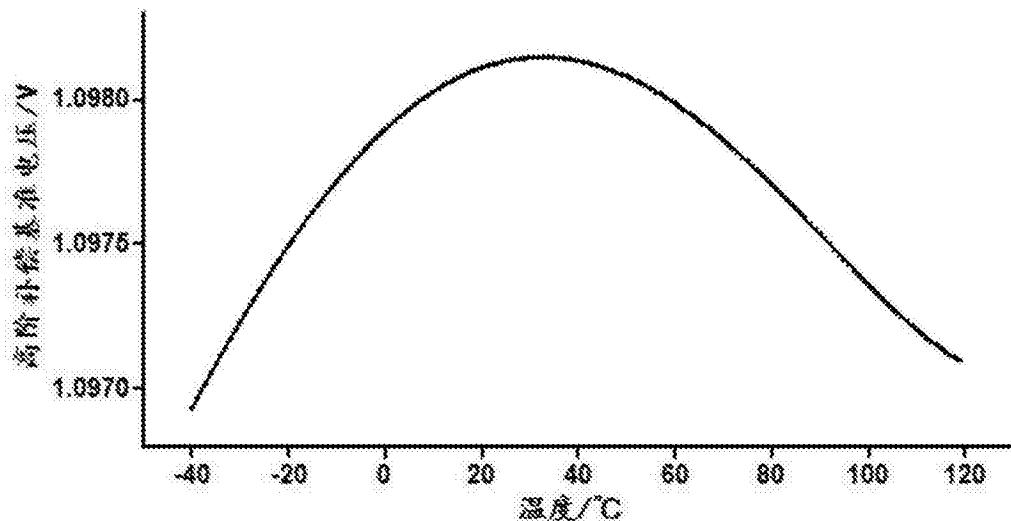


图5