(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 114788420 B
(45)授权公告日 2025.03.18

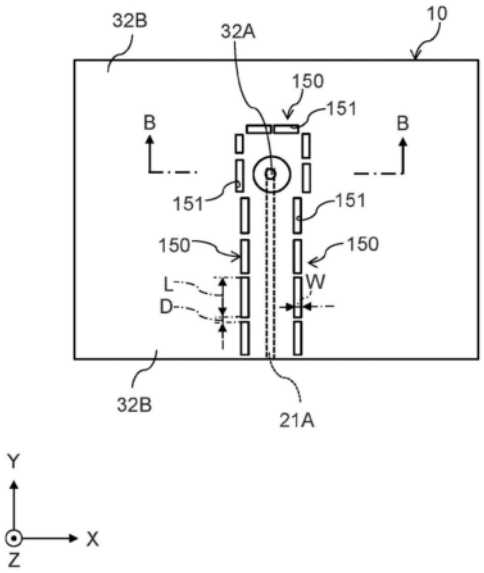
(21)申请号 202180007106.2
(22)申请日 2021.05.10
(65)同一申请的已公布的文献号
申请公布号 CN 114788420 A
(43)申请公布日 2022.07.22
(30)优先权数据
2020-084545 2020.05.13 JP
(85)PCT国际申请进入国家阶段日
2022.06.10
(86)PCT国际申请的申请数据
PCT/JP2021/017769 2021.05.10
(87)PCT国际申请的公布数据
WO2021/230215 JA 2021.11.18
(73)专利权人 住友电工印刷电路株式会社
地址 日本滋贺县
专利权人 住友电气工业株式会社
(72)发明人 新田耕司 上宫崇文 山岸杰
岛田茂树 上田宏 木谷聪志
(74)专利代理机构 北京康信知识产权代理有限责任公司 11240
专利代理师 李丹
(51)Int.Cl.
H05K 1/02(2006.01)
H01P 3/08(2006.01)
H05K 9/00(2006.01)
(56)对比文件
JP 2003152292 A,2003.05.23
JP 2018200982 A,2018.12.20
US 2003188889 A1,2003.10.09
US 5357138 A,1994.10.18
US 5828555 A,1998.10.27
审查员 林鸿
权利要求书2页 说明书7页 附图7页

(54)发明名称

高频电路

(57)摘要

一种高频电路,具备:第一电介质层;电路层,设置在所述第一电介质层上,具备高频信号的传输路径和配置在所述传输路径的周围的接地图案;第二电介质层,设置为使所述电路层位于所述第二电介质层与所述第一电介质层之间;第一导电体层,设置为使所述第一电介质层位于所述第一导电体层与所述电路层之间;第二导电体层,设置为使所述第二电介质层位于所述第二导电体层与所述电路层之间;以及电磁波屏蔽件,设置在所述传输路径的周围,在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个孔的内表面具备接地导电体而构成所述电磁波屏蔽件,所述多个孔是沿包围所述传输路径的方向隔开间隔设置的多个长孔,所述多个长孔各自的沿包围所述传输路径的方向的长度尺寸大于宽度尺寸。



CN 114788420 B

1.一种高频电路,具备:

第一电介质层;

电路层,设置在所述第一电介质层上,具备高频信号的第一传输路径和配置在所述第一传输路径的周围的接地图案;

第二电介质层,设置为使所述电路层位于所述第二电介质层与所述第一电介质层之间;

第一导电体层,设置为使所述第一电介质层位于所述第一导电体层与所述电路层之间;

第二导电体层,设置为使所述第二电介质层位于所述第二导电体层与所述电路层之间;以及

电磁波屏蔽件,设置在所述第一传输路径的周围并包围所述第一传输路径的四侧,

所述第二导电体层具有第二传输路径,

所述第二传输路径与所述第一传输路径电连接,所述第二传输路径是用于所述第一传输路径的外部连接端子,

在连续地贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个孔的内表面具备接地导电体而构成所述电磁波屏蔽件,

所述第一导电体层除了成为所述多个孔的一部分的第一孔以外,整个面由第一接地图案构成,

所述多个孔是沿包围所述第一传输路径的方向隔开间隔设置的多个长孔,

所述多个长孔各自的沿包围所述第一传输路径的方向的长度尺寸大于宽度尺寸。

2.根据权利要求1所述的高频电路,其中,

所述长度尺寸大于所述宽度尺寸的5倍。

3.根据权利要求1或2所述的高频电路,其中,

所述长度尺寸大于所述间隔。

4.根据权利要求3所述的高频电路,其中,

所述长度尺寸大于所述间隔的5倍。

5.根据权利要求1或2所述的高频电路,其中,

所述接地导电体形成为具有与所述长孔的内周形状对应的外周形状的筒状,所述接地导电体的内侧的至少一部分被电介质或导电体填埋。

6.根据权利要求1或2所述的高频电路,其中,

所述电磁波屏蔽件至少具备设置在所述第一传输路径的周围的第一屏蔽件和设置在所述第一屏蔽件的外周侧的第二屏蔽件,

在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个第二孔的内表面具备所述接地导电体而构成所述第一屏蔽件,

所述多个第二孔是沿包围所述第一传输路径的方向隔开间隔设置的多个第一长孔,

所述多个第一长孔各自的沿包围所述第一传输路径的方向的长度尺寸大于宽度尺寸,

在所述多个第二孔的外周侧,在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个第三孔的内表面具备所述接地导电体而构成所述第二屏蔽件,

所述多个第三孔是沿包围所述第一传输路径的方向隔开间隔设置的多个第二长孔，

所述多个第二长孔各自的沿包围所述第一传输路径的方向的长度尺寸大于宽度尺寸，

所述第二屏蔽件配置成屏蔽来自所述多个第一长孔之间的泄漏电磁波。

7.根据权利要求1或2所述的高频电路,其中，

所述高频电路还具备：

覆盖膜,粘贴于所述第一导电体层及所述第二导电体层中的至少一方的表面。

高频电路

技术领域

[0001] 本公开涉及高频电路。

[0002] 本申请主张基于2020年5月13日的日本申请特愿2020-084545的优先权,引用所述日本申请中记载的全部记载内容。

背景技术

[0003] 专利文献1公开了具备与电介质基板的表面接地端及背面接地端电连接的多个屏蔽过孔的结构。

[0004] 在先技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开平8-274513号公报

发明内容

[0007] 本公开的一方面是高频电路。本公开的高频电路具备:第一电介质层;电路层,设置在所述第一电介质层上,具备高频信号的传输路径和配置在所述传输路径的周围的接地图案;第二电介质层,设置为使所述电路层位于其与所述第一电介质层之间;第一导电体层,设置为使所述第一电介质层位于其与所述电路层之间;第二导电体层,设置为使所述第二电介质层位于其与所述电路层之间;以及电磁波屏蔽件,设置在所述传输路径的周围,所述电磁波屏蔽件在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个孔的内表面具备接地导电体而构成,所述多个孔是沿包围所述传输路径的方向隔开间隔设置的多个长孔,所述多个长孔各自的沿包围所述传输路径的方向的长度尺寸大于宽度尺寸。

附图说明

[0008] 图1是实施方式涉及的高频电路的俯视图。

[0009] 图2是图1的B-B截面图。

[0010] 图3是第一导电体层、电路层及第二导电体层的分解立体图。

[0011] 图4是示出实施方式涉及的高频电路的制造工序的前半部分的图。

[0012] 图5是示出实施方式涉及的高频电路的制造工序的后半部分的图。

[0013] 图6是示出高频电路的变形例的俯视图。

[0014] 图7是比较例涉及的高频电路的俯视图。

具体实施方式

[0015] [本公开要解决的技术问题]

[0016] 屏蔽过孔通过在电介质基板形成多个在电介质基板的厚度方向上贯通的俯视观察时为圆形的通孔,并在通孔内设置铜等导电体而形成。屏蔽过孔作为防止电介质基板中

的电磁波的泄漏的电磁波屏蔽件使用。

[0017] 图7示出了在具有信号传输路径101的高频电路100中,以包围信号传输路径101的方式形成有多个屏蔽过孔102的结构的例子。从高频的信号传输路径101辐射不必要的电磁波。电磁波对周边的电路而言成为噪声,使周边的电路的特性劣化。

[0018] 当在信号传输路径101的周边设置有多个屏蔽过孔102时,多个屏蔽过孔102作为电磁波屏蔽件发挥功能。通过该电磁波屏蔽件,能够屏蔽从信号传输路径101泄漏的电磁波。

[0019] 其中,有可能从屏蔽过孔102彼此之间产生电磁波的泄漏。为了更可靠地防止电磁波的泄漏,如图7所示,考虑在信号传输路径101的周围并列配置多列屏蔽过孔102。在这种情况下,产生屏蔽过孔102的数量变得非常多的问题。当屏蔽过孔102的数量变多时,需要大量形成用于屏蔽过孔102的孔,使电路的制造效率降低。

[0020] 另一方面,当从电路的制造效率的观点出发而减少屏蔽过孔102的数量时,电磁波容易从屏蔽过孔102彼此之间泄漏,损害电磁波的屏蔽性。

[0021] 因此,期望有效地防止电磁波的泄漏。

[0022] [本公开的效果]

[0023] 根据本公开,能够有效地防止电磁波的泄漏。

[0024] [1.本公开的实施方式的说明]

[0025] (1)实施方式涉及的高频电路具备:第一电介质层;电路层,设置在所述第一电介质层上,具备高频信号的传输路径和配置在所述传输路径的周围的接地图案;第二电介质层,设置为使所述电路层位于所述第二电介质层与所述第一电介质层之间;第一导电体层,设置为使所述第一电介质层位于所述第一导电体层与所述电路层之间;第二导电体层,设置为使所述第二电介质层位于所述第二导电体层与所述电路层之间;以及电磁波屏蔽件,设置在所述传输路径的周围。由于电路层被第一导电体层及第二导电体层夹着,因此能够防止从传输路径向高频电路的厚度方向的电磁波的泄漏。在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个孔的内表面具备接地导电体而构成所述电磁波屏蔽件。所述多个孔是沿包围所述传输路径的方向隔开间隔设置的多个长孔,所述多个长孔各自的沿包围所述传输路径的方向的长度尺寸大于宽度尺寸。通过形成有电磁波屏蔽件的孔沿包围传输路径的方向形成得较长,与设置圆形的屏蔽过孔的情况相比,即使减少孔的数量,也能够有效地防止电磁波的泄漏。

[0026] (2)优选所述长度尺寸大于所述宽度尺寸的5倍。通过使孔的长度尺寸大于孔的宽度尺寸的5倍,孔变得充分长,能够有效地防止电磁波的泄漏。

[0027] (3)优选所述长度尺寸大于所述间隔。通过使孔的长度尺寸大于孔的间隔,能够有效地防止电磁波的泄漏。

[0028] (4)优选所述长度尺寸大于所述间隔的5倍。通过使孔的长度尺寸大于孔的间隔的5倍,能够有效地防止电磁波的泄漏。

[0029] (5)优选所述多个孔各自连续地贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层。通过连续地贯通的孔,能够更可靠地防止电磁波的泄漏。

[0030] (6)优选所述电磁波屏蔽件至少具备设置在所述传输路径的周围的第一屏蔽件和

设置在所述第一屏蔽件的外周侧的第二屏蔽件,在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个第一孔的内表面具备所述接地导电体而构成所述第一屏蔽件,所述多个第一孔是沿包围所述传输路径的方向隔开间隔设置的多个第一长孔,所述多个第一长孔各自的沿包围所述传输路径的方向的长度尺寸大于宽度尺寸,在所述多个第一孔的外周侧,在贯通所述第一电介质层、所述接地图案、所述第二电介质层、所述第一导电体层及所述第二导电体层的多个第二孔的内表面具备所述接地导电体而构成所述第二屏蔽件,所述多个第二孔是沿包围所述传输路径的方向隔开间隔设置的多个第二长孔,所述多个第二长孔各自的沿包围所述传输路径的方向的长度尺寸大于宽度尺寸,所述第二屏蔽件配置成屏蔽来自所述多个第一长孔之间的泄漏电磁波。在这种情况下,能够更有效地防止电磁波的泄漏。

[0031] (7)优选高频电路还具备:覆盖膜,粘贴于所述第一导电体层及所述第二导电体层中的至少一方的表面。在这种情况下,能够通过覆盖膜确保形成有长孔的高频电路的强度。

[0032] [2.本公开的实施方式的详细情况]

[0033] 以下,在附图中同一附图标记表示同一名称物。

[0034] 图1至图6示出了实施方式涉及的高频电路10。实施方式涉及的高频电路10构成为用于高频信号传输的柔性印刷电路(FPC)。FPC具有在薄且柔软的绝缘体基膜上粘贴有铜箔等导体的结构。需要说明的是,高频电路10并不限于FPC,也可以是形成在刚性基板上的电路。

[0035] 如图2所示,实施方式涉及的高频电路10具备第一电介质层11、电路层21、第二电介质层12、第一导电体层31、第二导电体层32及电磁波屏蔽件150。实施方式涉及的高频电路10具有多层结构,所述多层结构具有三层导电体层。需要说明的是,导电体层的数量并不特别限定,也可以是二层、四层、五层或这以上。在图2中,三层导电体层中的配置在中间的导电体层是具有高频的传输路径21A的电路层21。在作为电路层21的厚度方向的一侧的图2的下侧,配置有作为三层导电体层中的一层的第一导电体层31。在作为电路层21的厚度方向的另一侧的图2的上侧,配置有作为三层导电体层中的剩余的一层的第二导电体层32。

[0036] 如图3所示,电路层21具有传输路径21A和位于传输路径21A的周围的接地图案21B。传输路径21A与接地图案21B之间通过蚀刻被去除,传输路径21A与接地图案21B绝缘。需要说明的是,在图3中,传输路径21A形成为直线状,但也可以弯曲形成。在传输路径21A的周围形成有成为用于后述的电磁波屏蔽件150的孔151的一部分的孔21C。

[0037] 如图2所示,在电路层21与第一导电体层31之间设置有第一电介质层11。即,电路层21设置在第一电介质层11上。换言之,电路层21隔着第一电介质层11设置在第一导电体层31上方。需要说明的是,电路层21与第一电介质层11经由接合剂60接合。如图3所示,第一导电体层31除了成为用于后述的电磁波屏蔽件150的孔151的一部分的孔31C以外,大致整个面由接地图案31B构成。即,第一导电体层31是接地层。

[0038] 接合剂60优选为柔软性、耐热性优异的接合剂。接合剂60例如是改性聚苯醚类、苯乙烯树脂类、环氧树脂类、缩丁醛树脂类及丙烯酸树脂类等各种树脂类的接合剂。

[0039] 接合剂60的主要成分优选为热固化性树脂。作为接合剂60的主要成分的热固化性树脂的固化温度的下限优选为120℃,更优选为150℃。作为接合剂60的主要成分的热固化性树脂的固化温度的上限优选为250℃,更优选为230℃,进一步优选为200℃。当作为接合

剂60的主要成分的热固化性树脂的固化温度大于上述下限时,接合剂60的操作容易。当作为接合剂60的主要成分的热固化性树脂的固化温度小于上述上限时,在使接合剂60固化时,能够抑制通过接合剂60接合的层的热变形。通过抑制上述热变形,能够抑制高频电路10的尺寸精度的降低。

[0040] 接合剂60的相对介电常数的下限越小越优选,但为了满足绝缘性、机械强度等其他条件,现实中1.5被认为是极限。接合剂60的相对介电常数的上限例如为3,优选为2.8,更优选为2.6。另外,当接合剂60的相对介电常数小于上述上限时,在通过高频电路10传输高频信号的情况下能够抑制介电损耗。

[0041] 如图2所示,在电路层21与第二导电体层32之间设置有第二电介质层12。即,第二电介质层12设置为使电路层21位于第二电介质层12与第一电介质层11之间。如图3所示,第二导电体层32除了高频信号的传输路径32A和成为用于电磁波屏蔽件150的孔151的一部分的孔32C以外,大致整个面由接地图案32B构成。即,第二导电体层32是接地层。

[0042] 如图2所示,在电路层21的上下两侧,即图2的Z方向两侧,设置有作为接地层发挥功能的第一导电体层31及第二导电体层32。因此,从传输路径21A辐射的电磁波中向高频电路10的厚度方向两侧即图2的Z方向两侧辐射的电磁波被第一导电体层31及第二导电体层32屏蔽。

[0043] 在从传输路径21A辐射的电磁波中,存在向与图2的XY平面平行的方向辐射的电磁波。向与XY平面平行的方向辐射的电磁波无法被第一导电体层31及第二导电体层32屏蔽,有可能通过第一电介质层11及第二电介质层12向高频电路10外泄漏。鉴于此,实施方式的高频电路10具备用于屏蔽向与XY平面平行的方向辐射的电磁波的电磁波屏蔽件150。需要说明的是,XY平面是与高频电路10的厚度方向垂直的平面。Z方向是高频电路10的厚度方向,相当于上述导电体层的多层结构中的层叠方向。

[0044] 在实施方式涉及的高频电路10中,向Z方向辐射的电磁波被第一导电体层31及第二导电体层32屏蔽。向与XY平面平行的方向辐射的电磁波被电磁波屏蔽件150屏蔽。因此,能够有效地防止从传输路径21A辐射的电磁波向高频电路10外泄露。其结果,能够抑制泄漏电磁波对周边的其他电路的影响。

[0045] 电磁波屏蔽件150构成为在传输路径21A的周围作为屏蔽通过第一电介质层11及第二电介质层12的电磁波的屏蔽壁发挥功能。如图1所示,电磁波屏蔽件150形成为在俯视观察时包围传输路径21A。在实施方式中,多个电磁波屏蔽件150沿包围传输路径21A的方向隔开间隔D设置。

[0046] 如图2所示,电磁波屏蔽件150在贯通第一电介质层11、电路层21的接地图案21B、第二电介质层12、第一导电体层31及第二导电体层32的孔151的内表面具备接地导电体152而构成。在第一导电体层31及第二导电体层32中,在形成于接地图案31B、32B的孔151的内表面设置有接地导电体152。接地导电体152以包围传输路径21A的方式存在,因此能够屏蔽通过第一电介质层11、第二电介质层12的电磁波。需要说明的是,在图1的下侧,传输路径21A没有被电磁波屏蔽件150包围。这仅仅是因为,在作图时,伴随着在图1的下侧省略了传输路径21A的记载而也省略了电磁波屏蔽件150的记载。因此,实际上,电磁波屏蔽件150也能够包围传输路径21A的下侧。

[0047] 如图7所示,现有的屏蔽过孔102通常在俯视观察时为圆形。因此,为了屏蔽泄漏电

磁波,需要以包围信号传输路径101的方式密集地排列多个屏蔽过孔102。与此相对,在图1所示的实施方式中,电磁波屏蔽件150是沿包围传输路径21A的方向细长的形状。即,各电磁波屏蔽件150沿包围传输路径21A的方向的长度尺寸L大于宽度尺寸W。因此,与圆形的屏蔽过孔102相比,能够通过数量较少的电磁波屏蔽件150有效地屏蔽泄漏电磁波。

[0048] 图4及图5示出了实施方式涉及的高频电路10的制造方法。在图4所示的步骤S11中,作为基板的一例,准备两面带铜的氟树脂基板。两面带铜的氟树脂基板具备构成第二电介质层12的氟树脂基板、构成电路层21的铜及构成第二导电体层32的铜。需要说明的是,基板的材料并不限于氟树脂。

[0049] 在步骤S12中,在传输路径21A及传输路径32A的位置形成贯通电路层21、第二电介质层12及第二导电体层32的通孔41。

[0050] 在步骤S13中,通孔41的内部通过镀敷加工被导电体填埋。由此,形成将传输路径21A与传输路径32A电连接的过孔40。传输路径32A例如作为用于传输路径21A的外部连接端子发挥功能。需要说明的是,通孔41的内部表面也可以通过镀敷加工被覆盖,剩余的空间被合成树脂填埋。

[0051] 在步骤S14中,对两面带铜的氟树脂基板的电路层21及第二导电体层32实施蚀刻加工,形成电路层21的传输路径21A和第二导电体层32的传输路径32A。

[0052] 在步骤S15中,在电路层21侧贴合单面氟树脂基板。单面氟树脂基板具备构成第一电介质层11的氟树脂基板和构成第一导电体层31的铜。在步骤S15中,第一电介质层11与电路层21以相面对的方式通过接合剂60贴合。接合剂60例如是接合片。接合片用于基板的层间的接合。接合片具备绝缘性和接合性。

[0053] 在接着步骤S15的步骤S31中,为了形成电磁波屏蔽件150,通过冲压冲孔加工形成从第一导电体层31连续地贯通至第二导电体层32的多个孔151。孔151的形成方法并不限于冲压冲孔加工,但当利用冲压冲孔加工时,能够同时形成多个孔151,是有利的。需要说明的是,孔151也可以通过激光加工形成。

[0054] 多个孔151沿包围传输路径21A的方向隔开间隔D设置。多个孔151分别具有沿包围传输路径21A的方向的长度尺寸L和与长度尺寸L的方向正交的宽度尺寸W。多个孔151分别是长孔。即,多个孔151各自的长度尺寸L大于宽度尺寸W。长度尺寸L优选大于宽度尺寸W的5倍,更优选大于宽度尺寸W的10倍,进一步优选大于宽度尺寸W的15倍,进一步优选大于宽度尺寸W的20倍。通过使长度尺寸L充分大于宽度尺寸W,能够减少孔151的数量。另外,通过使宽度尺寸W充分小于长度尺寸L,能够减小在传输路径21A的周围形成电磁波屏蔽件150所需的区域的面积。

[0055] 长度尺寸L大于间隔D。长度尺寸L优选大于间隔D的5倍,优选大于间隔D的10倍,优选大于间隔D的15倍,进一步优选大于间隔D的20倍。为了抑制间隔D中的电磁波的泄漏,间隔D优选小于通过传输路径21A传输的高频的波长λ的1/4,更优选小于波长λ的1/8,进一步优选小于波长λ的1/16。间隔D越小,越能够抑制电磁波的泄漏。通过使间隔D小于波长λ的1/16,能够充分地减少电磁波的泄漏。

[0056] 通过在多个孔151之间设置间隔D,与较长地连续形成单一的孔151的情况相比,能够抑制高频电路10的强度降低。

[0057] 由于宽度尺寸W越大,电磁波屏蔽件150越厚,因此可容许的间隔D越大。即,当增大

宽度尺寸W时,即使位于多个孔151之间的间隙的间隔D相同,也能够减小电磁波的泄漏。

[0058] 在步骤S32中,通过镀敷加工,在孔151的内表面上形成导电体152。图2示出了导电体152与孔151的整个内表面相接地设置,导电体152形成为具有与孔151的内周形状对应的外周形状的筒状的情况。导电体152可以仅形成在孔151的内表面的表面上,也可以形成为完全填充孔151的内侧。导电体152的内侧可以被合成树脂等电介质填埋,也可以被导电膏等导电体填埋。

[0059] 导电体152将接地图案21B、接地图案31B及接地图案32B电连接。因此,导电体152是接地导电体152。接地导电体152设置在包围传输路径21A的周围的多个孔151各自的内部。因此,形成在多个孔151内的多个接地导电体152作为包围传输路径21A的周围的电磁波屏蔽件150发挥功能。通过接地导电体152能够屏蔽通过第一电介质层11及第二电介质层12辐射的电磁波。

[0060] 即,导电体152将电路层21的接地图案21B与第一导电体层31的接地图案31B电连接。因此,导电体152与接地图案21B、31B成为相同电位,因此成为接地导电体152。由于接地导电体152设置在包围传输路径21A的周围的孔151内,所以作为包围传输路径21A的周围的电磁波屏蔽件150发挥功能。通过位于第一电介质层11内的接地导电体152,能够屏蔽通过第一电介质层11辐射的电磁波。

[0061] 另外,导电体152将电路层21的接地图案21B与第二导电体层32的接地图案32B电连接。因此,导电体152与接地图案21B、32B成为相同电位,因此成为接地导电体152。由于接地导电体152设置在包围传输路径21A的周围的孔151内,所以作为包围传输路径21A的周围的电磁波屏蔽件150发挥功能。通过位于第二电介质层12内的接地导电体152,能够屏蔽通过第二电介质层12辐射的电磁波。

[0062] 在步骤S33中,在第一导电体层31及第二导电体层32各自的表面上,经由接合剂81、82粘贴覆盖膜71、72。覆盖膜71、72例如为聚酰亚胺制成的,保护第一导电体层31及第二导电体层32。通过覆盖膜71、72的粘贴,能够确保形成有孔151的高频电路10的强度。

[0063] 图1所示的多个电磁波屏蔽件150及孔151形成为在传输路径21A的周围以一列包围,但如图6所示,也可以形成为以多列包围。图6示出了多个电磁波屏蔽件150及孔151在内外排列成两列的情况。

[0064] 即,图6所示的电磁波屏蔽件150具备设置在传输路径21A的周围的第一屏蔽件150A和设置在第一屏蔽件150A的外周侧的第二屏蔽件150B。在第二屏蔽件150B的外周侧还可以具备其他屏蔽件。

[0065] 第一屏蔽件150A与孔151同样地,在从第一导电体层31连续地贯通至第二导电体层32的多个第一孔151A的内表面具备接地导电体152而构成。多个第一孔151A分别与孔151同样地是长孔,这里有时称为第一长孔。由多个第一孔151A构成的列构成沿包围传输路径21A的周围的方向隔开间隔设置的第一列。多个第一长孔151A各自的与孔151同样地沿包围传输路径21A的方向的长度尺寸L大于宽度尺寸W。

[0066] 第二屏蔽件150B与孔151同样地,在从第一导电体层31连续地贯通至第二导电体层32的多个第二孔151B的内表面具备接地导电体152而构成。多个第二孔151B分别与孔151同样地是长孔,这里有时称为第二长孔。由多个第二孔151B构成的列构成在多个第一长孔151A的外周侧沿包围传输路径21A的周围的方向隔开间隔设置的第二列。多个第二长孔

151B各自的与孔151同样地沿包围传输路径21A的方向的长度尺寸L大于宽度尺寸W。

[0067] 第二长孔151B配置成存在于与第一长孔151A彼此之间对应的位置。即,第二长孔151B配置成从第一长孔151A的外周侧封堵第一长孔151A彼此之间。因此,由第二长孔151B内的接地导电体152构成的第二屏蔽件150B能够屏蔽来自第一屏蔽件150A之间的泄漏电磁波。像这样,在图6中,作为外侧的电磁波屏蔽件的第二屏蔽件150B的列配置成屏蔽来自作为内侧的电磁波屏蔽件的第一屏蔽件150A的列的泄漏电磁波。通过设置多列电磁波屏蔽件150,能够有效地屏蔽泄漏电磁波。另外,由于第一孔151A及第二孔151B是长孔,因此即使是较少的列数,也能够有效地屏蔽泄漏电磁波。

[0068] 需要说明的是,应该认为本次公开的实施方式在所有方面都是示例而不是限制性的。本发明的范围不是由上述含义表示,而是由权利要求书表示,意图包括与权利要求书等同的含义及范围内的所有变更。

[0069] 附图标记说明

[0070] 10:高频电路;11:第一电介质层;12:第二电介质层;21:电路层;21A:传输路径;21B:接地图案;21C:孔;31:第一导电体层;31C:孔;31B:接地图案;32:第二导电体层;32A:传输路径;32B:接地图案;32C:孔;40:过孔;41:通孔;60:接合剂;71:覆盖膜;72:覆盖膜;81:接合剂;82:接合剂;100:高频电路;101:信号传输路径;102:屏蔽过孔;150:电磁波屏蔽件;150A:第一屏蔽件;150B:第二屏蔽件;151:孔;151A:第一孔、第一长孔;151B:第二孔、第二长孔;152:导电体、接地导电体;L:长度尺寸;W:宽度尺寸;D:间隔。

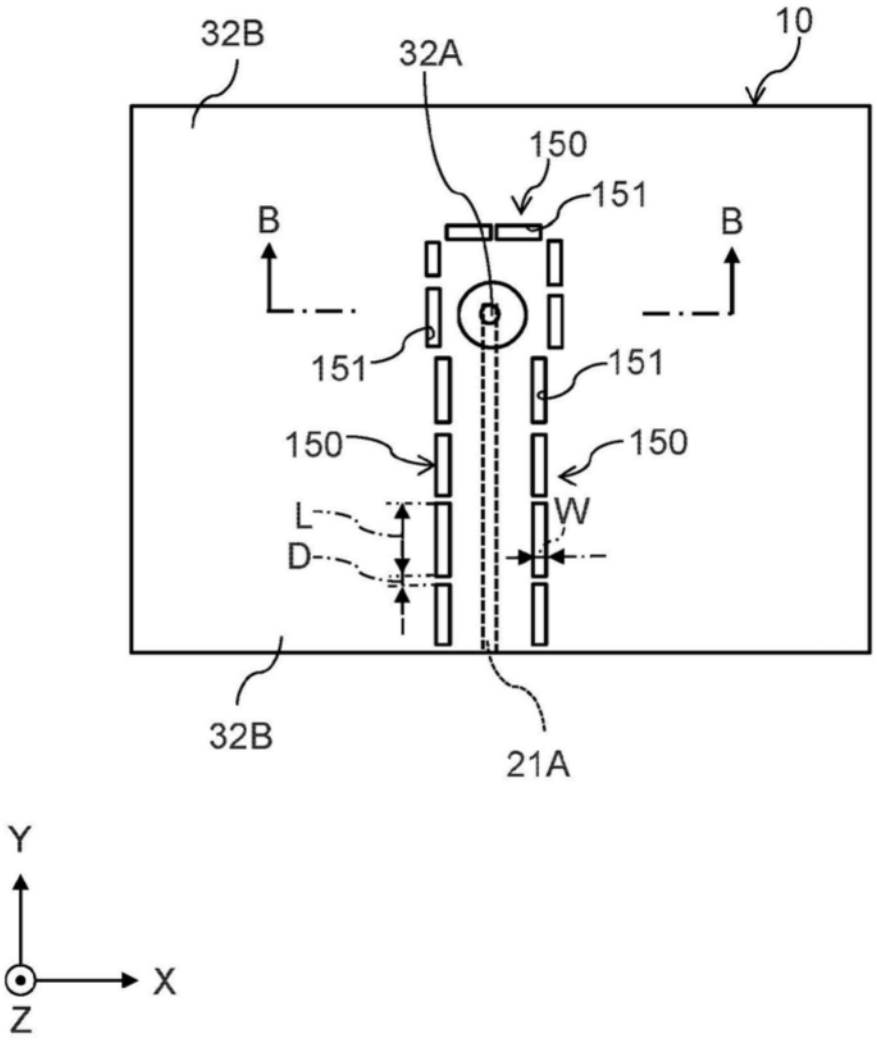


图1

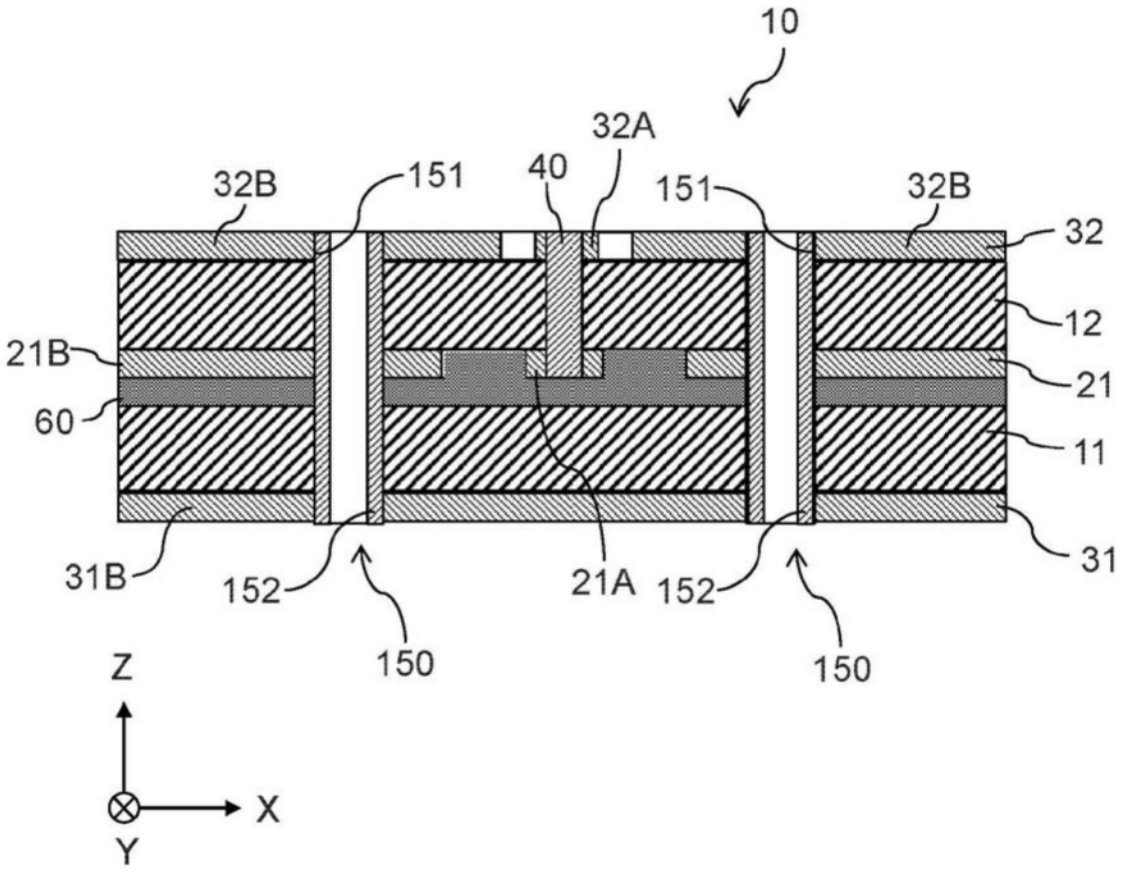

10
32A
32B
151
40
151
32B
32
12
21B
21
60
11
31B
152
21A
152
31
150
150
Z
X
Y

图2

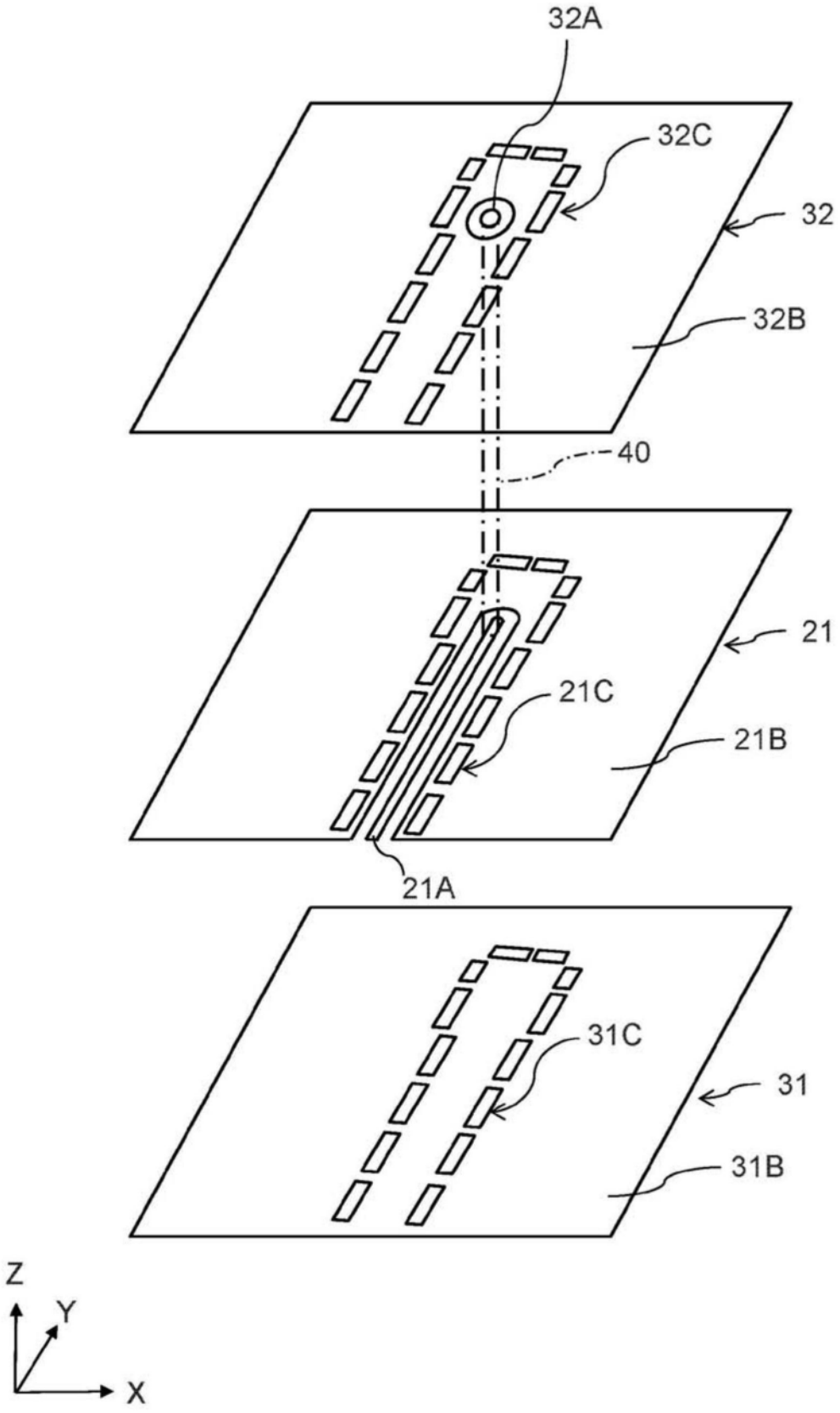


图3

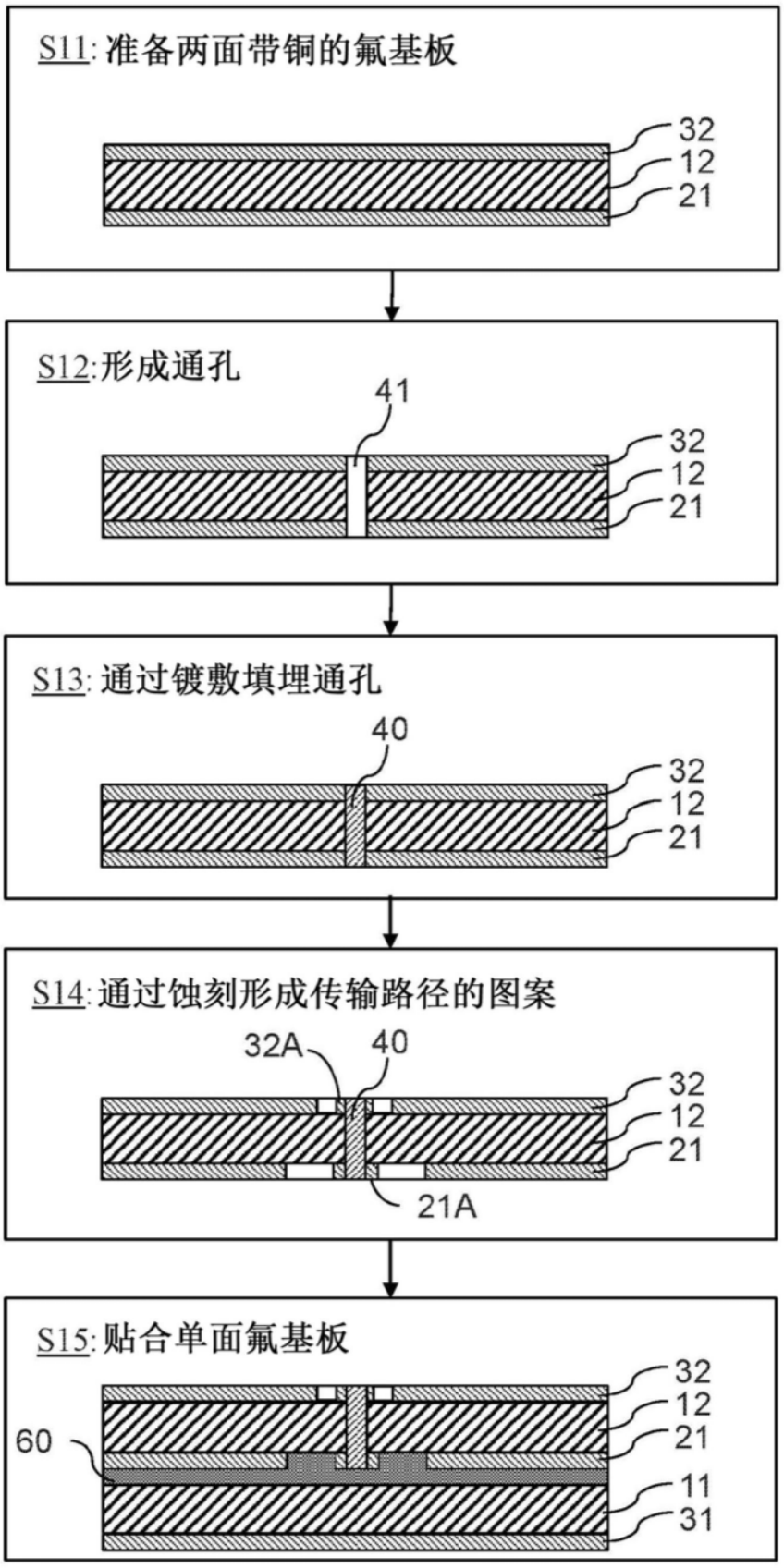

S11: 准备两面带铜的氟基板
32
12
21
S12:形成通孔
41
32
12
21
S13: 通过镀敷填埋通孔
40
32
12
21
S14: 通过蚀刻形成传输路径的图案
32A
40
32
12
21
21A
S15: 贴合单面氟基板
32
12
21
60
11
31

图4

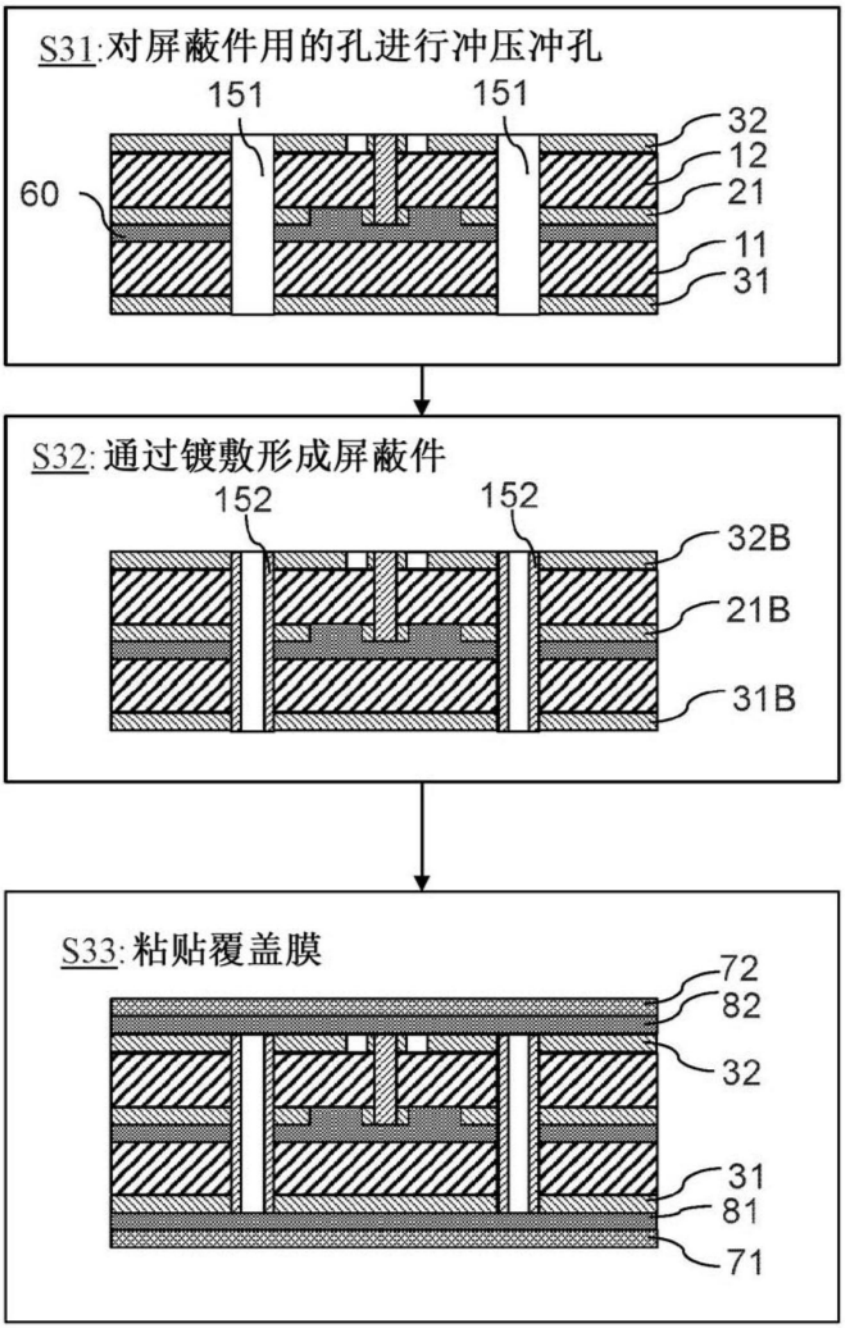

S31:对屏蔽件用的孔进行冲压冲孔
151
151
32
12
21
60
11
31
S32:通过镀敷形成屏蔽件
152
152
32B
21B
31B
S33:粘贴覆盖膜
72
82
32
31
81
71

图5

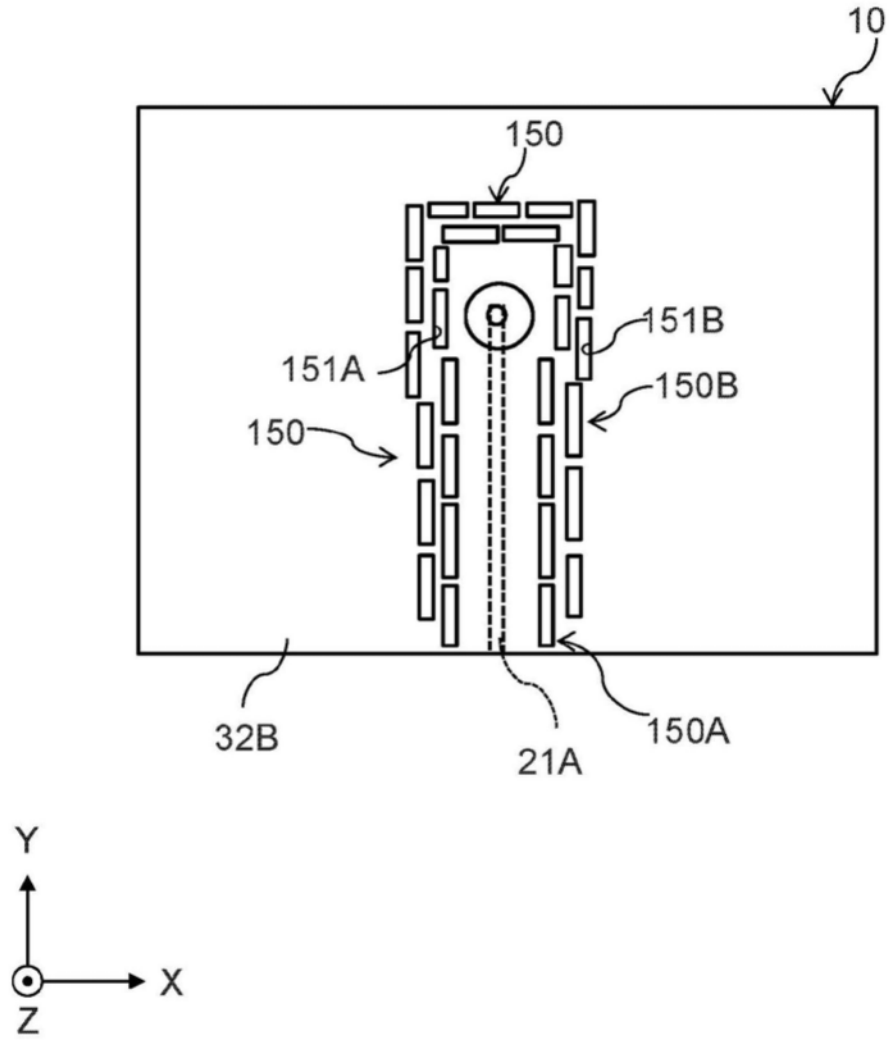


图6

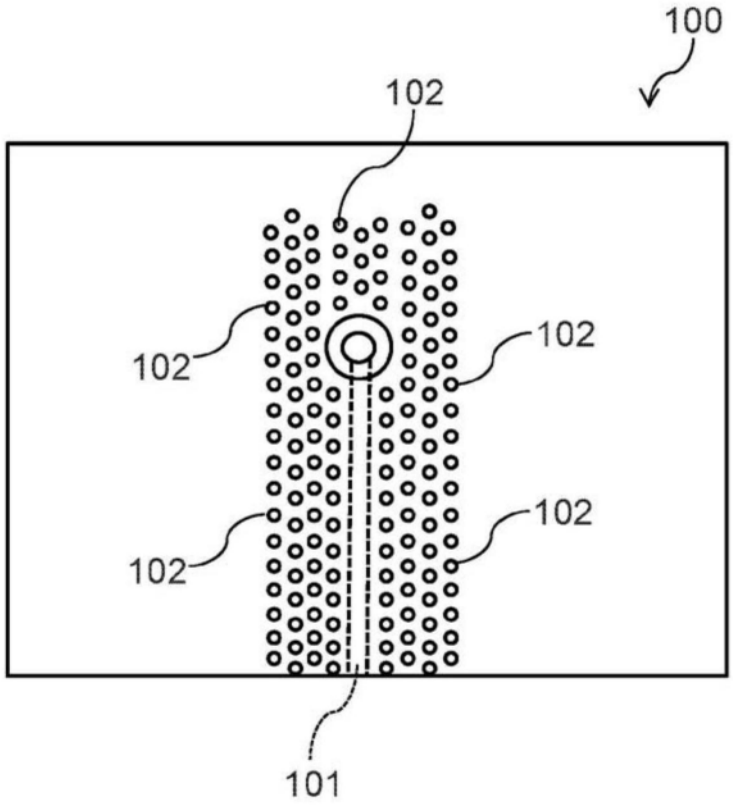


图7