



# [12] 发明专利申请公开说明书

[21] 申请号 96122860.1

[43]公开日 1997年8月27日

[11] 公开号 CN 1158024A

[22]申请日 96.10.18

[30]优先权

[32]95.10.19 [33]JP [31]271190 / 95

[71]申请人 东芝株式会社

地址 日本国神奈川县

[72]发明人 足立道洋

[74]专利代理机构 上海专利商标事务所

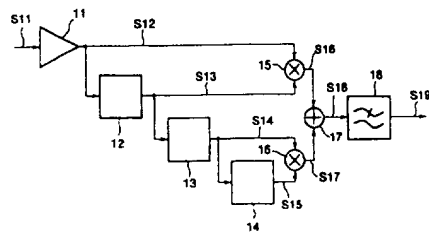
代理人 沈昭坤

权利要求书 2 页 说明书 6 页 附图页数 10 页

[54]发明名称 延迟型调频解调电路

[57]摘要

本发明延迟型调频解调电路，即使在使用具有比较平缓衰减特性的低通滤波器的情况下也能够充分去除运算输出信号中的高次谐波。该电路具备：在比调频输入信号向正方向偏移最大频率时的信号周期的 1/2 短的时间内得到延迟时间依序变大的第 1~第 3 信号的第 1~第 3 延迟电路、将输入信号与第 1 信号相乘的第 1 乘法电路，以及将第 1 乘法电路和第 2 乘法电路的输出信号相加的加法电路。



# 权 利 要 求 书

1. 一种延迟型调频解调电路, 其特征在于, 具备:

5 得到比输入信号延迟比调频输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的任何时间的第 1 信号的第 1 种手段、

在比所述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的时间内得到比输入信号延迟长于上述第 1 信号的延迟时间的任意时间的第 2 信号的第 2 种手段、

10 在比所述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的时间内得到比输入信号延迟长于所述第 2 信号的延迟时间的任意时间的第 3 信号的第 3 种手段、

将所述输入信号和所述第 1 信号相乘的第 1 乘法电路、

将所述第 2 信号和所述第 3 信号相乘的第 2 乘法电路、以及

15 将所述第 1 乘法电路的输出信号和第 2 乘法电路的输出信号相加的加法电路。

2. 根据权利要求 1 所述的延迟型调频解调电路, 其特征在于,

所述第 1 种手段是使输入信号延迟比所述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的任何时间的第 1 延迟电路;

20 所述第 2 种手段是在比所述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的时间内得到比输入信号延迟比上述第 1 信号的延迟时间长的任意时间的第 2 信号的第 2 延迟电路;

所述第 3 种手段是在比所述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的时间内得到比输入信号延迟比所述第 2 信号的延迟时间长的任意时间的第 3 信号的第 3 延迟电路。

25 3. 根据权利要求 1 所述的延迟型调频解调电路, 其特征在于,

所述第 1 种手段是使所述输入信号延迟载波周期的  $1/8$  的时间的第 1 延迟电路;

所述第 2 种手段是使所述第 1 信号延迟载波周期的  $1/8$  的时间的第 2 延迟电路;

30 所述第 3 种手段是使所述第 2 信号延迟载波周期的  $1/8$  的时间的第 3 延迟电路。

4. 根据权利要求 1 所述的延迟型调频解调电路, 其特征在于,

所述第 1 种手段是使所述输入信号延迟载波周期的  $1/8$  的时间的第 1 延迟电路;

35 所述第 2 种手段是使所述输入信号延迟载波周期的  $1/4$  的时间的第 2 延迟电

路;

所述第 3 种手段是使所述输入信号延迟载波信号周期的  $\frac{3}{8}$  的时间的第 3 延迟电路。

5

# 说明书

## 延迟型调频解调电路

5 本发明涉及调频解调电路，特别是涉及延迟型调频解调电路，该电路用于例如 EIAJ(日本工业标准会，即日本电子工业协会)制电视双伴音广播接收装置和家用磁带录像机放像装置(VTR)等。

在相对于载波信号的频率，频带占有率大的调频信号，例如 EIAJ 制电视双伴音广播的副声信号和家用磁带录像机的辉度记录信号等解调时，一般使用图 10 所示的延迟型调频解调电路。

在图 10 的调频解调电路中，101 是限幅放大器(振幅限制放大器)，102 是延迟电路，103 是乘法电路，104 是 LPF(低通滤波器)。

图 11 是表示在图 10 的延迟型调频解调电路中，输入信号周期的  $1/4$  时间与延迟电路的延迟时间相等时的动作的各部分波形例。

15 图 12 是表示在图 10 的延迟型调频解调电路中，输入频率比图 11 所示的频率低时的动作的各部分波形例。

图 13 是表示在图 10 的延迟型调频解调电路中，输入频率比图 11 所示的频率高时的动作的各部分波形例。

下面对图 10 的延迟型调频解调电路中的调频解调的动作原理，以 EIAJ 制的电视双伴音广播的接收信号中所含的副声信号(调频信号)X 例如图 14(a)所示输入的情况为例，参照图 11 ~ 图 13 的波形图加以说明。

调频的输入信号(调频信号)(S101)由被限幅放大器 101 整形后分为两路，一路信号(S102)被直接输入乘法电路，另一路信号被第 1 延迟电路 102 延迟一定时间。该延迟信号(S103)也输入所述乘法电路 103，乘法电路 103 将两个输入信号相乘，输出乘法运算输出信号(S104)。该乘法运算输出信号(S104)的工作周期在输入信号的周期为延迟时间的 2 倍以上的范围内与输入频率成比例变化。

已有的延迟型调频解调电路，在输入信号和将其延迟一定时间的信号相乘的原理方面，使乘法运算输出信号(S104)中，如图 14(b)所示，产生以输入信号频率的两倍为基波的高次谐波成份。

30 因此，一旦借助于低通滤波器 104 使乘法运算输出信号(S104)变得平滑，即得到与乘法运算输出信号(S104)的工作周期成比例的信号电压(S105)。也就是说，借助于使用低通滤波器 104 滤除输入信号频率 2 倍的高次谐波，可以得到与输入信号频率成正比的调频解调信号(副声信号)。

又，所述延迟电路的延迟时间是任意的，而在输入信号周期为延迟时间的 2 倍以下的范围内，如图 15 所示，调频解调输出电压变得与输入频率不成正比。

因而，为了无畸变地进行调频解调，延迟电路的延迟时间必须设计得比输入信号朝正方向偏移最大频率时的信号周期的  $1/2$  短。在延迟时间为载波周期的  $1/4$  的情况下，能够无畸变地进行调频解调的范围达到最大，因此，通常将延迟时间设计为载波周期的  $1/4$ 。

5 但是，像上述 EIAJ 制的电视双伴音广播接收装置的副声信号和家用 VTR 放像装置的辉度记录信号那样，在相对于载波频率，频带占有率大的情况下，解调信号高频成份的频率和高次谐波低频成份的频率相接近，因而，为了滤除高次谐波，又不使解调信号高频成份衰减，需要使用衰减特性陡峭的低通滤波器。

10 但是，衰减特性陡峭的低通滤波器通常相位特性变化大，因而在处理图像信号的 VTR 信号处理电路和运算处理主声信号和副声信号、对立体声进行解调的双伴音解调电路中，不能使用衰减特性陡峭的低通滤波器。因此，实际使用的低通滤波器 104 根据对衰减特性和相位特性的权衡设定其特性，但是，由于不能充分确保衰减特性，低通滤波器 104 的输出端有高次谐波泄漏。

15 图 16 是表示已有的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时的高次谐波泄漏情况的波形。这时的条件是，延迟电路的延迟时间为载波周期的  $1/4$ ，输入信号为 1KHz，无调制，而且在乘法电路输出侧，截止频率 15.734KHz 的 1 次低通滤波器和截止频率为 2.12KHz 的 1 次低通滤波器级联。从图 16 的波形图可以看出高次谐波的泄漏。

20 图 17 及图 18 表示已有的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调的情况下解调输出的波形及频谱。这时的条件是，延迟电路的延迟时间为载波周期的  $1/4$ ，输入信号为 1KHz，调制度为 100%，而且在乘法电路输出端，截止频率 15.734KHz 的 1 次低通滤波器和截止频率为 2.12KHz 的 1 次低通滤波器级联。从图 17 和图 18 很容易看出高次谐波的泄漏。

25 如上所述，已有的延迟型调频解调电路，为了滤除高次谐波，又不使乘法运算输出信号所含的解调信号高频率成份衰减，需要衰减特性陡峭的低通滤波器。但是，实际使用的低通滤波器，其特性根据对衰减特性和相位特性的权衡设定，低通滤波器的衰减特性不能充分确保，因而存在低通滤波器有高次谐波泄漏的问题。

30 本发明是为解决上述问题而进行的，目的在于提供能够使运算输出信号所包含的解调信号的高次谐波的频率变换为较高的频率，即使在使用具有比较平缓的衰减特性的低通滤波器的情况下也能够去除高次谐波的延迟型调频解调电路。

35 本发明的延迟型调频解调电路的特征在于，具备：得到延迟比调频输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的任意时间的第 1 信号的第 1 种手段、在比上述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的时间内得到比输入信号延迟比上述第 1 信号的延迟时间长的任意时间的第 2 信号的第 2 种手段、在比上述输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的时间内

得到比输入信号延迟比上述第 2 信号的延迟时间长的任意时间的第 3 信号的第 3 种手段、将上述输入信号和上述第 1 信号相乘的第 1 乘法电路、将上述第 2 信号和上述第 3 信号相乘的第 2 乘法电路、以及将上述第 1 乘法电路的输出信号和第 2 乘法电路的输出信号相加的加法电路。

5 图 1 是表示本发明第 1 实施例的延迟型调频解调电路的方框图。

图 2 是为表示图 1 的延迟型调频解调电路的动作而出示的各部分的波形例。

图 3 是为表示图 1 的延迟型调频解调电路中输入信号频率比图 2 所示的频率低时的动作而出示的各部分的波形例。

10 图 4 是为表示图 1 的延迟型调频解调电路中输入信号频率比图 2 所示的频率高时的动作而出示的各部分的波形例。

图 5 是表示图 1 的延迟型调频解调电路有 EIAJ 制的电视双伴音广播信号中所包含的副声信号输入时输入信号和输出信号的频带范围的一个例子。

图 6 是表示图 1 的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时高次谐波泄漏的情况的波形图。

15 图 7 是表示图 1 的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时的解调输出的波形图。

图 8 是表示图 1 的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时的解调输出的频谱。

图 9 是表示本发明第 2 实施例的延迟型调频解调电路的方框图。

20 图 10 是已有的延迟型调频解调电路的方框图。

图 11 是为表示已有的延迟型调频解调电路的动作而出示的各部分的波形例。

图 12 为表示已有的延迟型调频解调电路中输入频率比图 11 所示的频率低时的动作而出示的各部分的波形例。

25 图 13 为表示已有的延迟型调频解调电路中输入频率比图 11 所示的频率高时的动作而出示的各部分的波形例。

图 14 表示 EIAJ 制的电视双伴音广播信号中所包含的副声信号输入已有的延迟型调频解调电路时输入信号和输出信号的频带范围的一个例子。

图 15 是表示已有的延迟型调频解调电路中输入信号频率和调频解调输出电压的关系的特性图。

30 图 16 是表示已有的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时高次谐波泄漏的情况的波形图。

图 17 是表示已有的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调的情况下解调输出的波形图。

35 图 18 是表示已有的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时的调频输出频率的频谱。

下面参照附图对本发明的实施例进行详细说明。

图 1 表示本发明第 1 实施例的延迟型调频解调电路。在图 1 的延迟型调频解调电路中，11 是对经调频解调的信号(S11)进行限幅放大的限幅放大电路。

12 是使上述限幅放大电路的输出信号(S12)延迟一定时间，得到第 1 延迟信号(S13)的第 1 延迟电路。13 是使上述第 1 延迟电路的输出信号(S13)延迟一定时间，得到第 2 延迟信号(S14)的第 2 延迟电路。14 是使上述第 2 延迟电路的输出信号(S14)延迟一定时间，得到第 3 延迟信号(S15)的第 3 延迟电路。

15 是将上述限幅放大电路的输出信号(S12)和上述第 1 延迟信号(S13)相乘的第 1 乘法电路，16 是将所述第 2 延迟信号(S14)和所述第 3 延迟信号(S15)相乘的第 2 乘法电路，17 是将上述第 1 乘法电路 15 的输出信号(S16)和第 2 乘法电路 16 的输出信号(S17)相加的加法电路。

18 是用于输入上述加法电路 17 的输出信号(S18)，滤除杂散高次谐波的低通滤波器。

也就是说，在图 1 的延迟型调频解调电路中，在比调频输入信号向正方向偏移最大频率时的信号周期的  $1/2$  短的任意时间内生成比输入信号延迟依序变大的时间(如下面所述，最好是载波周期的  $1/8$ 、 $1/4$ 、 $3/8$ )的第 1 ~ 第 3 信号，用第 1 乘法电路 15 将输入信号和第 1 信号相乘，用第 2 乘法电路 16 将第 2 信号和第 3 信号相乘，用加法电路 17 将第 1 乘法电路的输出信号和第 2 乘法电路的输出信号相加。

图 2 是为表示图 1 的延迟型调频解调电路的动作而出示的各部分的波形例。

图 3 是为表示图 1 的延迟型调频解调电路中输入信号频率比图 2 所示的频率低时的动作而出示的各部分的波形例。

图 4 是为表示图 1 的延迟型调频解调电路中输入信号频率比图 2 所示的频率高时的动作而出示的各部分的波形例。

下面对图 1 的延迟型调频解调电路的调频解调的动作原理，以例如图 2 所示，EIAJ 制电视双伴音广播的接收信号中所含副声信号(调频信号)输入的情况为例，参照图 2 ~ 图 4 所示的波形图加以说明。

已调频的调频信号输入(S11)由限幅放大电路进行整形后分为两部分，一部分信号(S12)直接输入第 1 乘法电路 15，另一部分输入第 1 延迟电路 12。上述第 1 延迟电路 12 输出将输入信号延迟了一定时间的第 1 延迟信号(S13)。上述第 1 延迟电路 12 的输出信号被分为两部分，一部分信号(S13)直接输入上述第 1 乘法电路 15，另一部分信号输入第 2 延迟电路。上述第 2 延迟电路 13 输出将输入信号延迟一定时间的第 2 延迟信号(S14)。上述第 2 延迟电路 13 的输出信号被分成两部分，一部分信号(S14)直接输入上述第 2 乘法电路 16，另一部分信号输入第 3 延迟电路 14。上述第 3 延迟电路 14 输出将输入信号延迟一定时间的第 3 延迟信号(S15)，将其输入上述第 2 乘法电路 16。

上述第 1 乘法电路 15 将两个输入信号相乘，得到第 1 乘法输出信号(S16)。而

上述第 2 乘法电路 16 将两个输入信号相乘，得到第 2 乘法输出信号(S17)。

利用上述方法，使第 1 乘法输出信号(S16)的工作周期与输入信号的频率成比例，第 2 乘法输出信号(S17)的工作周期也与输入信号的频率成比例。在这种情况下，第 2 乘法输出信号(S17)比第 1 乘法输出信号(S16)延迟了与第 2 延迟电路 13 的延迟时间相同的时间。

而加法电路 17 将上述第 1 乘法输出信号(S16)和第 2 乘法输出信号(S17)相加，得到加法输出信号(S18)。上述两个信号(S16)(S17)，如前所述，具有与输入信号的频率成比例的工作周期，因此，加法输出信号(S18)也具有与输入信号的频率成比例的工作周期。

又，第 1 乘法输出信号(S16)和第 2 乘法输出信号(S17)包含有输入信号的 2 倍的高次谐波，而且第 2 乘法输出信号(S17)，如上所述，比第 1 乘法输出信号(S16)延迟与第 2 延迟电路 13 的延迟时间相同的时间。因此，第 1 乘法输出信号(S16)和第 2 乘法输出信号(S17)所包含的输出信号频率的 2 倍的高次谐波的一部分被转换为输入信号频率的四倍的高次谐波。

因此，加法输出信号(S18)一旦由于低通滤波器 18 的作用而变得平滑，即可得到与输入信号的频率成正比的调频解调信号(副声信号)。

如上所述，加法输出信号(S18)所变换的输入信号频率的 2 倍的高次谐波减少了变换成为四倍于输入信号频率的高次谐波的份额，因此，低通滤波器使用具有与已有的延迟型调频解调电路中插入乘法电路输出端的低通滤波器相同的衰减特性的低通滤波器时，可以使高次谐波的泄漏比已有的延迟型调频解调电路的高次谐波泄漏小。

特别是，如果第 1 延迟电路 12、第 2 延迟电路 13 和第 3 延迟电路 14 的延迟时间分别定为载波周期的  $1/8$ ，在输入信号频率与载波频率相等时，加法输出信号(S18)所包含的高次谐波只有输入信号频率的四倍的高次谐波成份，二倍的高次谐波成份完全被除去，检波效率也达到最大。

图 6 是表示图 1 的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时的高次谐波泄漏的情况的波形。这时的条件是，所有的延迟电路的延迟时间为载波周期的  $1/8$ ，输入信号没有调制，而且截止频率为 15.734KHz 的 1 次低通滤波器和截止频率为 2.12KHz 的 1 次低通滤波器级联于乘法电路的输出端上。

从图 6 的波形可以看出，高次谐波的泄漏比使用已有的延迟型调频解调电路时的、图 16 所示的高次谐波泄漏要减少约 22dB。

图 7 表示图 1 所示的延迟型调频解调电路用于 EIAJ 制的电视双伴音广播的副声信号解调时的解调输出波形。这时的条件是，所有的延迟电路的延迟时间为载波周期的  $1/8$ ，输入信号 1KHz，调制度为 100%，而且截止频率为 15.734KHz 的 1 次低通滤波器和截止频率为 2.12KHz 的 1 次低通滤波器级联于乘法电路的输

出端上。

从图 7 可以看出，与使用已有的延迟型调频解调电路时的图 17 所示的特性相比，泄漏到解调输出的高次谐波减少了。

5 图 8 表示图 7 所示的调频输出的频谱。从图 8 可以了解到，与使用已有的延迟型调频解调电路时的图 18 所示的解调输出的频谱相比，到 100KHz 为止的高次谐波总体上减少约 15 dB。特别是相当于载波频率的二倍的频率的部分的高次谐波，可以看出有 30dB 以上的减少。输入信号受到频率调制，瞬时地处于与载波频率不相同的状态下，因此该部分输入信号频率的二倍成份不能够完全除去。但是，输入信号接近载波频率的部分，大部分能够变换为输入信号频率的四倍的成份，因此，总体上说来，高次谐波的泄漏减少。

图 9 表示本发明的第 2 实施例的延迟型调频解调电路。

与图 1 所示的延迟型调频解调电路相比，图 9 的延迟型调频解调电路不同之处在于第 2 延迟手段和第 3 延迟手段，其他则相同，因此，与图 1 相同之处标以相同的符号，并省略其说明。

15 也就是说，作为得到上述第 2 信号的第 2 延迟手段，使用输入上述限幅放大电路 11 的输出信号(S12)，使其延迟一定时间的第 2 延迟电路 13a。而作为得到上述第 3 信号的第 3 延迟手段，使用输入上述限幅放大电路 11 的输出信号(S12)，使其延迟一定时间的第 3 延迟电路 14a。

20 上述图 9 的延迟型调频解调电路的动作，与上述图 1 的延迟型调频解调电路的动作相比，只有第 2 信号和第 3 信号的发生方法不同，基本上是相同的。

还有，在图 9 的延迟型调频解调电路中，如果将第 1 延迟电路 12 的延迟时间定为载波周期的  $1/8$ ，第 2 延迟电路 13a 的延迟时间定为载波周期的  $1/4$ ，第 3 延迟电路 14a 的延迟时间定为载波周期的  $3/8$ ，则在输入信号的频率和载波频率相等时，加法输出信号(S18)所包含的高次谐波只有输入信号频率的四倍的高次谐波成份，二倍的高次谐波成份完全被去除，检波效率也达到最大。

25 如上所述，采用本发明的延迟型调频解调电路，能够使运算输出信号所包含的解调信号的高次谐波的频率往高端偏移，使用具有比较平缓的衰减特性的低通滤波器也能够充分滤除高次谐波。

# 说明书附图

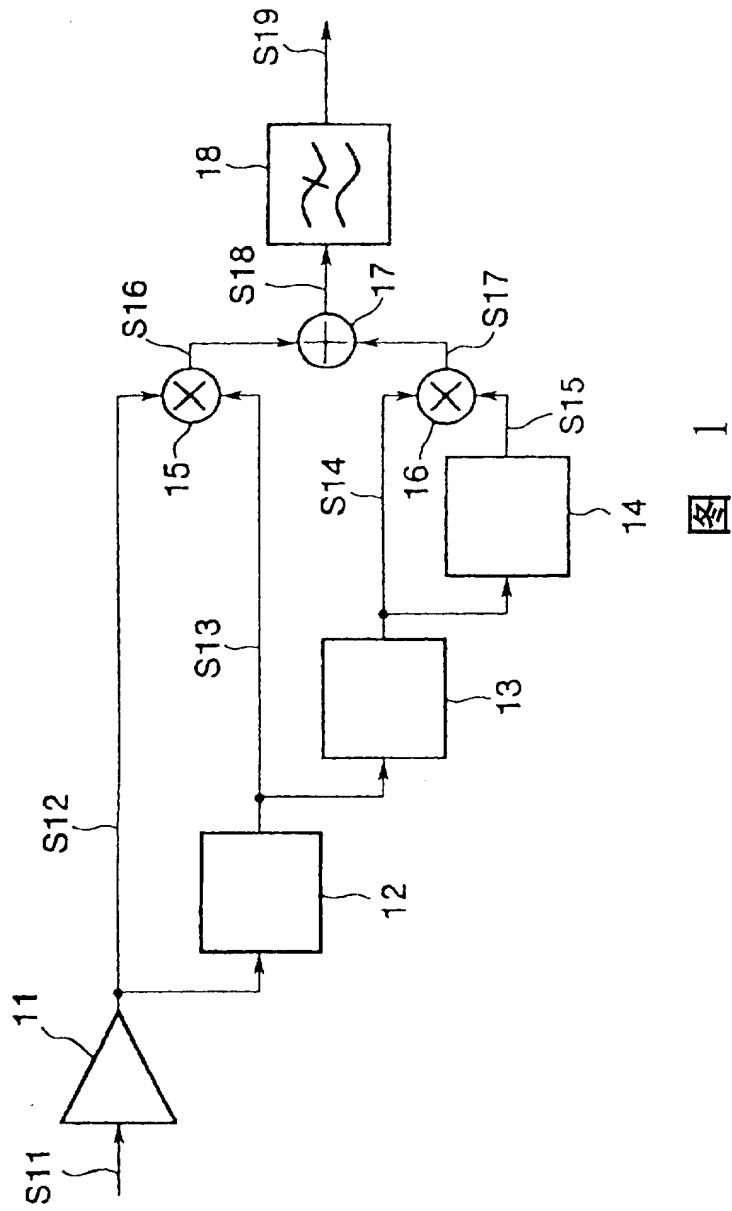


图 1

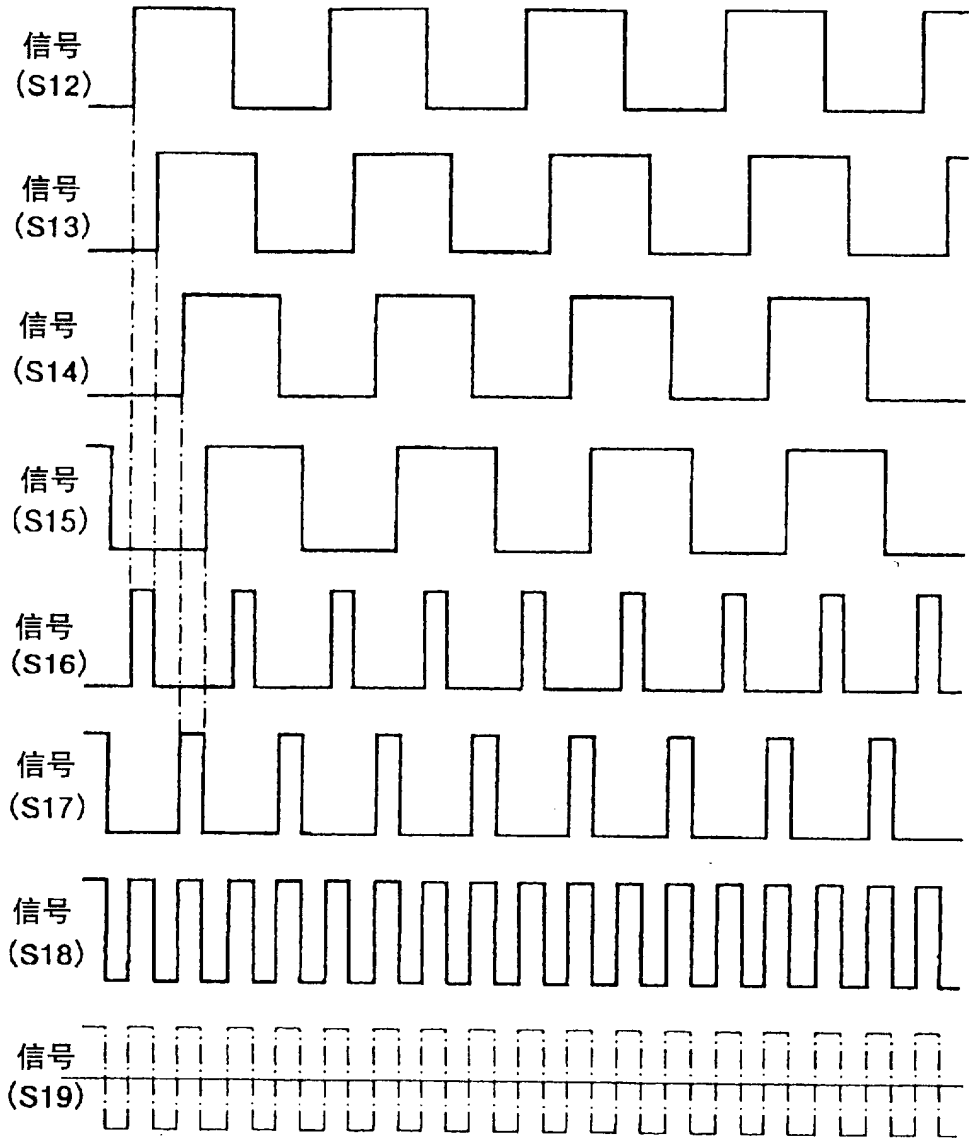


图 2

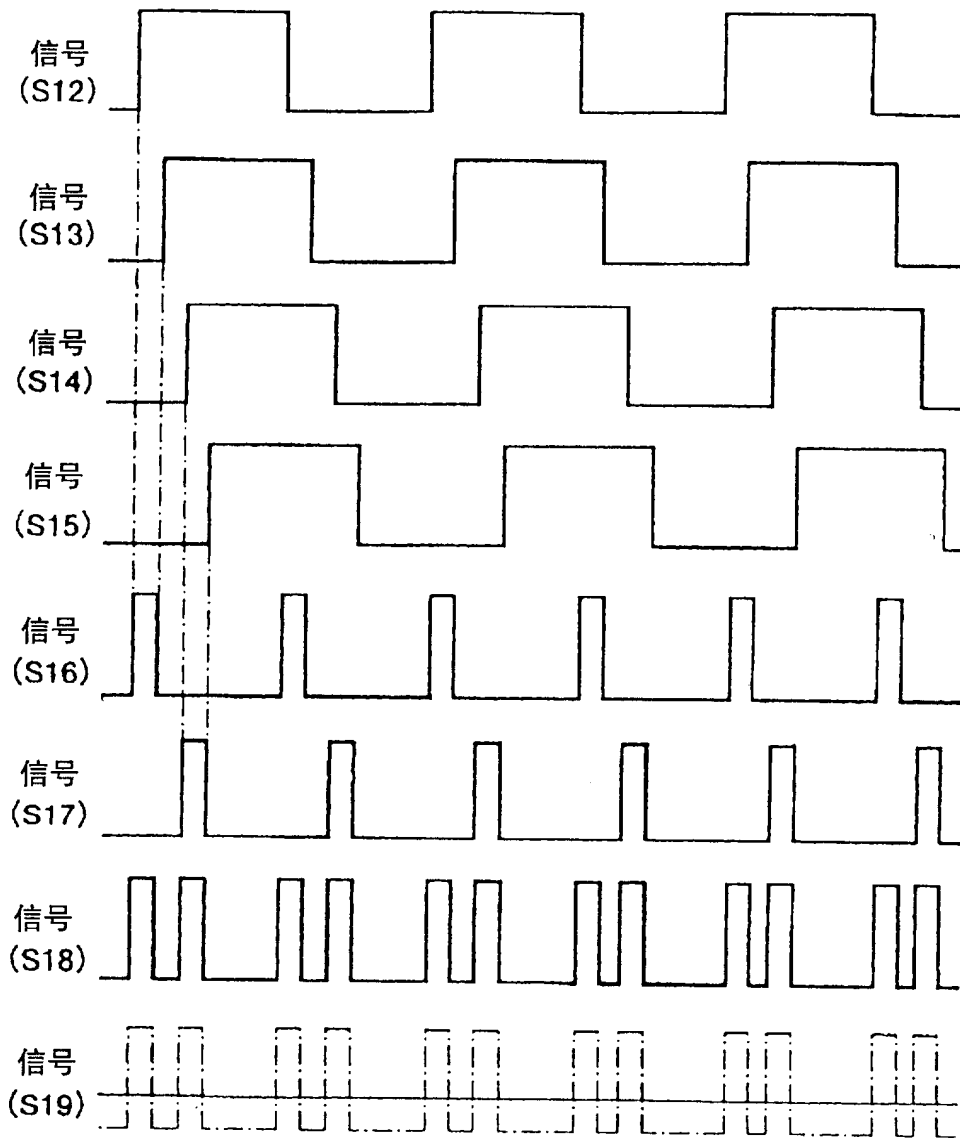


图 3

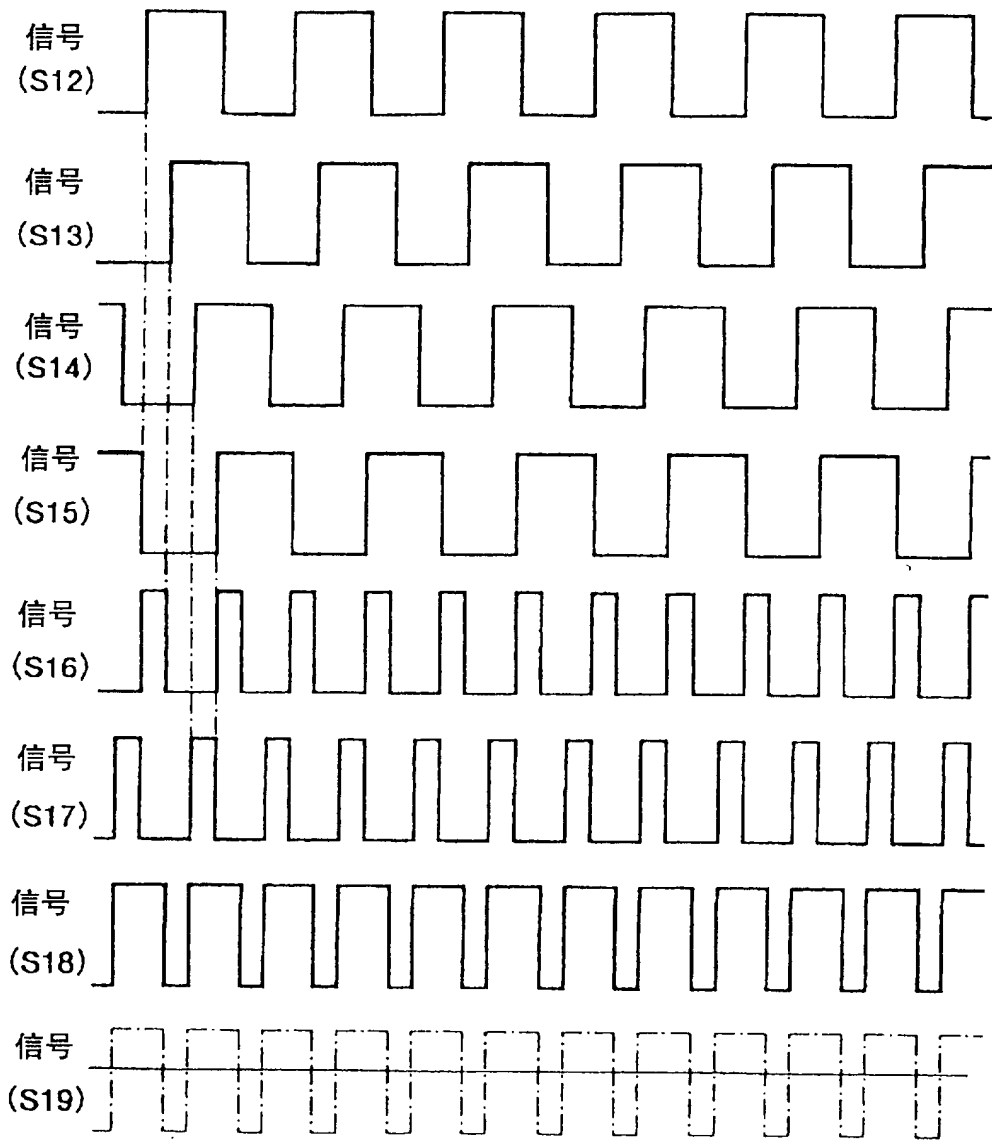


图 4

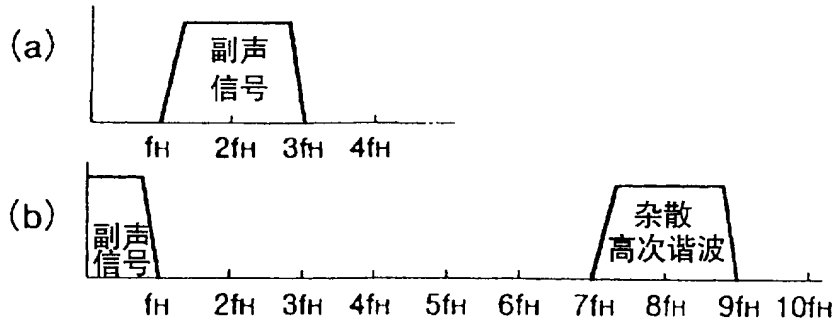


图 5

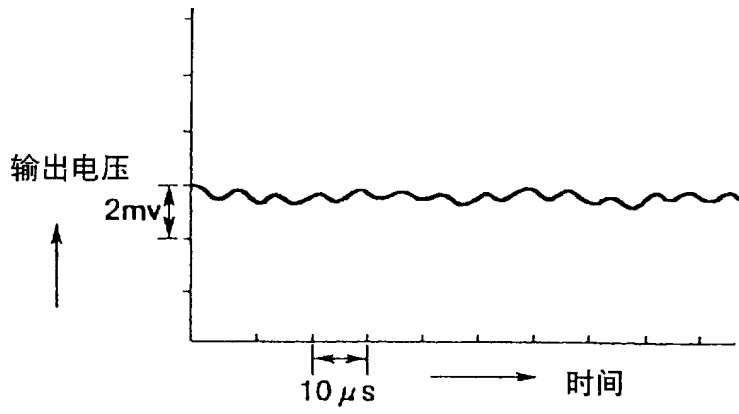


图 6

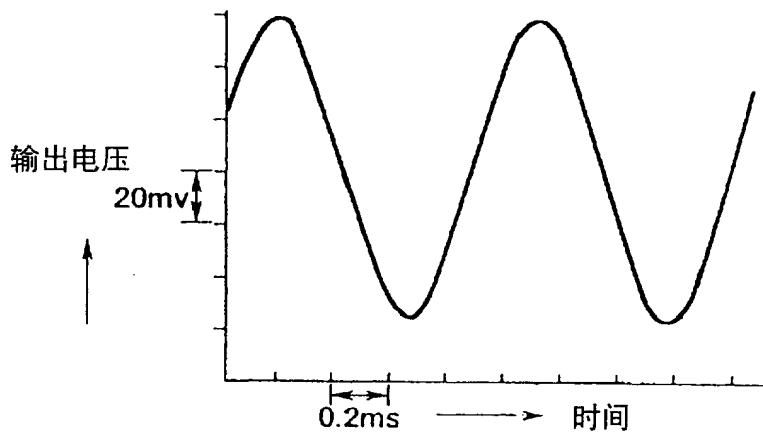


图 7

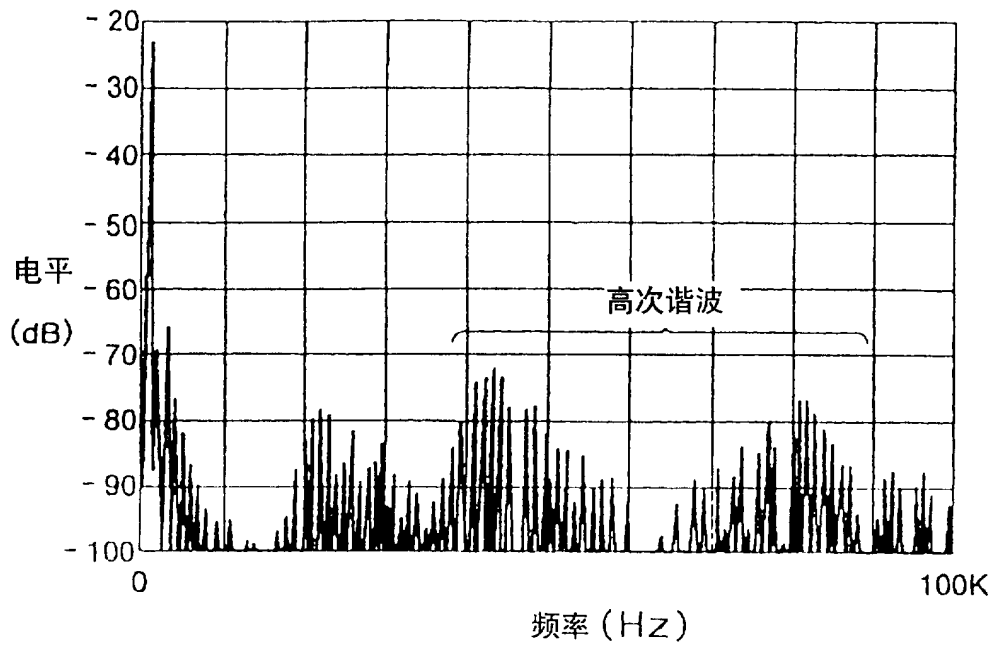


图 8

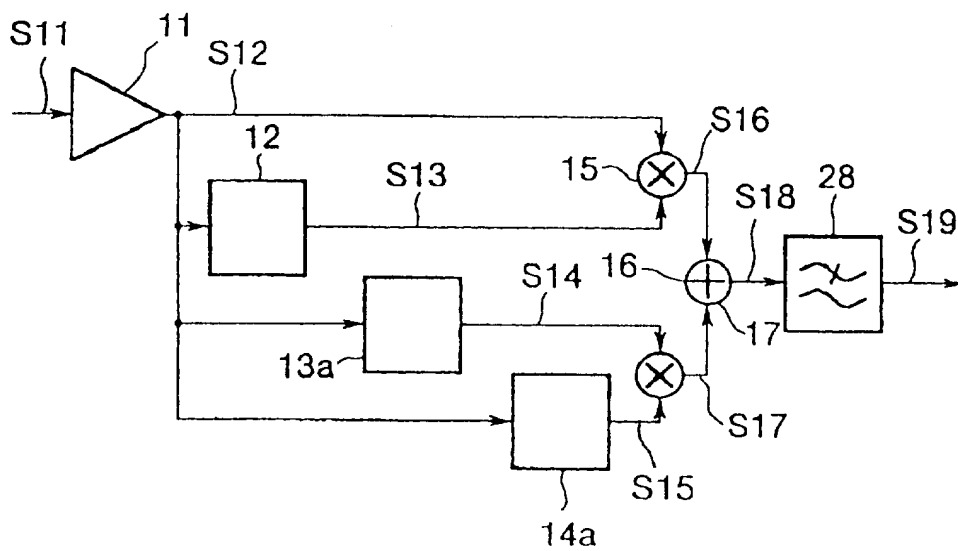


图 9

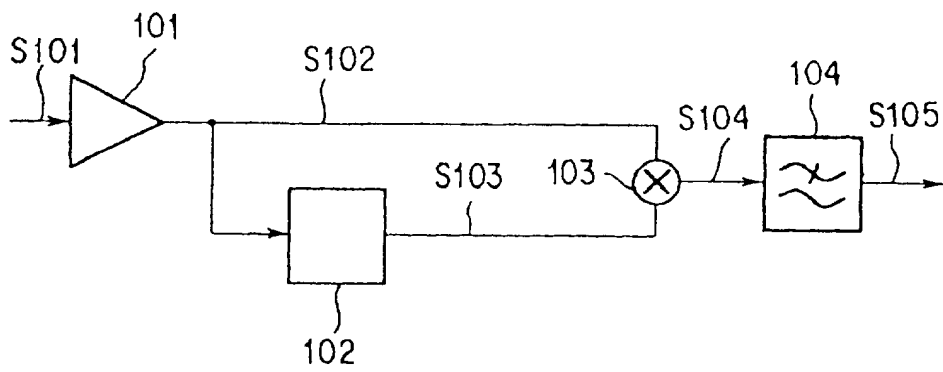


图 10

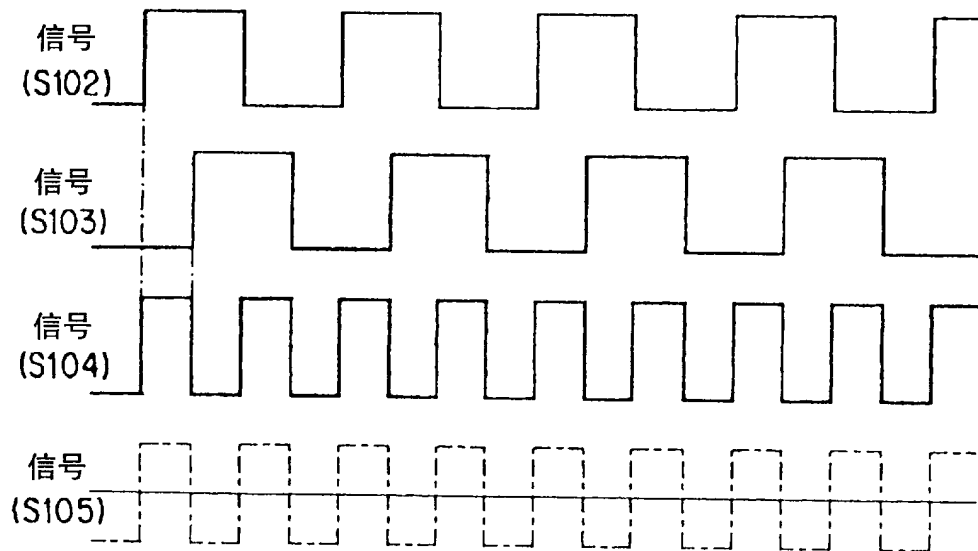


图 11

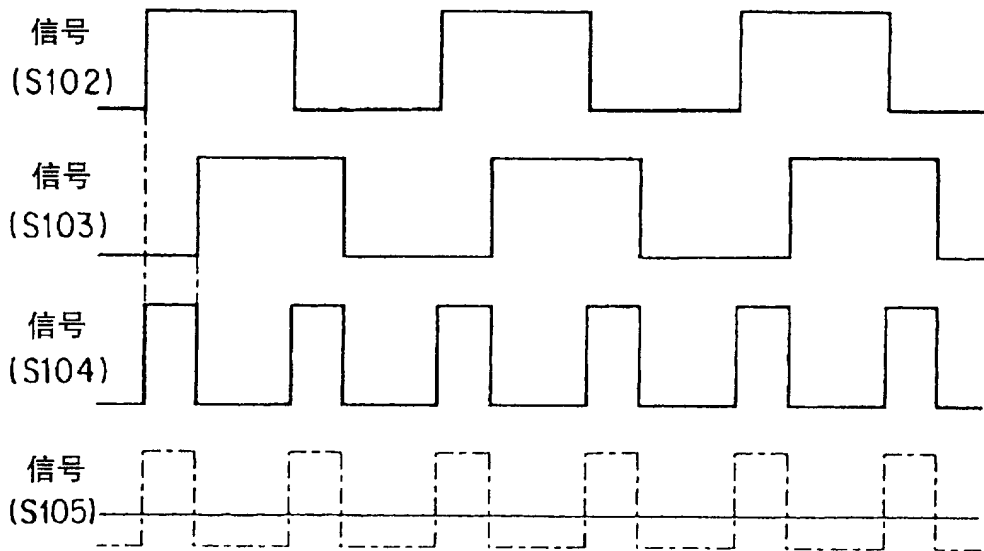


图 12

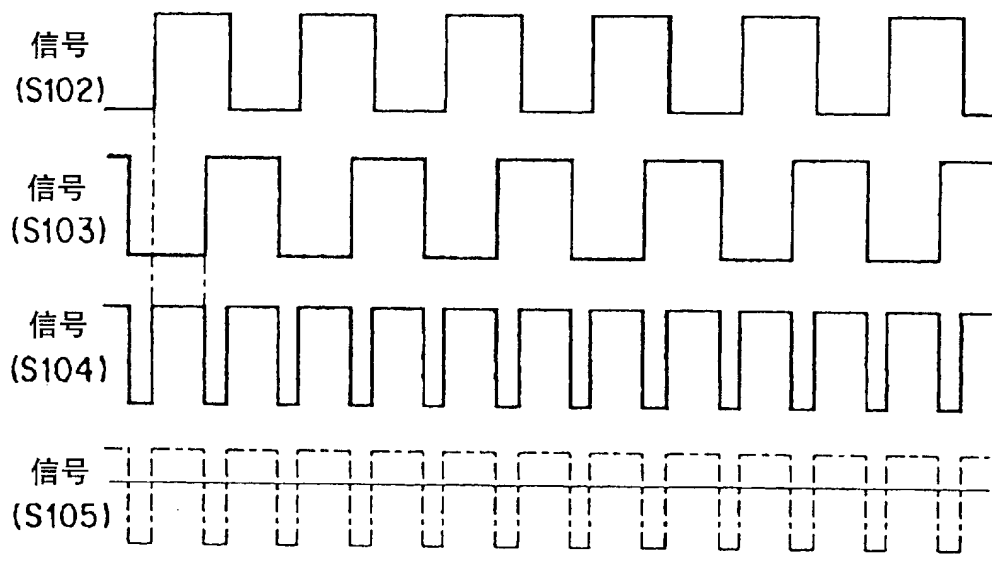


图 13

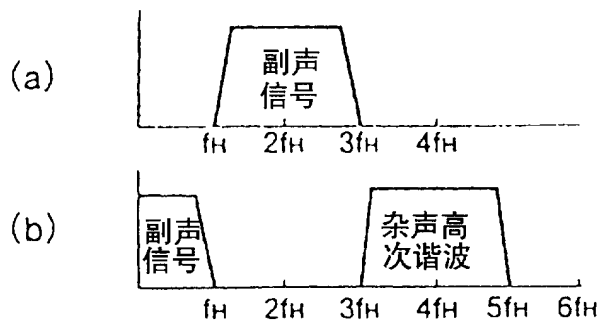


图 14

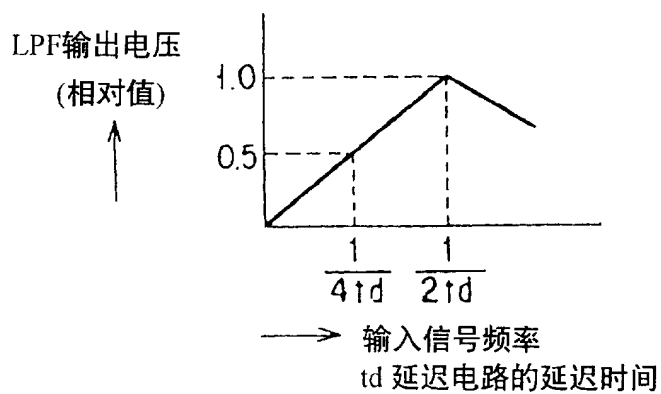


图 15

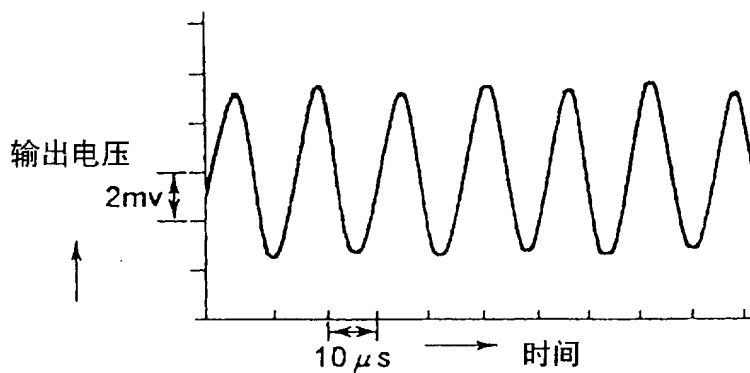


图 16

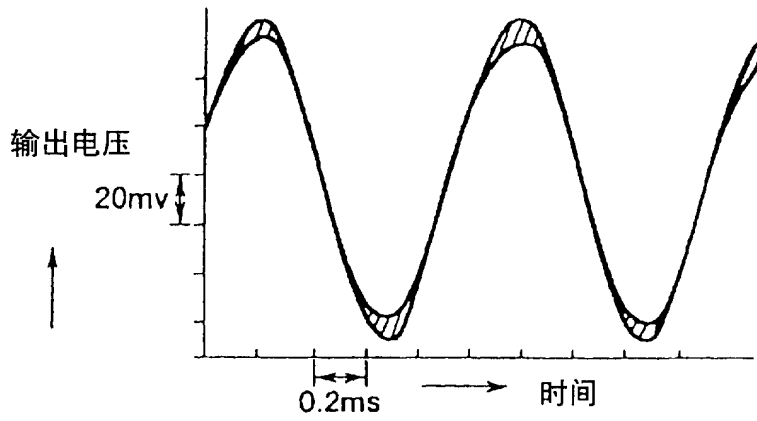


图 17

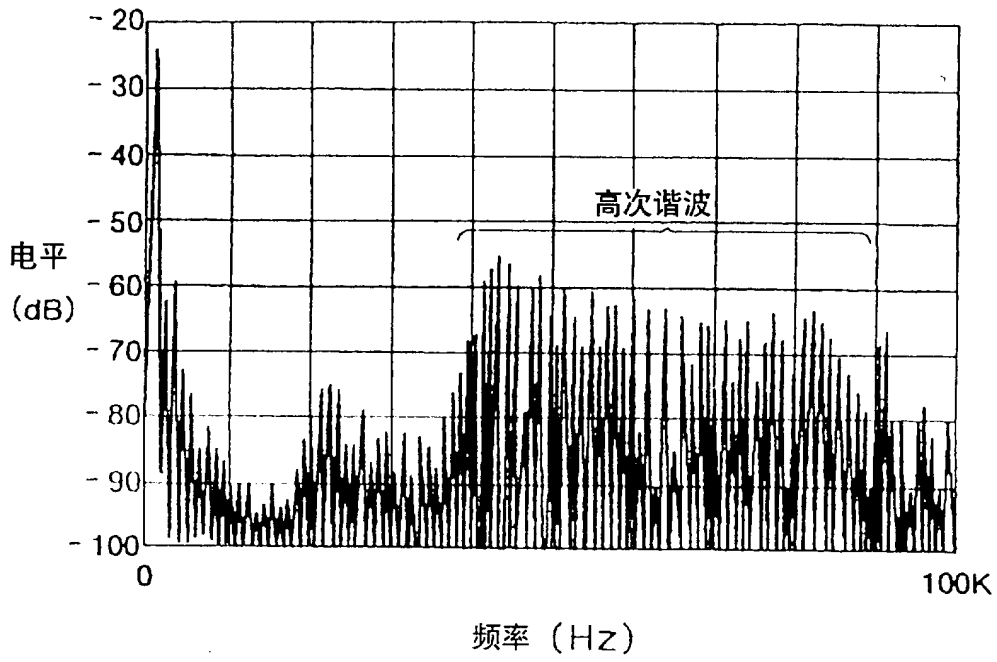


图 18