



(10) 申请公布号 CN 118648383 A

(43) 申请公布日 2024. 09. 13

(21) 申请号 202280090300.6

(22) 申请日 2022.11.15

(30) 优先权数据

2022-026841 2022.02.24 JP

(85) PCT国际申请进入国家阶段日

2024.07.26

(86) PCT国际申请的申请数据

PCT/JP2022/042376 2022.11.15

(87) PCT国际申请的公布数据

W02023/162367 JA 2023.08.31

(71) 申请人 住友电气工业株式会社

地址 日本大阪

申请人 住友电装株式会社

株式会社自动网络技术研究所

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

专利代理师 李丹

(51) Int.Cl.

H05K 3/06 (2006.01)

H01P 3/08 (2006.01)

H01Q 1/38 (2006.01)

H05K 3/00 (2006.01)

(72) 发明人 田中悠也 宫川由大

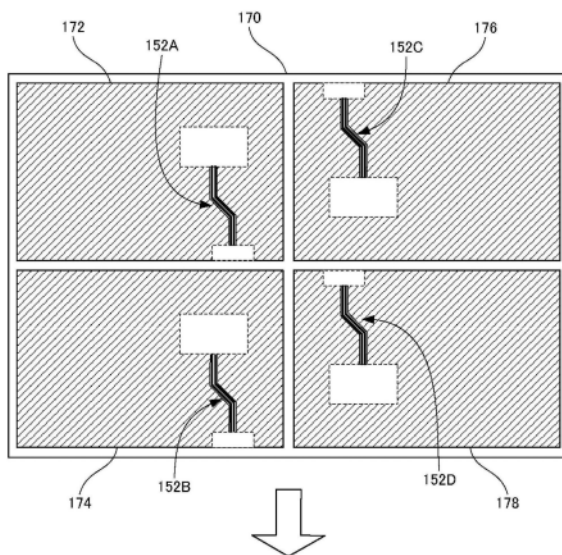
权利要求书2页 说明书13页 附图13页

(54) 发明名称

传输基板的制造方法

(57) 摘要

一种传输基板的制造方法,是由在表面具有铜箔的面板制造多个传输基板的方法,多个传输基板各自包括传输路径,该传输基板的制造方法包括:抗蚀剂形成步骤,在铜箔上形成光致抗蚀剂;曝光步骤,隔着光掩模对光致抗蚀剂照射光;抗蚀剂去除步骤,去除光致抗蚀剂中被光照射的部分及未被光照射的部分中的任一者;以及蚀刻步骤,使用蚀刻液对通过抗蚀剂去除步骤而露出的铜箔的部分进行湿蚀刻,光掩模包括用于将多个传输基板各自所包括的传输路径形成为使传输路径相互沿着彼此的图案,并且光掩模形成为使铜箔中通过蚀刻步骤形成的多个传输路径各自的周围的部分通过蚀刻步骤被去除或残留,以使通过蚀刻步骤,残留有铜箔的部分与未残留铜箔的部分不混在一起,在蚀刻步骤中,蚀刻液沿着通过蚀刻步骤形成的传输路径而相对于面板进行移动。



1. 一种传输基板的制造方法,是由在表面具有铜箔的面板制造多个传输基板的方法,所述多个传输基板各自包括传输路径,
所述传输基板的制造方法包括:
抗蚀剂形成步骤,在所述铜箔上形成光致抗蚀剂;
曝光步骤,隔着光掩模对所述光致抗蚀剂照射光;
抗蚀剂去除步骤,去除所述光致抗蚀剂中被所述光照射的部分及未被所述光照射的部分中的任一者;以及

蚀刻步骤,使用蚀刻液对通过所述抗蚀剂去除步骤而露出的所述铜箔的部分进行湿蚀刻,

所述光掩模包括用于将所述多个传输基板各自所包括的所述传输路径形成为使所述传输路径相互沿着彼此的图案,并且

所述光掩模形成为使所述铜箔中通过所述蚀刻步骤形成的多个所述传输路径各自的周围的部分通过所述蚀刻步骤被去除或残留,以使残留有所述铜箔的部分与未残留所述铜箔的部分不混在一起,

在所述蚀刻步骤中,所述蚀刻液沿着通过所述蚀刻步骤形成的所述传输路径而相对于所述面板进行移动。

2. 根据权利要求1所述的传输基板的制造方法,其中,

所述传输路径包括与半导体元件连接的第一连接部以及与连接器连接的第二连接部,

所述传输路径、所述第一连接部及所述第二连接部从所述传输基板的中心向规定的朝向偏心配置,

由所述面板制作至少两个所述传输基板,

所述光掩模形成为使所述铜箔中通过所述蚀刻步骤形成的多个所述传输路径各自的周围的部分通过所述蚀刻步骤而残留,以使残留有所述铜箔的部分与未残留所述铜箔的部分不混在一起,

在所述光掩模中,至少一对所述图案相互接近地配置在二重旋转对称的位置。

3. 根据权利要求1所述的传输基板的制造方法,其中,

所述传输路径包括与半导体元件连接的第一连接部以及与连接器连接的第二连接部,

所述传输路径、所述第一连接部及所述第二连接部从所述传输基板的中心向规定的朝向偏心而配置在与所述传输基板的外周相邻的第一区域,

所述光掩模形成为使所述铜箔中通过所述蚀刻步骤形成的多个所述传输路径各自的周围的部分通过所述蚀刻步骤而残留,以使残留有所述铜箔的部分与未残留所述铜箔的部分不混在一起,

所述面板包括不构成所述传输基板的舍弃部,所述舍弃部是距所述面板的外周规定距离内的部分,

所述舍弃部与至少一个所述传输基板的所述第一区域相邻配置,在所述舍弃部中,在所述蚀刻步骤之后残存有所述铜箔。

4. 根据权利要求3所述的传输基板的制造方法,其中,

所述规定距离为2cm以上。

5. 根据权利要求1所述的传输基板的制造方法,其中,

所述传输路径包括与半导体元件连接的第一连接部以及与连接器连接的第二连接部，
所述传输路径、所述第一连接部及所述第二连接部从所述传输基板的中心向规定的朝向偏心而配置于第一区域，

所述传输基板包括在所述蚀刻步骤之后残存有所述铜箔的第二区域，

所述第二区域隔着所述传输基板的中心位于与所述第一区域相反的一侧，

由所述面板制作至少两个所述传输基板，

所述光掩模形成为使所述铜箔中通过所述蚀刻步骤形成的多个所述传输路径各自的周围的部分通过所述蚀刻步骤而被去除，以使残留有所述铜箔的部分与未残留所述铜箔的部分不混在一起，

在所述光掩模中，至少一对所述图案相互分离地配置在二重旋转对称的位置。

6. 根据权利要求1所述的传输基板的制造方法，其中，

所述传输路径为天线。

7. 根据权利要求1至6中任一项所述的传输基板的制造方法，其中，

关于多个所述图案中的各个图案，所述光掩模具有用于形成所述铜箔中通过所述蚀刻步骤而被去除或残留以使残留有所述铜箔的部分与未残留所述铜箔的部分不混在一起的规定的区域，

所述规定区域的外缘中沿着所述图案的规定的所述外缘与所述图案分离4cm以上。

8. 根据权利要求7所述的传输基板的制造方法，其中，

关于多个所述图案中的各个图案，所述规定的外缘与所述图案分离6cm以上。

9. 根据权利要求8所述的传输基板的制造方法，其中，

关于多个所述图案中的各个图案，所述规定的外缘与所述图案分离12cm以上。

传输基板的制造方法

技术领域

[0001] 本公开涉及传输基板的制造方法。本申请要求以2022年2月24日申请的日本申请第2022-026841号为基础的优先权,并援引所述日本申请所记载的全部记载内容。

背景技术

[0002] 在通过湿蚀刻制造包括用于传输1GHz以上的高频信号的布线(以下,称为高速传输路径)的基板(以下,称为高速传输基板)的情况下,为了保证所制造的高速传输路径的阻抗,使用附连试验板(test coupon)。附连试验板形成于用于制作多个高速传输基板的一块面板之上。如果附连试验板的阻抗符合设计值(即,容许范围内),则推断由相同的面板制作的高速传输基板所包括的高速传输路径的阻抗也符合设计值。

[0003] 例如,下述专利文献1及下述专利文献2中公开了在印刷基板上的与产品布线区域不同的区域设置有特性阻抗测定用附连试验板的印刷基板。专利文献1的附连试验板包括以布线间隔一定的方式呈锯齿状布线的锯齿状布线部以及呈直线布线的直线布线部。专利文献2的附连试验板具有串联连接的基于第一设计规则的第一布线和第二布线以及基于第二设计规则的第三布线。第一布线和第二布线分别具有大致垂直的第一直线部和第二直线部,第三布线具有与第一直线部和第二直线部中的任一者大致垂直的第三直线部。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2011-181785号公报

[0007] 专利文献2:日本特开2014-93340号公报

发明内容

[0008] 本公开的一方面所涉及的传输基板的制造方法是由在表面具有铜箔的面板制造多个传输基板的方法,多个传输基板各自包括传输路径,该传输基板的制造方法包括:抗蚀剂形成步骤,在铜箔上形成光致抗蚀剂;曝光步骤,隔着光掩模对光致抗蚀剂照射光;抗蚀剂去除步骤,去除光致抗蚀剂中被光照射的部分及未被光照射的部分中的任一者;以及蚀刻步骤,使用蚀刻液对通过抗蚀剂去除步骤而露出的铜箔的部分进行湿蚀刻,光掩模包括用于将多个传输基板各自所包括的传输路径形成为使传输路径相互沿着彼此的图案,并且光掩模形成为使铜箔中通过蚀刻步骤形成的多个传输路径各自的周围的部分通过蚀刻步骤被去除或残留,以使残留有铜箔的部分与未残留铜箔的部分不混在一起,在蚀刻步骤中,蚀刻液沿着通过蚀刻步骤形成的传输路径而相对于面板进行移动。

附图说明

[0009] 图1是示出信号线为一根的高速传输路径的结构截面图。

[0010] 图2是示出用于通过两根信号线来传输差动信号的高速传输路径的结构截面图。

- [0011] 图3是示出模仿用于传输差动信号的高速传输路径的附连试验板的一例的俯视图。
- [0012] 图4是示出在一块面板上形成多个图3所示的附连试验板的状态的俯视图。
- [0013] 图5是示出测定所制作的附连试验板的阻抗的结果的一例的曲线图。
- [0014] 图6是示出通过本公开的实施方式所涉及的制造方法制造的包括高速传输路径的高速传输基板的一例的俯视图。
- [0015] 图7是示出在一块面板形成多个图6所示的高速传输基板时的配置的俯视图。
- [0016] 图8是示出本公开的实施方式所涉及的制造方法的工序的截面图。
- [0017] 图9是示出本公开的实施方式所涉及的制造方法中的湿蚀刻工序的截面图。
- [0018] 图10是示出将四块图6所示的高速传输基板全部形成为相同朝向(即平移对称)时的配置的俯视图。
- [0019] 图11是示出在一块面板形成两块图6所示的高速传输基板时的配置的俯视图。
- [0020] 图12是示出第一变形例所涉及的制造方法中多个高速传输基板在一块面板上的配置的俯视图。
- [0021] 图13是示出第二变形例所涉及的制造方法中多个高速传输基板在一块面板上的配置的俯视图。
- [0022] 图14是示出在一块面板形成两块图6所示的高速传输基板和舍弃部时的配置的俯视图。
- [0023] 图15是示出第三变形例所涉及的制造方法中多个高速传输基板在一块面板上的配置的俯视图。
- [0024] 图16是示出通过第四变形例所涉及的制造方法制造的包括高速传输路径的高速传输基板的一例的俯视图。
- [0025] 图17是示出在一块面板形成多个图16所示的高速传输基板时的配置的俯视图。
- [0026] 图18是示出将四块图16所示的高速传输基板全部形成为相同朝向(即平移对称)时的配置的俯视图。
- [0027] 图19是示出在一块面板形成两块图16所示的高速传输基板时的配置的俯视图。
- [0028] 图20是放大示出光掩模上与高速传输路径对应的图案及其周围的俯视图。

具体实施方式

[0029] [本公开要解决的技术问题]

[0030] 已知从制造效率的角度出发,由一块面板(例如,一条边为几十cm)制作多个传输基板(即,包括用于传输信号的布线的基板),但传输基板上的布线会不按照设计尺寸形成,阻抗会产生偏差。特别是,关于高速传输路径,尺寸精度对阻抗的偏差造成的影响大。例如,参照图1,信号线为一根的高速传输路径的阻抗表示为作为传输信号的布线的导电部件102的宽度 W 和厚度 T 以及配置于导电部件104与导电部件102之间的介电部件100的高度 H 和介电常数的函数。另外,参照图2,用于通过两根信号线来传输差动信号的高速传输路径的阻抗表示为作为两根信号线的导电部件106和导电部件108各自的宽度 W 和厚度 T 、两者间的距离 S 、以及介电部件100的高度 H 和介电常数的函数。因此,阻抗受到尺寸精度的影响。

[0031] 已知根据形成于一块面板上的多个传输基板各自的位置、传输基板所包括的传输

路径(即,用于传输信号的布线)的阻抗会产生偏差的问题。作为该偏差的原因,考虑一块面板上的湿蚀刻的不一致性。根据专利文献1及专利文献2所公开的形成附连试验板的方法,无法解决该问题。

[0032] 因此,本公开的目的在于,提供关于传输基板所包括的传输路径的阻抗、能够抑制相对于设计值的偏差的传输基板的制造方法。

[0033] [本公开的效果]

[0034] 根据本公开,能够提供关于传输基板所包括的传输路径的阻抗、能够抑制相对于设计值的偏差的传输基板的制造方法。

[0035] [本公开的实施方式的说明]

[0036] 列出本公开的实施方式的内容进行说明。也可以将以下记载的实施方式的至少一部分任意组合。

[0037] (1) 本公开的一方面所涉及的传输基板的制造方法是由在表面具有铜箔的面板制造多个传输基板的方法,多个传输基板各自包括传输路径,该传输基板的制造方法包括:抗蚀剂形成步骤,在铜箔上形成光致抗蚀剂;曝光步骤,隔着光掩模对光致抗蚀剂照射光;抗蚀剂去除步骤,去除光致抗蚀剂中被光照射的部分及未被光照射的部分中的任一者;以及蚀刻步骤,使用蚀刻液对通过抗蚀剂去除步骤而露出的铜箔的部分进行湿蚀刻,光掩模包括用于将多个传输基板各自所包括的传输路径形成为使传输路径相互沿着彼此的图案,并且光掩模形成为使铜箔中通过蚀刻步骤形成的多个传输路径各自的周围的部分通过蚀刻步骤被去除或残留,以使残留有铜箔的部分与未残留铜箔的部分不混在一起,在蚀刻步骤中,蚀刻液沿着通过蚀刻步骤形成的传输路径而相对于面板进行移动。由此,关于由一块面板制作的多个传输基板所包括的传输路径的阻抗,能够抑制相对于设计值的偏差。

[0038] (2) 在上述(1)中,传输路径包括与半导体元件连接的第一连接部以及与连接器连接的第二连接部,传输路径、第一连接部及第二连接部能够从传输基板的中心向规定的朝向偏心配置,能够由面板制作至少两个传输基板,光掩模能够形成为使铜箔中通过蚀刻步骤形成的多个传输路径各自的周围的部分通过蚀刻步骤而残留,以使残留有铜箔的部分与未残留铜箔的部分不混在一起,在光掩模中,至少一对图案能够相互接近地配置在二重旋转对称的位置。由此,在对面板进行湿蚀刻时,能够使形成各传输路径的部分的蚀刻速度一致,能够抑制传输路径的阻抗的偏差。

[0039] (3) 在上述(1)中,传输路径也可以包括与半导体元件连接的第一连接部以及与连接器连接的第二连接部,传输路径、第一连接部及第二连接部也可以从传输基板的中心向规定的朝向偏心而配置在与传输基板的外周相邻的第一区域,光掩模也可以形成为使铜箔中通过蚀刻步骤形成的多个传输路径各自的周围的部分通过蚀刻步骤而残留,以使残留有铜箔的部分与未残留铜箔的部分不混在一起,面板也可以包括不构成传输基板的舍弃部,该舍弃部是距面板的外周规定距离内的部分,舍弃部也可以与至少一个传输基板的第一区域相邻配置,也可以在舍弃部中,在蚀刻步骤之后残存有铜箔。由此,在对面板进行湿蚀刻时,能够使形成各传输路径的部分的蚀刻速度一致,能够抑制传输路径的阻抗的偏差。

[0040] (4) 在上述(3)中,规定距离也可以为2cm以上。由此,能够更加抑制传输路径的阻抗的偏差。

[0041] (5) 在上述(1)中,传输路径也可以包括与半导体元件连接的第一连接部以及与连

接器连接的第二连接部,传输路径、第一连接部及第二连接部也可以从传输基板的中心向规定的朝向偏心而配置于第一区域,传输基板也可以包括在蚀刻步骤之后残存有铜箔的第二区域,第二区域也可以隔着传输基板的中心位于与第一区域相反的一侧,也可以由面板制作至少两个传输基板,光掩模也可以形成为使铜箔中通过蚀刻步骤形成的多个传输路径各自的周围的部分通过蚀刻步骤而被去除,以使残留有铜箔的部分与未残留铜箔的部分不混在一起,在光掩模中,至少一对图案也可以相互分离地配置在二重旋转对称的位置。由此,在对面板进行湿蚀刻时,能够使形成各传输路径的部分的蚀刻速度一致,能够抑制传输路径的阻抗的偏差。

[0042] (6) 在上述(1)中,传输路径也可以为天线。由此,能够抑制由一块面板制作的多个传输基板所包括的天线的阻抗的偏差。

[0043] (7) 在上述(1)至(6)中的任一项中,关于多个图案中的各个图案,光掩模也可以具有用于形成铜箔中通过蚀刻步骤而被去除或残留以使残留有铜箔的部分与未残留铜箔的部分不混在一起的部分的规定区域,规定区域的外缘中沿着图案的规定的外缘也可以与图案分离4cm以上。由此,在对面板进行湿蚀刻时,能够使形成各传输路径的部分的蚀刻速度更加一致,能够更加抑制传输路径的阻抗的偏差。

[0044] (8) 在上述(7)中,关于多个图案中的各个图案,规定的外缘也可以与图案分离6cm以上。由此,在对面板进行湿蚀刻时,能够进一步使形成各传输路径的部分的蚀刻速度一致,能够进一步抑制传输路径的阻抗的偏差。

[0045] (9) 在上述(8)中,关于多个图案中的各个图案,规定的外缘也可以与图案分离12cm以上。由此,在对面板进行湿蚀刻时,能够更进一步地使形成各传输路径的部分的蚀刻速度一致,能够更进一步地抑制传输路径的阻抗的偏差。

[0046] [本公开的实施方式的详情]

[0047] 在以下的实施方式中,对相同的部件标注相同的附图标记。它们的名称及功能也是相同的。因此,不重复对它们的详细说明。以下,“方向”意指一个朝向及其相反的朝向双方。

[0048] [实验及研究]

[0049] 通常的多层基板的 100Ω 线路的宽度被设计成 $100\mu\text{m}$ 上下,但在实际制作的基板中,会产生最大 $\pm 10\Omega$ 左右的偏差。关于通过湿蚀刻由一块面板制作多个高速传输基板,针对面板上的多个高速传输基板的期望配置,进行了预备实验。参照图3,使用了模仿高速传输路径的附连试验板110。附连试验板110包括形成于树脂等基板116之上的铜等导电性的布线112和布线114、配置于布线112的两端的导电性的端子部120和端子部122、以及配置于布线114的两端的导电性的端子部124和端子部126。基板116为纵约8cm、横约4cm的矩形。

[0050] 布线112及布线114各自弯曲,由区域A1至区域A5的直线状的局部布线构成。在区域A1中,布线112及布线114接近,隔开规定的间隔平行配置。在区域A2及区域A3中的各区域中,布线112及布线114相互成90度的角度而配置。在区域A4及区域A5中的各区域中,布线112及布线114相互分离地平行配置。布线112及布线114模仿用于传输差动信号的高速传输路径。附连试验板110的阻抗的设计值设为 100Ω 。

[0051] 参照图4,通过湿蚀刻在面板130之上形成八个图3所示的附连试验板110。面板130例如为纵约34cm、横约48cm的矩形。蚀刻前的面板130是由树脂等形成的平板,在其两面中

的一个表面整个形成有铜箔。通过涂布等在面板130的铜箔之上形成光致抗蚀剂,在其上配置一块光掩模,并照射使光致抗蚀剂变质(例如,固化)的光(例如,UV(Ultraviolet:紫外线)光)。通过图4所示的配置,形成与图3所示的附连试验板110相同规格(即,指定形状及大小)的附连试验板110A至附连试验板110H。即,以使附连试验板110A至附连试验板110D形成于铜箔区域132(参照斜线部分)、附连试验板110E至附连试验板110H形成于没有铜箔而树脂露出的树脂区域134的方式形成光掩模。在隔着光掩模对抗蚀剂照射光之后,去除被光照射而变质的部分或者未被光照射的部分的抗蚀剂。在使用负型的光致抗蚀剂的情况下,由于被光照射则会固化(例如,光聚合),因而通过有机溶剂等去除未被光照射的部分。在使用正型的光致抗蚀剂的情况下,被光照射的部分变质,通过碱性水溶液等去除。

[0052] 然后,在使用蚀刻液对残存有光致抗蚀剂的面板130进行湿蚀刻之后,将附连试验板110A至附连试验板110H从面板130割离,测定各附连试验板的阻抗。在湿蚀刻中,如下文所述,在装满蚀刻液的槽中,使面板130以一定速度向图4中朝下的箭头所示的朝向移动。因此,使面板在蚀刻液中行进的朝向(以下,称为流向)与附连试验板110A至附连试验板110H的沿着区域A1(参照图1)中的布线的方向的关系分别不同。即,附连试验板110A、附连试验板110C、附连试验板110E及附连试验板110G沿着流向。附连试验板110B、附连试验板110D、附连试验板110F及附连试验板110H与流向大致正交。阻抗的测定使用TDR法(Time Domain Reflectometry:时域反射法)。

[0053] 使用合计五块面板,关于各个面板,使用相同的光掩模,如图4所示形成附连试验板110A至附连试验板110H,并从面板割离而制作了附连试验板110A至附连试验板110H各五块。附连试验板用于传输差动信号,其阻抗的设计值如上所述为 100Ω 。作为一例,图5中示出对五块附连试验板110A测定阻抗的结果。纵轴是阻抗(单位 Ω)。横轴是表示测定位置的距离(单位mm)、即沿图3所示的布线112及布线114的长度。在图5中,与布线的长度对应地示出图3所示的区域A1至区域A5。图5所示的六个曲线图表示五块附连试验板110A的测定数据及其平均值(即,图5中用朝下的箭头指示的实线的曲线图)。这样,即使是在面板上的相同的地方形成的附连试验板,阻抗也会产生偏差。关于附连试验板110B至附连试验板110H,也同样得到存在偏差的曲线图。

[0054] 针对附连试验板110A至附连试验板110H各五块得到的测定数据进行评估,研讨了可得到偏差小且接近设计值(即, 100Ω)的阻抗的条件。具体而言,考虑布线112及布线114的电磁耦合状态,将布线112及布线114划分为两种区域进行了评估。即,将图3所示的区域A1的部分的阻抗设为有耦合,将区域A2至区域A5的部分的阻抗设为无耦合。计算出这些阻抗的平均值(分别设为 $Z1$ 及 $Z2$)、阻抗的偏差(分别为 $\sigma1$ 及 $\sigma2$)、以及有耦合的阻抗与无耦合的阻抗之差(即, $|Z1-Z2|$),并分别打分。 $Z1$ 是有耦合、即区域A1中的阻抗的平均值, $Z2$ 是无耦合、即区域A2至区域A5中的阻抗的平均值。在区域A2至区域A5中,两根布线112及布线114正交或者分离,因而认为无电磁耦合。阻抗的偏差(即 $\sigma1$ 及 $\sigma2$)为最大值与最小值之差。 $\sigma1$ 是有耦合、即区域A1中的阻抗的偏差, $\sigma2$ 是无耦合、即区域A2至区域A5中的阻抗的偏差。

[0055] 根据关于附连试验板110A至附连试验板110H各五块的测定数据,计算出上述 $Z1$ 及 $Z2$,根据各自与设计值 100Ω 之差进行打分,并设为评估分。即,如果 $Z1$ 与 100Ω 之差为 0Ω 以上且 2Ω 以下则打3分,如果比 2Ω 大且为 3Ω 以下则打2分,如果比 3Ω 大且为 4Ω 以下则打1分,如果比 4Ω 大则打0分。关于 $Z2$ 也同样地,如果 $Z2$ 与 100Ω 之差为 0 以上且 2Ω 以下则打3

分,如果比 2Ω 大且为 3Ω 以下则打2分,如果比 3Ω 大且为 4Ω 以下则打1分,如果比 4Ω 大则打0分。另外,计算出 σ_1 及 σ_2 ,并根据值进行打分。即,如果 σ_1 为 0Ω 以上且 2Ω 以下则打4分,如果比 2Ω 大且为 3Ω 以下则打3分,如果比 3Ω 大且为 4Ω 以下则打2分,如果比 4Ω 大且为 5Ω 以下则打1分,如果比 5Ω 大则打0分。关于 σ_2 也同样地进行了打分。另外,如果 $|Z_1-Z_2|$ 为 0Ω 以上且 2Ω 以下则打4分,如果比 2Ω 大且为 4Ω 以下则打3分,如果比 4Ω 大且为 6Ω 以下则打2分,如果比 6Ω 大且为 8Ω 以下则打1分,如果比 8Ω 大则打0分。

[0056] 进而,使用如上所述得到的评估分,根据下述式子计算 α_1 及 α_2 ,并计算出它们的和 $\alpha_3(=\alpha_1+\alpha_2)$ 。

$$[0057] \quad \alpha_1 = P_{Z_1} \times P_{\sigma_1} \times 50 / [P_{Z_1} \times P_{\sigma_1}]_{\text{Max}}$$

$$[0058] \quad \alpha_2 = P_{Z_2} \times P_{\sigma_2} \times P_{|Z_1-Z_2|} \times 50 / [P_{Z_2} \times P_{\sigma_2} \times P_{|Z_1-Z_2|}]_{\text{Max}}$$

[0059] 在上述式子中, P_{Z_1} 、 P_{Z_2} 、 P_{σ_1} 、 P_{σ_2} 及 $P_{|Z_1-Z_2|}$ 分别表示根据由测定数据计算出的 Z_1 、 Z_2 、 σ_1 、 σ_2 及 $|Z_1-Z_2|$ 而如上所述确定的评估分。 $[P_{Z_1} \times P_{\sigma_1}]_{\text{Max}}$ 表示评估分 P_{Z_1} 与评估分 P_{σ_1} 之积的最大值, $[P_{Z_2} \times P_{\sigma_2} \times P_{|Z_1-Z_2|}]_{\text{Max}}$ 表示评估分 P_{Z_2} 、评估分 P_{σ_2} 及评估分 $P_{|Z_1-Z_2|}$ 之积的最大值。

[0060] α_3 是0至100的范围内的值。可以说 α_3 越大则越优选,越接近“100”,则阻抗越接近设计值且偏差越小(以下,称为完成情况好)。关于附连试验板110A至附连试验板110H的 α_3 的值分别为18.8、32.8、78.1、39.8、75.0、49.2、78.1及15.6。由该结果可知,关于附连试验板的优选的配置,大致如下。

[0061] • 如果附连试验板沿着湿蚀刻的流向配置,则完成情况好。

[0062] • 面板中央的附连试验板的完成情况好。

[0063] • 附连试验板周围的铜箔的均匀性(即,存在铜箔的部分与不存在铜箔的部分不混在一起的程度)对完成情况造成大的影响。

[0064] • 在附连试验板周围的铜箔不均匀的情况下,即在存在铜箔的部分与不存在铜箔的部分混在一起的情况下,优选沿着湿蚀刻的流向配置的附连试验板配置于面板的中央。

[0065] • 在附连试验板周围的铜箔不均匀的情况下,优选未沿着湿蚀刻的流向配置的附连试验板配置于面板的端部。

[0066] 因此,关于高速传输路径的阻抗,为了抑制与设计值的偏差,优选高速传输路径沿着湿蚀刻的流向配置。另外,在高速传输路径周围的规定区域中,优选均匀地存在铜箔或者均匀地不存在铜箔(即,不存在的情况是均匀的)。

[0067] 考虑上述预备实验的结果,以下,对本公开的实施方式所涉及的高速传输基板的制造方法进行说明。参照图6,作为制造对象的一例的高速传输基板150包括高速传输路径152、用于安装半导体元件(例如,高速I/F芯片等半导体IC(Integrated Circuit:集成电路))的芯片安装区域154、以及用于安装高频用连接器等的连接器安装区域156。高速传输基板150通过对形成于树脂等平板上的铜箔进行湿蚀刻而形成。用斜线表示存在铜箔的部分。高速传输路径152是用于将一同配置于高速传输基板150上的半导体元件与连接器连接并传输1GHz以上的高频的布线。高速传输路径152与图3所示的端子部120等同样地,包括分别与半导体元件及连接器连接的第一端子部及第二端子部(均未图示)。在图6中,芯片安装区域154与高速传输基板150的外周(即四条边)分离配置,连接器安装区域156与高速传输基板150的外周的一部分(具体为下边160)相接配置。需要说明的是,芯片安装区域154及连接器安装区域156的配置并不限定于图6所示的配置。高速传输路径152由两根布线构成,传

输差动信号。在芯片安装区域154及连接器安装区域156中未标注斜线,未图示布线图案,但形成有与分别安装于其中的半导体元件及连接器的端子相应的布线图案。形成于芯片安装区域154及连接器安装区域156的布线图案也包括与高速传输路径152连接的布线图案。

[0068] 高速传输路径152、芯片安装区域154及连接器安装区域156从高速传输基板150的中心向规定的朝向偏心配置。即,高速传输路径152、芯片安装区域154及连接器安装区域156配置于第一区域158,该第一区域158位于与高速传输基板150的下边160垂直的高速传输基板150的中心线164的右侧。因此,分别安装于芯片安装区域154及连接器安装区域156的半导体元件及连接器也配置于从高速传输基板150的中心向规定的朝向偏心的位置。高速传输路径152的方向(即,图6中的朝上及朝下)沿着右边162。高速传输路径152的各布线由三种直线部分构成,中央的直线部分倾斜地延伸,其两侧的直线部分沿着右边162延伸。高速传输路径152的方向意指,关于构成高速传输路径152的直线部分,沿着平行的直线部分的长度之和最大的直线部分的方向。需要说明的是,在形成于高速传输基板150的高速传输路径的形状与图6所示的高速传输路径152的形状不同的情况下,也同样地确定高速传输路径的方向。即,关于构成高速传输路径的多个直线部分,将沿着平行的直线部分的长度之和最大的直线部分的方向设为高速传输路径的方向。

[0069] 能够使用一块面板来制作多个高速传输基板150。参照图7,在湿蚀刻时,使面板170在蚀刻液中向由朝下的箭头所示的朝向行进,由一块面板170制作四块高速传输基板150(即高速传输基板172至高速传输基板178)。在图7中,斜线部分表示在湿蚀刻后残留有铜箔的部分。高速传输基板172及高速传输基板174形成为与高速传输基板150相同的朝向(即平移对称),高速传输基板176及高速传输基板178形成为使高速传输基板150旋转180度后的状态。即,关于在与湿蚀刻的流向垂直的方向上相邻配置的高速传输基板172及高速传输基板176,高速传输路径152A与高速传输路径152C相互接近(即在面板170的中央部)地配置成二重旋转对称。同样地,形成于高速传输基板174的高速传输路径152B与形成于高速传输基板178的高速传输路径152D相互接近地配置成二重旋转对称。通过使用用于像这样地形成高速传输基板172至高速传输基板178的光掩模,在湿蚀刻时,能够实现在高速传输路径152A至高速传输路径152D各自的周围均匀地存在铜箔的状态。即,使用使铜箔在蚀刻后均匀地残存在所形成的高速传输路径152A至高速传输路径152D各自的周围的光掩模。

[0070] [制造方法]

[0071] 对如图7所示配置图6所示的高速传输基板150来进行制造的方法进行说明。参照图8,在步骤(A)中,在玻璃基板等之上形成图案来制作光掩模500。具体而言,将光掩模500形成为使得如图7所示在面板170之上形成高速传输基板172至高速传输基板176。即,在光掩模500上形成有与高速传输路径152A至高速传输路径152D对应的图案。在光掩模500的与高速传输路径152A至高速传输路径152D对应的各图案的周围,为了在蚀刻后均匀地残留有铜箔,在使用正型的光致抗蚀剂的情况下设置有光的遮挡部(以下,称为掩模部),在使用负型的光致抗蚀剂的情况下不设置掩模部。

[0072] 接着,在步骤(B)中,在基板502之上形成有铜箔504的面板之上例如通过涂布形成光致抗蚀剂506。假设光致抗蚀剂506为正型。接着,在步骤(C)中,在执行了步骤(B)的基板之上配置光掩模500,并照射UV光等使光致抗蚀剂506变质的光508。将被光508照射而光致抗蚀剂506变质的部分示为变质光致抗蚀剂510。接着,在步骤(D)中,卸下光掩模500,例如

通过碱性水溶液去除通过步骤(C)而变质的变质光致抗蚀剂510。由此,在铜箔504之上,在与光掩模的图案对应的部分和图案的周围均匀地残留有光致抗蚀剂506。

[0073] 接着,在步骤(E)中,使用蚀刻液对铜箔504进行蚀刻。具体而言,参照图9,将作为步骤(D)之后的基板的面板526载置于蚀刻槽520的辊524,使其在蚀刻液522中向箭头的朝向(即朝右)行进。图9的朝右的箭头的朝向是图7所示的朝下的箭头的朝向。用残留铜箔512表示蚀刻后残留的铜箔504。接着,在步骤(F)中,去除残存的光致抗蚀剂506,在清洗之后,切割各高速传输基板。由此,由一块面板制作四块图6所示的高速传输基板150。

[0074] 通过以上步骤,能够在残留有用于使铜箔均匀地残存在图7所示的高速传输路径152A至高速传输路径152D各自的周围的光致抗蚀剂、且蚀刻液沿着高速传输路径152A至高速传输路径152D各自流动的状态下执行湿蚀刻。因此,能够使形成各高速传输路径的部分的蚀刻速度一致,能够抑制由一块面板制作的多个高速传输基板所包括的高速传输路径的阻抗相对于设计值的偏差。

[0075] 在上述内容中,对光致抗蚀剂为正型的情况进行了说明,但并不限于此。也可以使用负型的光致抗蚀剂。在这种情况下,光掩模使用使正型的光致抗蚀剂用的光掩模中透过光的部分与遮挡光的部分反转而得到的光掩模即可。另外,在曝光后,使用有机溶剂等去除未曝光的光致抗蚀剂即可。

[0076] 也能够取代如图7那样配置四块基板,而使图7所示的高速传输基板176及高速传输基板178各自旋转180度,从而如图10所示,将高速传输基板176及高速传输基板178形成与高速传输基板172及高速传输基板174相同的朝向(即平移对称)。但是,在这种情况下,形成于面板170的右侧的高速传输基板176及高速传输基板178的高速传输路径152C及高速传输路径152D相比于面板170的中央更靠近右边,在高速传输路径152C及高速传输路径152D的右侧不存在在足够范围内均匀地存在铜箔的区域。因此,在图10所示的配置中,高速传输路径152A至高速传输路径152D的阻抗的偏差比图7所示的配置大。

[0077] 需要说明的是,如果图7所示的面板170在纵向上长,则也可以在高速传输基板174及高速传输基板178的下侧反复形成与高速传输基板174及高速传输基板178相同规格的高速传输基板。由此,能够由一块面板制作六块或八块等更多的图6所示的高速传输基板150。

[0078] 另外,参照图11,也可以由一块面板制作两块图6所示的高速传输基板150。在这种情况下,也优选使各高速传输基板所包括的高速传输路径相互接近地配置于二重旋转对称的位置,并使面板在蚀刻液中向高速传输路径的方向(即,图11的箭头所示的朝向及其相反的朝向)行进。

[0079] 需要说明的是,在湿蚀刻工序中,矩形的面板的流向、即面板在蚀刻液中行进的朝向有两个任意性。因此,也可以根据面板的尺寸来固定流向。在这种情况下,使用以使形成于面板上的各高速传输路径沿着面板行进的朝向的方式形成有与高速传输路径对应的图案的光掩模即可。需要说明的是,流向也可以在基板制造时的规格书中指定。

[0080] 另外,也可以通过丝网印刷等将指示流向的图形(例如箭头)等形成于所制作的各高速传输基板。如果知道流向,则在制造后能够进行高速传输基板的管理。

[0081] [第一变形例]

[0082] 在上述内容中,对由一块面板制作四块图6所示的高速传输基板150的情况进行了说明,但并不限于此。在第一变形例中,如图12所示,由一块面板制作六块图6所示的高速

传输基板150。即,在湿蚀刻时,使面板200在蚀刻液中向由朝下的箭头所示的朝向行进,由一块面板200制作六块高速传输基板150(即高速传输基板202至高速传输基板212)。在图12中,斜线部分表示在湿蚀刻后残留有铜箔的部分。高速传输基板202至高速传输基板208形成与高速传输基板150相同的朝向(即平移对称),高速传输基板210及高速传输基板212形成使高速传输基板150旋转180度后的朝向。即,与图7同样地,在与湿蚀刻的流向垂直的方向上配置的高速传输基板206及高速传输基板210各自上形成的高速传输路径相互接近地配置成二重旋转对称。同样地,高速传输基板208及高速传输基板212各自上形成的高速传输路径相互接近地配置成二重旋转对称。

[0083] 通过使用用于像这样地形成高速传输基板202至高速传输基板212的光掩模,并执行图8所示的制造方法,在湿蚀刻时,能够实现在各高速传输路径的周围均匀地存在铜箔的状态。即,在图12所示的各高速传输路径的周围均匀地存在铜箔的状态下,蚀刻液沿各高速传输路径流动而执行湿蚀刻。因此,能够使形成各高速传输路径的部分的蚀刻速度一致,关于由一块面板制作的多个高速传输基板所包括的高速传输路径的阻抗,能够抑制相对于设计值的偏差。

[0084] 需要说明的是,如果图12所示的面板200在纵向上长,则也可以在高速传输基板204、高速传输基板208及高速传输基板212的下侧反复形成与高速传输基板204、高速传输基板208及高速传输基板212相同规格的高速传输基板。由此,对于图6所示的高速传输基板150,能够由一块面板制作九块或十二块等更多的高速传输基板。

[0085] [第二变形例]

[0086] 在由一块面板制作多块图6所示的高速传输基板150的情况下,有时会产生未形成高速传输基板150而废弃的部分(以下,称为舍弃部)。在第二变形例中,在这样的情况下,也能够由一块面板制作多个包括阻抗的偏差小的高速传输路径的高速传输基板。

[0087] 参照图13,在湿蚀刻时,使面板230在蚀刻液中向由朝下的箭头所示的朝向行进,由一块面板230制作四块高速传输基板150(即高速传输基板232至高速传输基板238)。在图13中,斜线部分表示在湿蚀刻后残留有铜箔的部分。高速传输基板232至高速传输基板238全部形成与高速传输基板150相同的朝向(即平移对称)。在面板230的外周的一部分、即距右边242规定距离的范围内形成舍弃部240。

[0088] 通过使用用于像这样地形成高速传输基板232至高速传输基板238及舍弃部240的光掩模,并执行图8所示的制造方法,在湿蚀刻时,通过舍弃部240,能够实现在形成于高速传输基板236及高速传输基板238的高速传输路径的周围也均匀地存在铜箔的状态。即,在图13所示的各高速传输路径的周围均匀地存在铜箔的状态下,蚀刻液沿各高速传输路径流动而执行湿蚀刻。因此,能够使形成各高速传输路径的部分的蚀刻速度一致,关于由一块面板制作的多个高速传输基板所包括的高速传输路径的阻抗,能够抑制相对于设计值的偏差。

[0089] 需要说明的是,优选舍弃部240的宽度(即,与右边242垂直的方向的长度)为2cm以上。由此,在形成于与舍弃部240相邻的高速传输基板236及高速传输基板238的高速传输路径形成更靠近各自的高速传输基板的右边的情况下,也能够更加抑制高速传输路径的阻抗的偏差。

[0090] 需要说明的是,如果图13所示的面板230在纵向上长,则也可以在高速传输基板

234及高速传输基板238的下侧反复形成与高速传输基板234及高速传输基板238相同规格的高速传输基板。由此,能够由一块面板制作六块或八块等更多的图6所示的高速传输基板150。

[0091] 另外,也可以如图14那样由一块面板制作两块图6所示的高速传输基板150。在这种情况下,优选使舍弃部与一块高速传输基板(即,在图14中为右侧的高速传输基板)所包括的高速传输路径相邻配置,并使面板在蚀刻液中向高速传输路径的方向(即,图14的箭头所示的朝向及其相反的朝向)行进。

[0092] [第三变形例]

[0093] 一块面板也可以包括多个舍弃部。在第三变形例中,在这样的情况下,也能够由一块面板制作多个包括阻抗的偏差小的高速传输路径的高速传输基板。

[0094] 参照图15,在湿蚀刻时,使面板250在蚀刻液中向由朝下的箭头所示的朝向行进,由一块面板250制作四块图6所示的高速传输基板150(即,高速传输基板252至高速传输基板258)。在图15中,斜线部分表示在湿蚀刻后残留有铜箔的部分。高速传输基板252至高速传输基板258全部形成为与高速传输基板150相同的朝向(即平移对称)。在距面板250的外周的一部分(具体为右边及左边)规定距离内形成有舍弃部260及舍弃部262。另外,包含面板250的中央部而形成有舍弃部264。这样,通过将光掩模形成为使铜箔也残留于面板250中作为高速传输基板252至高速传输基板258以外的区域的舍弃部260至舍弃部264,并执行图8所示的制造方法,在湿蚀刻时,能够实现在各高速传输路径的周围均匀地存在铜箔的状态。

[0095] 因此,在存在用于使铜箔均匀地残存在图15所示的各高速传输路径的周围的光致抗蚀剂的状态下,蚀刻液沿各高速传输路径流动而执行湿蚀刻。因此,能够使形成各高速传输路径的部分的蚀刻速度一致,能够抑制由一块面板制作的多个高速传输基板所包括的高速传输路径的阻抗相对于设计值的偏差。

[0096] [第四变形例]

[0097] 在上述内容中,如图6所示,对制作在高速传输路径152的周围存在铜箔的高速传输基板150的情况进行了说明,但并不限于此。在第四变形例中,将在高速传输路径的周围不存在铜箔的高速传输基板作为制造对象。

[0098] 参照图16,高速传输基板300包括高速传输路径302、芯片安装区域304、连接器安装区域306及铜箔区域310。高速传输基板300通过对形成于树脂等平板上的铜箔进行湿蚀刻而形成。高速传输路径302是用于将一同配置于高速传输基板300上的半导体元件与连接器连接并传输1GHz以上的高频的布线。在图16中,芯片安装区域304与高速传输基板300的外周(即四条边)分离配置,连接器安装区域306与高速传输基板300的外周的一部分(具体为下边312)相接配置。需要说明的是,芯片安装区域304及连接器安装区域306的配置并不限于图16所示的配置。高速传输路径302由两根布线构成,传输差动信号。在芯片安装区域304及连接器安装区域306中未图示布线图案,但形成有与分别安装于其中的半导体元件及连接器的端子相应的布线图案。形成于芯片安装区域304及连接器安装区域306的布线图案也包括与高速传输路径302连接的布线图案。

[0099] 高速传输路径302、芯片安装区域304及连接器安装区域306从高速传输基板300的中心向规定的朝向偏心配置。即,高速传输路径302、芯片安装区域304及连接器安装区域

306配置于第一区域308,该第一区域308位于与下边312垂直的高速传输基板300的中心线318的左侧。因此,分别安装于芯片安装区域304及连接器安装区域306的半导体元件及连接器也配置于从高速传输基板300的中心向规定的朝向偏心的位置。高速传输路径302的方向(即,图16的朝上及朝下)沿着左边316。铜箔区域310是在湿蚀刻后在距右边314规定范围内残留有铜箔的区域(即第二区域),隔着中心线318位于与第一区域308相反的一侧。

[0100] 能够使用一块面板来制作多个高速传输基板300。参照图17,在湿蚀刻时,使面板320在蚀刻液中向由朝下的箭头所示的朝向行进,由一块面板320制作四块高速传输基板300(即高速传输基板322至高速传输基板328)。在图17中,斜线部分表示在湿蚀刻后残留有铜箔的部分。高速传输基板322及高速传输基板324形成为与高速传输基板300相同的朝向(即平移对称),高速传输基板326及高速传输基板328形成为使高速传输基板300旋转180度后的状态。即,关于在与湿蚀刻的流向垂直的方向上配置的高速传输基板322及高速传输基板326,高速传输路径302A与高速传输路径302C相互分离(即,分别与面板320的中央相比更靠近左右两端)地配置成二重旋转对称。同样地,形成于高速传输基板324的高速传输路径302B与形成于高速传输基板328的高速传输路径302D相互分离地配置成二重旋转对称。由此,铜箔区域310A至铜箔区域310D集中于面板320的中央。

[0101] 通过使用用于像这样地形成高速传输基板322至高速传输基板328的光掩模,并执行图8所示的制造方法,能够实现不存在用于通过湿蚀刻使铜箔均匀地残存在高速传输路径302A至高速传输路径302D各自的周围的光致抗蚀剂的状态(即,不存在的情况是均匀的状态)。即,蚀刻液沿各高速传输路径流动而执行湿蚀刻,使得在图17所示的各高速传输路径的周围均匀地不存在铜箔。因此,能够使形成各高速传输路径的部分的蚀刻速度一致,能够抑制由一块面板制作的多个高速传输基板所包括的高速传输路径的阻抗相对于设计值的偏差。

[0102] 也能够取代如图17那样在一块面板上形成四块基板,而使高速传输基板326及高速传输基板328各自旋转180度,从而如图18所示,将高速传输基板326及高速传输基板328形成为与高速传输基板322及高速传输基板324相同的朝向(即平移对称)。但是,在这种情况下,形成于面板320的右侧的高速传输基板326及高速传输基板328的高速传输路径302C及高速传输路径302D分别位于相比于面板320的右边更靠近铜箔区域310A及铜箔区域310B的位置,在高速传输路径302C及高速传输路径302D的左侧不存在在足够范围内均匀地不存在铜箔的区域。因此,在图18所示的配置中,高速传输路径302A至高速传输路径302D的阻抗的偏差比图17所示的配置大。

[0103] 需要说明的是,如果图17所示的面板320在纵向上长,则也可以在高速传输基板324及高速传输基板328的下侧反复形成与高速传输基板324及高速传输基板328相同规格的高速传输基板。由此,能够由一块面板制作六块或八块等更多的图16所示的高速传输基板300。

[0104] 另外,参照图19,也可以由一块面板制作两块图16所示的高速传输基板300。在这种情况下,优选使各高速传输基板所包括的高速传输路径相互分离地配置于二重旋转对称的位置(即,使铜箔区域310相互接近地配置),并使面板在蚀刻液中向高速传输路径的方向(即,图19的箭头所示的朝向及其相反的朝向)行进。

[0105] 需要说明的是,为了抑制高速传输路径的阻抗的偏差,对于应使高速传输路径周

围的铜箔的有无均匀的规定区域,能够考虑上述预备实验的结果,根据高速传输基板及高速传输路径的大小来适当确定。因此,与之相应地确定在光掩模上的与高速传输路径对应的图案的周围形成掩模部或者不形成掩模部的规定区域。需要说明的是,关于规定区域的解释,假设为了使布线作为高速传输路径发挥功能而不可或缺的区域包括在高速传输路径中。即,为了使两根布线相互分离而不可或缺的区域(以下,称为第一必需区域)、以及在高速传输路径的周围配置铜箔的情况下为了使两根布线与周围的铜箔分离而不可或缺的区域(以下,称为第二必需区域)不包括在规定的区域中。第一必需区域例如是构成图6所示的高速传输路径152的两根布线间的不存在铜箔的区域。第二必需区域例如是图6所示的高速传输路径152两侧的不存在铜箔的区域。在高速传输路径周围的规定区域中均匀地存在铜箔的情况下,高速传输路径解释为不仅包括两根布线,而且还包括第一必需区域及第二必需区域。另外,在均匀地存在铜箔的规定区域中,也可以包括在面板上为了相互区分多个高速传输基板而设置的不存在铜箔的宽度窄的区域。例如,图7中示出了用于相互区分高速传输基板172至高速传输基板178的不存在铜箔的十字区域。在这种情况下,也称为在面板上高速传输路径周围的规定区域均匀地存在铜箔。

[0106] 例如,参照图20,光掩模上的规定区域402的外缘(即,规定区域402的四条边)中沿着与高速传输路径对应的图案400的外缘404及外缘406各自与图案400的距离优选为4cm以上。更准确而言,外缘404及外缘406各自与图案400的距离是与图案400的几何中心408的距离 L 。即,优选 $L \geq 4$ (cm)。沿着图案400的外缘404及外缘406的长度比图案400的长度(即,沿着图案400的方向的大小)大即可。由此,在对面板进行湿蚀刻时,能够使形成各高速传输路径的部分的蚀刻速度更加一致,能够更加抑制高速传输路径的阻抗的偏差。需要说明的是,图案400的形状与高速传输路径对应,并不限定于图20所示的形状,可以根据高速传输路径的形状而变化。

[0107] 沿着图案400的外缘404及外缘406各自与图案400的距离(更准确而言,与几何中心408的距离 L)更优选为6cm以上($L \geq 6$ (cm))。由此,在对面板进行湿蚀刻时,能够进一步使形成各高速传输路径的部分的蚀刻速度一致,能够进一步抑制高速传输路径的阻抗的偏差。

[0108] 沿着图案400的外缘404及外缘406各自与图案400的距离(更准确而言,与几何中心408的距离 L)进一步优选为12cm以上($L \geq 12$ (cm))。由此,在对面板进行湿蚀刻时,能够更进一步地使形成各高速传输路径的部分的蚀刻速度一致,能够更进一步地抑制高速传输路径的阻抗的偏差。

[0109] 在上述内容中,对高速传输路径是用于传输差动信号的两根布线的情况进行了说明,但并不限定于此。高速传输路径也可以是通过一根布线(例如,将接地设为基准电平)传输信号的形态(即,单端)。例如,高速传输路径也可以是天线。天线例如可以由一根布线构成。通常,在天线的周围不形成铜箔。在由一块面板制作多个包括天线的高速传输基板的情况下,例如,通过如图17所示形成多个高速传输基板,能够抑制天线的阻抗的偏差。

[0110] 在上述内容中,对在湿蚀刻中使面板在蚀刻液中进行的情况进行了说明,但并不限定于此。也可以固定面板而使蚀刻液流动。如果蚀刻液流动的朝向沿着形成于面板的高速传输路径,则能够使蚀刻速度一致,如上所述,能够抑制高速传输路径的阻抗的偏差。

[0111] 在上述内容中,对高速传输路径的阻抗的设计值为 100Ω 的情况进行了说明,但并不

不限于于此。高速传输路径的阻抗的设计值是任意的,例如也可以是 75Ω 或 50Ω 等。

[0112] 在上述内容中,对高速传输基板及面板为矩形的情况进行了说明,但并不限于于此。高频基板及面板也可以是任意的形状。无论在何种情况下,光掩模形成为使形成于面板的各高速传输路径相互沿着、且在各高速传输路径的周围铜箔以残留有铜箔的部分与未残留铜箔的部分不混在一起的方式残留或被去除即可。

[0113] 在上述内容中,对高速传输基板的制造方法进行了说明,但并不限于于此。也可以是包括用于传输频率小于1GHz的信号的布线的传输基板。本公开能够应用于布线的尺寸精度会对阻抗的偏差造成影响这样的传输基板的制造。

[0114] 以上,通过说明实施方式对本公开进行了说明,但上述实施方式是示例,本公开并非仅局限于上述实施方式。本公开的范围在参照发明的详细说明书的记载的基础上,由权利要求书的各权利要求示出,包括与其中记载的语句等同的含义及范围内的所有变更。

[0115] 附图标记说明

[0116] 100介电部件;102、104、106、108导电部件;110、110A、110B、110C、110D、110E、110F、110G、110H附连试验板;112、114布线;116基板;120、122、124、126端子部;130、170、200、230、250、320、526面板;132铜箔区域;134树脂区域;150、172、174、176、178、202、204、206、208、210、212、232、234、236、238、252、254、256、258、300、322、324、326、328高速传输基板;152、152A、152B、152C、152D、302、302A、302B、302C、302D高速传输路径;154、304芯片安装区域;156、306连接器安装区域;158、308第一区域;160、312下边;162、242、314右边;164、318中心线;240、260、262、264舍弃部;310、310A、310B、310C、310D铜箔区域;316左边;400图案;402规定区域;404、406外缘;408几何中心;500光掩模;502基板;504铜箔(即被蚀刻部件);506光致抗蚀剂;508光;510变质光致抗蚀剂;512残留铜箔;520蚀刻槽;522蚀刻液;524辊;(A)、(B)、(C)、(D)、(E)、(F)步骤;A1、A2、A3、A4、A5区域;H高度;L、S距离;T厚度;W宽度。

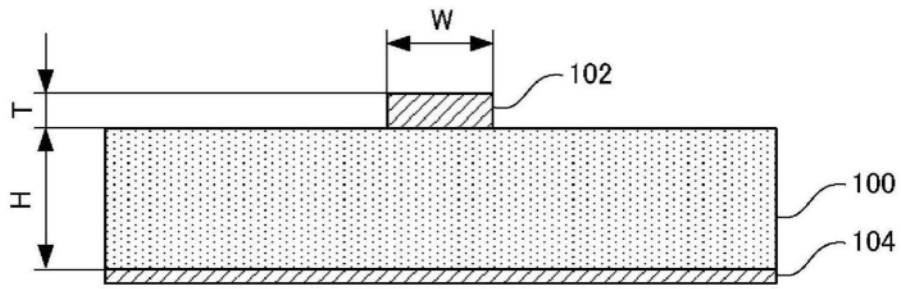


图1

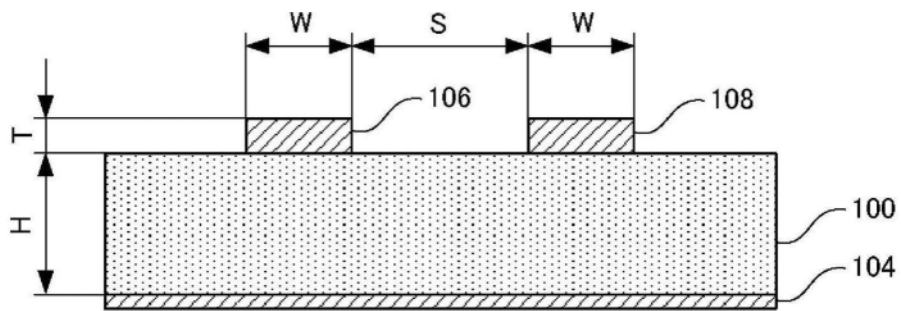


图2

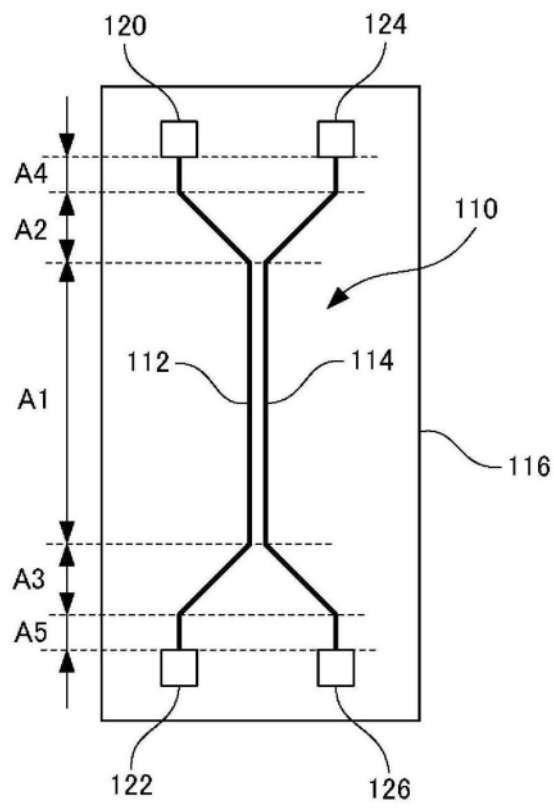


图3

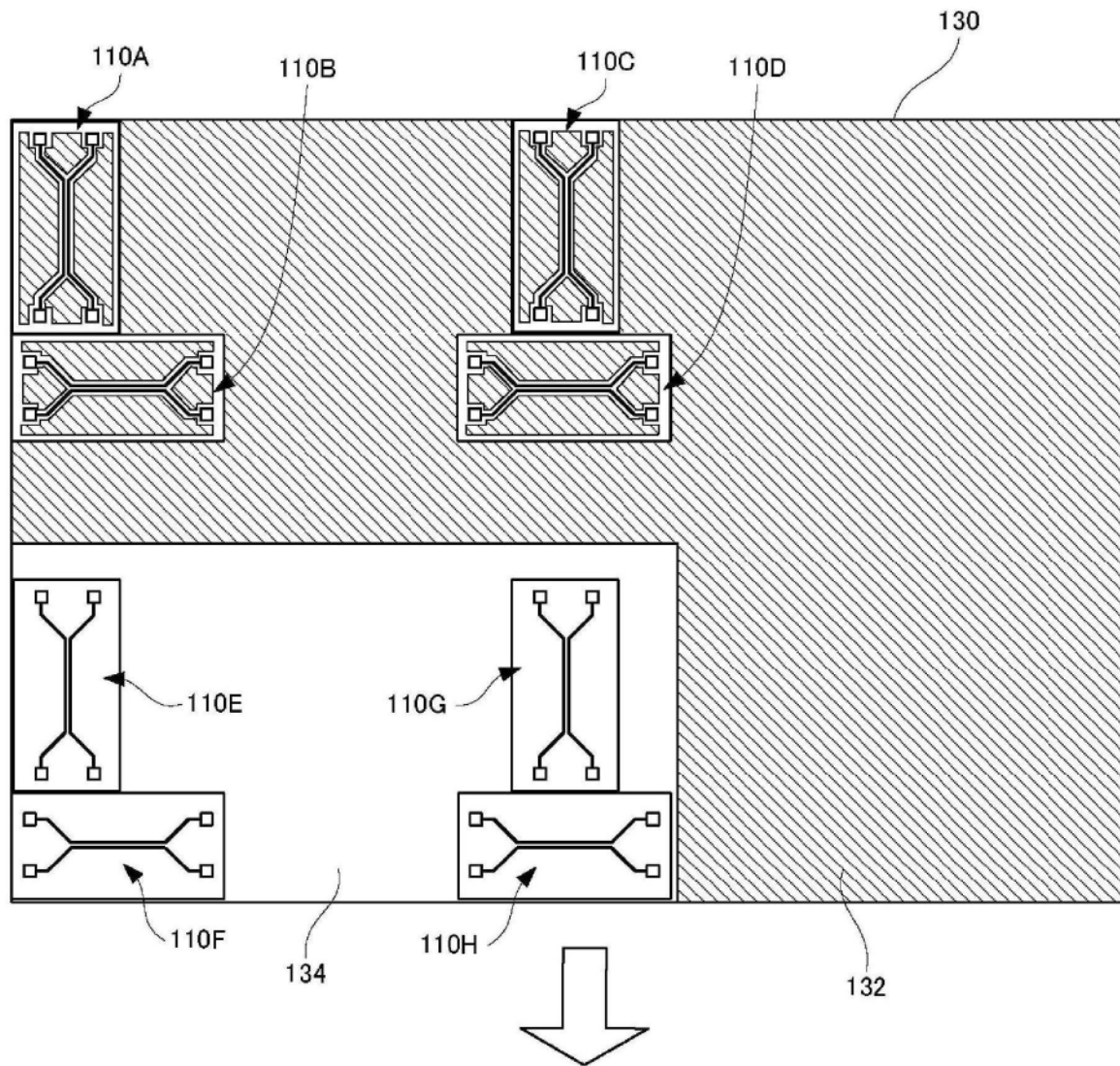


图4

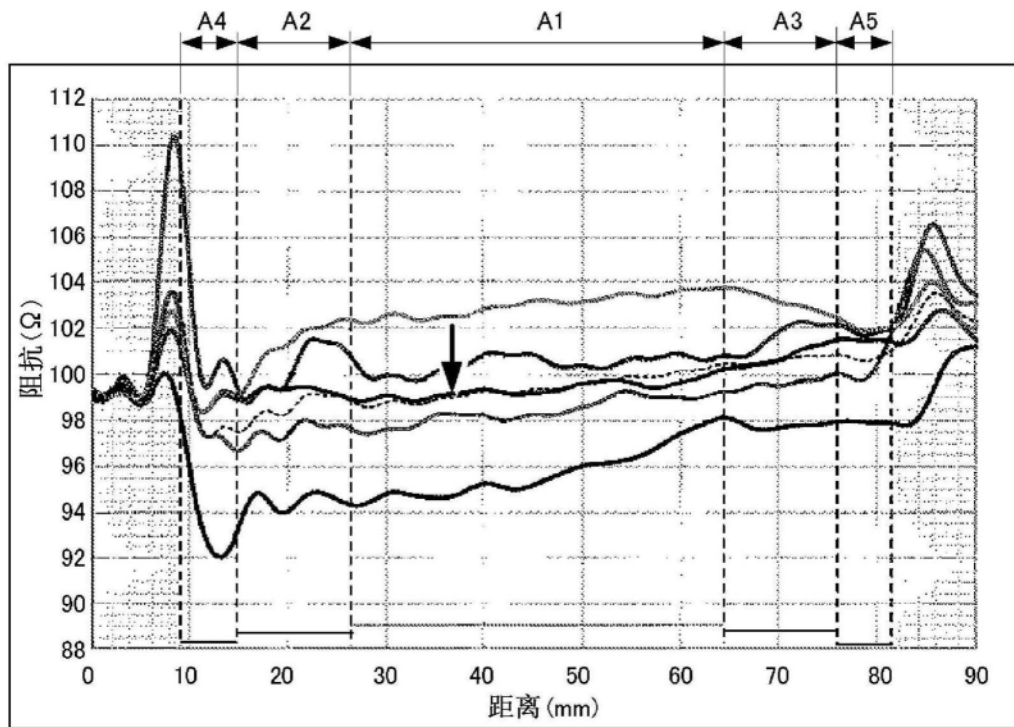


图5

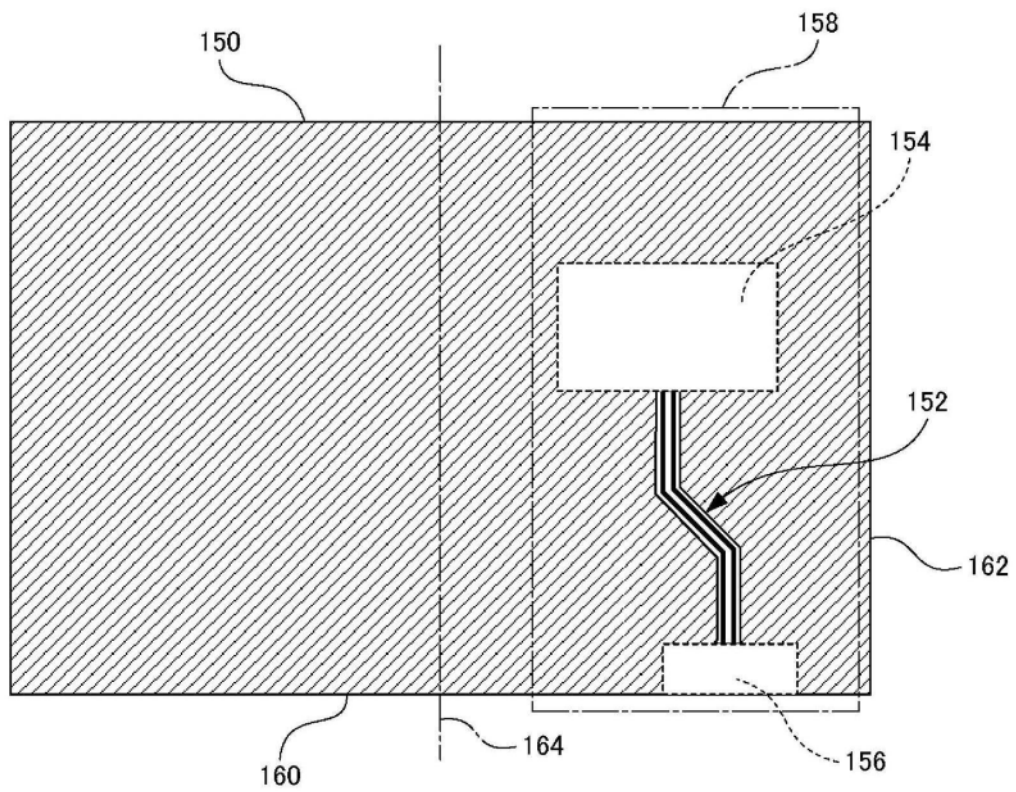


图6

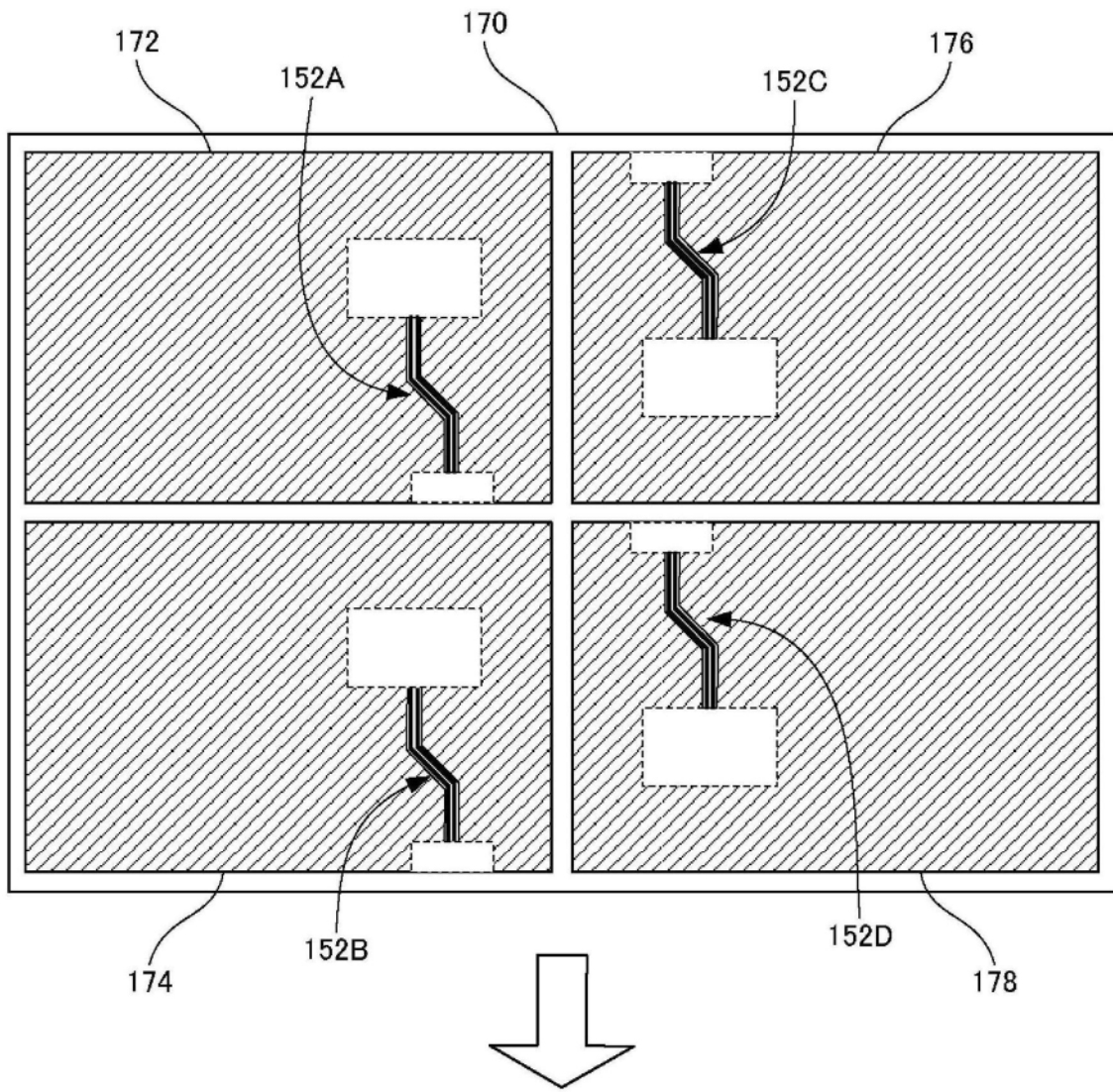


图7

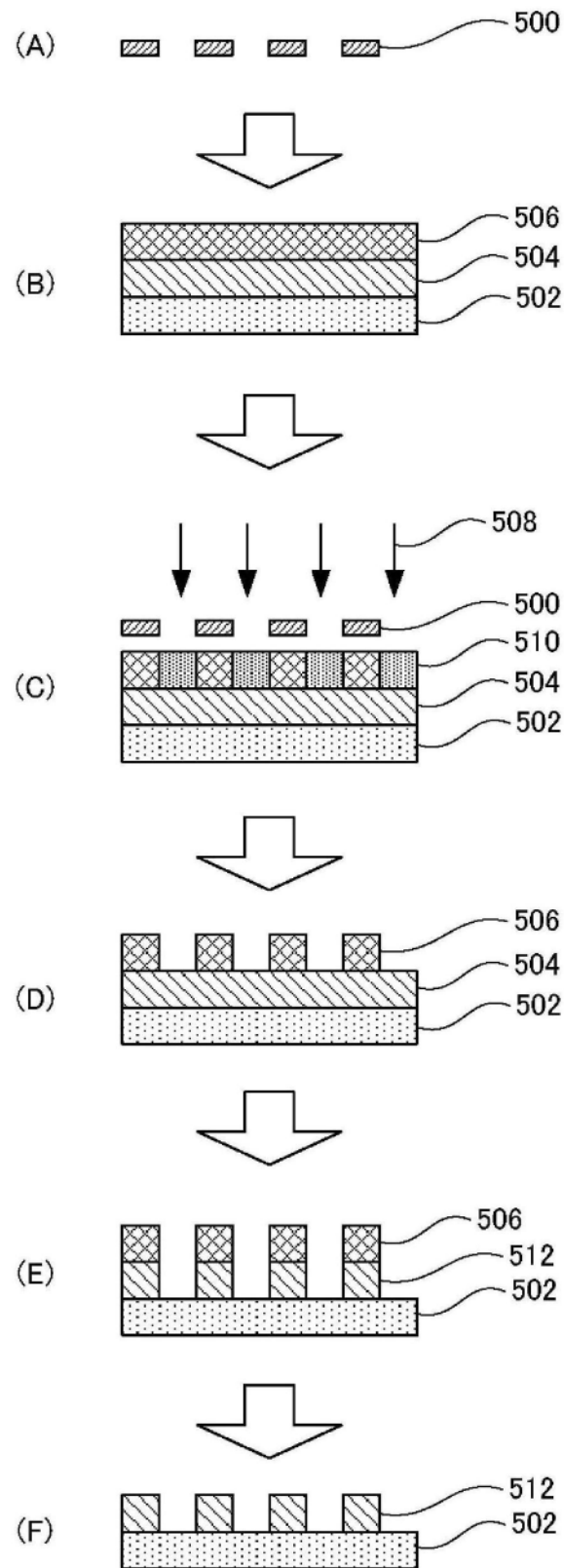


图8

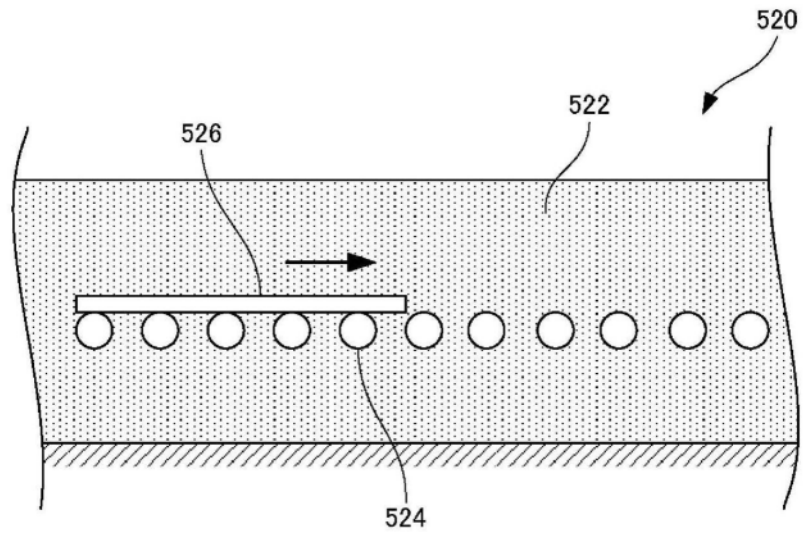


图9

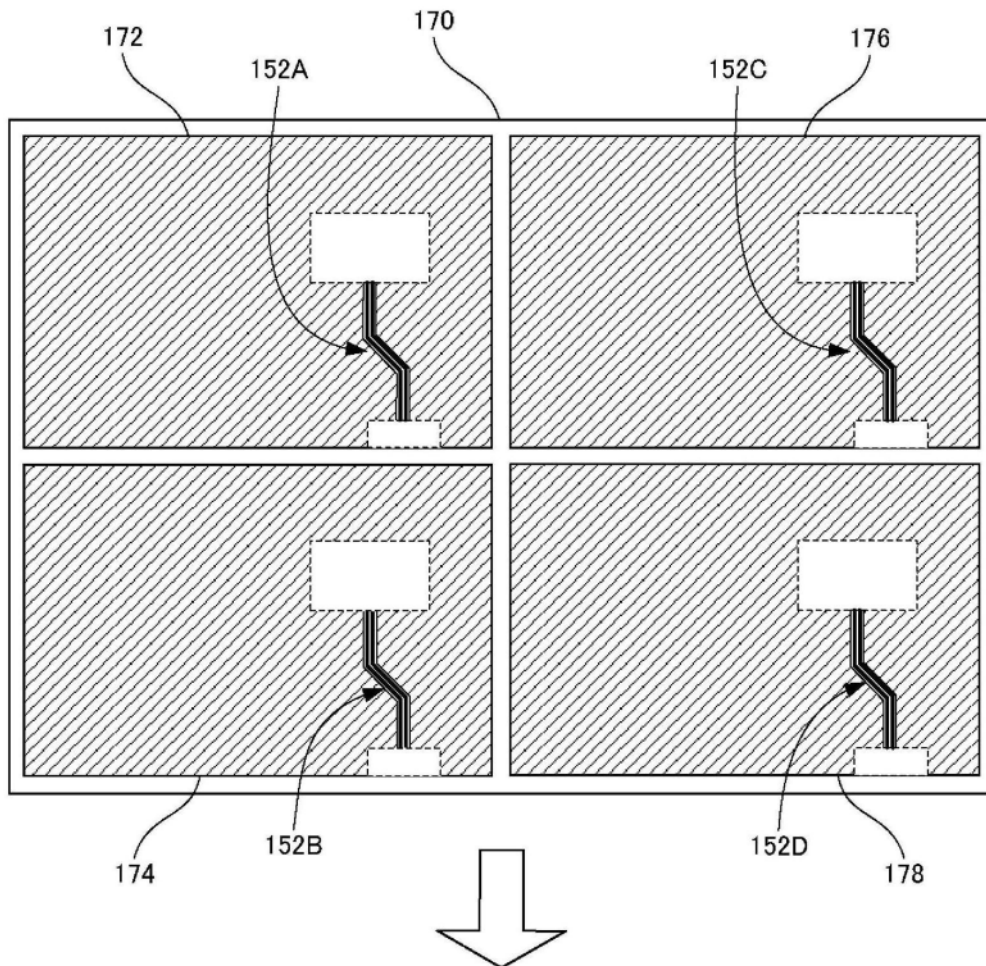


图10

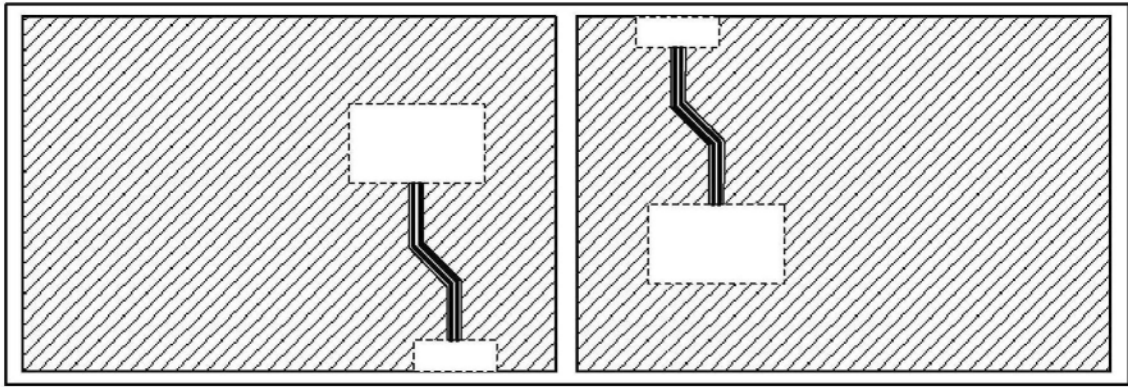


图11

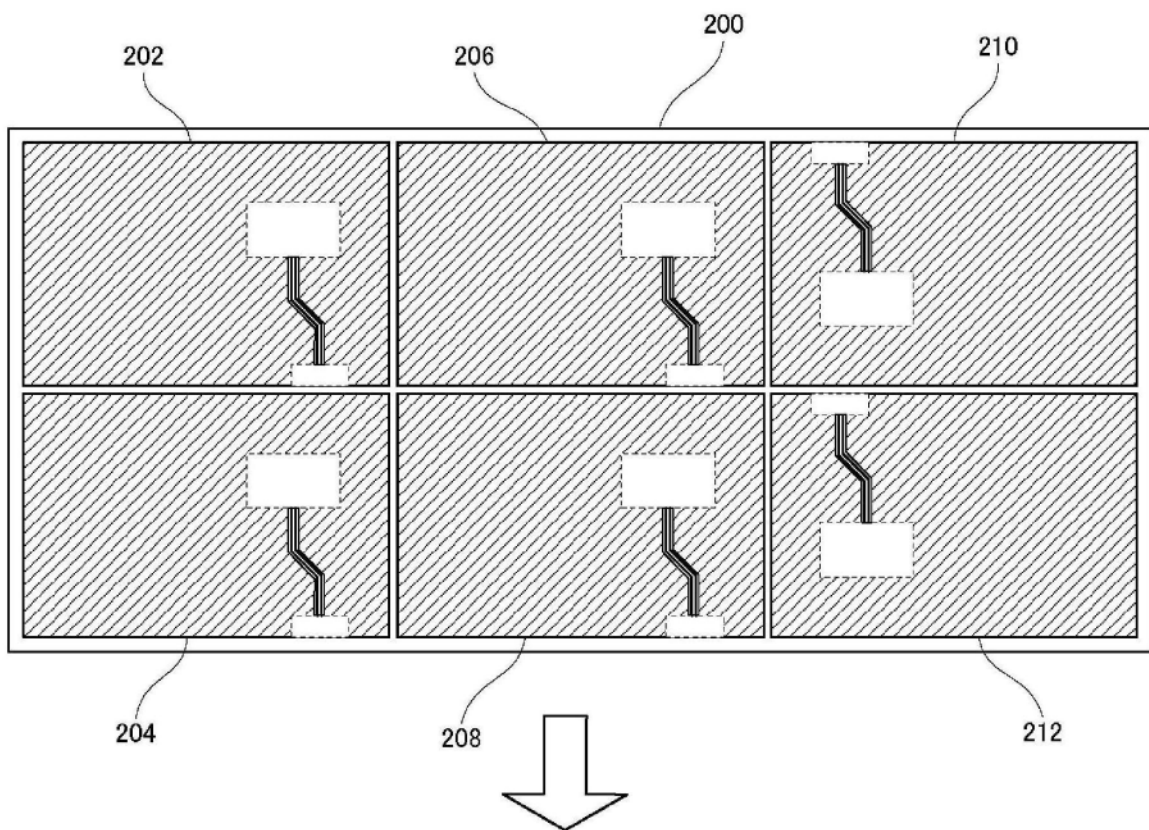


图12

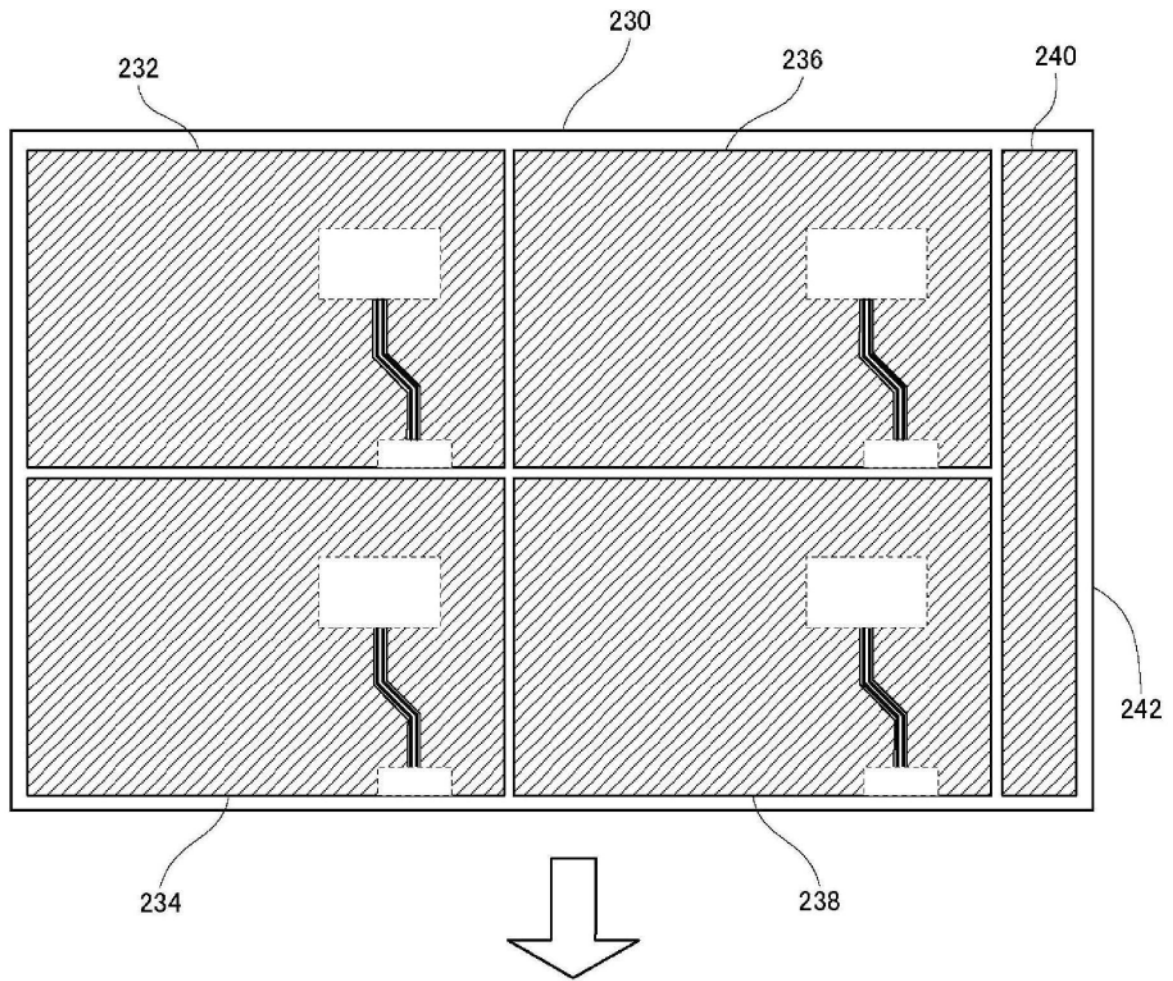


图13

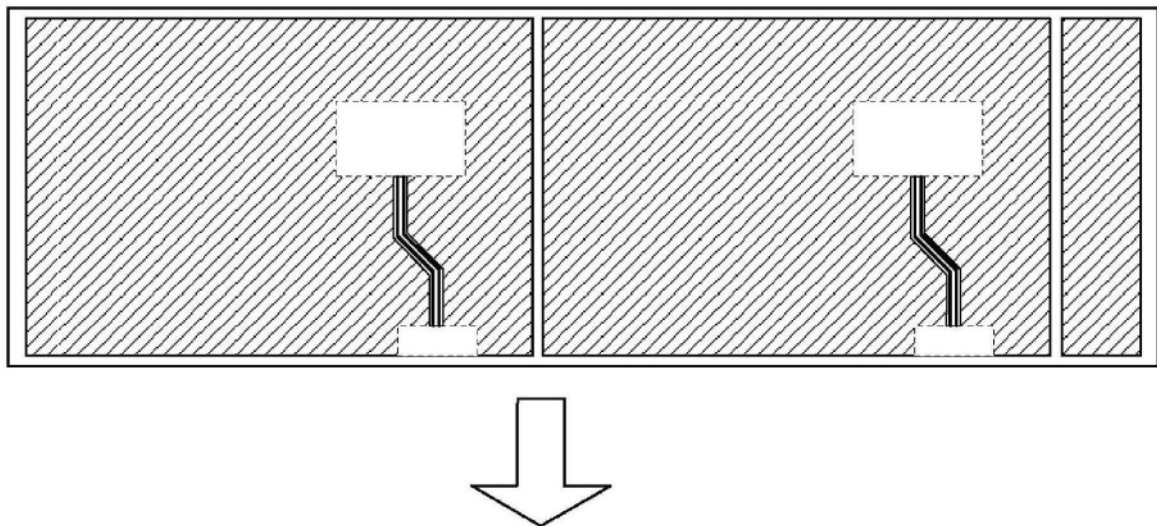


图14

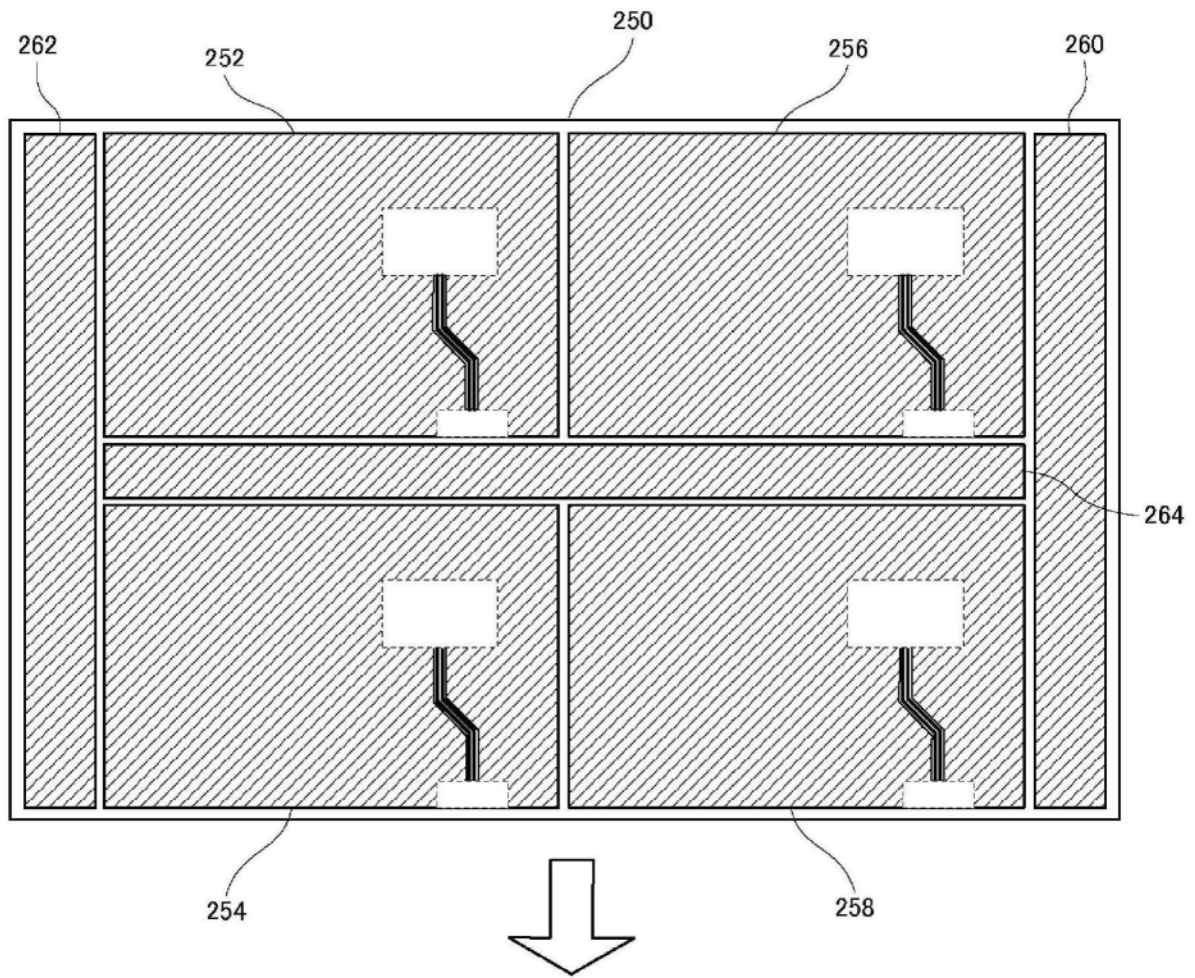


图15

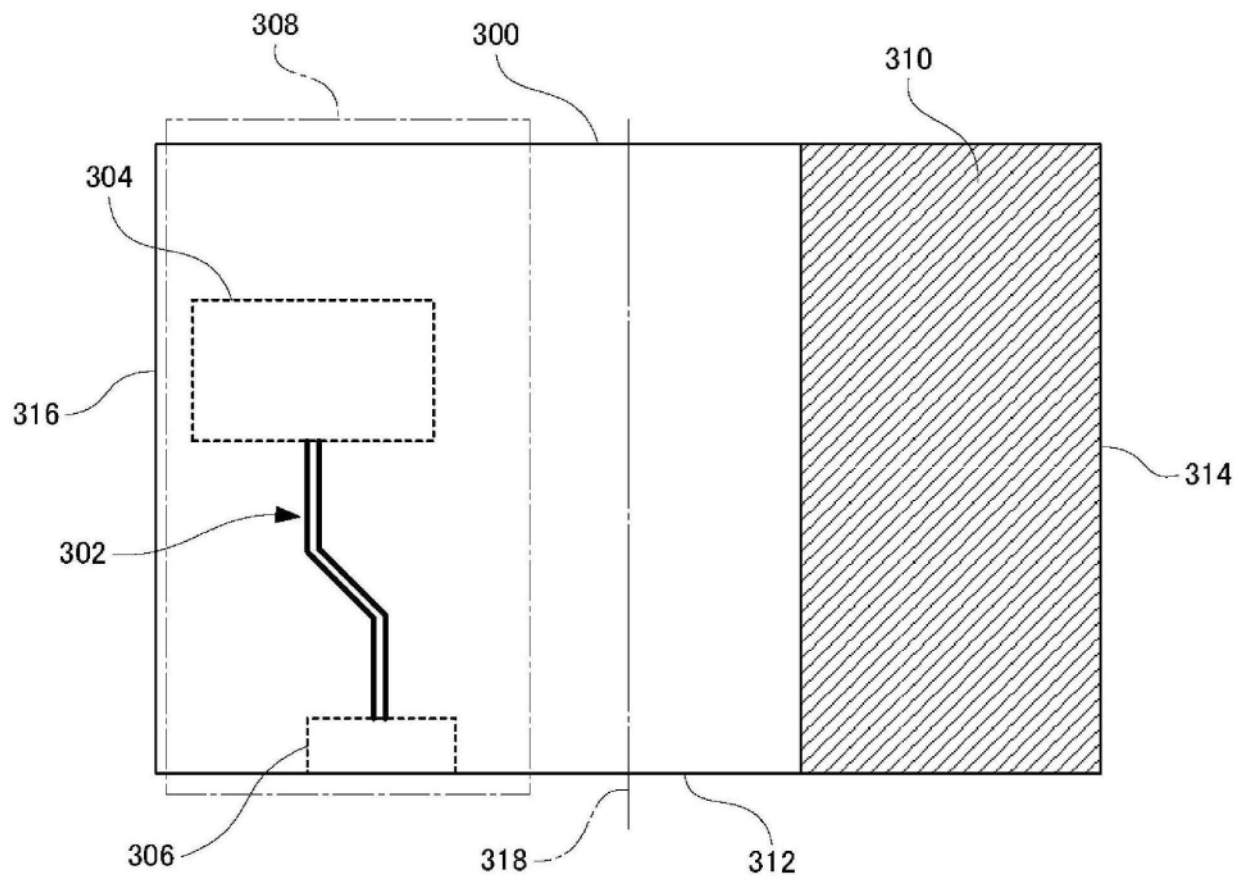


图16

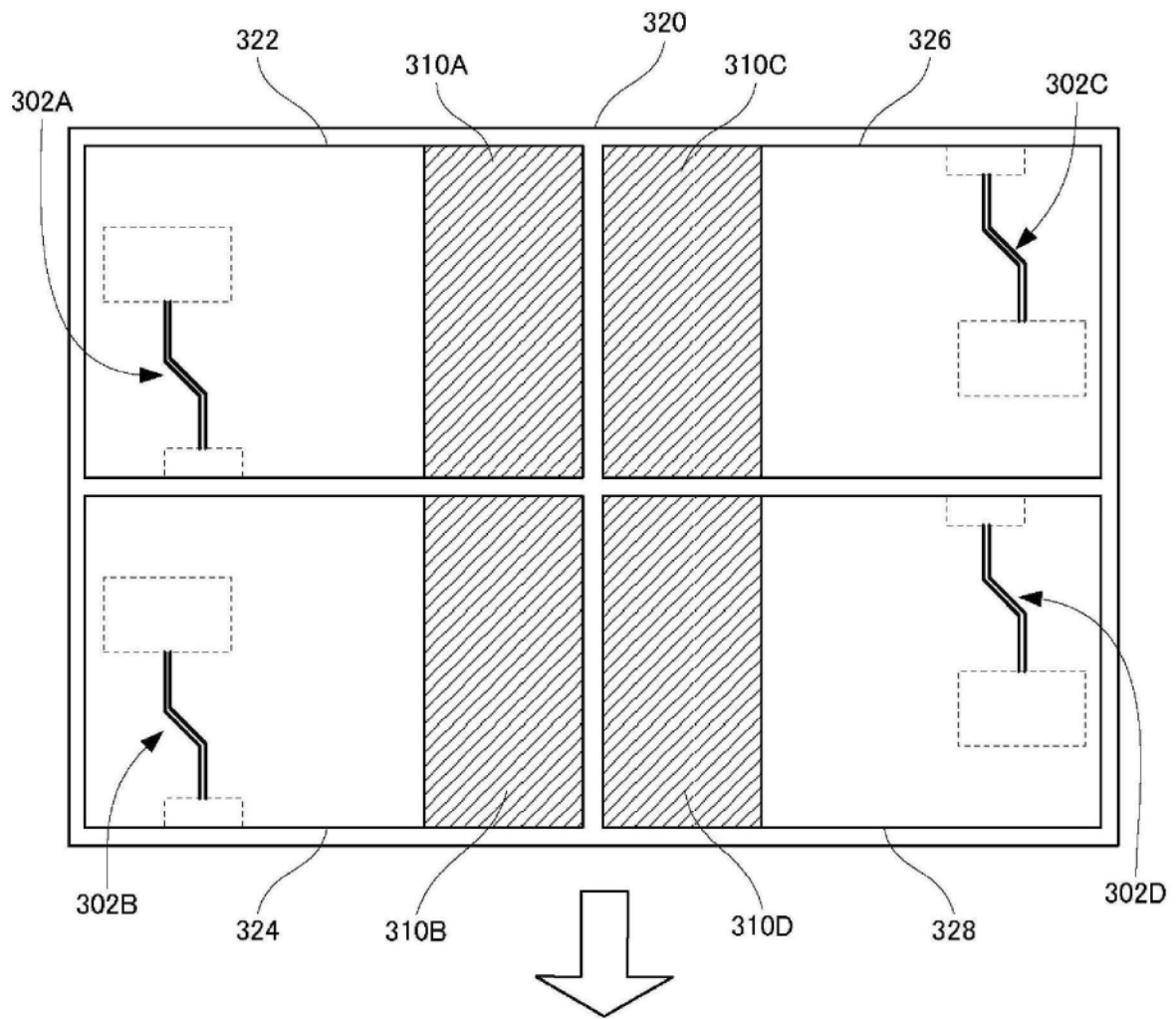


图17

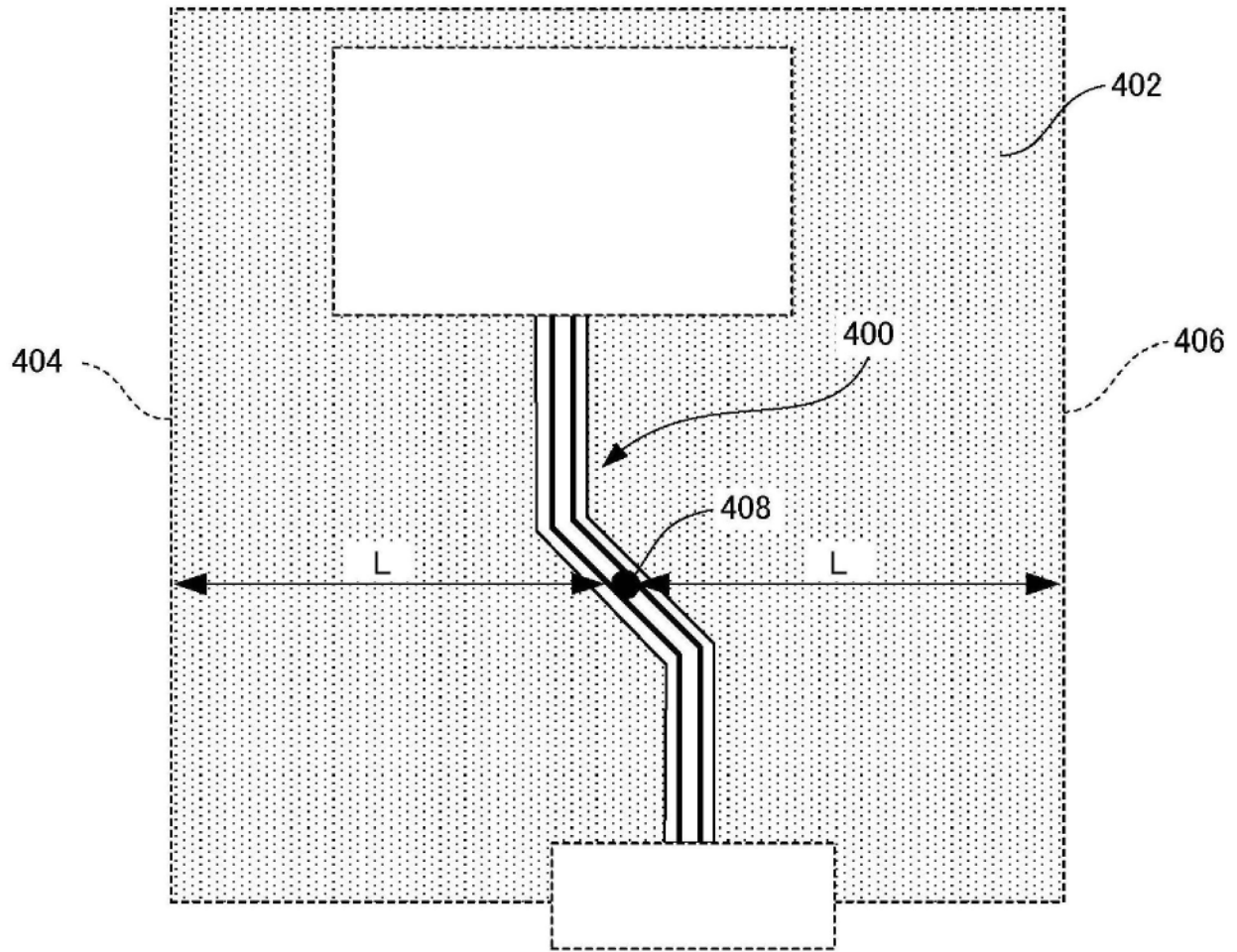


图20