

 (19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0091812 (43) 공개일자 2014년07월23일
(51) 국제특허분류(Int. Cl.) H01L 31/10 (2006.01) (21) 출원번호 10-2013-0003539 (22) 출원일자 2013년01월11일 심사청구일자 2013년01월11일	(71) 출원인 경희대학교 산학협력단 경기도 용인시 기흥구 덕영대로 1732, 국제캠퍼스 내 (서천동, 경희대학교) (72) 발명자 최석호 경기 수원시 영통구 매영로 366, 726동 1103호 (영통동, 살구골7단지아파트) 김성 서울시 동작구 노량진2동 24-16 김창오 서울 종로구 종로51가길 38-2, (창신동) (74) 대리인 특허법인가산

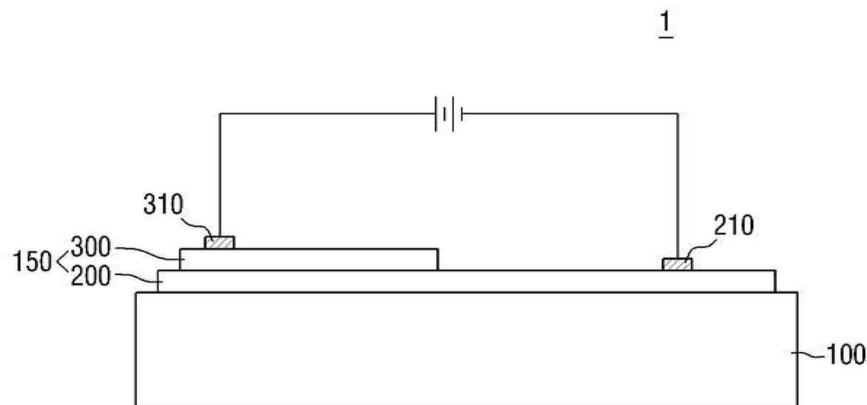
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 광검출 소자

(57) 요약

도핑 양에 따라 제조된 그래핀 p-n 수직 접합의 광검출 특성을 평가함으로써, 그래핀 p-n 수직 균질 접합 다이오드를 포함하는 광검출 소자를 제공하는 것이다. 상기 광검출 소자는 기판, 상기 기판 상에 형성된 광검출층으로서, p-n 수직 균질 접합된 그래핀을 포함하고, 350nm 내지 1100nm 범위에서 10E11(Jones) 이상의 검출능을 갖는 광검출층, 및 상기 광검출층 상에 형성되는 제1 전극 및 제2 전극을 포함한다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호 2011-0017373

부처명 교육과학기술부

연구사업명 도전 연구 사업

연구과제명 그래핀 기반 융복합 나노구조의 특성 및 소자 응용 연구

기 여 율 1/1

주관기관 경희대학교

연구기간 2012.05.01 ~ 2013.04.30

특허청구의 범위

청구항 1

기판;

상기 기판 상에 형성된 광검출층으로서, p-n 수직 균질 접합된 그래핀을 포함하고, 350nm 내지 1100nm 범위에서 10E11(Jones) 이상의 검출능을 갖는 광검출층; 및

상기 광검출층 상에 형성되는 제1 전극 및 제2 전극을 포함하는 광검출 소자.

청구항 2

제1 항에 있어서,

상기 광검출층은 순차적으로 적층된 제1 그래핀과 제2 그래핀을 포함하고,

상기 제1 그래핀은 n형 그래핀이고, 제2 그래핀은 p형 그래핀인 광검출 소자.

청구항 3

제2 항에 있어서,

상기 제1 그래핀과 상기 제2 그래핀은 각각 단일층의 그래핀인 광검출 소자.

청구항 4

제2 항에 있어서,

상기 제1 그래핀과 상기 제2 그래핀은 접촉하여 형성되는 광검출 소자.

청구항 5

제4 항에 있어서,

상기 제1 그래핀은 상기 제1 그래핀과 상기 제2 그래핀의 경계면에 형성되는 고저항층을 포함하는 광검출 소자.

청구항 6

제2 항에 있어서,

상기 광검출층은 상기 제1 그래핀과 상기 제2 그래핀 사이에 형성된 삽입층을 더 포함하는 광검출 소자.

청구항 7

제6 항에 있어서,

상기 삽입층은 반도체층 및 절연층 중 하나를 포함하는 광검출 소자.

청구항 8

제1 항에 있어서,

상기 제1 전극 및 상기 제2 전극에 인가되는 전압이 2(V) 내지 5(V) 사이에서,

상기 광검출층은 350nm 내지 1100nm 범위에서 10E11(Jones) 이상의 검출능을 갖는 광검출 소자.

명세서

기술분야

본 발명은 광검출 소자에 관한 것으로, 더욱 상세하게는 p형 그래핀과 n형 그래핀이 수직 균질 접합된 광검출층을 이용한 광검출 소자에 관한 것이다.

[0001]

배경 기술

- [0002] 최근 들어 빛을 검출하여 전기 신호로 변환해 주는 광검출 소자에 대한 연구가 끊임없이 보고되고 있다. 이미 상용화된 Si, Ge 및 InGaAs 광검출 소자가 각각 자외선, 가시광선, 적외선 영역의 광 탐지에 널리 사용되고 있다. 하지만 Si와 Ge 같은 경우는 상온에서 작동되지만, 광 검출 대역이 제한적이고 InGaAs는 4.2 K까지 냉각해야만 고감도의 성능을 발휘할 수 있다. 또한, 최근 휴대성을 극대화하고 투명하고 휘어지는 소자들이 차세대 광전자 소자로서 요구되고 있다. 이를 실현시키기 위해, 투명하고 휘어지는 기판을 사용하여 소자 공정이 진행되어야 하지만 이러한 기판은 열에 취약해 고온에서 성장되는 Si, Ge, InGaAs 같은 물질을 사용하여 휘어지는 소자를 제작하기에는 많은 어려움이 있다. 설령 제작이 가능하다 하여도 제조 공정이 까다롭고, 그에 따라 발생하는 많은 비용들을 피할 수 없어 상용화하는데 많은 제약이 따른다. 따라서, 공정이 단조롭고 비용이 적게 들며 휘어지거나 투명한 기판에 적용될 뿐만 아니라 넓은 영역의 빛을 검출할 수 있고, 고감도, 고효율을 발휘할 수 있는 광검출 소자 제작에 적합한 물질 및 구조를 모색해야 한다.
- [0003] 2010년 노벨 물리학상을 일궈낸 그래핀은 탄소 원자가 6각형의 벌집모양으로 이루어져 있고 원자 1개의 두께를 가지고 있는 이차원 구조로서 높은 캐리어 이동도, 높은 투명도 늘리거나 구부러도 변하지 않는 전기적 성질과 같은 새로운 특성을 때문에 현재까지 많은 연구가 보고되고 있고 꿈의 나노 물질로 불리고 있다. 특히, 그래핀은 띠 간격이 없는 구조여서 자외선부터 적외선까지 넓은 영역의 빛을 흡수하여 전자-홀 쌍(electron-hole pair)들을 발생시킬 수 있어 차세대 광전자 소자로서 촉망을 받고 있는 물질이며 현재까지 그래핀을 기반으로 하는 광검출 소자에 대한 연구가 보고되고 있다.
- [0004] 그러나, 지금까지 보고된 그래핀 광검출 소자 구조는 게이트 전압으로 전하 종류 및 농도를 조절하여 게이트 근처에서 형성되는 그래핀 p-n 수평구조나 PbS 또는 CdSe와 같이 고효율의 광검출 능력이 증명된 물질과의 복합 구조, 또는 그래핀-금속 접합 등으로 제작되어 발명되었다. 그러나, 광검출 능력이 떨어지거나 구조적으로 실질적인 소자 적용에 있어 많은 어려움이 따른다. 따라서, 그래핀의 우수한 특성들을 이용하면서, 동시에 저비용으로 쉽게 실현 가능한 고성능의 소자를 개발하는 것은 무엇보다 중요하다.

발명의 내용

해결하려는 과제

- [0005] 그래핀의 p-n 접합구조는 클라인 터널링 (Klein tunneling) 효과로 인해 전형적인 다이오드 정류특성이 나타나지 않았으며, 이로 인하여 높은 암전류(dark current)가 발생하기 때문에 고효율의 광검출 소자 분야의 응용에는 어려움이 따랐다. 따라서, 고효율의 그래핀 광검출 소자 개발을 위하여는 암전류를 낮추고, 광전류를 높여야 한다. 또한, 그래핀이나 n-형 그래핀은 대기 중에 노출되면 전기적 특성이 p형으로 변하기 때문에 이런 문제도 함께 극복해야 한다.
- [0006] 본 발명이 해결하고자 하는 과제는, 도핑 양에 따라 제조된 그래핀 p-n 수직 접합의 광검출 특성을 평가함으로써, 그래핀 p-n 수직 균질 접합 다이오드를 포함하는 광검출 소자를 제공하는 것이다.
- [0007] 본 발명이 해결하고자 하는 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0008] 상기 과제를 해결하기 위한 본 발명의 광검출 소자의 일 태양은 기판, 상기 기판 상에 형성된 광검출층으로서, p-n 수직 균질 접합된 그래핀을 포함하고, 350nm 내지 1100nm 범위에서 10E11(Jones) 이상의 검출능을 갖는 광검출층, 및 상기 광검출층 상에 형성되는 제1 전극 및 제2 전극을 포함한다.
- [0009] 본 발명의 몇몇 실시예에서, 상기 광검출층은 순차적으로 적층된 제1 그래핀과 제2 그래핀을 포함하고, 상기 제1 그래핀은 n형 그래핀이고, 제2 그래핀은 p형 그래핀이다.
- [0010] 본 발명의 몇몇 실시예에서, 상기 제1 그래핀과 상기 제2 그래핀은 각각 단일층의 그래핀이다.
- [0011] 본 발명의 몇몇 실시예에서, 상기 제1 그래핀과 상기 제2 그래핀은 접촉하여 형성된다.
- [0012] 본 발명의 몇몇 실시예에서, 상기 제1 그래핀은 상기 제1 그래핀과 상기 제2 그래핀의 경계면에 형성되는 고저항층을 포함한다.

- [0013] 본 발명의 몇몇 실시예에서, 상기 광검출층은 상기 제1 그래핀과 상기 제2 그래핀 사이에 형성된 삽입층을 더 포함한다.
- [0014] 본 발명의 몇몇 실시예에서, 상기 삽입층은 반도체층 및 절연층 중 하나를 포함한다.
- [0015] 본 발명의 몇몇 실시예에서, 상기 제1 전극 및 상기 제2 전극에 인가되는 전압이 2(V) 내지 5(V) 사이에서, 상기 광검출층은 350nm 내지 1100nm 범위에서 10E11(Jones) 이상의 검출능을 갖는다.
- [0016] 본 발명의 기타 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0017] 도핑된 그래핀을 활용하여 그래핀 p-n 수직 접합을 포함하는 광검출 소자를 제작할 수 있다. 또한, 제작된 그래핀 p-n 접합을 포함하는 광검출 소자의 도핑 양에 따른 구조적, 광학적, 전기적 특성을 평가하여, 그래핀을 광검출 소자에 응용할 수 있는 기반을 마련할 수 있다. 나아가, 그래핀의 p-n 수직 접합 사이에 다양한 반도체층이나 절연층을 삽입함으로써, 고효율의 광검출 소자의 제작이 가능할 것으로 기대된다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 일 실시예에 따른 광검출 소자의 단면도이다.
- 도 2는 본 발명의 다른 실시예에 따른 광검출 소자의 단면도이다.
- 도 3은 본 발명의 일 실시예에 따른 광검출 소자의 I-V 특성을 나타내는 로그 스케일 그래프이다.
- 도 4a 및 도 4b는 본 발명의 일 실시예에 따른 광검출 소자의 광 조사에 따른 I-V 곡선을 나타내는 그래프이다.
- 도 5a 및 도 5b는 본 발명의 일 실시예에 따른 광검출 소자의 파장에 따른 검출능(detectivity)을 나타내는 그래프이다.
- 도 6a 및 도 6b는 본 발명의 일 실시예에 따른 광검출 소자의 입사되는 빛의 강도에 따른 광전류의 변화를 나타내는 그래프이다.
- 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 광검출 소자의 파장에 따른 반응도를 나타내는 그래프이다.
- 도 8a 및 도 8b는 본 발명의 일 실시예에 따른 광검출 소자의 파장에 따른 양자 효율을 나타내는 그래프이다.
- 도 9a 내지 도 9d는 본 발명의 일 실시예에 따른 광검출 소자의 반응 속도를 나타내는 그래프이다.
- 도 10은 본 발명의 일 실시예에 따른 광검출 소자의 시간에 따른 반응도의 안정도를 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0020] 비록 제1, 제2 등이 다양한 소자, 구성요소 및/또는 섹션들을 서술하기 위해서 사용되나, 이들 소자, 구성요소 및/또는 섹션들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 소자, 구성요소 또는 섹션들을 다른 소자, 구성요소 또는 섹션들과 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 소자, 제1 구성요소 또는 제1 섹션은 본 발명의 기술적 사상 내에서 제2 소자, 제2 구성요소 또는 제2 섹션일 수도 있음은 물론이다.
- [0021] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다.
- [0022] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여

사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below 또는 beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있으며, 이 경우 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.

[0023] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

[0024] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

[0025] 이하에서, 도 1을 참조하여, 본 발명의 일 실시예에 따른 광검출 소자에 대해 설명한다.

[0026] 도 1은 본 발명의 일 실시예에 따른 광검출 소자의 단면도이다.

[0027] 도 1을 참고하면, 광검출 소자(1)는 기판(100), 광검출층(150), 제1 전극(210) 및 제2 전극(310)을 포함한다.

[0028] 기판(100)은 예를 들어, 실리콘 기판, SOI(Silicon On Insulator) 기판, 갈륨 비소 기판, 실리콘 게르마늄 기판, 세라믹 기판, 석영 기판, 또는 디스플레이용 유리 기판 등의 강성 기판이거나, 폴리이미드(polyimide), 폴리에틸렌 테레프탈레이트(PET: PolyEthylene Terephthalate), 폴리에틸렌 나프탈레이트(PEN: PolyEthylene Naphthalate), 폴리 메틸메타크릴레이트(PMMA: Poly Methyl MethAcrylate), 폴리카보네이트(PC: PolyCarbonate), 폴리에테르술폰(PES), 폴리에스테르(Polyester) 등의 가요성 플라스틱 기판일 수 있다. 또한, 기판은 예를 들어, 빛을 투과시킬 수 있는 투명한 기판일 수 있다.

[0029] 광검출층(150)은 기판(100) 상에 형성된다. 광검출층(150)은 제1 그래핀(200)과 제2 그래핀(300)을 포함할 수 있다. 구체적으로, 광검출층(150)의 넓이는 제1 그래핀(200)과 제2 그래핀(300)이 오버랩된 영역 즉, 제2 그래핀(300)의 영역의 넓이와 실질적으로 동일할 수 있다. 광검출층(150)에 포함되는 제1 그래핀(200)과 제2 그래핀(300)은 수직으로 균질 접합된 p-n다이오드일 수 있다. 광검출층(150)은 예를 들어, 350nm 내지 1100nm 범위에서, $10E11 \text{ Jones}(\text{cmHz}^{1/2}/\text{W})$ 이상의 검출능을 가질 수 있다. 광검출층(150)의 검출능(Detectivity)에 대해서는 실험 결과를 참고하여 자세히 설명한다.

[0030] 광검출층(150)은 기판(100) 상에 순차적으로 적층된 제1 그래핀(200)과 제2 그래핀(300)을 포함한다. 제1 그래핀(200)과 제2 그래핀(300)은 각각 제1 도전형과 제2 도전형을 가질 수 있고, 제1 도전형과 제2 도전형은 서로 다른 도전형이다. 본 발명의 실시예들에 따른 광검출 소자에서, 제1 그래핀(200)은 n형 그래핀이고, 제2 그래핀(300)은 p형 그래핀인 것으로 설명하나, 이에 제한되는 것은 아니다. 즉, 제1 그래핀(200)은 p형 그래핀이고, 제2 그래핀(300)은 n형 그래핀일 수 있다.

[0031] 본 발명의 실시예들에 따른 광검출 소자에서, 제1 그래핀(200)의 도전형을 n형으로 설명하는 이유는 다음과 같다. 불순물을 도핑하지 않은 프리스틴(pristine) 그래핀 또는 n형 그래핀은 공기 중에서 p형의 성질을 가질 수 있다. 이는 그래핀은 공기 중의 산소와 반응을 하여, p형의 성질을 갖기 때문이다. 따라서, 만약 제2 그래핀(200)의 도전형을 n형으로 한다면, 공기 중에 노출되어 있기 때문에, 시간이 지남에 따라, p형으로 변화될 수 있다. 이와 같은 현상에 의해, p형인 제1 그래핀(200)과 경계 부근에서의 제2 그래핀(300)의 n형 농도가 변할 수 있다. p-n 다이오드의 접합 부분에서의 농도가 변하게 되면, 신뢰할 수 있는 p-n 수직 접합 다이오드의 결과를 얻을 수 없다. 이와 같은 이유에 의해, 본 발명의 실시예에 대한 설명에서, 제1 그래핀(200)의 도전형을 n형으로 설명한다.

[0032] 제1 그래핀(200)과 제2 그래핀(300)은 예를 들어, 단층으로 이루어진 2차원의 판상 형태일 수 있으나, 이에 제한되는 것은 아니다.

[0033] 광검출층(150)에 수직으로 접합되어 있는 제1 그래핀(200)과 제2 그래핀(300)은 서로 간에 직접 접촉하여 형성될 수 있으나, 이에 제한되는 것은 아니다. 즉, 제1 그래핀(200)과 제2 그래핀(300) 사이에 삽입층이 형성될 수 있고, 이에 대해서는 도 2를 참고하여 설명한다.

- [0034] 제1 그래핀(200)은 제2 그래핀(300)과 접하는 경계면(250)에 고저항층 또는 절연층을 포함할 수 있다. 제1 그래핀(200)에 포함되는 고저항층은 제1 그래핀(200)과 제2 그래핀(300) 사이에 다른 물질을 삽입하여 형성하는 것이 아니고, 제1 그래핀(200)의 도핑 농도를 조절한 결과 나타나는 층일 수 있다. 제1 그래핀(200)에 포함되는 고저항층에 관한 내용은 실험 결과를 바탕으로 다시 설명하도록 한다.
- [0035] 제1 전극(210) 및 제2 전극(310)은 각각 광검출층(150) 상에 형성된다. 즉, 제1 전극(210) 및 제2 전극(310)은 p-n 수직 균질 접합된 제1 그래핀(200) 및 제2 그래핀(300) 상에 각각 형성된다. 본 발명의 실시예에 따른 광검출 소자에서, 제1 전극(210)은 n형인 제1 그래핀(200) 상에 형성되고, 제2 전극(310)은 p형인 제2 그래핀(300) 상에 형성된다. 제1 전극(210) 및 제2 전극(310)은 그래핀과 오믹 컨택(Ohmic contact)을 형성하는 물질을 포함할 수 있고, 예를 들어, 은(Ag)를 포함할 수 있다. 제1 전극(210) 및 제2 전극(310)은 단일 층일 수 있으나, 이에 제한되는 것은 아니며, 각각 그래핀과 접촉 저항을 줄일 수 있는 삽입층(미도시)를 더 포함할 수도 있다.
- [0036] 도 1에서, 제1 전극(210) 및 제2 전극(310)은 광검출층(150)의 동일한 면 상에 형성되어 측면 형태(lateral type)으로 배치되는 것으로 도시되었으나, 이에 제한되는 것은 아니다. 즉, 제1 전극(210) 및 제2 전극(310)은 광검출층(150)의 대응되는 면상에 형성되어 수직 형태(vertical type)으로 배치될 수 있다. 다시 말하면, 제1 전극(210)은 기판(100)과 제1 그래핀(200) 사이에 배치되고, 제2 전극(310)은 제2 그래핀(300) 상에 배치될 수 있다.
- [0037] 도 2를 참조하여, 본 발명의 다른 실시예에 따른 광검출 소자에 대해 설명한다. 본 실시예는 광검출층에 삽입층을 더 포함하는 것을 제외하고는 전술한 실시예와 실질적으로 동일하므로, 전술한 실시예와 중복되는 부분에 대하여는 동일한 도면부호를 기재하고 그에 대한 설명은 간략히 하거나 생략하기로 한다.
- [0038] 도 2는 본 발명의 다른 실시예에 따른 광검출 소자의 단면도이다.
- [0039] 도 2를 참고하면, 광검출 소자(2)는 기판(100), 광검출층(150), 제1 전극(210) 및 제2 전극(310)을 포함한다. 광검출층(150)은 제1 그래핀(200)과 제2 그래핀(300)을 포함하고, 제1 그래핀(200)과 제2 그래핀(300) 사이에 개재된 삽입층(350)을 더 포함한다.
- [0040] 제1 그래핀(200)과 제2 그래핀(300)은 예를 들어, 단층으로 이뤄진 2차원의 판상 형태일 수 있다. 본 발명의 일 실시예에 따른 광검출 소자와 달리, 제1 그래핀(200) 및 제2 그래핀(300) 사이에 삽입층(350)이 형성된다. 삽입층(350)은 제1 그래핀(200) 및 제2 그래핀(300)과 각각 접촉하여 형성될 수 있다. 삽입층(350)은 예를 들어, 반도체층 및 절연층 중 하나를 포함할 수 있다. 삽입층(350)으로 사용되는 절연층은 예를 들어, BN, MoS₂, SiO₂, Al₂O₃, HfO₂, ZrO₂ 및 WS₂ 중 하나를 포함할 수 있으나, 이에 제한되는 것은 아니다.
- [0041] 본 발명의 일 실시예에 따른 광검출 소자에서, 제1 그래핀(200)과 제2 그래핀(300)은 직접 접촉하여, p-n 수직 접합 다이오드를 형성하는 것으로 설명하였다. 즉, 도 1에서, 제1 그래핀(200)은 제2 그래핀(300)과 접하는 경계면(250)에 고저항층 또는 절연층을 포함하는 것으로 설명하였다.
- [0042] 하지만, 본 발명의 다른 실시예에 따른 광검출 소자(2)는 광검출층(150)이 p-n 수직 접합 다이오드를 형성하기 위해, 제1 그래핀(200)은 제2 그래핀(300)과 접하는 경계면(250)에 고저항층 또는 절연층을 포함하지 않을 수 있다. 즉, 본 발명의 일 실시예에 따른 광검출 소자에서, 제1 그래핀(200)에 포함된 고저항층 또는 절연층을 대신하여 삽입층(350)이 개재될 수 있다. 이를 통해, 순차적으로 적층된 제1 그래핀(200), 삽입층(350) 및 제2 그래핀(300)은 p-n 수직 접합 다이오드를 형성할 수 있다.
- [0043] 이하에서, 도 1을 참고하여, 본 발명의 일 실시예에 따른 광검출 소자를 제조하는 방법에 대해서 설명한다.
- [0044] 불순물이 도핑되지 않은 제1 프리스틴 그래핀을 제조하여 기판(100) 상에 배치하여, 기판(100) 상에 제1 프리스틴 그래핀을 형성한다. 기판(100) 상에 형성된 제1 프리스틴 그래핀은 예를 들어, 단층의 그래핀일 수 있다. 제1 프리스틴 그래핀 상에 제1 도핑 용액을 떨어뜨릴 수 있다. 떨어뜨려진 제1 도핑 용액은 제1 프리스틴 그래핀에 흡착될 수 있다. 제1 그래핀(200)의 도전형은 n형이므로, 제1 도핑 용액은 제1 불순물을 포함할 수 있고, 예를 들어, 제1 불순물은 벤질 비올로젠(Benzyl Viologen, BV)일 수 있다. 제1 프리스틴 그래핀이 제1 도핑 용액으로 도포된 상태로 일정 시간 동안 유지될 수 있다. 제1 도핑 용액이 도포된 시간 동안, 제1 도핑 용액 일부는 제1 프리스틴 그래핀에 흡착될 수 있다. 제1 도핑 용액이 도포되어 있는 시간이 증가하면, 제1 프리스틴 그래핀에 흡착되는 제1 도핑 용액의 양이 증가할 수 있고, 이를 통해 흡착되는 제1 불순물의 양이 증가할 수 있다.
- [0045] 일정 시간이 경과 후, 제1 프리스틴 그래핀 상에 흡착된 제1 도핑 용액은 제1 프리스틴 그래핀 상에 균일하게 도포된다. 제1 프리스틴 상에 제1 도핑 용액을 균일하게 도포하면서, 제1 프리스틴에 흡착되지 못한 제1 도핑

용액은 제거될 수 있다. 제1 프리스틴 상에 제1 도핑 용액을 균일하게 도포하는 것은 예를 들어, 스핀 코터 (spin coater)를 이용할 수 있다. 스핀 코터를 이용할 경우, 제1 프리스틴 그래핀에 제1 도핑 용액을 균일하게 퍼트려 도포할 수 있을 뿐만 아니라, 흡착되지 않은 제1 도핑 용액이 제거될 수 있기 때문이다. 스핀 코터는 예를 들어, 1000 내지 3000rpm으로 회전될 수 있다. 스핀 코터는 예를 들어, 30초 내지 2분 동안 제1 도핑 용액이 도포된 제1 프리스틴 그래핀을 회전시킬 수 있다.

[0046] 이 후, 제1 도핑 용액이 도포된 제1 프리스틴 그래핀을 열처리한다. 제1 프리스틴 그래핀의 열처리는 예를 들어, 급속 열처리 방식(Rapid Thermal Annealing, RTA)를 이용할 수 있다. 열처리 온도는 예를 들어, 섭씨 100도 내지 300도일 수 있고, 열처리 시간은 예를 들어, 10분 내지 30분일 수 있다. 이와 같은 열처리를 통해, 기판(100) 상에 n형의 제1 그래핀(200)이 형성될 수 있다.

[0047] 제1 그래핀(200) 상에 제1 그래핀(200)과 접촉하고, p형의 제2 그래핀(300)을 형성할 수 있다. 제2 그래핀(300)에 의해 제1 그래핀(200)의 일부가 노출될 수 있다.

[0048] 제1 도전형의 제1 그래핀(200) 상에 제2 프리스틴 그래핀을 배치한다. 제2 프리스틴 그래핀은 예를 들어, 단층의 그래핀일 수 있다. 제2 프리스틴 그래핀 상에 제2 불순물을 포함하는 제2 도핑 용액을 흡착시킬 수 있다. 제2 그래핀(300)의 도전형은 p형이므로, 제2 불순물은 예를 들어, 염화 금($AuCl_3$)일 수 있다. 제2 도핑 용액이 흡착된 제2 프리스틴 그래핀을 일정 시간 동안 유지하여, 제2 프리스틴 그래핀 상에 흡착되는 제2 도핑 용액의 양을 조절할 수 있다. 일정 시간 경과 후, 예를 들어, 스핀 코터를 이용하여 흡착된 제2 도핑 용액을 제2 프리스틴 그래핀 상에 균일하게 도포할 수 있다. 이 후, 제2 도핑 용액이 도포된 제2 프리스틴 그래핀을 열처리한다. 이를 통해, n형의 제1 그래핀(200) 상에 p형의 제2 그래핀(300)이 형성된 광검출층(150)이 형성된다. 스핀 코터 및 열처리 방법은 제1 그래핀(200)을 형성하는 것과 실질적으로 동일하므로, 생략한다.

[0049] 이 후, 노출된 제1 그래핀(200) 및 제2 그래핀(300) 상 즉, 광검출층(150) 상에 각각 제1 전극(210) 및 제2 전극(310)이 형성된다.

[0050] 본 발명의 다른 실시예에 따른 광검출 소자의 제조 방법의 경우, n형의 제1 그래핀(200)을 형성하는 것과 p형의 제2 그래핀(300)을 형성하는 것 사이에 삽입층(350)을 형성하는 과정만을 더 포함시키면 된다.

[0051] 이하에서, 도 3 내지 10d를 참조하여, 본 발명의 일 실시예들에 따른 광검출 소자의 실험 결과에 대해서 설명한다.

[0052] 도 3은 본 발명의 일 실시예에 따른 광검출 소자의 I-V 특성을 나타내는 로그 스케일 그래프이다. 도 4a 및 도 4b는 본 발명의 일 실시예에 따른 광검출 소자의 광 조사에 따른 I-V 곡선을 나타내는 그래프이다. 도 5a 및 도 5b는 본 발명의 일 실시예에 따른 광검출 소자의 파장에 따른 검출능(detectivity)를 나타내는 그래프이다. 도 6a 및 도 6b는 본 발명의 일 실시예에 따른 광검출 소자의 입사되는 빛의 강도에 따른 광전류의 변화를 나타내는 그래프이다. 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 광검출 소자의 인가 전압에 따른 광반응도를 나타내는 그래프이다. 도 8a 및 도 8b는 본 발명의 일 실시예에 따른 광검출 소자의 파장에 따른 양자 효율을 나타내는 그래프이다. 도 9a 내지 도 9d는 본 발명의 일 실시예에 따른 광검출 소자의 반응 속도를 나타내는 그래프이다. 도 10a 내지 도 10d는 본 발명의 일 실시예에 따른 광검출 소자의 시간에 따른 안정도를 나타내는 그래프이다.

[0053] 도 3을 참고하여, 본 발명의 광검출 소자의 전기적 특성에 대한 실험 결과를 설명한다. 도 3은 광검출층 중 p형의 제2 그래핀의 도핑 시간은 5분으로 고정하고, n형의 제1 그래핀의 도핑 시간을 변화함에 따른 광검출 소자의 I-V 특성을 나타낸다. 본 발명의 실시예에 따른 광검출 소자에서, n형의 제1 그래핀의 도핑 농도는 도핑 시간을 통해 변화시켰다.

[0054] 본 발명의 광검출 소자에 대한 실험에는 테이블 1에 정리하였다.

표 1

	D0	D1	D2	D3	D4	D5
p형 제2 그래핀	프리스틴	5min	5min	5min	5min	5min
n형 제1 그래핀	프리스틴	0.5min	1min	2min	3min	4min

- [0056] 도핑을 하지 않거나 도핑 시간이 짧아 전자의 농도가 작을 것으로 예상되는 D0 내지 D3의 경우, 광검출 소자에 빛을 조사하기 전의 전류-전압 곡선에서 정류 특성을 보이지 않는다. 이는 도 3의 확대된 그림에서 전류-전압 곡선이 선형인 것을 통하여 확인할 수 있다. 즉, n형 제1 그래핀의 전자 농도가 적은 D0~D3의 경우에는 p형 제2 그래핀과 n형 제1 그래핀이 오믹 특성을 보인다. n형 제1 그래핀의 전자 농도가 작은 경우, 클레인 터널링 (Klein-tunneling) 효과에 의해, 수직으로 접합된 p형 제2 그래핀과 n형 제1 그래핀 사이에서 정류 특성이 나타나지 않는다. 이로써, 광검출 소자의 암전류가 매우 크다.
- [0057] 하지만, 실험예 D4와 D5 경우, D0~D3의 경우에 비하여, 전체적으로 암전류가 크게 감소하였다. 또한, 실험예 D4 및 D5의 경우, 전류-전압 특성 그래프는 비선형적임을 확인할 수 있다. 다시 말하면, n형 제1 그래핀의 전자 농도가 큰 D4 및 D5는 정류 특성을 보여준다. n형 제1 그래핀의 전자 농도가 큰 D4와 D5는 수직으로 접합된 n형 제1 그래핀과 p형 제2 그래핀 사이의 접합이 다이오드가 되었음을 알 수 있다. 실험예 D4와 D5의 광검출 소자는 그래핀 p-n 수직 접합 다이오드가 됨과 동시에 암전류가 크게 낮아졌기 때문에, 고성능 광검출 소자로써의 응용이 가능하다.
- [0058] 다시 말하면, p형의 제2 그래핀의 도핑 시간은 일정한 가운데, n형의 제1 그래핀의 도핑 시간이 증가함으로써, 수직으로 접합된 n형의 제1 그래핀과 p형의 제2 그래핀을 포함하는 광검출 소자에서 다이오드 특성이 확인되었다. 이를 통해, 도핑 시간이 증가한 실험예 D4 및 D5의 n형의 제1 그래핀 표면에 고저항층 또는 절연층이 형성되었음을 유추할 수 있다. 즉, n형의 제1 그래핀은 제1 그래핀과 제2 그래핀의 경계면에 형성된 고저항층을 포함함을 실험 결과를 통해 확인할 수 있다.
- [0059] 이하에서 설명하는 도 4a 내지 도 9d는 도 3의 I-V 특성 곡선 중 다이오드 특성을 나타내는 D4 및 D5에 대한 실험 결과를 설명하는 것이다.
- [0060] 도 4a는 실험예 D4의 인가 전압에 따른 전류의 변화를 나타내는 그래프이고, 도 4b는 실험예 D5의 인가 전압에 따른 전류의 변화를 나타내는 그래프이다.
- [0061] 광검출 소자의 파장에 따른 전류-전압 특성을 측정하기 위해, 제논 램프를 광원으로 사용하였다. 제논 램프에서 발생하는 빛을 단색 분광기에 입사시켜 추출된 단색광을 도 3의 실험예 D4 및 D5에 조사시켰다.
- [0062] 도 4a 및 도 4b를 참고하면, 단색광을 광검출 소자에 조사하면, 역방향 전압에 대해서는 전류의 변화가 거의 없지만, 순방향 전압에 대해서는 급격한 전류의 증가를 확인할 수 있다.
- [0063] 도 4a 및 도 4b에서 전류는 암전류와 광전류(photo current)를 합한 것으로써, 역방향 전압에 대해서는 단색광을 조사해도 광전류가 발생하지 않지만, 순방향 전압에 대해서는 단색광을 조사함에 따라 광전류가 발생함을 알 수 있다.
- [0064] 또한, 도 4a에서, 순방향으로 5V 이상의 인가전압을 광검출 소자에 인가함에도 불구하고, 0.01 μ A 정도의 낮은 누설 전류를 보여준다.
- [0065] 도 3 내지 도 4b를 비교하면, 실험예 D5의 암전류가 실험예 D4의 암전류보다 높음을 확인할 수 있다.
- [0066] 도 5a는 실험예 D4의 파장에 따른 검출능을 나타내는 그래프이고, 도 5b는 실험예 D5의 파장에 따른 검출능을 나타내는 그래프이다.
- [0067] 도 5a를 참고하면, 실험예 D4는 자외선에서부터 근적외선 영역까지 인가 전압, 즉 광검출기의 구동 전압이 2V 이상 5V 이하에서 10¹² Jones 이상의 검출능을 나타낸다. 특히, 인가 전압이 2V에서 가장 좋은 검출능이 관찰된다.
- [0068] 이와 같은 검출능은 상용화된 Si 광검출기 및 InGaAs 광검출기의 검출능과 비슷하거나, 이를 뛰어넘는 결과이다.
- [0069] 도 5b를 참고하면, 실험예 D5는 실험예 D4보다 상대적으로 작지만, 자외선에서부터 근적외선 영역까지 인가 전압이 2V 이상 5V 이하에서 10¹¹ Jones 이상의 검출능을 나타낸다.
- [0070] 실험예 D5의 검출능이 실험예 D4의 검출능보다 낮은 것은 도 4a 및 도 4b에서 설명한 것과 같이, 실험예 D5의 암전류가 실험예 D4의 암전류보다 높기 때문이 것으로 보인다.
- [0071] 본 발명의 광검출 소자의 검출능이 우수함을 이하에서 설명한다. 즉, 상용화된 Si 광검출기 또는 InGaAs 광검출기의 경우, 광을 검출하는 파장 범위가 특화되었다. 하지만, 본 발명의 광검출 소자의 경우, 350nm 내지 1100nm

범위에서 10^{11} Jones 이상의 검출능을 나타낸다. 또한, 본 발명의 광검출 소자의 경우, 별도의 냉각 장치 등을 사용하지 않고 실온에서 10^{11} Jones 이상의 검출능을 나타낸다.

- [0072] 도 6a는 실험예 D4의 입사되는 빛의 강도에 따른 광전류의 변화를 나타내는 그래프이고, 도 6b는 실험예 D5의 입사되는 빛의 강도에 따른 광전류의 변화를 나타내는 그래프이다.
- [0073] 도 6a 및 도 6b를 통해, 광검출 소자의 성능 지수 중의 하나인 선형적 동작 범위(linear dynamic range, LDR)가 계산할 수 있다. 이를 위해, 532nm의 레이저 세기를 변화시켜가면서, 광전류의 변화를 측정하였다.
- [0074] 도 6a 및 도 6b를 참고하면, 인가 전압이 2V 내지 5V 사이에서, 광검출 소자의 광검출층에 조사되는 빛의 강도가 10^{-8} (W/cm^2)에서 10^{-4} (W/cm^2)로 증가함에 따라 광검출 소자의 광전류는 10^{-8} (A/cm^2)에서 10^{-4} (A/cm^2)로 증가함을 확인할 수 있다.
- [0075] 즉, 조사되는 빛의 강도가 10^{-8} (W/cm^2)에서 10^{-4} (W/cm^2)로 변하는 범위에서, 광전류의 변화는 기울기 1을 가지고 변하는 것을 확인할 수 있다. 조사되는 빛의 세기와 광전류의 변화의 기울기가 1에 가까운 값을 가질수록, 광검출 소자는 이상적인 광검출 소자에 근접하게 된다.
- [0076] 도 7a는 실험예 D4의 파장에 따른 반응도(responsibility)를 나타내는 그래프이고, 도 7b는 실험예 D5의 파장에 따른 반응도를 나타내는 그래프이다. 또한, 도 7a 및 도 7b의 그래프에 표시된 숫자는 광검출 소자에 인가되는 전압을 나타낸다.
- [0077] 도 7a를 참고하면, 인가전압이 1V에서 2V로 증가함에 따라, 반응도가 급격히 증가한다. 빛의 파장이 400 nm에서 600 nm로 증가함에 따라, 광 반응도는 약 0.3 A/W에서 약 0.6 A/W로 급격히 증가하다가 그 이후에는 서서히 증가하여 900 nm에서 최대값인 약 0.7 A/W를 나타낸다.
- [0078] 즉, 도 5a를 통해서 설명한 검출능과 같이 반응도에 있어서도, 실험예 D4는 350nm 내지 1100nm의 영역, 즉 자외선에서 근적외선까지의 넓은 영역에서 광검출 능력을 가짐을 알 수 있다.
- [0079] 도 7b를 참고하면, 인가전압이 1V에서 2V로 증가함에 따라, 반응도가 급격히 증가하지는 않는다. 이는 도 3에서 설명한 것과 같이, 실험예 D5는 실험예 D4에 대비하여 암전류가 상대적으로 크기 때문인 것으로 보인다.
- [0080] 빛의 파장이 300nm에서 800nm로 증가함에 따라, 반응도는 증가함을 확인할 수 있다. 특히, 빛의 파장이 300nm 내지 400nm에서 최대 0.4 A/W, 700nm 내지 1000nm에서 최대 1.0 A/W를 보인다. 실험예 D5는 실험예 D4의 경우보다 높은 반응도를 보임을 확인할 수 있다. 즉, D5의 경우는 D4의 경우보다 높은 광반응도가 요구되는 광검출 소자에 응용될 가능성이 있다.
- [0081] 또한, 도 5b를 통해서 설명한 검출능과 같이 반응도에 있어서도, 실험예 D5는 350nm 내지 1100nm의 영역, 즉 자외선에서 근적외선까지의 넓은 영역에서 광검출 능력을 가짐을 알 수 있다.
- [0082] 도 8a는 실험예 D4의 파장에 따른 양자 효율(quantum efficiency)을 나타내는 그래프이고, 도 8b는 실험예 D5의 파장에 따른 양자 효율을 나타내는 그래프이다.
- [0083] 도 8a 및 도 8b를 참고하면, 인가 전압이 증가함에 따라 실험예 D4 및 D5 광검출 소자는 양자 효율이 증가한다. 인가 전압이 4 V 이상에서는 두 광검출 소자는 모두 양자 효율이 100 %을 초과한다. 이와 같은 이유는 하나의 광자가 광검출 소자의 광검출층에 입사하여, 다수의 전자와 정공들을 생산하는 캐리어 증폭 현상(carrier multiplication, 전자와 정공의 다수 이온화 과정에 의한 것)이 나타나기 때문이다.
- [0084] 도 9a 내지 도 9d는 주기적인 빛을 광검출 소자에 인가하였을 때, 광전류의 응답 속도를 나타내는 것이다. 도 9a 및 도 9b는 20ps, 20Hz를 갖는 532nm 펄스 레이저를 광원으로 사용하여 측정한 것이다. 도 9c는 광검출 소자가 인가되는 빛에 반응하여 광전류가 증가하는 시간을 나타내는 그래프이고, 도 9d는 발생한 광전류가 소멸되는 감쇠 시간을 나타내는 그래프이다.
- [0085] 펄스 레이저의 펄스 하나가 조사되었을 때 광전류의 변화를 살펴봄으로써, 광검출 소자의 전하 수송 동역학을 할 수 있다. 빛에 대한 응답 시간은 상승시간(rising time)과 감쇠시간(decay time)로 나눌 수 있다.
- [0086] 도 9a 및 도 9b를 참고하면, 실험예 D4 및 D5에 해당하는 광검출 소자는 전압의 변화에 상관없이 반복적인 펄스 광원의 조사에도 안정적으로 작동한다. 즉, 펄스가 인가될 때마다, 광전류가 발생하며, 그 광전류의 크기는 거의 일정하다.

[0087] 도 9c 및 도 9d를 참고하면, 감쇠 시간(τ_{decay})은 상승 시간(τ_{rising})보다 상대적으로 짧다. 즉, 광검출 소자의 광 반응 시간은 광검출 소자의 감쇠 시간에 의해서 결정된다. 전체적으로, 실험예 D4의 광검출 소자의 반응 속도가 실험예 D5에 해당하는 광검출 소자의 반응 속도보다 빠르다.

[0088] 실험에 D4에 해당하는 광검출 소자의 상승 시간은 1.5V에서 5V로 증가함에 따라, 62ns에서 139ns로 점차적으로 증가한다. 광검출 소자의 감쇠 시간은 인가 전압의 증가와 함께, 0.9 μ s에서 21 μ s로 증가한다. 즉, 광검출 소자의 광 반응 시간은 광검출 소자의 감쇠 시간에 의해 결정되며, 광검출 소자는 수십 마이크로 초 안에 작동된다.

[0089] 실험예 D5에 해당하는 광검출 소자의 상승 시간은 1.5V에서 5V로 증가함에 따라, 41ns에서 110ns로 점차적으로 증가한다. 광검출 소자의 감쇠 시간은 인가 전압의 증가와 함께, 2 μ s에서 52 μ s로 증가한다.

[0090] 도 10은 실험예 D4의 시간에 따른 반응도를 측정함으로써, 광검출 소자의 안정도를 나타낸다. 도 10은 광검출 소자에 조사되는 빛의 파장이 600nm인 경우를 나타내는 그래프이다.

[0091] 도 10을 참고하면, 실험예 D4의 광검출 소자를 대기 중에 6개월 동안 노출시켰음에도 불구하고, 광검출 소자의 광반응도는 변하지 않았다. 즉, p-n 수직 접합된 그래핀을 광검출층으로 사용한 광검출 소자는 대기 중에서 상당히 안정한 특성을 보이고 있다.

[0092] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

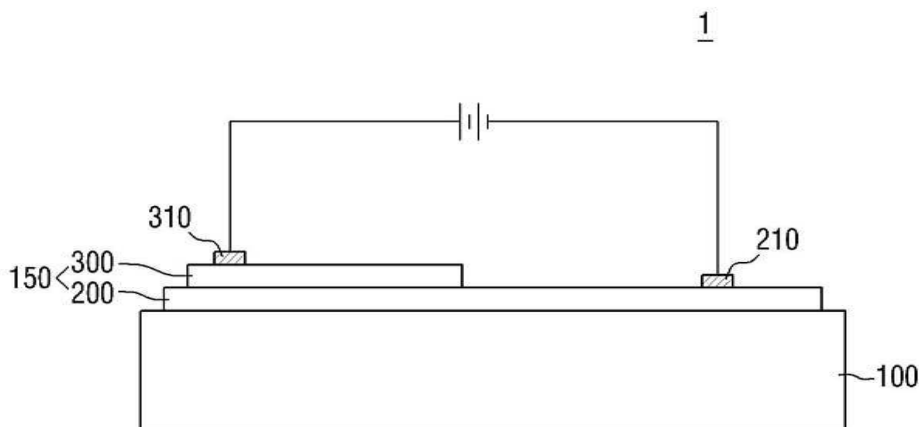
[0093] 1, 2: 광검출 소자 100: 기관

 150: 광검출층 200: 제1 그래핀

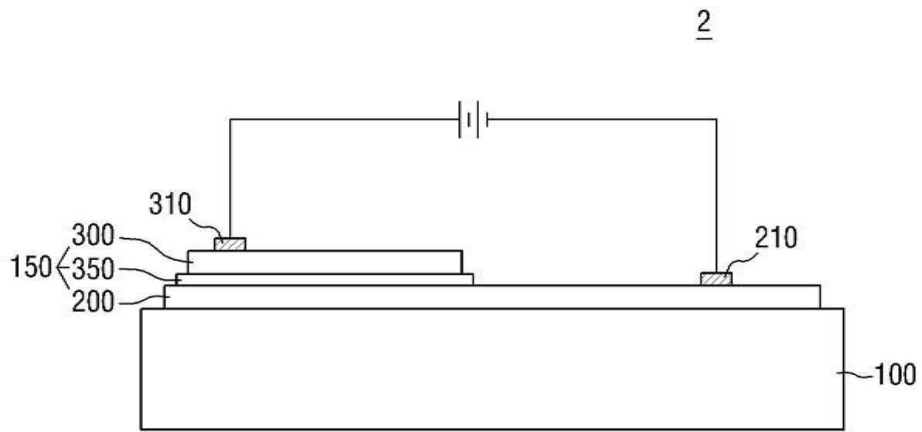
 300: 제2 그래핀 350: 삽입층

도면

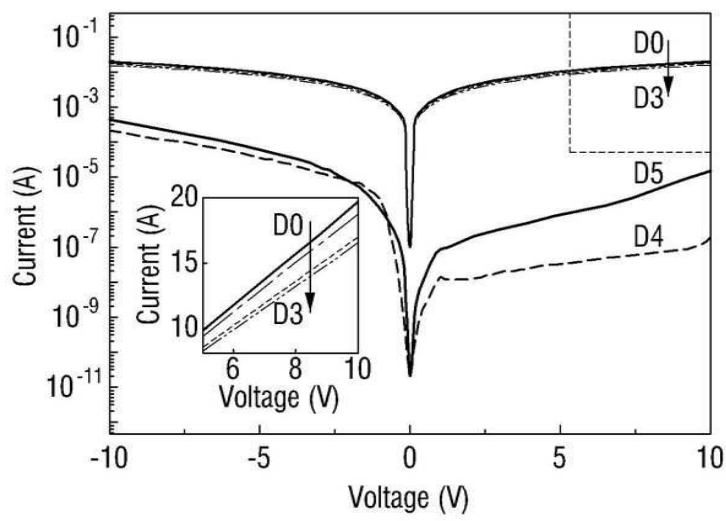
도면1



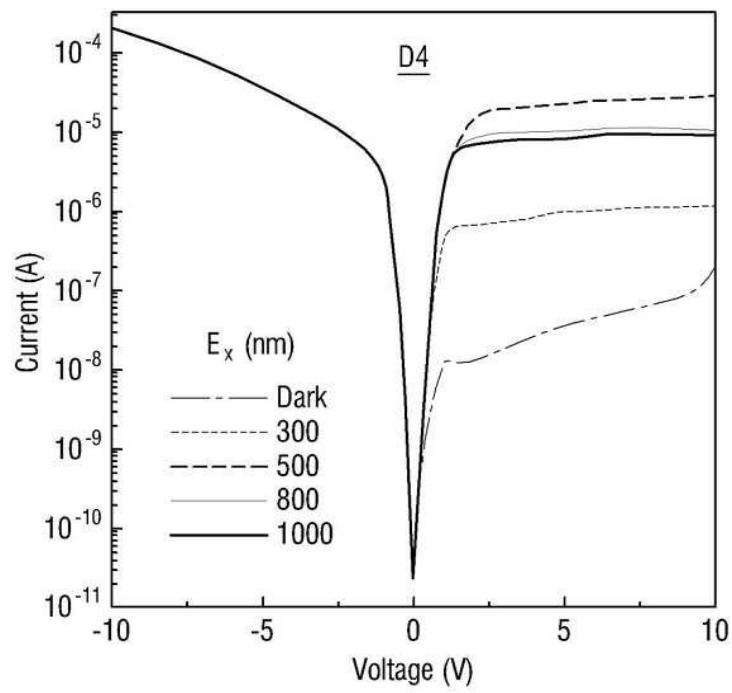
도면2



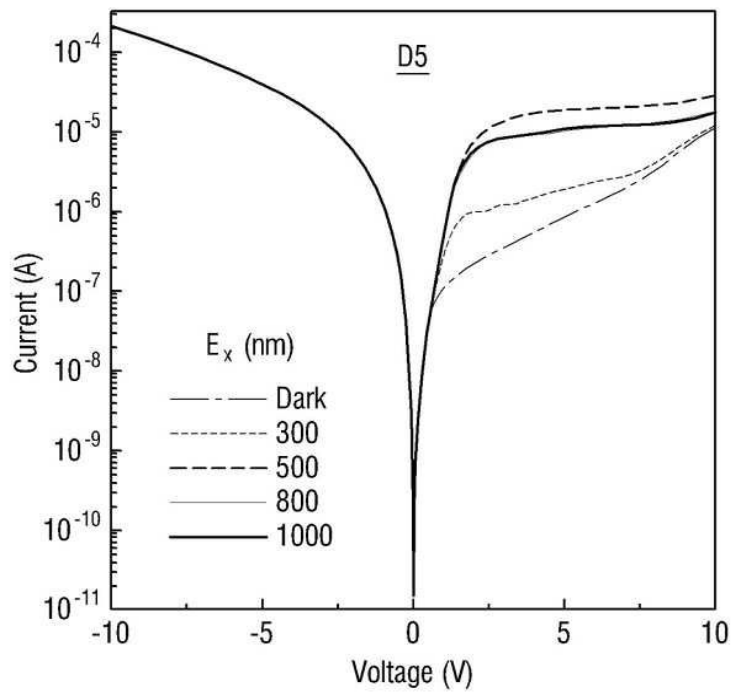
도면3



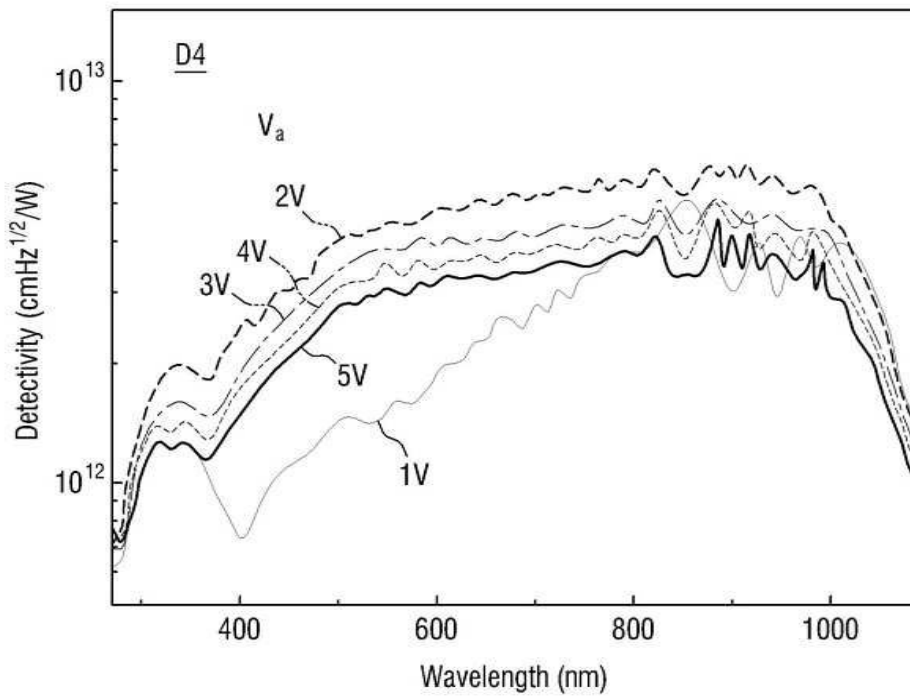
도면4a



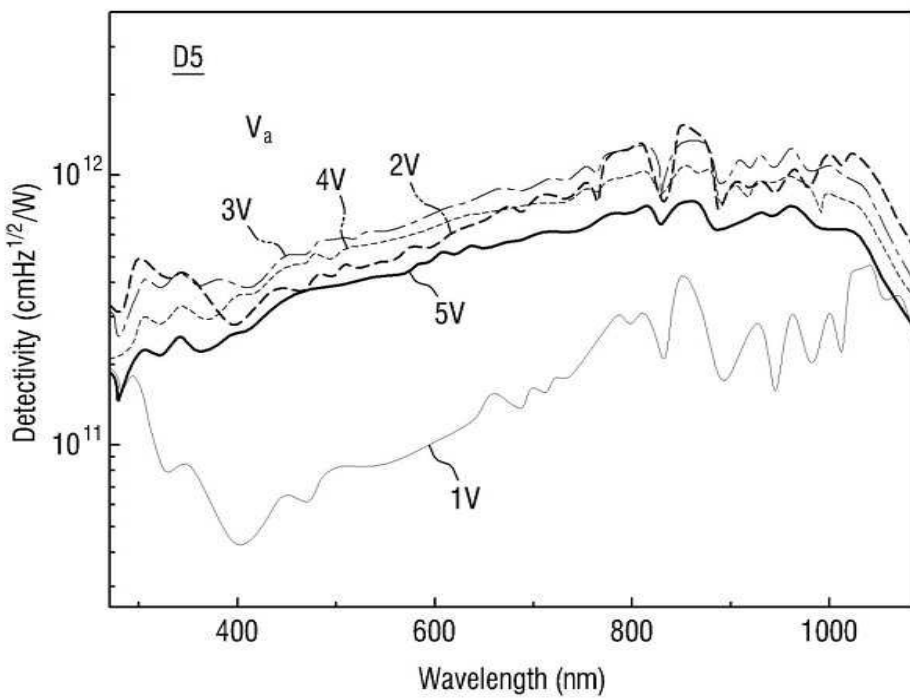
도면4b



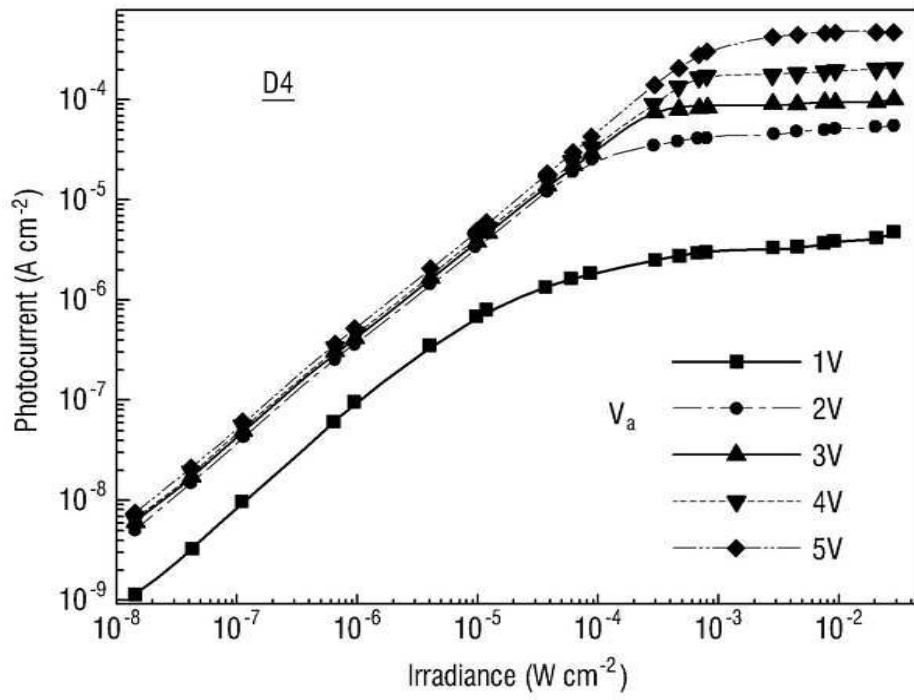
도면5a



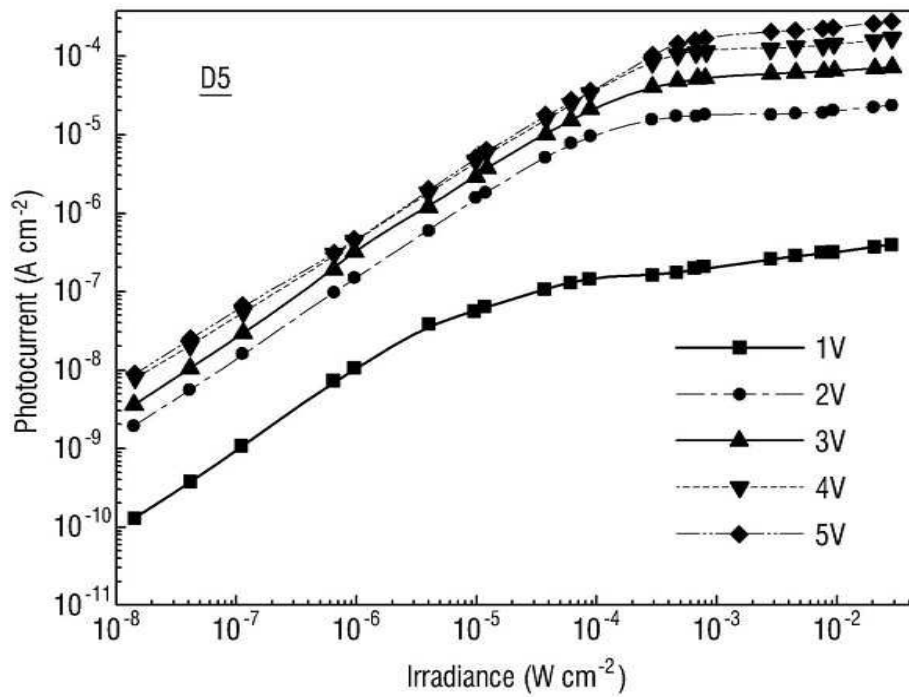
도면5b



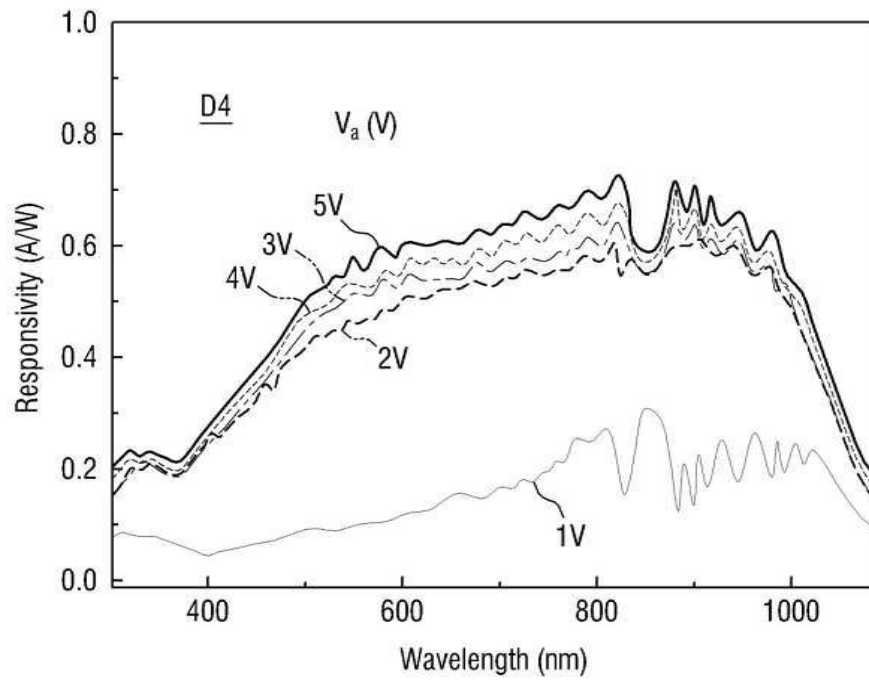
도면6a



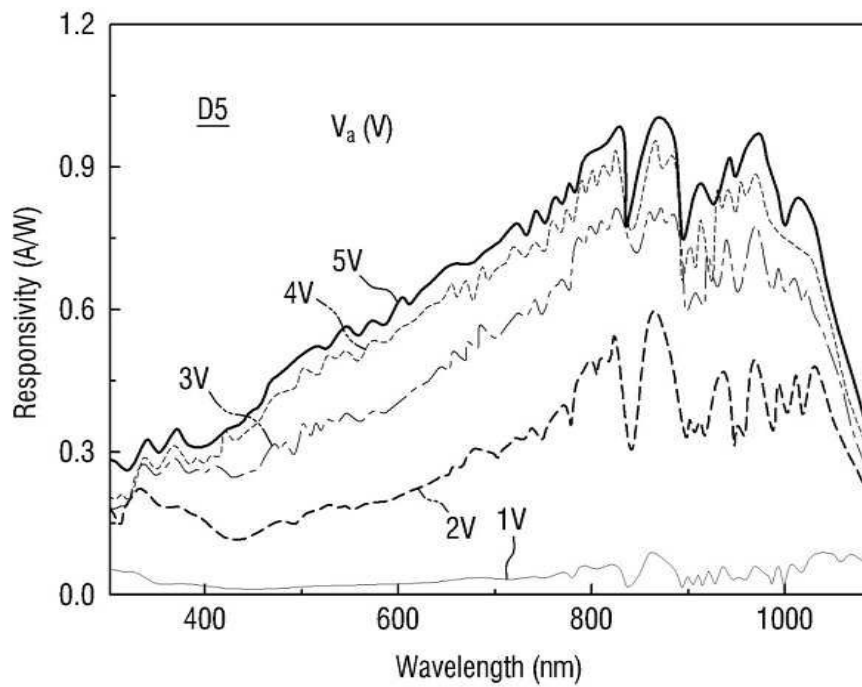
도면6b



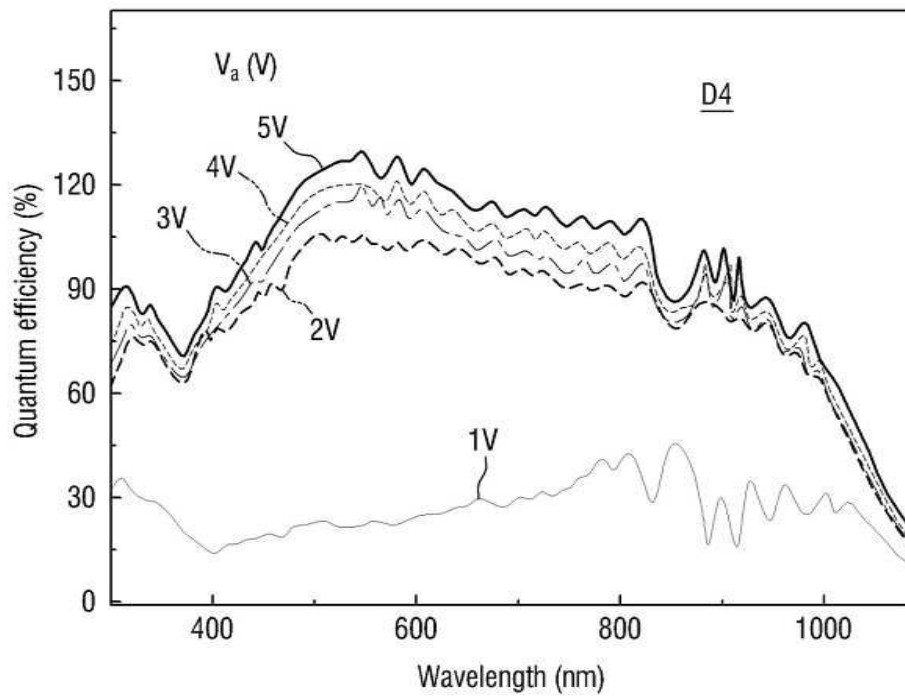
도면7a



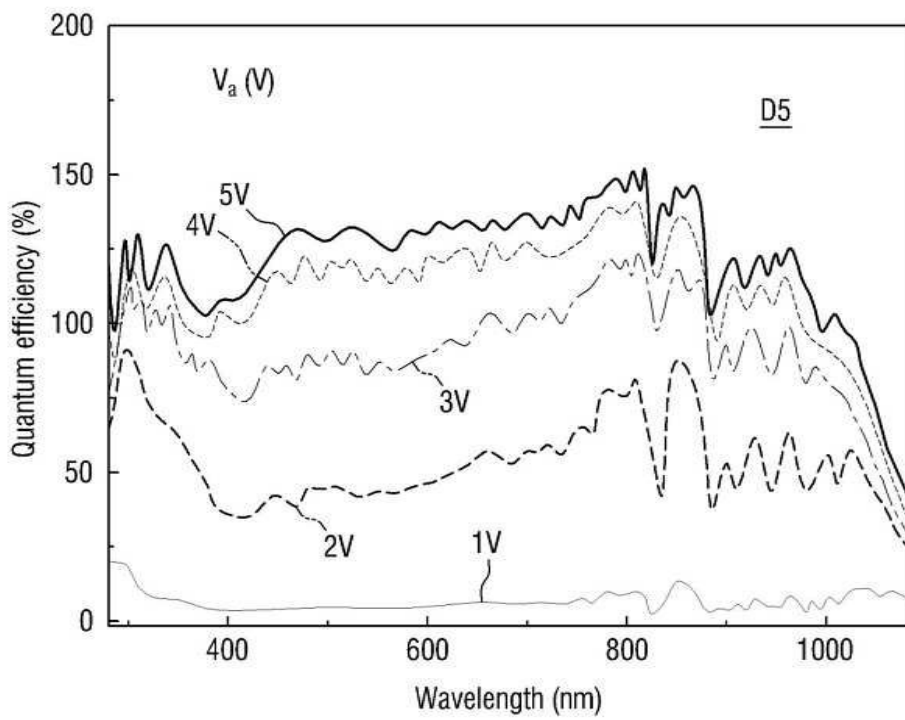
도면7b



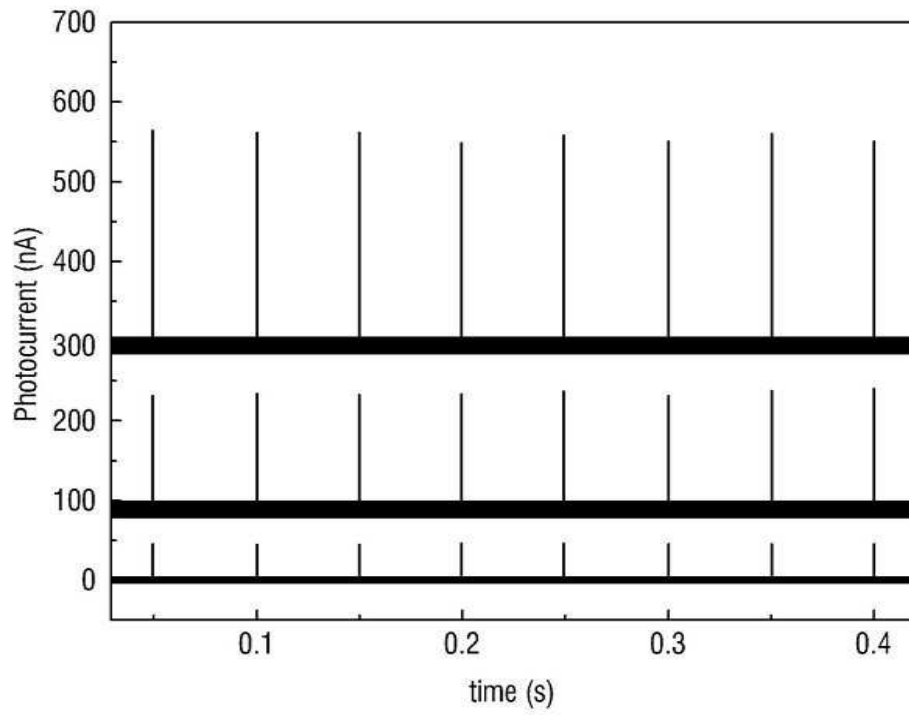
도면8a



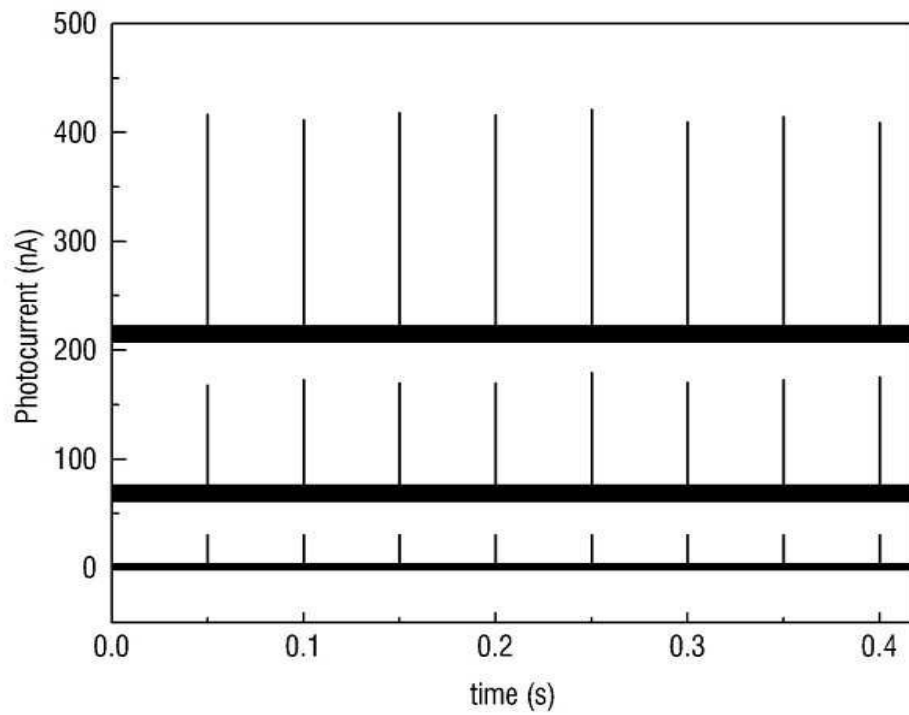
도면8b



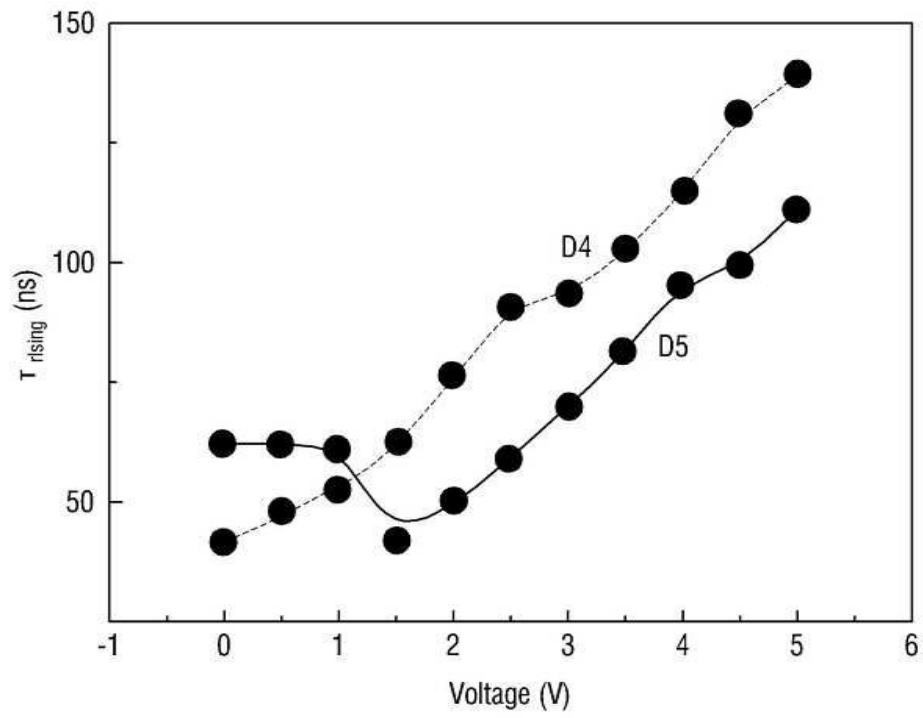
도면9a



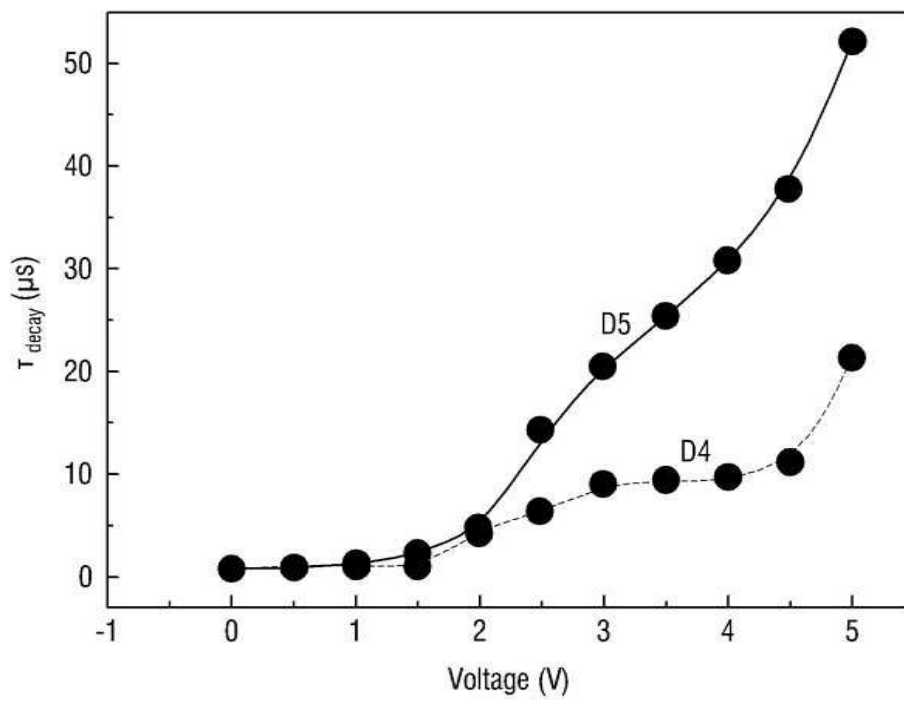
도면9b



도면9c



도면9d



도면10

