(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년03월06일
(11) 등록번호 10-2778060
(24) 등록일자 2025년03월04일

(51) 국제특허분류(Int. Cl.)
G06T 3/40 (2024.01) *G06T 7/70* (2017.01)
G06V 10/20 (2022.01)
(52) CPC특허분류
G06T 3/4007 (2024.01)
G06T 7/70 (2017.01)
(21) 출원번호 10-2023-0194583
(22) 출원일자 2023년12월28일
심사청구일자 2023년12월28일
(56) 선행기술조사문헌
KR1020050031206 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
동아대학교 산학협력단
부산광역시 사하구 낙동대로550번길 37, 동아대학교 내 (하단동)
(72) 발명자
강봉순
부산광역시 해운대구 세실로 174
한시연
부산광역시 영도구 상리로 1
(뒷면에 계속)
(74) 대리인
김종석

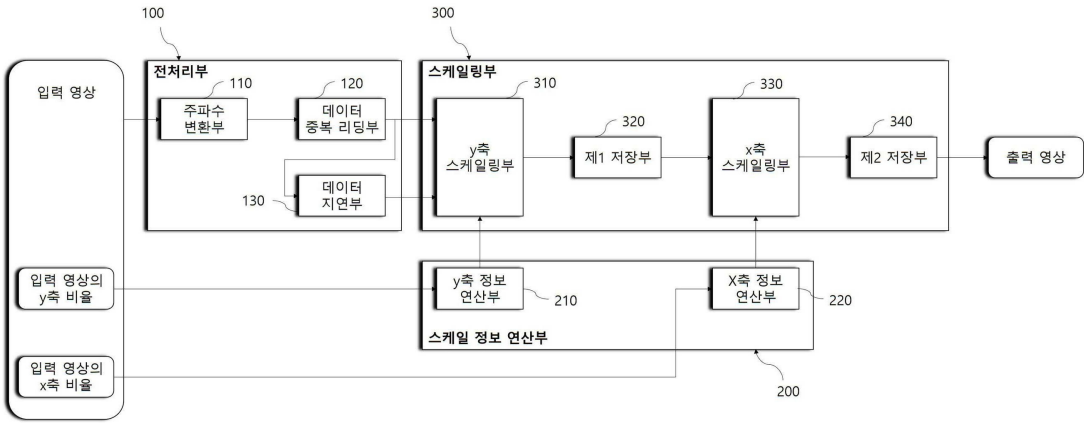
전체 청구항 수 : 총 5 항 심사관 : 이정은

(54) 발명의 명칭 **비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치**

(57) 요 약

본 발명은 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치에 관한 것으로, 보다 구체적으로 사용자 단말로부터 선택된 x축 스케일 비율과 y축 스케일 비율에 따라 축소되거나 확대된 입력영상이 입력되면 전처리 하는 전처리부, 전처리된 상기 입력영상에서 현재 유효한 픽셀 위치인 유효 위치 및 보간할 위치인 보간 위치를 포함하는 스케일링 정보를 연산하는 스케일 정보 연산부 및 전처리된 상기 입력영상의 가로와 세로를 상기 스케일 정보를 이용하여 각각 스케일링하는 스케일링부를 포함하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치에 관한 것이다.

대 표 도



(52) CPC특허분류
G06V 10/20 (2023.08)
(72) 발명자
정세민
부산광역시 사하구 하신중앙로 336
손정현
부산광역시 사하구 낙동대로563번안길 36-1
이재성
부산광역시 사하구 하신번영로300번길 92-2

이 발명을 지원한 국가연구개발사업

과제고유번호	1711191174
과제번호	2023R1A2C1004592
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)
연구과제명	차세대 비전 기반 어플리케이션에 적용할 자동 안개 제거 시스템에 관한 연구
기 여 율	1/1
과제수행기관명	동아대학교
연구기간	2023.03.01 ~ 2024.02.29

공지예외적용 : 있음

명 세 서

청구범위

청구항 1

사용자 단말로부터 선택된 x축 스케일 비율과 y축 스케일 비율에 따라 축소되거나 확대된 입력영상이 입력되면 전처리 하는 전처리부;

전처리된 상기 입력영상에서 현재 유효한 픽셀 위치인 유효 위치 및 보간할 위치인 보간 위치를 포함하는 스케일링 정보를 연산하는 스케일 정보 연산부; 및

전처리된 상기 입력영상의 가로와 세로를 상기 스케일 정보를 이용하여 각각 스케일링하는 스케일링부;를 포함하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치.

청구항 2

제1항에 있어서,

상기 전처리부는,

상기 입력영상의 주파수를 변환하는 주파수 변환부;

주파수가 변환된 상기 입력영상에서 y축의 라인별 라인 데이터를 중복으로 읽는 데이터 중복 리딩부; 및

상기 데이터 중복 리딩부로부터 읽힌 상기 라인 데이터를 지연시키는 데이터 지연부;를 포함하는 것을 특징으로 하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치.

청구항 3

제1항에 있어서,

상기 스케일 정보 연산부는,

상기 y축 스케일 비율에 따라 y축 초기값과 y축 이동값을 포함하는 y축 정보를 연산하는 y축 정보 연산부; 및

상기 x축 스케일 비율에 따라 x축 초기값과 x축 이동값을 포함하는 x축 정보를 연산하는 x축 정보 연산부;를 포함하고,

상기 유효 위치는, 상기 y축 이동값과 상기 x축 이동값의 정수부이고, 상기 보간 위치는 상기 y축 이동값과 상기 x축 이동값의 소수부인 것을 특징으로 하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치.

청구항 4

제1항에 있어서,

상기 스케일링부는,

하기 [수학식 4]를 이용하여 상기 보간 위치에서 y축의 픽셀값을 연산하는 y축 스케일링부;를 포함하는 것을 특징으로 하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치.

[수학식 4]

$$P(x_0, y) = P(x_0, y_0) \times (1 - y) + P(x_0, y_1) \times y$$

여기서, (x_0, y_0)는 상기 유효 위치이고, $P(x_0, y_0)$는 상기 유효 위치의 픽셀값이고, y는 상기 보간 위치에서 y축의 위치이고, P(y)는 상기 보간 위치에서 상기 y축의 픽셀값이고, y_1은 상기 유효 위치에서 y축의 위치(y_0)에 1을 더해준 위치이고, $P(y_1)$는 상기 y_1의 픽셀값이다.

청구항 5

제4항에 있어서,

상기 스케일링부는,

하기 [수학식 5]를 이용하여 상기 보간 위치에서 x축의 픽셀값을 연산하는 x축 스케일링부;를 더 포함하는 것을 특징으로 하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치.

[수학식 5]

$$P(x,y) = ax^3 + bx^2 + cx + d$$

$$\begin{bmatrix} a \\ b \\ c \\ d \end{bmatrix} = \begin{bmatrix} -0.5 & 1.75 & -1.75 & 0.5 \\ 1 & -2.5 & 2 & -0.5 \\ -0.5 & 0 & 0 & 0.5 \\ 0 & 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} P(x_{-1},y) \\ P(x_0,y) \\ P(x_1,y) \\ P(x_2,y) \end{bmatrix}$$

여기서, (x, y)는 상기 보간 위치이고, P(x, y)는 상기 보간 위치의 픽셀값이고, x_0는 상기 유효 위치의 x축 위치이고, x_{-1}, x_1 및 x_2는 상기 유효 위치의 x축 위치에서 -1, +1 및 +2 만큼 이격된 위치이고, $P(x_{-1}, y)$, $P(x_1, y)$ 및 $P(x_2, y)$는 (x_{-1}, y), (x_1, y) 및 (x_2, y)의 픽셀값이다.

발명의 설명

기 술 분 야

[0001] 본 발명은 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치에 관한 것이다.

배 경 기 술

[0002] 종래 다양한 스케일링 알고리즘은 영상의 해상도를 변환하기 위해서 사용된다. 예컨대, 다양한 스케일링 알고리즘은 최근접 이웃 보간법(Nearest neighbor interpolation), 이중 선형 보간법(Bilinear interpolation), 쌍삼차 보간법(Bicubic interpolation)이 있다.

[0003] 우선, 최근접 이웃 보간법은 보간 위치에서 가장 가까운 위치의 픽셀값을 사용하는 방법으로, 알고리즘이 가장 간단해 하드웨어 구현 시 복잡도가 가장 적지만 고주파 성분에서 대각선 잡음(Noise)이 발생하는 등 성능이 가장 떨어진다.

[0004] 다음으로, 이중 선행 보간법은 x축, y축 방향으로 각각 인접한 두 개의 픽셀값에 거리 비례 법칙을 적용하여 보간 픽셀값을 구한다. 이중 선행 보간법은 두 개의 픽셀값을 사용하므로 y축 구현 시 선 메모리(Line memory)가 1개 필요하여 최근접 이웃 보간법보다 하드웨어 구현이 복잡하지만 성능이 더 뛰어나다.

[0005] 마지막으로, 쌍 삼차 보간법은 x축, y축 방향으로 각각 인접한 네 개의 픽셀값과 3차 방정식을 이용해 보간 픽셀값을 구한다. 즉, 쌍 삼차 보간법은 네 개의 픽셀값을 사용하므로 y축 구현 시 선 메모리가 3개 필요하여 이중 선행 보간법보다 하드웨어 구현이 복잡하지만 성능이 가장 우수하다.

[0006] 이와 관련하여, 특허문헌 1은 해상도 변환방법 및 장치에 관한 것으로, 쌍 삼차 보간법과 에지 방향성 보간을 결합하여 1차 보간을 수행한다. 그리고 특허문헌 1은 1차 보간 결과값을 이용해 폴리페이즈 필터링하는 2차 보간을 수행한다. 마지막으로 특허문헌 1은 2차 보간 결과값가 선명도 향상부를 거침으로써 최종 보간 결과를 생성하도록 한다. 즉, 총 3단계를 거쳐 보간을 수행하여 영상 보간 시 발생하는 선명도 저하를 보완한다.

[0007] 특허문헌 2는 해상도 변환 방법 및 그 장치에 관한 것으로, 인접한 4개의 픽셀값을 사용하는 4tap 삼차 보간법과 인접한 6개의 픽셀값을 사용하는 6tap 삼차 보간법 중 적어도 하나를 이용한다. 특허문헌 2는 영상 신호를 블록 분할하여 코스트 값을 연산하고, 이에 따라 적응적으로 상술한 보간 방법 중 하나를 선택해 스케일러 모듈의 화질 및 성능을 개선한다.

[0008] 상술한 스케일링 알고리즘은 이미지 해상도 표준 규격(HD, FHD, QHD 등)에 맞춰 정수배 확대 또는 축소만을 지원한다. 그리고 특허문헌 1 내지 2는 성능 향상을 위해 여러 기능을 추가하고, 가장 복잡한 삼차 보간법을 사용

하므로 하드웨어 복잡도가 크다. 따라서 디스플레이 장치에 적용 시 상당한 부담이 될 수 있다.

[0009] 따라서 하드웨어 복잡도를 낮춤에도 불구하고 성능이 우수한 스케일링 알고리즘이 본 기술 분야에서 절실히 필요한 실정이다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) 대한민국 등록특허공보 제10-0648308호

(특허문헌 0002) 대한민국 등록특허공보 제10-1522261호

발명의 내용

해결하려는 과제

[0011] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로 하드웨어 복잡도를 낮추고, 비대칭적인 확대 및 축소에도 불구하고 높은 해상도를 갖도록 기 입력영상에서 현재 유효한 픽셀 위치인 유효 위치 및 보간할 위치인 보간 위치를 포함하는 스케일링 정보를 이용하여 입력영상의 가로와 세로를 각각 스케일링하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치를 얻고자 하는 것을 목적으로 한다.

[0012] 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 본 발명의 기재로부터 당해 분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있다.

과제의 해결 수단

[0013] 상기 목적을 달성하기 위하여, 본 발명의 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치는 사용자 단말로부터 선택된 x축 스케일 비율과 y축 스케일 비율에 따라 축소되거나 확대된 입력영상이 입력되면 전처리 하는 전처리부; 전처리된 상기 입력영상에서 현재 유효한 픽셀 위치인 유효 위치 및 보간할 위치인 보간 위치를 포함하는 스케일링 정보를 연산하는 스케일 정보 연산부; 및 전처리된 상기 입력영상의 가로와 세로를 상기 스케일 정보를 이용하여 각각 스케일링하는 스케일링부;를 포함하는 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치를 제공한다.

발명의 효과

[0014] 이상과 같이 본 발명에 의하면 입력영상이 기 설정된 범위 내에서 비대칭적으로 확대와 축소가 가능하다.

[0015] 본 발명은 이미지 해상도 표준 규격(HD, FHD, QHD 등)에 국한되지 않고 원하는 비율과 해상도를 갖는 다양한 영상을 실시간으로 생성할 수 있다.

[0016] 또한, 본 발명은 이중 선형 보간법 및 쌍 삼차 보간법으로 조합하여 보간함으로써, 하드웨어적으로 복잡도가 낮아 작은 크기로 구현될 수 있으므로, 디스플레이 장치에 적용이 용이하다.

[0017] 본 발명의 효과들은 이상에서 언급한 효과들로 제한되지 않으며, 언급되지 않은 또 다른 효과들은 상세한 설명 및 청구범위의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[0018] 도 1은 본 발명의 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치 구성도이다.

도 2는 본 발명의 일실시예에 따른 유효 위치와 인접한 지점의 픽셀값을 표시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0019] 본 명세서에서 사용되는 용어는 본 발명에서의 기능을 고려하면서 가능한 현재 널리 사용되는 일반적인 용어들을 선택하였으나, 이는 당 분야에 종사하는 기술자의 의도 또는 판례, 새로운 기술의 출현 등에 따라 달라질 수 있다. 또한, 특정한 경우는 출원인이 임의로 선정한 용어도 있으며, 이 경우 해당되는 발명의 설명 부분에서 상

세히 그 의미를 기재할 것이다. 따라서 본 발명에서 사용되는 용어는 단순한 용어의 명칭이 아닌, 그 용어가 가지는 의미와 본 발명의 전반에 걸친 내용을 토대로 정의되어야 한다.

[0020] 다르게 정의되지 않는 한 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0021] 이하, 본 발명에 따른 실시예를 첨부한 도면을 참조하여 상세히 설명하기로 한다. 도 1은 본 발명의 비대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치 구성도이다. 도 2는 본 발명의 일실시예에 따른 유효 위치 (x_0,y_0)와 인접한 지점의 픽셀값을 표시한 도면이다.

[0022] 도 1을 보면, 본 발명의 대칭 확대와 축소를 지원하는 조합 보간 스케일링 장치는 사용자 단말(1)로부터 선택된 x축 스케일 비율과 y축 스케일 비율에 따라 축소되거나 확대된 입력영상이 입력되면 전처리 하는 전처리부(100), 전처리된 상기 입력영상에서 현재 유효한 픽셀 위치인 유효 위치 및 보간할 위치인 보간 위치를 포함하는 스케일링 정보를 연산하는 스케일 정보 연산부(200) 및 전처리된 상기 입력영상의 가로와 세로를 상기 스케일 정보를 이용하여 각각 스케일링하는 스케일링부(300)를 포함한다.

[0023] 우선, 상기 전처리부(100)는 상기 입력영상의 주파수를 변환하는 주파수 변환부(110), 주파수가 변환된 상기 입력영상에서 y축의 라인별 라인 데이터를 중복으로 읽는 데이터 중복 리딩부(120) 및 상기 데이터 중복 리딩부로부터 읽힌 상기 라인 데이터를 지연시키는 데이터 지연부(130)를 포함하는 것을 특징으로 한다.

[0024] 상기 전처리부(100)의 주파수 변환부(110), 데이터 중복 리딩부(120) 및 데이터 지연부(130)는 하드웨어적으로 듀얼 포트 램(Dual Port Random Access Memory; DPRAM)으로 구현될 수 있다. 일반적으로 듀얼 포트 램(DPRAM)은 하나의 램(RAM)을 2 계통에서 접근할 수 있는 구조의 램이다. 본 발명의 전처리부(100)는 상기 입력영상의 x축과 y축을 각각 구분하여 전처리하기 위함이다. 본 발명에선 언급하는 상기 입력영상의 x축은 가로이고, 상기 입력영상의 y축은 세로이다.

[0025] 또한, 상기 x축 스케일 비율은 0.1배부터 2배일 수 있고, y축 스케일 비율은 0.1배부터 2배일 수 있다. 각축으로 최대 2배 확대된다면, 상기 전처리부(100)에 상기 입력영상이 입력되는 시간인 입력시간이 확대 전보다 4배 늘어난다. 즉, 상기 주파수 변환부(110)는 상기 입력영상의 입력시간이 늘어나더라도 실시간 처리가 가능하도록 상기 입력영상이 입력되는 입력 클럭(clock)보다 수배 빠른, 예컨대 4배 빠른 클럭(clock)으로 주파수 변환할 수 있다.

[0026] 또한, 상기 중복 리딩부(120)는 상기 주파수 변환부(110) 출력단에 연결됨으로써, 상기 주파수 변환부(110)로부터 주파수가 변환된 입력영상을 입력받을 수 있다. 상기 중복 리딩부(120)는 y축의 라인별 라인 데이터를 중복으로 읽을 수 있다. 본 발명에서 언급하는 라인은 y축의 픽셀임으로, y축의 픽셀의 개수가 라인의 개수이다. 그리고 라인 데이터는 y축의 하나의 픽셀과 연결된 다수 개의 x축의 픽셀을 일컫는다.

[0027] 상기 입력영상은 2560*1440 크기라면, x축은 2,560개의 픽셀을 갖고, y축은 1,440개의 픽셀을 갖는다. 따라서 라인은 1,440개이고, 하나의 라인에는 2,560개의 라인 데이터가 존재한다. 즉, 상기 중복 리딩부(120)는 하나의 y축의 픽셀과 연결된 다수 개의 x축의 픽셀을 중복하여 최대 2번까지 읽을 수 있다.

[0028] 또한, 상기 데이터 지연부(130)는 상기 데이터 중복 리딩부(120) 출력단에 연결됨으로써, 향후 상기 스케일링부(300)로부터 y축 스케일링을 위해서 상기 라인 데이터를 지연시킬 수 있다.

[0029] 다음으로, 상기 스케일 정보 연산부(200)는, 상기 y축 스케일 비율에 따라 y축 초기값과 y축 이동값을 포함하는 y축 정보를 연산하는 y축 정보 연산부(210) 및 상기 x축 스케일 비율에 따라 x축 초기값과 y축 이동값을 포함하는 x축 정보를 연산하는 x축 정보 연산부(220)를 포함하고, 상기 유효 위치는, 상기 y축 이동값과 상기 x축 이동값의 정수부이고, 상기 보간 위치는 상기 y축 이동값과 상기 x축 이동값의 소수부인 것을 특징으로 한다.

[0030] 상기 스케일 정보 연산부(200)는, 상기 y축 스케일 비율과 x축 스케일 비율이 서로 상이한 경우, 예컨대 1.5배, 1배인 경우 비대칭으로 스케일링이 가능하고, 상기 y축 스케일 비율과 x축 스케일 비율이 서로 동일한 경우, 예컨대 2배인 경우 대칭 스케일링이 가능하다.

[0031] y축 초기값에 있어서, 상기 y축 정보 연산부(210)는 하기 [수학식 1]을 이용하여 연산하는 것을 특징으로 한다.

수학식 1

[0032] $$yinc(0) = \frac{1}{y\ scale\ ratio} + 0.5 \times (1 - \frac{1}{y\ scale\ ratio})$$

[0033] 여기서, 상기 yinc(0)은 y축 초기값이고, y scale ratio는 y축 스케일 비율이다. y축 초기값(yinc(0))은 3비트의 정수부와 10비트의 소수부로 이루질 수 있다.

[0034] y축 초기값으로 단순히 0을 사용하면, 이중 선형 보간법을 확대 적용 시 불연속 문제가 발생할 수 있다. 따라서 상기 y축 정보 연산부(210)는 상기 [수학식 1]을 이용하여 y축 초기값을 연산함으로써, 이중 선형 보간법을 확대 적용하더라도 불연속 문제가 발생하지 않는 현저한 효과가 있다.

[0035] y축 이동값에 있어서, 상기 y축 정보 연산부(210)는 하기 [수학식 2]를 이용하여 y축 이동값을 연산하는 것을 특징으로 한다. 하기 [수학식 2] 및 하기 [수학식 3]은 본 발명에 따라 수정된 이중 선형 보간법이라 할 수 있다.

수학식 2

[0036] $$yinc(ny) = \frac{1}{y\ scale\ ratio} + yinc(ny - 1)$$

[0037] 여기서, 상기 yinc(ny)는 y축 이동값이고, y scale ratio는 y축 스케일 비율이고, yinc(ny-1)는 이전의 y축 이동값이다. ny는 0,1,..., (y scale ratio)*(y size)이다. y size는 상기 입력영상의 원본의 세로 크기이다. y축 이동값(yinc(ny))은 3비트의 정수부와 10비트의 소수부로 이루어질 수 있다.

[0038] 한편, 상기 y축 정보 연산부(210)는 y축 이동값(yinc(ny))과 상기 데이터 지연부(130)로부터 지연된 후 입력되는 라인 데이터를 비교하여 동일한 경우 상기 y축 이동값(yinc(ny))이 출력되고, 반대로 상이한 경우 0이 출력되는 것을 특징으로 한다. 상기 라인 데이터는 현재 입력되는 라인 데이터의 y축의 위치값이다.

[0039] x축 초기값에 있어서, 상기 x축 정보 연산부(220)는 0을 x축 초기값으로 한다.

[0040] x축 이동값에 있어서, 상기 x축 정보 연산부(220)는 하기 [수학식 3]을 이용하여 연산하는 것을 특징으로 한다.

수학식 3

[0041] $$xinc(nx) = \frac{1}{x\ scale\ ratio} + xinc(nx - 1)$$

[0042] 여기서, 상기 xinc(nx)는 x축 이동값이고, x scale ratio는 x축 스케일 비율이고, xinc(nx-1)는 이전의 x축 이동값이다. nx는 0,1,..., (x scale ratio)*(x size)이다. x size는 상기 입력영상의 원본의 가로 크기이다. x축 이동값(xinc(nx))은 3비트의 정수부와 10비트의 소수부로 이루어질 수 있다.

[0043] 한편, 상기 x축 정보 연산부(220)는 x축 이동값(xinc(nx))과 상기 데이터 지연부(130)로부터 지연된 후 입력되는 라인 데이터를 비교하여 동일한 경우 상기 x축 이동값(xinc(nx))이 출력되고, 반대로 상이한 경우 0이 출력되는 것을 특징으로 한다. 상기 라인 데이터는 현재 입력되는 라인 데이터의 x축의 위치값이다.

[0044] 또한, 상기 y축 정보 연산부(210) 및 상기 x축 정보 연산부(220)는 이전의 y축 이동값(yinc(ny-1))과 이전의 x축 이동값(xinc(nx-1))을 각각 누적으로 합산함에 따라 큰 비트수 연산이 가능해야하는데, 연산가능한 비트수가 많을수록 크기가 큰 하드웨어로 구현되어야만 한다.

[0045] 이러한 문제를 해결하기 위해서, 상기 y축 정보 연산부(210)는 상기 y축 초기값(yinc(0))과 y축 이동값(yinc(ny))을 정수부와 소수부로 나누어 각각 누적으로 합산할 수 있고, 상기 x축 정보 연산부(220)는 상기 x축

초기값(xinc(0))과 상기 x축 이동값(xinc(nx))을 정수부와 소수부로 나누어 각각 누적으로 합산할 수 있다.

[0046] 예컨대, 상기 y축 정보 연산부(210)는 y축 보간 위치(y)를 y축 이동값(yinc(ny))의 소수부 10비트를 누적으로 합산하여 연산할 수 있다. 그리고 상기 y축 정보 연산부(210)는 y축 유효 위치(y_{nx})를 y축 이동값(yinc(ny))의 정수부 3비트를 누적으로 합산하여 연산할 수 있다. 이때, 소수부 10비트의 누적합은 정수부 1비트와 소수부 10비트로 1.11비트로 연산될 수 있는데, 상기 y축 정보 연산부(210)는 1.11비트에서 발생한 정수부 1비트를 상기 y축 이동값(yinc(ny))의 정수부 3비트와 함께 누적으로 합산할 수 있다.

[0047] 따라서, 상기 유효 위치(x_{nx},y_{nx})는, 상기 y축 이동값(yinc(ny))의 정수부와 상기 x축 이동값(xinc(nx))의 정수부이고, 상기 보간 위치(x,y)는 상기 y축 이동값(yinc(ny))의 소수부와 상기 x축 이동값(xinc(nx))의 소수부인 것이다. 따라서, 상기 스케일 정보 연산부(300)는 각 축의 스케일링 정보를 연산함으로써, 상기 입력영상에서 유효 위치 및 보간 위치를 도출할 수 있다.

[0048] 다음으로, 상기 스케일링부(300)는 하기 [수학식 4]를 이용하여 상기 보간 위치에서 y축의 픽셀값을 연산하는 y축 스케일링부(310)를 포함하는 것을 특징으로 한다.

수학식 4

[0049]
$$P(x_0, y) = P(x_0, y_0) \times (1 - y) + P(x_0, y_1) \times y$$

[0050] 여기서, (x_0,y_0)는 상기 유효 위치이고, P(x_0,y_0)는 상기 유효 위치의 픽셀값이고, y는 상기 보간 위치에서 y축의 위치이고, P(y)는 상기 보간 위치에서 상기 y축의 픽셀값이고, y_1은 상기 유효 위치에서 y축의 위치(y_0)에 1을 더해준 위치이고, P(y_1)는 상기 y_1의 픽셀값이다.

[0051] 도 2의 일실시예를 보면, 상기 유효 위치인 (x_0,y_0)에서 y축을 기준으로 인접한 위치인 (x_0,y_1)을 확인할 수 있다. 그리고 해당 위치의 픽셀값은 P(x_0,y_1)이다. 즉, 상기 y축 스케일링부(310)는 상기 유효 위치인 (x_0,y_0)와 이와 인접한 위치인 (x_0,y_1)의 픽셀값(P(x_0,y_1))을 상기 [수학식 4]에 대입함으로써, 이중 선형 보간법으로 상기 보간 위치에서 y축의 픽셀값을 연산할 수 있다, 예컨대, y_0과 y_1 사이 거리는 1이고, y는 y_0과 y_1 사이에 위치될 수 있다. y_0이 0이라면, y_1이 1이다. y가 0.3이라면, 1-y는 0.7이다.

[0052] 한편, 상기 스케일링부(300)는 상기 보간 위치에서 y축 위치(y)와 상기 보간 위치에서 y축 위치(y)의 픽셀값(P(y))을 저장하는 제1 저장부(320)를 더 포함할 수 있다. 상기 제1 저장부(320)는 하드웨어적으로 듀얼 포트 램(DPRAM)으로 구현될 수 있다.

[0053] 또한, 상기 스케일링부(300)는, 하기 [수학식 5]를 이용하여 상기 보간 위치에서 x축의 픽셀값을 연산하는 x축 스케일링부(330)를 더 포함하는 것을 특징으로 한다,

수학식 5

[0054]
$$P(x, y) = ax^3 + bx^2 + cx + d$$

[0055]
$$\begin{bmatrix} a \\ b \\ c \\ d \end{bmatrix} = \begin{bmatrix} -0.5 & 1.75 & -1.75 & 0.5 \\ 1 & -2.5 & 2 & -0.5 \\ -0.5 & 0 & 0 & 0.5 \\ 0 & 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} P(x_{-1}, y) \\ P(x_0, y) \\ P(x_1, y) \\ P(x_2, y) \end{bmatrix}$$

[0056] 여기서, (x, y)는 상기 보간 위치이고, P(x, y)는 상기 보간 위치의 픽셀값이고, x_0는 상기 유효 위치의 x축 위치이고, x_{-1}, x_1 및 x_2는 상기 유효 위치의 x축 위치에서 -1, +1 및 +2 만큼 이격된 위치이고, P(x_{-1}, y), P(x_1,

y) 및 $P(x_2, y)$는 (x_{-1}, y), (x_1, y) 및 (x_2, y)의 픽셀값이다.

[0057] 도 2의 일실시예를 보면, 상기 y축 스케일링부(310)로부터 y축 보간이 완료되면, 상기 x축 스케일링부(330)는 상기 [수학식 5]와 같이 x축으로 3차 방정식을 이용하여 쌍 삼차 보간법을 수행할 수 있다. 쌍 삼차 보간법 시 인접한 4개의 위치 및 이의 픽셀값이 필요하다. 예컨대, 상기 y축 스케일링부(310)로부터 도출된 (x_0, y)의 픽셀값($P(x_0, y)$)과 더불어, 상기 유효 위치의 x축 위치(x_0)를 기준으로 -1, 1, 2만큼 이격된 (x_{-1}, y), (x_1, y) 및 (x_2, y) 위치의 픽셀값 $P(x_{-1}, y)$, $P(x_1, y)$, $P(x_2, y)$이 더 사용될 수 있다. 따라서 상기 보간 위치인 (x,y)와 이의 픽셀값인 P(x, y)가 도출될 수 있다.

[0058] 한편, 상기 스케일링부(300)는 상기 보간 위치인 (x,y)와 이의 픽셀값인 P(x, y)를 저장하는 FIFO(First In First Out) 기반의 제2 저장부(340)를 더 포함하는 것을 특징으로 한다. 일반적으로, FIFO는 대기행렬에서의 선입선처리 제어방식으로 복수의 신호가 처리대기로 되어 있는 경우 처리의 우선순위를 붙이지 않고 먼저 도착한 순서로 처리하는 방식이다. 즉, 본 발명은 상기 제2 저장부(340)는 상기 x축 스케일링부(330)로부터 도출된 상기 보간 위치의 픽셀값인 P(x, y)을 한 번에 출력하지 않고, 도출되자마자 출력할 수 있다.

[0059] 이상과 같이 본 발명에 의하면 입력영상이 기 설정된 범위 내에서 비대칭적으로 확대와 축소가 가능하다. 또한, 본 발명은 이미지 해상도 표준 규격(HD, FHD, QHD 등)에 국한되지 않고 원하는 비율과 해상도를 갖는 다양한 영상을 실시간으로 생성할 수 있다. 가장 바람직하게, 2560*1440 크기의 QHD 환경에서 실시간으로 이미지 및 영상처리가 가능하다. 또한, 본 발명은 하드웨어적으로 복잡도가 낮아 작은 크기로 구현될 수 있으므로, 디스플레이 장치에 적용이 용이하다.

[0060] 실시예들은 하드웨어, 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 기술 언어, 또는 이들의 임의의 조합에 의해 구현될 수 있다. 소프트웨어, 펌웨어, 미들웨어 또는 마이크로코드로 구현되는 경우, 필요한 작업을 수행하는 프로그램 코드 또는 코드 세그먼트들은 컴퓨터 판독 가능 저장 매체에 저장되고 하나 이상의 프로세서에 의해 실행될 수 있다.

[0061] 그리고 본 명세서에 설명된 주제의 양태들은 컴퓨터에 의해 실행되는 프로그램 모듈 또는 컴포넌트와 같은 컴퓨터 실행 가능 명령어들의 일반적인 맥락에서 설명될 수 있다. 일반적으로, 프로그램 모듈 또는 컴포넌트들은 특정 작업을 수행하거나 특정 데이터 형식을 구현하는 루틴, 프로그램, 객체, 데이터 구조를 포함한다. 본 명세서에 설명된 주제의 양태들은 통신 네트워크를 통해 링크되는 원격 처리 디바이스들에 의해 작업들이 수행되는 분산 컴퓨팅 환경들에서 실시될 수도 있다. 분산 컴퓨팅 환경에서, 프로그램 모듈들은 메모리 저장 디바이스들을 포함하는 로컬 및 원격 컴퓨터 저장 매체에 둘 다에 위치할 수 있다.

[0062] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 으로 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

[0063] 그러므로 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

부호의 설명

[0064] 100.. 전처리부

110.. 주파수 변환부

120.. 데이터 중복 리딩부

130.. 데이터 지연부

200.. 스케일 정보 연산부

210.. y축 정보 연산부

220.. x축 정보 연산부

300.. 스케일링부

310.. y축 스케일링부

320.. 제1 저장부

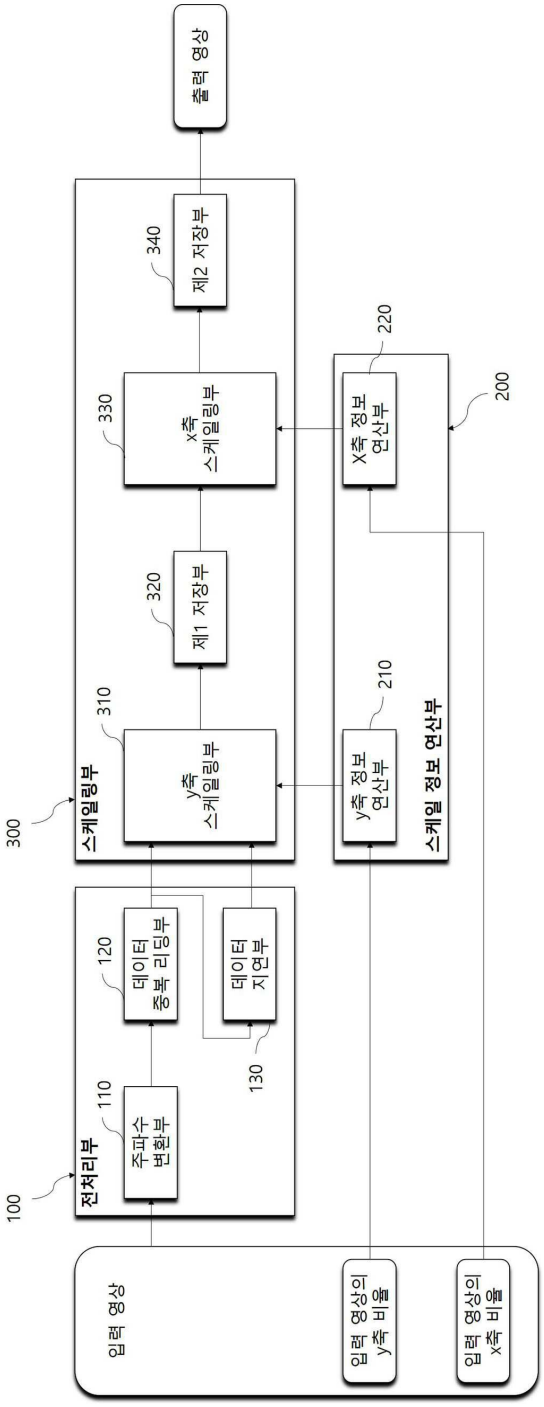
330.. x축 스케일링부

340.. 제2 저장부

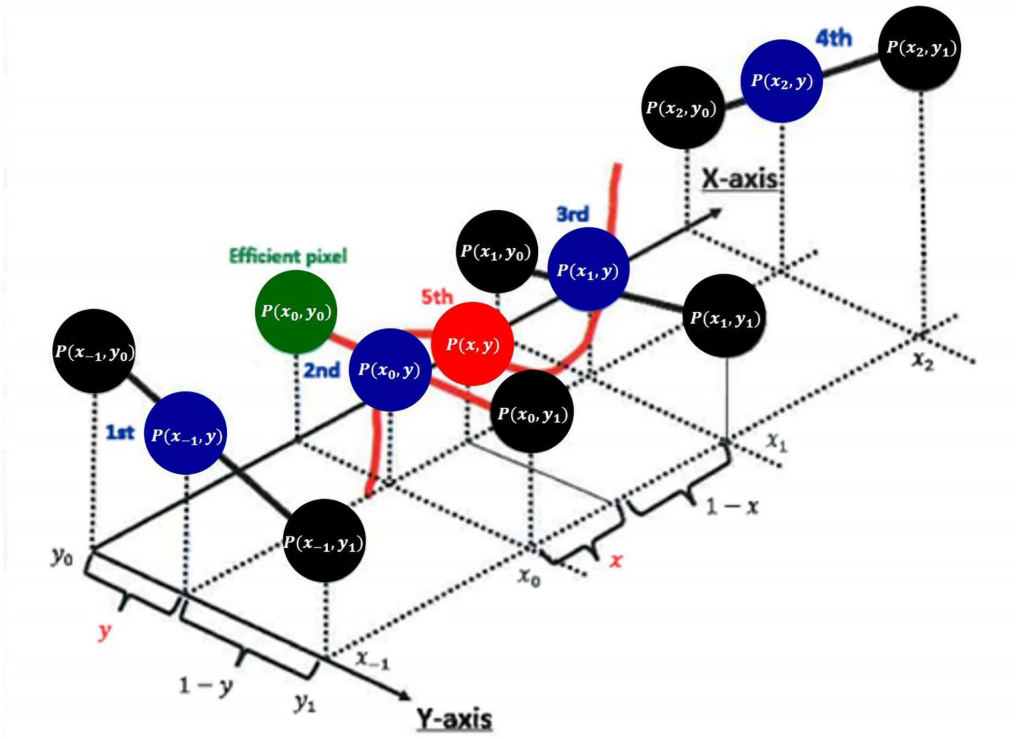
1.. 사용자 단말

도면

도면1



도면2


4th
$P(x_2, y_1)$
$P(x_2, y)$
$P(x_2, y_0)$
X-axis
3rd
$P(x_1, y_0)$
$P(x_1, y)$
Efficient pixel
$P(x_0, y_0)$
5th
$P(x, y)$
$P(x_1, y_1)$
$P(x_{-1}, y_0)$
2nd
$P(x_0, y)$
x_2
1st
$P(x_{-1}, y)$
$P(x_0, y_1)$
x_1
$1-x$
y_0
$P(x_{-1}, y_1)$
x_0
x
y
x_{-1}
$1-y$
y_1
Y-axis