

URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

59928

Patent dodatkowy
do patentu _____

Zgłoszono: 04.V.1968 (P 126 799)

Pierwszeństwo: _____

Opublikowano: 30.VI.1970

Kl. 42 m³, 15/34

MKP G 06 f 15/34

CZYTELNIK

Urzędu Patentowego
UKD 681.323:51:621.3

Współtwórcy wynalazku: mgr inż. Jarosław Bandurski, mgr inż. Andrzej Kubiak, mgr inż. Jerzy Malcewicz, doc. dr inż. Tadeusz Puchałka, mgr inż. Edward Skrzypczak

Właściciel patentu: Politechnika Poznańska, Poznań (Polska)

Symulator struktur logicznych

1

Przedmiotem wynalazku jest symulator struktur logicznych zbudowany z elementów ferrytowo—tranzystorowych, przeznaczony do modelowej syntezy cyfrowych układów sterowania i cyfrowych układów przetwarzania informacji.

Dotychczasowe rozwiązania symulatorów oparte są na elementach oporowo—diodowych lub oporowo—tranzystorowych, które umożliwiają modelowanie struktur logicznych wyłącznie w technice statycznej. Brak jest rozwiązań, pozwalających na modelowanie struktur w technice dynamicznej. Znane logiczne elementy ferrytowo—tranzystorowe są produkowane w podstawowych dwóch typach: zegarowe, służące do generacji sygnałów taktujących i proste, przeznaczone do realizacji właściwych struktur logicznych. Elementy te łączy się w podstawowe funktry logiczne, które z kolei wykorzystuje się do bezpośredniej budowy struktur logicznych. Pojedyncze elementy, poza zasilaniem dwoma wielkościami napięcia stałego wymagają sygnałów taktujących ze względu na impulsowy charakter pracy podstawowego elementu. Stosowanie takich elementów w dotychczasowych rozwiązaniach związane jest z dużą pracochłonnością i nie pozwala na szybkie zmiany badanej struktury.

Symulator będący przedmiotem niniejszego wynalazku umożliwia modelowanie struktur logicznych zarówno w technice statycznej jak i dynamicznej, oraz na łączenie w sposób prosty, funkto-

2

rów w struktury, wprowadzenie większej ilości typów funktrów logicznych, co ułatwia i przyspiesza modelowanie struktur.

Cel ten został osiągnięty przez zastosowanie elementów ferrytowo—tranzystorowych połączonych w podstawowe funktry logiczne. W symulatorze według wynalazku, część elementów połączona jest już w podstawowe funktry logiczne, których wejścia i wyjścia łącznie z taktującymi, są wyprowadzone na zewnątrz, a zasilania napięciami stałymi są przeprowadzone wewnątrz i na stałe. Funktry mogą być taktowane z sygnałami z wewnętrznego zegara, którego wyjścia są również wyprowadzone na zewnątrz, lub sygnałami z dowolnego zewnętrznego źródła. Ze względu na prądowy charakter sterowania zastosowanych elementów, przedstawione rozwiązanie jest stosunkowo mało wrażliwe na zakłócenia.

Na rysunku przedstawiony jest schemat blokowy przykładowego rozwiązania symulatora według wynalazku. W przyrządzie według wynalazku wyjścia zasilaczy 1 połączono na stałe z elementami logicznymi 3 i zegarem taktującym 2. Końcówki wejściowe i wyjściowe elementów logicznych 3, których część jest połączona w podstawowe funktry logiczne, są na stałe połączone z zespołami gniazd teletechnicznych, odpowiednio pogrupowanych i oznaczonych symbolami literowymi, a umieszczonych na krosie 4. Wyjścia zegara taktującego 2 są również na stałe podłączone do gniazd

teletechnicznych na krosie 4 oraz do układu wyjściowego 5. Sygnały wyjściowe zegara taktującego na kros 4, można wykorzystać jako sygnały wejściowe na kros 4, można także przy pomocy przełączników korzystać z zewnętrznego źródła sygnałów 7. W układzie wyjściowym 6, sygnały po wzmocnieniu zasilać cewki przekaźników, których styki załączają lampki sygnalizacyjne i równocześnie są wyprowadzone na specjalne gniazda wyjściowe, do których można dołączyć dowolny odbiornik sygnałów 8. Na krosie 4 znajdują się poza tym zespoły gniazd korespondencyjnych umożliwiających skrócenie przewodów stosowanych do łączenia podstawowych funkcyj logicznych w struktury.

Symulator znajduje zastosowanie zarówno w pracach naukowo-badawczych jak i projektowych ułatwiając opracowywanie optymalnych cyfrowych układów sterowania i przetwarzania informacji dzięki możliwości wielokrotnego modelowania struktur logicznych już w trakcie projektowania. Może być również wykorzystany jako model dydaktyczny w odpowiednich laboratoriach wyższych i średnich szkół technicznych.

Zastrzeżenia patentowe

1. Symulator struktur logicznych do modelowej syntezy cyfrowych układów sterowania i cyfrowych układów przetwarzania informacji, posiadający elementy logiczne z wyprowadzeniami wejść i wyjść na zewnątrz, układ taktujący i zasilacz, **znamienny tym**, że elementy logiczne ferrytowo—tranzystorowe (3) są połączone w podstawowe funkcyj logiczne i połączone z wewnętrznym taktującym zegarem (2) lub z dowolnym zewnętrznym źródłem poprzez kros (4).
2. Symulator według zastrz. 1 **znamienny tym**, że do krosu (4) ma dołączony układ wyjściowy (6) przetwarzający sygnały impulsowe na sygnały statyczne.
3. Symulator według zastrz. 1 i 2 **znamienny tym**, że na krosie (4) ma gniazda wtykowe, pozwalające na skrócenie przewodów łączeniowych.

