

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年12月20日(20.12.2018)



(10) 国際公開番号
WO 2018/230367 A1

- (51) 国際特許分類:
H04N 5/355 (2011.01) H04N 5/3745 (2011.01)
H04N 5/374 (2011.01) H04N 5/376 (2011.01)
- (21) 国際出願番号: PCT/JP2018/021144
- (22) 国際出願日: 2018年6月1日(01.06.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-118894 2017年6月16日(16.06.2017) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

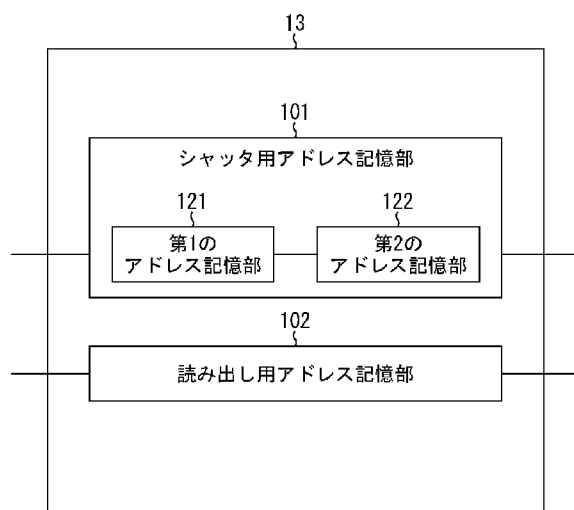
(72) 発明者: 田中 秀樹(TANAKA Hideki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 河津 直樹(KAWAZU Naoki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿プライムスクエア9階 Tokyo (JP).

(54) Title: IMAGE PICK-UP DEVICE

(54) 発明の名称: 撮像装置

FIG. 11



- 101 Shutter address storage part
102 Readout address storage part
121 First address storage unit
122 Second address storage unit

(57) **Abstract:** The present invention pertains to an image pick-up device that enables finely controlling exposure time. This image pick-up device is provided with: a first address storage unit which stores the address of a pixel at which exposure is started within a pixel array section where multiple pixels are arranged in an array; and a second address storage unit which stores an address transferred from the first address storage unit, wherein the start of exposure is controlled on the basis of the address stored in the second address storage unit. The image pick-up device is further provided with a transfer control unit for controlling the transfer of addresses from the first address storage unit to the second address



(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

storage unit. The present invention is applicable to, for example, an image pick-up device in which a single image is generated by synthesizing images captured with different exposure times.

(57) 要約: 本技術は、露光時間を細かく制御することができるようにする撮像装置に関する。複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第1のアドレス記憶部と、第1のアドレス記憶部から転送されたアドレスを記憶する第2のアドレス記憶部とを備え、第2のアドレス記憶部に記憶されたアドレスに基づき、露光の開始を制御する。第1のアドレス記憶部から第2のアドレス記憶部へのアドレスの転送を制御する転送制御部をさらに備える。本技術は、例えば、異なる露光時間で撮像された画像を合成して1枚の画像を生成する撮像装置に適用できる。

明 細 書

発明の名称：撮像装置

技術分野

[0001] 本技術は撮像装置に関し、例えば、露光時間を細かく設定できるようにした撮像装置に関する。

背景技術

[0002] 近年、ビデオカメラやデジタルスチルカメラなどの応用に適した固体撮像装置として知られるＣＣＤ(Charge Coupled Device)イメージセンサや増幅型のイメージセンサは、高感度での画素数の増加やイメージサイズの縮小による画素サイズの微細化が進んでいる。一方で、一般にＣＣＤイメージセンサやCMOS(Complementary Metal Oxide Semiconductor)イメージセンサのような固体撮像装置は、屋内や野外、昼間や夜間といった多様な環境下で使用される傾向があり、外光の変化等に応じて、光電変換素子における電荷蓄積期間を制御することによって露光時間を調整し、感度を最適値にする電子シャッタ動作などが必要となることが多い。

[0003] ところで、CMOSイメージセンサにおいて、そのダイナミックレンジを拡大する方法として、露光時間の異なる複数の画像を連続的に撮影して合成する手法が知られている。すなわち、長時間露光画像と短時間露光画像を連続的に個別に撮影し、暗い画像領域については長時間露光画像を利用し、長時間露光画像では白とびとなってしまうような明るい画像領域では短時間露光画像を利用する合成処理によって、1つの画像を生成する手法である。このように、複数の異なる露光画像を合成することで、白とびのないダイナミックレンジの広い画像、すなわち広ダイナミックレンジ画像（HDR画像）を得ることができる。

[0004] 例えば特許文献1は、複数の異なる露光時間を設定した2枚の画像を撮影し、これらの画像を合成して広いダイナミックレンジの画像を得る構成を開示している。

先行技術文献

特許文献

[0005] 特許文献1：特開2000-50151号公報

発明の概要

発明が解決しようとする課題

[0006] 特許文献1に記載された構成は、長時間露光画像と短時間露光画像を個別に撮影して合成するという処理を行うことが必要となる。この場合、長時間露光画像と短時間露光画像の撮像時の露光時間を、それぞれ適切に調整する必要がある。

[0007] 本技術は、このような状況に鑑みてなされたものであり、露光時間を細かく調整することができるようにするものである。

課題を解決するための手段

[0008] 本技術の一側面の第1の撮像装置は、複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第1のアドレス記憶部と、前記第1のアドレス記憶部から転送された前記アドレスを記憶する第2のアドレス記憶部とを備え、前記第2のアドレス記憶部に記憶された前記アドレスに基づき、前記露光の開始を制御する。

[0009] 本技術の一側面の第2の撮像装置は、複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第1の露光用アドレス記憶部と第2の露光用アドレス記憶部と、読み出しを行う画素のアドレスを記憶する読み出し用アドレス記憶部とを備える。

[0010] 本技術の一側面の第1の撮像装置においては、複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第1のアドレス記憶部と、第1のアドレス記憶部から転送されたアドレスを記憶する第2のアドレス記憶部とが備えられる。露光は、第2のアドレス記憶部に記憶されたアドレスに基づき制御される。

[0011] 本技術の一側面の第2の撮像装置においては、複数の画素がアレイ状に配

置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第1の露光用アドレス記憶部と第2の露光用アドレス記憶部と、読み出しを行う画素のアドレスを記憶する読み出し用アドレス記憶部とが備えられる。

[0012] なお、撮像装置は、独立した装置であっても良いし、1つの装置を構成している内部ブロックであっても良い。

発明の効果

[0013] 本技術の一側面によれば、露光時間を細かく調整することができる。

[0014] なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0015] [図1]本技術を適用した撮像装置の一実施の形態の構成を示す図である。

[図2]画素の構成について説明するための図である。

[図3]画素を駆動する駆動パルスを示す図である。

[図4]A/D変換部の駆動を説明する図である。

[図5]画素配置について説明するための図である。

[図6]シャッタと読み出しのタイミングについて説明するための図である。

[図7]画素を駆動する駆動パルスを示す図である。

[図8]シャッタと読み出しのタイミングが重なる場合について説明するための図である。

[図9]シャッタと読み出しのタイミングが重なったときの電荷の流れについて説明するための図である。

[図10]シャッタと読み出しのタイミングについて説明するための図である。

[図11]アドレスレコーダの構成について説明するための図である。

[図12]シャッタのタイミングについて説明するための図である。

[図13]シャッタのタイミングについて説明するための図である。

[図14]アドレス記憶部の状態遷移について説明するための図である。

[図15]アドレス記憶部の内部構成例について説明するための図である。

[図16]シャッタアドレスの転送タイミングについて説明するための図である。

。

[図17]アドレス記憶部の他の内部構成例について説明するための図である。

[図18]シャッタアドレスの転送タイミングについて説明するための図である

。

[図19]シャッタアドレスの転送タイミングについて説明するための図である

。

[図20]電子機器に搭載される撮像装置の構成例を示すブロック図である。

[図21]車両制御システムの概略的な構成の一例を示すブロック図である。

[図22]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0016] 以下に、本技術を実施するための形態（以下、実施の形態という）について説明する。

[0017] <撮像装置の構成>

図1は、本技術を適用した撮像装置の実施の形態の構成例を示すブロック図である。

[0018] 図1において、撮像装置11は、画素アレイ部12、アドレスレコーダ13、画素タイミング駆動部14、カラム信号処理部15、およびセンサコントローラ16を備えて構成される。

[0019] 画素アレイ部12には、複数の画素21がアレイ状に配置されており、それぞれの画素21は、水平信号線を介して画素タイミング駆動部14に接続されるとともに、垂直信号線VSLを介してカラム信号処理部15に接続される。複数の画素21は、図示しない光学系を介して照射される光の光量に応じた画素信号をそれぞれ出力し、それらの画素信号から、画素アレイ部12に結像する被写体の画像が構築される。

[0020] 画素21は、光電変換を行うフォトダイオード22、フォトダイオード22の電荷をフローティングディフュージョン（FD：Floating Diffusion）24に転送する転送トランジスタ23、浮遊拡散領域であるフローティングディフュージョン24、ソースフォロワ部を介して信号を伝搬する増幅トラ

ンジスタ 25、電子シャッタ行および読み出し行を選択する選択トランジスタ 26、および、フローティングディフュージョン 24 をリセットするリセットトランジスタ 27 を備えて構成される。

[0021] 画素アレイ部 12 は、画素 21 が平面状または曲面状に配置されている画素領域である。画素アレイは、各単位画素を互いに異なる 2 方向に分類（グループ化）することができる構成であればどのようなものであってもよく、互いに直交する 2 直線方向に並べられる $N \times M$ の典型的な行列構成でなくてもよい。すなわち、例えばハニカム構造のように、単位画素のライン（行）やカラム（列）が直線でなくてもよい。すなわち、各ラインや各カラムの単位画素が直線状に並べられていなくてもよいし、単位画素のラインとカラムが直交していなくてもよい。

[0022] アドレスデコーダ 13 と画素タイミング駆動部 14 は、垂直走査部を構成し、センサコントローラ 16 に制御されて、画素アレイ部 12 の各画素をライン毎に駆動させ、画素信号を読み出させる。

[0023] アドレスレコーダ 13 は、センサコントローラ 16 から供給されるアドレス指定情報をデコードし、画素タイミング駆動部 14 の指定されたアドレスに対応する構成に制御信号を供給する。画素タイミング駆動部 14 は、アドレスレコーダ 13 からの制御信号とセンサコントローラ 16 からの画素駆動パルスとの論理和に従って、画素アレイ部 12 の各画素に対して駆動させる制御信号を供給する。

[0024] カラム信号処理部 15 は、複数の画素 21 から垂直信号線 VSL を介して出力される画素信号に対して CDS (Correlated Double Sampling : 相関 2 重サンプリング) 処理を施すことで、画素信号の A/D 変換を行うとともにリセットノイズを除去する。例えば、カラム信号処理部 15 は、画素 21 の列数に応じた複数の A/D 変換器 33 を有して構成され、画素 21 の列ごとに並列的に CDS 処理を行うことができる。また、カラム信号処理部 15 は、ソースフォロワ部の負荷 MOS 部を形成する定電流部 31、垂直信号線 VSL の電位をアナログデジタル変換するためのシングルスロープ型の D/A コンバータ 32 を備える。

[0025] また、AD変換器33は、キャパシタ34および35、コンパレータ36、カウンタ37を備えて構成される。キャパシタ34には、垂直信号線VSLを介して画素信号の電位が印加され、キャパシタ35には、DAコンバータ32から出力されるランプ波の電位が印加される。そして、コンパレータ36は、垂直信号線VSLを介して供給される画素信号の電位と、DAコンバータ32から供給されるランプ波の電位とを比較して、それらの電位が交差するタイミングにおいて反転する反転パルスを出力する。カウンタ37は、アナログ値をデジタル値に変換するために、画素信号の電位とランプ波の電位とが交差するタイミングに応じたAD期間をカウントする。

[0026] センサコントローラ16は、撮像装置11の全体の駆動を制御する。例えば、センサコントローラ16は、撮像装置11を構成する各ブロックの駆動周期に従ったクロック信号を生成して、それぞれのブロックに供給する。

[0027] <画素の構成>

ここで、図1を参照し、画素21の構成について説明を加える。以下、画素21を単位画素21と記述する。画素アレイ部12において、単位画素21は、例えばアレイ状に配置されている。各単位画素21には、画素信号を転送する垂直信号線VSLが単位画素21のカラム毎に割り当てられる。また、画素信号の読み出しに関する動作は、単位画素のライン毎に制御される。

[0028] 図1を参照するに、単位画素21のフォトダイオード22は、受光した光を、その光量に応じた電荷量の光電荷（ここでは、光電子）に光電変換してその光電荷を蓄積する。フォトダイオード22のアノード電極は、画素領域のグラウンド（画素グラウンド）に接続され、カソード電極は、転送トランジスタ23を介してフローティングディフュージョン24に接続される。

[0029] 転送トランジスタ23は、フォトダイオード22からの光電荷の読み出しを制御する。転送トランジスタ23は、ドレイン電極が、フローティングディフュージョン24に接続され、ソース電極が、フォトダイオード22のカソード電極に接続される。また、転送トランジスタ23のゲート電極には、画素タイミング駆動部14から制御信号TRGが供給される。制御信号TRG（す

なわち、転送トランジスタ23のゲート電位)がオフ状態のとき、フォトダイオード22からの光電荷の読み出しが行われない(フォトダイオード22において光電荷が蓄積される)。制御信号TRG(すなわち、転送トランジスタ23のゲート電位)がオン状態のとき、フォトダイオード22に蓄積された光電荷が読み出され、フローティングディフュージョン24に供給される。

[0030] リセットトランジスタ27は、フローティングディフュージョン24の電位をリセットする。リセットトランジスタ27は、ドレイン電極が電源電位に接続され、ソース電極がフローティングディフュージョン24に接続される。また、リセットトランジスタ27のゲート電極には、画素タイミング駆動部14から制御信号RSTが供給される。制御信号RST(すなわち、リセットトランジスタ27のゲート電位)がオフ状態のとき、フローティングディフュージョン24は電源電位と切り離されている。制御信号RST(すなわち、リセットトランジスタ27のゲート電位)がオン状態のとき、フローティングディフュージョン24の電荷が電源電位に捨てられ、フローティングディフュージョン24がリセットされる。

[0031] 増幅トランジスタ25は、フローティングディフュージョン24の電位変化を増幅し、電気信号(アナログ信号)として出力する。増幅トランジスタ25は、ゲート電極がフローティングディフュージョン24に接続され、ドレイン電極が電源電位に接続され、ソース電極が選択トランジスタ26のドレイン電極に接続されている。例えば、増幅トランジスタ25は、リセットトランジスタ27によってリセットされたフローティングディフュージョン24の電位をリセット信号(リセットレベル)として選択トランジスタ26に出力する。また、増幅トランジスタ25は、転送トランジスタ23によって光電荷が転送されたフローティングディフュージョン24の電位を光蓄積信号(信号レベル)として選択トランジスタ26に出力する。

[0032] 選択トランジスタ26は、増幅トランジスタ25から供給される電気信号の垂直信号線VSLへの出力を制御する。選択トランジスタ26は、ドレイン電極が増幅トランジスタ25のソース電極に接続され、ソース電極が垂直信号

線VSLに接続されている。また、選択トランジスタ26のゲート電極には、画素タイミング駆動部14から制御信号SELが供給される。

[0033] 制御信号SEL（すなわち、選択トランジスタ26のゲート電位）がオフ状態のとき、増幅トランジスタ25と垂直信号線VSLは電氣的に切り離されている。したがって、この状態のとき、当該単位画素から画素信号が出力されない。制御信号SEL（すなわち、選択トランジスタ26のゲート電位）がオン状態のとき、当該単位画素が選択状態となる。すなわち、増幅トランジスタ25と垂直信号線VSLが電氣的に接続され、増幅トランジスタ25から出力される信号が、当該単位画素の画素信号として、垂直信号線VSLに供給される。すなわち、当該単位画素から画素信号が読み出される。

[0034] <単位画素の他の例>

単位画素21の構成は任意であり、図1の例に限定されない。例えば、転送トランジスタ23が省略されていてもよい。また、1単位画素当たりの画素数は任意であり、図1の例のように1画素であってもよいし、複数画素であってもよい。

[0035] 複数画素を有する場合の単位画素の構成例を図2に示す。図2の例の場合、単位画素21は、フォトダイオード22を2つ有する（フォトダイオード22-1とフォトダイオード22-2）。すなわち、この場合、単位画素21は、2画素により構成される。また、図2の例の場合、単位画素21は、転送トランジスタ23を2つ有する（転送トランジスタ23-1と転送トランジスタ23-2）。転送トランジスタ23-1は、画素タイミング駆動部14から供給される制御信号TRGに基づいて、フォトダイオード22-1からの光電荷の読み出しを制御する。転送トランジスタ23-2は、画素タイミング駆動部14から供給される制御信号TRGに基づいて、フォトダイオード22-2からの光電荷の読み出しを制御する。

[0036] 図2の例の場合、フローティングディフュージョン24、増幅トランジスタ25、選択トランジスタ26、リセットトランジスタ27等の構成は、単位画素内で共有される。そして、各画素（フォトダイオード22-1とフォ

トダイオード 22-2) の画素信号は、互いに同一垂直信号線 VSL を介して伝送される。

[0037] 次に、図 3 に示す信号を参照して、図 1 または図 2 に示すように構成される画素 21 の駆動について説明する。

[0038] 図 3 には、1 水平同期期間を示す水平同期信号、転送トランジスタ 23 を駆動する TRG 駆動パルス（読み出し時転送パルスおよび電子シャッタ時転送パルス）、リセットトランジスタ 27 を駆動する RST 駆動パルス（電子シャッタ時リセットパルスおよび読み出し時リセットパルス）、および、選択トランジスタ 26 を駆動する SEL 駆動パルス（読み出し時選択パルス）が示されている。

[0039] 電子シャッタ時には、電子シャッタ時転送パルスおよび電子シャッタ時リセットパルスをオンすることでフォトダイオード 22 の電位をリセット状態にする。その後、蓄積時間中にフォトダイオード 22 に電荷を蓄積し、センサコントローラ 16 から読み出しパルスが発行される。

[0040] 読み出し時には、読み出し時リセットパルスをオンすることでフローティングディフュージョン 24 の電位をリセットさせた後、プリデータ相（P 相）の電位を A/D 変換する。その後、読み出し時転送パルスにてフォトダイオード 22 の電荷をフローティングディフュージョン 24 へ転送させデータ相（D 相）を A/D 変換する。なお、読み出し時には読み出し時選択パルスはオン状態になっている。

[0041] 次に、図 4 に示す信号を参照して、図 1 に示すように構成される A/D 変換器 33 の駆動について説明する。

[0042] 図 4 には、1 水平同期期間を示す水平同期信号、D/A コンバータ 32 から出力されるランプ信号の電位（実線）、垂直信号線 VSL から出力される画素信号の電位（破線）、コンパレータ 36 から出力される反転パルス、およびカウンタ 37 の動作イメージが示されている。

[0043] D/A コンバータ 32 は、画素信号のリセットレベルを読み出すための P 相において一定の勾配で電位が順次降下する第 1 の傾斜を有し、画素信号のデ

ータレベルを読み出すためのD相において一定の勾配で電位が順次降下する第2の傾斜を有するランプ波を生成する。また、コンパレータ36は、画素信号の電位とランプ波の電位とを比較して、画素信号の電位とランプ波の電位とが交差するタイミングにおいて反転する反転パルスを出力する。

[0044] そして、カウンタ37は、P相においてランプ波が降下し始めたタイミングから、ランプ波の電位が画素信号の電位以下になったタイミングまでをカウント（P相カウント値）した後、D相においてランプ波が降下し始めたタイミングから、ランプ波の電位が画素信号の電位以下になったタイミングまでをカウント（D相カウント値）する。これにより、P相カウント値とD相カウント値との差分が、リセットノイズが除去された画素信号として取得される。

[0045] このように、図4に示すようなランプ波を利用して画素信号のAD変換が行われる。

[0046] <撮像装置の画素配置>

画素アレイ部12の画素配置について、図5を参照して説明する。図5のAは、 2×2 の4画素を1単位とし、その単位内の、左上の画素21-1が主に赤（R）の帯域を光電変換するR画素とされ、左下の画素21-2が主に緑（G）の帯域を光電変換するG画素とされ、右上の画素21-3が主に緑（G）の帯域を光電変換するG画素とされ、右下の画素21-4が主に青（B）の帯域を光電変換するB画素とされている。このようにすることにより、画素21がベイヤ配列の1単位を構成するようにすることができる。

[0047] R画素、G画素、B画素は、それぞれの色に特性のある分光感度の画素として機能する。

[0048] 図5のBに、他の画素配置を示す。図5のBは、 2×2 の4画素を1単位とし、その単位内の、左上の画素21-1がR画素とされ、左下の画素21-2、右上の画素21-3、および右下の画素21-4が全整色性の分光感度のあるC画素とされている。C画素は、上記したR画素、G画素、B画素よりも高感度の画素であり、C画素を設けることで、例えば、暗い場所にお

いても明るい画像が得られやすくなる。このように、全整色性である分光感度を有するC画素を含む構成とすることもできる。

[0049] 図5に示した画素配置は、一例であり、本技術は、図5に示した画素配置に適用範囲が限定されるわけではない。例えば、図5のAに示した画素配置において、2つあるG画素の一方にC画素を配置した構成としても良い。

[0050] <撮像装置の撮影動作について>

撮像装置11は、3枚の画像を撮像し、その3枚の画像の合成処理に基づく広ダイナミックレンジ（HDR:High Dynamic Range）画像の生成処理を行う。ここで3枚の画像は、露光時間が異なる画像である。長い露光時間を長時間露光と記述し、長時間露光で撮像された画像を長時間露光画像と記述する。短い露光時間を短時間露光と記述し、短時間露光で撮像された画像を短時間露光画像と記述する。長時間露光よりも短い、短時間露光よりも長い露光時間を中時間露光と記述し、中時間露光で撮像された画像を中時間露光画像と記述する。

[0051] なお、ここでは、長時間露光、中時間露光、および短時間露光で、それぞれ撮像された長時間露光画像、中時間露光画像、および短時間露光画像を合成処理することで、広ダイナミックレンジの画像を生成されるとして説明を続けるが、3つの露光時間ではなく、例えば2つの露光時間（長時間露光と短時間露光）で撮像された2つの画像を合成処理することで、広ダイナミックレンジの画像を生成される場合などにも、本技術を適用することはできる。

[0052] 長時間露光画像、中時間露光画像、および短時間露光画像は、時間をずらすことで撮像が行われる。例えば、長時間露光画像が撮像された後、中時間露光画像が撮像され、中時間露光画像が撮像された後、短時間露光画像が撮像される。ここでは、長時間露光画像、中時間露光画像、短時間露光画像の順で撮像される場合を例に挙げて説明を続けるが、短時間露光画像、中時間露光画像、長時間露光画像の順で撮像が行われても良い。

[0053] この撮像について、図6を参照して説明する。ここでは、図2に示したよ

うに、1単位画素に2個のフォトダイオード22を含む構成、換言すれば2画素共有の場合を例に挙げて説明する。また、ここでは、図5のBに示した画素配置、すなわちR画素とC画素が配置されている場合を例に挙げて説明を続け、縦方向に配置されているR画素とC画素が1単位画素に含まれ、共有されているとして説明を続ける。

[0054] 図6の左側に、画素アレイ部12（図1）に配置されている画素群の一部を示す。R画素21-1、C画素21-2、R画素21-3、C画素21-4、R画素21-5、およびC画素21-6は、縦方向に配置されている画素である。また、C画素21-2とR画素21-3は、共有画素とされ、C画素21-4とR画素21-5は、共有画素とされている。

[0055] 図6中、四角形内に示した“S”は、シャッタが切られるタイミングを示し、“R”は、読み出しのタイミングを示す。時刻t1において、R画素21-1とC画素21-2に対して、シャッタが切られ、露光が開始される。時刻t2において、R画素21-3とC画素21-4に対して、シャッタが切られ、露光が開始される。時刻t3において、R画素21-5とC画素21-6に対して、シャッタが切られ、露光が開始される。

[0056] 時刻t4において、R画素21-1とC画素21-2からの読み出しが開始される。R画素21-1とC画素21-2は、時刻t1から時刻t4までの時間T1だけ露光され、この時間T1が、長時間露光T1となる。同じく、時刻t2から露光が開始され、長時間露光T1だけ経過した時刻t5において、R画素21-3とC画素21-4からの読み出しが開始される。同じく、時刻t3から露光が開始され、長時間露光T1だけ経過した時刻t6において、R画素21-5とC画素21-6からの読み出しが開始される。

[0057] 次に、中時間露光における撮像が開始される。時刻t6において、R画素21-1とC画素21-2に対して、シャッタが切られ、露光が開始される。時刻t7において、R画素21-3とC画素21-4に対して、シャッタが切られ、露光が開始される。時刻t8において、R画素21-5とC画素21-6に対して、シャッタが切られ、露光が開始される。

[0058] 時刻 t_8 において、R画素21-1とC画素21-2からの読み出しが開始される。R画素21-1とC画素21-2は、時刻 t_6 から時刻 t_8 までの時間 T_2 だけ露光され、この時間 T_2 が、中時間露光 T_2 となる。同じく、時刻 t_7 から露光が開始され、中時間露光 T_2 だけ経過した時刻 t_{10} において、R画素21-3とC画素21-4からの読み出しが開始される。同じく、時刻 t_3 から露光が開始され、中時間露光 T_2 だけ経過した時刻 t_{13} において、R画素21-5とC画素21-6からの読み出しが開始される。

[0059] さらに、短時間露光における撮像が開始される。時刻 t_9 において、R画素21-1とC画素21-2に対して、シャッタが切られ、露光が開始される。時刻 t_{12} において、R画素21-3とC画素21-4に対して、シャッタが切られ、露光が開始される。時刻 t_{15} において、R画素21-5とC画素21-6に対して、シャッタが切られ、露光が開始される。

[0060] 時刻 t_{11} において、R画素21-1とC画素21-2からの読み出しが開始される。R画素21-1とC画素21-2は、時刻 t_9 から時刻 t_{11} までの時間 T_3 だけ露光され、この時間 T_3 が、短時間露光 T_3 となる。同じく、時刻 t_{13} から露光が開始され、短時間露光 T_3 だけ経過した時刻 t_{14} において、R画素21-3とC画素21-4からの読み出しが開始される。同じく、時刻 t_{15} から露光が開始され、短時間露光 T_3 だけ経過した時刻 t_{16} において、R画素21-5とC画素21-6からの読み出しが開始される。

[0061] 長時間露光 T_1 、中時間露光 T_2 、および短時間露光 T_3 は、以下の関係にある。

$$\text{長時間露光 } T_1 > \text{中時間露光 } T_2 > \text{短時間露光 } T_3$$

[0062] ここで、例えば、R画素21-1に注目し、図3と図6を参照するに、R画素21-1は、時刻 t_1 において、シャッタが切られる。すなわち時刻 t_1 において、R画素21-1に対して、電子シャッタ時転送パルス（STR）と電子シャッタ時リセットパルス（SRST）が出されることで、露光が開始される。そして時刻 t_4 において、読み出しが開始されるとき、読み出し時リセット

パルス (RRST) がオンにされる。

- [0063] 図3に示したように1水平同期期間内に、シャッタが切られ、1水平同期期間内に読み出しが行われる。例えば、所定の水平同期期間にシャッタが切られ、その1つ後の水平同期期間で読み出しが行われた場合、露光時間は、1水平同期期間と同等となる。また例えば、所定の水平同期期間にシャッタが切られ、その2つ後の水平同期期間で読み出しが行われた場合、露光時間は、2水平同期期間と同等となる。
- [0064] すなわち、シャッタが切られるタイミングと読み出しが開始されるタイミングが、水平同期期間内で固定とされている場合、露光時間は、1水平同期期間の整数倍となる。
- [0065] カラム信号処理部15は、複数の画素21から垂直信号線VSLを介して出力される画素信号に対して相関2重サンプリング処理を施すことで、画素信号のAD変換を行うが、このAD変換を行う期間をAD期間とする。またここでは1AD期間は、1水平同期期間とする。
- [0066] よって、シャッタが切られるタイミングと読み出しが開始されるタイミングが、水平同期期間内で固定とされている場合、露光時間は、1AD期間の整数倍になる。
- [0067] 図6を参照して説明したように、長時間露光T1、中時間露光T2、および短時間露光T3を設定し、撮像を行う場合、これらの露光時間は、それぞれ1AD期間の整数倍となる。このことは、シャッタが切られるタイミングと読み出しが開始されるタイミングが、1AD期間内で固定とされている場合、短時間露光T3は、最短でも1AD期間となることを表している。
- [0068] 長時間露光画像、中時間露光画像、および短時間露光画像を合成して、高ダイナミックレンジの画像を生成するとき、例えば、明るい所を撮像しているときには、短時間露光画像の合成比率が高くされる。このとき、短時間露光画像自体が、適切な露光でない場合、例えば、露光時間が適切な露光時間よりも長かった場合、白飛びが発生した画像となってしまう可能性がある。このような場合、結果として、適切な広ダイナミックレンジの画像を生成で

きない可能性がある。

[0069] 上記したように、シャッタが切られるタイミングと読み出しが開始されるタイミングが、それぞれ1 AD期間内で固定とされている場合、短時間露光T3は、最短でも1 AD期間となるため、短時間露光T3の露光時間が、適切な露光時間よりも長かった場合であっても、短時間露光T3は、1 AD期間と同等の時間に設定されてしまい、最適な撮像が行えない可能性がある。

[0070] ここでは、短時間露光画像を例に挙げて説明したが、長時間露光画像と中時間露光画像のそれぞれの画像においても同様に、露光時間が、1 AD期間の整数倍でしか設定できなければ、短時間露光画像の場合と同じく、適切な露光時間で撮像がされない可能性がある。また、露光時間が、1 AD期間単位でしか調整できない場合、長時間露光、中時間露光、短時間露光の設定が粗い設定しかできず、これらの露光時間の比を所望とする比とできない可能性もある。これらの露光時間の比が所望の比とならないことにより、合成後の画像の画質が低下してしまう可能性もある。

[0071] そこで、露光時間を細かく調整できるようにし、適切とされる露光時間を設定できるようにする。

[0072] ここでは、図7に示すように、電子シャッタ時転送パルス（STR）と、電子シャッタ時リセットパルス（RRST）を、1 水平動期間内の任意のタイミングで出せるようにする。図7では、1 水平動期間内の任意のタイミングで出せることを示すために、複数のクロックを図示してあるが、この複数のクロックのうちの1クロックが、電子シャッタ時転送パルス（STR）および電子シャッタ時リセットパルス（RRST）とされる。

[0073] このようにすることで、シャッタを切るタイミングを、1クロック単位で調整することができる。シャッタを切るタイミングは、露光の開始のタイミングであるため、1クロック単位で、露光時間を調整できるようになる。以下の説明においては、“シャッタを切る”との記述をするが、この記述は、“露光の開始”と読み替えることができる。

[0074] 例えば、1 AD期間が、 $8 \mu s$ であり、1クロックが $0.02 \mu s$ と設定

されていた場合、シャッタが切られるタイミング（露光が開始されるタイミング）と読み出しが開始されるタイミングが、A D期間内で固定とされている場合、露光時間は、 $8\mu\text{s}$ 単位で調整され、シャッタが切られるタイミングを可変とし読み出しが開始されるタイミングは、水平同期期間内で固定とされている場合、露光時間は、 $0.02\mu\text{s}$ 単位で調整することができる。

[0075] よって、この例の場合、露光時間は、400倍（ $=8/0.02$ ）の精度で調整できることになる。1クロックを細かくとれば（周波数を高くすれば）、さらに細かい露光時間の調整を行うことができる。なお、このクロックの周波数は、撮像装置11に求められる精度に適した数値に設定されれば良い。

[0076] <シャッタと読み出しが重なる場合について>

このように、シャッタのタイミングを調整し、適切な露光時間を実現できるようにした場合、露光時間が可変となるため、露光時間によっては、シャッタのタイミングと読み出しのタイミングが重なってしまう可能性がある。このことについて、図8を参照して説明するが、まず、図6を再度参照する。

[0077] 図6の時刻 t_4 において、C画素21-2から読み出しが行われ、時刻 t_5 において、R画素21-3から読み出しが行われる。この時刻 t_4 から時刻 t_5 は、3A D期間となる。同じく、時刻 t_5 において、C画素21-4から読み出しが行われ、時刻 t_6 において、R画素21-5から読み出しが行われる。この時刻 t_5 から時刻 t_6 は、3A D期間となる。

[0078] すなわち、読み出しは、3A D期間毎に行われることになる。3A D期間となるのは、長時間露光、中時間露光、短時間露光の順でA D変換しているからである。

[0079] 本技術によると、シャッタの切るタイミングを可変とすることができ、露光時間を可変とすることができるため、露光時間と、読み出しの周期（3A D期間）が一致するときがある可能性がある。

[0080] 図8を参照するに、図6と同じく、左側に画素配置を示している。図8で

は、縦方向に配置されている画素 2 1 - 1 乃至 2 1 - 5 を示し、C 画素 2 1 - 2 と R 画素 2 1 - 3 は共有画素とされ、C 画素 2 1 - 4 と R 画素 2 1 - 5 は共有画素とされている。

[0081] 時刻 t_{31} において、R 画素 2 1 - 1 と C 画素 2 1 - 2 に対して、シャッタが切られ、時刻 t_{32} において、読み出しが開始される。この時刻 t_{31} から時刻 t_{32} までの時間 T_{31} は、露光時間となり、この露光時間は、3 A D 期間となっている。

[0082] 時刻 t_{32} において、R 画素 2 1 - 3 と C 画素 2 1 - 4 に対して、シャッタが切られ、時刻 t_{33} において、読み出しが開始される。この時刻 t_{32} から時刻 t_{33} までの時間 T_{32} は、露光時間となり、この露光時間は、3 A D 期間となっている。

[0083] 図 8 に示した例では、時刻 t_{32} において、R 画素 2 1 - 1 と C 画素 2 1 - 2 に対して読み出しが行われ、時刻 t_{33} において、R 画素 2 1 - 3 と C 画素 2 1 - 4 に対して読み出しが行われる。よって、読み出しの周期は、時刻 t_{32} から時刻 t_{33} の時間 T_{32} となる。この時間 T_{32} は、上記したように、R 画素 2 1 - 3 と C 画素 2 1 - 4 の露光時間に該当し、3 A D 期間となる。

[0084] このように、露光時間と読み出しの周期が一致すると、図 8 を参照するに、時刻 t_{32} において、C 画素 2 1 - 2 に対する読み出しと、R 画素 2 1 - 3 に対するシャッタが、同時刻に行われる状態が発生する可能性がある。

[0085] この C 画素 2 1 - 2 と R 画素 2 1 - 3 は、共有画素である。図 9 に、仮に C 画素 2 1 - 2 に対する読み出しと、R 画素 2 1 - 3 に対するシャッタが、同時刻に行われる状態を示す。図 9 は、図 2 に示した画素 2 1 に対して、電荷の流れの矢印を追加した図である。

[0086] 図 9 では、フォトダイオード 2 2 - 2 が、C 画素 2 1 - 2 に含まれるフォトダイオードであるとし、フォトダイオード 2 2 - 3 が、R 画素 2 1 - 3 に含まれるフォトダイオードであるとする。

[0087] R 画素 2 1 - 3 (フォトダイオード 2 2 - 3) に対してシャッタが切られ

た状態は、電子シャッタ時転送パルスおよび電子シャッタ時リセットパルスがオンにされた状態であり、そのような状態のときには、図9に示したように、フォトダイオード22-3に蓄積されている電荷が、転送トランジスタ23-1を介して、リセットトランジスタ27の方に流れることで、リセットが行われる状態である。

[0088] C画素21-2（フォトダイオード22-2）に対して読み出しが開始された状態は、読み出し時リセットパルスがオンにされた状態であり、そのような状態のときには、図9に示したように、C画素21-2に蓄積されていた電荷が、フローティングディフュージョン24に流れ、蓄積されるが、リセットトランジスタ27がオンの状態になっているため、フローティングディフュージョン24に蓄積されることなく、リセットトランジスタ27の方に流れてしまう。

[0089] このように、共有画素に対して、シャッタのタイミングと読み出しのタイミングが重なった状態が発生すると、読み出しが正常に行えない状態が発生してしまう。

[0090] そこで、図10に示すように、露光時間が読み出し周期と同じ時間、この場合、3AD期間となってしまうときには、読み出しのタイミングをずらす制御が行われる。

[0091] 図10は、図6と同じく、左側に画素配置を示し、それぞれの画素に対するシャッタのタイミングと読み出しのタイミングを示した図である。なお、図6を参照して説明した場合と同様のタイミングなどに関しては説明を省略し、また、適宜、図6に示した場合と比較しながら説明を行う。

[0092] 図6は、露光時間が読み出し周期と同じ時間、この場合、3AD期間とはなっていない場合を示していた。

[0093] 図6に示したC画素21-2に対しては、時刻t4において読み出しが開始され、このC画素21-2と共有画素にされているR画素21-3に対しては、時刻t5において読み出しが開始される。この時刻t4から時刻t5までの時間は、3AD期間となっている。

- [0094] 図6に示したような状況に対して、図10は、露光時間が読み出し周期と同じ時間であるため、読み出しのタイミングがずらす制御が行われる場合を示している。
- [0095] 上記したように、本実施の形態においては、シャッタのタイミングを可変とすることで、露光時間を変化させることができる。また、長時間露光、中時間露光、および短時間露光のそれぞれの露光時間で撮像を行う。長時間露光、中時間露光、および短時間露光のうちの全て、2つ、または1つが、読み出し周期（の整数倍）と同じ時間となる場合がある。
- [0096] 図10では、長時間露光と短時間露光が、読み出し周期と重なった場合を示している。図10に示したC画素21-2に対しては、時刻 t_{54} において読み出しが開始され、このC画素21-2と共有画素にされているR画素21-3に対しては、時刻 t_{55} において読み出しが開始される。この時刻 t_{54} から時刻 t_{55} までの時間は、4AD期間となるように、読み出しのタイミングが制御される。
- [0097] すなわちこの場合、通常3AD期間で読み出しが行われるが、1AD期間、読み出しを遅延させることで、読み出し周期が4AD期間になるような制御が行われる。シャッタが切られるタイミングを、1AD期間遅延させることで、読み出しが1AD期間遅延される。
- [0098] また、図6に示したC画素21-4に対しては、時刻 t_{55} において読み出しが開始され、このC画素21-4と共有画素にされているR画素21-5に対しては、時刻 t_{56} において読み出しが開始される。この時刻 t_{55} から時刻 t_{56} までの時間は、2AD期間となるように、読み出しのタイミングが制御される。
- [0099] すなわちこの場合、通常3AD期間で読み出しが行われるが、1AD期間、読み出しを早めることで、読み出し周期が2AD期間になるような制御が行われる。この場合、シャッタが切られるタイミングを、1AD期間早くさせることで、読み出しが1AD期間早く行われる。
- [0100] 短時間露光時も同様に、読み出しのタイミングの間隔が、4AD期間また

は2AD期間となるように制御される。また、読み出しのタイミングの変更に伴い、シャッタを切るタイミングを早める、または遅延させることで、この場合、露光時間が3AD期間となるように制御される。

[0101] このように、露光時間が読み出し周期と同じ時間、この場合、3AD期間となるような場合には、読み出しのタイミングをずらすことで、シャッタのタイミングと読み出しのタイミングが重ならないように制御される。

[0102] 図10では、長時間露光、中時間露光、短時間露光のうちの、露光時間が読み出し周期と同じ時間になる露光に対して、読み出しのタイミングをずらす制御が行われる場合を例に挙げて説明した。長時間露光、中時間露光、短時間露光のうちの1つの露光時間が、読み出し周期と同じ時間になるような状況のときには、長時間露光、中時間露光、短時間露光の全ての露光における読み出しのタイミングを、同じように制御する、換言すれば、上記した例では、4AD期間または2AD期間となるように読み出しのタイミングを制御するようにしても良い。

[0103] ここでは、露光時間が、3AD期間となる場合に、上記したような読み出しタイミングの制御が行われる場合を例に挙げて説明した。これは、長時間露光、中時間露光、短時間露光で撮像を行うため、3AD期間となるためである。

[0104] よって、例えば、長時間露光と短時間露光で撮像を行う場合、3AD期間ではなく、2AD期間となる。すなわち、露光時間が2AD期間となるときに、読み出しのタイミングをずらす制御が行われる。

[0105] すなわち、ここでは、3AD期間を例に挙げて説明をしたが、異なる露光時間で撮像を行い、複数枚の撮像画像を取得し、合成するときに、その取得される画像数に応じたAD期間と、露光時間が一致したときに、読み出しのタイミングをずらす制御が行われる。

[0106] また、このような読み出しのタイミングの制御は、共有画素構成としたときに行われる制御であり、共有画素構成としない場合、換言すれば、図1に示したように1画素21に、1個のフォトダイオード22が含まれるような

構成の場合には、行われない制御である。

[0107] <回路構成>

上記したように、シャッタのタイミングを制御するための回路構成について説明する。

[0108] 図 1 1 は、アドレスデコーダ 1 3 (図 1) の内部構成例を示す図である。アドレスデコーダ 1 3 は、画素アレイ部 1 2 のライン毎に、シャッタ用アドレス記憶部 1 0 1 と読み出し用アドレス記憶部 1 0 2 が設けられている。

[0109] シャッタ用アドレス記憶部 1 0 1 は、シャッタを切る画素のアドレスを記憶する。読み出し用アドレス記憶部 1 0 2 は、読み出しを行う画素のアドレスを記憶する。シャッタ用アドレス記憶部 1 0 1 は、第 1 のアドレス記憶部 1 2 1 と第 2 のアドレス記憶部 1 2 2 を含む。

[0110] 第 1 のアドレス記憶部 1 2 1 に記憶されているアドレスは、所定のタイミングで、第 2 のアドレス記憶部 1 2 2 に転送される。第 2 のアドレス記憶部 1 2 2 に記憶されているアドレスが、後段の画素タイミング駆動部 1 4 に供給されることで、そのアドレスで指定された画素 2 1 のシャッタが切られる。

[0111] このように、シャッタのアドレス（以下、適宜シャッタアドレスと記述する）は、2 段のアドレス記憶部で管理される。シャッタは、上記したように、1 A D 期間内の所望のタイミングで切ることができるよう構成されている。

[0112] このことを、図 1 2 を参照して再度説明する。図 1 2 では、水平同期信号と、電子シャッタ時転送パルスを示した。電子シャッタ時転送パルスは、シャッタを切るタイミングの説明のために図示した。

[0113] 本技術によると、A D 期間 T 3 2 の時刻 t_{71} 、時刻 t_{72} 、または時刻 t_{73} のいずれのタイミングにおいても、シャッタを切るための制御を行うことができる。換言すれば、A D 期間 T 7 2 が開始された時点、中間の時点、終盤の時点の、いずれのタイミングでもシャッタを切れるように制御することができる。

- [0114] ここで、AD期間T72の時刻t71、すなわち、AD期間T72が開始された時点でシャッタを切る場合を考える。AD期間T72が開始された時点でシャッタを切る場合、その前の時点で、シャッタを切る画素21のアドレスを特定する(デコードしておく)必要がある。
- [0115] 図12に示した例では、AD期間T71のときに、シャッタアドレスをデコードしておき、AD期間T72のときに、デコードされたシャッタアドレスを用いてシャッタが切られるようにしておく必要がある。
- [0116] 図13を参照する。AD期間T31の間に、シャッタを切る画素21(画素21内のフォトダイオード22)のシャッタアドレスが、後述するパルスに基づく期間で、デコードされ、シャッタ用アドレス記憶部101の第1のアドレス記憶部121に記憶される。
- [0117] 第1のアドレス記憶部121に記憶されたシャッタアドレスは、第1のアドレス記憶部121から第2のアドレス記憶部122にシャッタアドレスの転送を指示するパルスに基づき、第1のアドレス記憶部121から第2のアドレス記憶部122に転送される。
- [0118] AD期間T31にデコードされたシャッタアドレスは、AD期間T32より前の時点(AD期間T31内)において、第1のアドレス記憶部121から第2のアドレス記憶部122に転送され、記憶される。そして、AD期間T32において、第2のアドレス記憶部122に記憶されたシャッタアドレスに基づき、シャッタが切られる。
- [0119] このように、デコードするAD期間と、シャッタアドレスに基づきシャッタを切るAD期間を、異なるAD期間とすることで、AD期間の所望とされるタイミングでシャッタを切ることが可能となる。所望とされるタイミングが、例えば、AD期間内の前の方であっても、シャッタを切ることができる。
- [0120] ここでは、デコードするAD期間と、シャッタアドレスに基づきシャッタを切るAD期間を、異なるAD期間とする場合を例に挙げて説明したが、例えば、シャッタを切るタイミングが、AD期間の後ろの方である場合、デコ

ードされたアドレスが、第2のアドレス記憶部122に転送されるAD期間と、シャッタアドレスに基づきシャッタを切るAD期間が、同一のAD期間となってもよい。

[0121] すなわち、シャッタアドレスが、第1のアドレス記憶部121から第2のアドレス記憶部122に転送されるタイミングは、シャッタがAD期間内のどのタイミングで切られるかにより、常に同じタイミングではなく、異なるタイミングとしてもよい。

[0122] 例えば、上記したように、AD期間の前の方でシャッタが切られる場合、そのシャッタが切られる前のAD期間でシャッタアドレスの転送が実行され、AD期間の後の方でシャッタが切られる場合、そのシャッタが切られるAD期間と同一のAD期間内でシャッタアドレスの転送が実行されるようにしてもよい。

[0123] 第1のアドレス記憶部121と第2のアドレス記憶部122は、例えば、ラッチで構成することができる。第1のアドレス記憶部121と第2のアドレス記憶部122を、それぞれラッチで構成した場合、図15に示すように、3ビットのラッチとなる。

[0124] 本実施の形態においては、長時間露光、中時間露光、および短時間露光の3つの露光制御を行うため、それぞれの露光におけるアドレスを記憶するために、3ビットのラッチ構成となる。図15に示した例では、第1のアドレス記憶部121は、ラッチ141-1乃至ラッチ141-3から構成され、第2のアドレス記憶部122は、ラッチ142-1乃至142-3から構成されている。

[0125] 例えば、ラッチ141-1とラッチ142-1は、長時間露光用のシャッタアドレスを記憶し、ラッチ141-2とラッチ142-2は、中時間露光用のシャッタアドレスを記憶し、ラッチ141-3とラッチ142-3は、短時間露光用のシャッタアドレスを記憶するように構成することができる。

[0126] このようなラッチの構成は、一例であり、限定を示す記載ではない。例えば、ラッチ以外で、第1のアドレス記憶部121と第2のアドレス記憶部1

2 2 を構成しても良い。また、ここでは、長時間露光、中時間露光、および短時間露光の 3 つの露光制御を行うため、それぞれの露光におけるアドレスを記憶するための 3 ビットのラッチ構成を例に挙げて説明したが、例えば、長時間露光と短時間露光の 2 つの露光制御を行う場合には、2 ビットのラッチ構成とすることができる。

[0127] <アドレス記憶部の状態遷移>

シャッタ用アドレス記憶部 1 0 1 の状態遷移について説明する。状態遷移については、第 1 のアドレス記憶部 1 2 1 と第 2 のアドレス記憶部 1 2 2 のどちらも同様であるため、ここでは、第 1 のアドレス記憶部 1 2 1 を例に挙げて説明する。

[0128] 第 1 のアドレス記憶部 1 2 1 は、シャッタ状態、露光状態、およびアイドリング状態の 3 つの状態を有する。なお、シャッタ動作には関係がないため、第 1 のアドレス記憶部 1 2 1 には、設定されないが、読み出し状態もあるため、読み出し状態も含めて説明を続ける。

[0129] シャッタ状態は、シャッタアドレスを記憶している状態である。第 1 のアドレス記憶部 1 2 1 は、シャッタ状態のとき、シャッタアドレスを記憶している状態である。

[0130] 第 1 のアドレス記憶部 1 2 1 に記憶されているシャッタアドレスは、上記したように、所定のタイミングで、第 2 のアドレス記憶部 1 2 2 に転送される。第 2 のアドレス記憶部 1 2 2 に転送されると、第 2 のアドレス記憶部 1 2 2 に記憶されたシャッタアドレスに基づき、シャッタが切られる。シャッタが切られることにより、露光が開始される。

[0131] 第 1 のアドレス記憶部 1 2 1 は、シャッタ状態のとき、リセットが実行されると、露光状態に遷移する。露光が終了されると、画素 2 1 からの読み出しが行われる。読み出しに関するアドレスは、読み出し用アドレス記憶部 1 0 2 に記憶されるため、シャッタアドレスを記憶する第 1 のアドレス記憶部 1 2 1 は遷移しない状態であるが、状態としては、設けられている。

[0132] 画素 2 1 からの読み出しから、次のシャッタが切られるまでの間は、アイ

ドリング状態とされる。第1のアドレス記憶部121は、アイドルリング状態のときは、シャッタアドレスを記憶していない状態である。

[0133] 第1のアドレス記憶部121は、シャッタ状態、露光状態、およびアイドルリング状態の3状態の間を順次遷移する。

[0134] <シャッタ用アドレス記憶部の動作>

図16を参照し、図11に示したシャッタ用アドレス記憶部101の動作について説明する。

[0135] AD期間T91において、第1のアドレス記憶部121は、アイドル状態である。AD期間T92において、シャッタアドレスリセットパルスがシャッタ用アドレス記憶部101に出されると、第1のアドレス記憶部121は、リセットされ、シャッタ状態に遷移する。その後、シャッタアドレスセットパルスに基づき、シャッタアドレスが、第1のアドレス記憶部121に設定（記憶）される。

[0136] 第2のアドレス転送パルスがシャッタ用アドレス記憶部101に出されると、第1のアドレス記憶部121に記憶されていたシャッタアドレスが、第2のアドレス記憶部122に転送され、記憶される。第2のアドレス転送パルスは、このように、第1のアドレス記憶部121から第2のアドレス記憶部122にシャッタアドレスを転送させるときに出されるパルスであり、所定の周期で出されるパルスである。

[0137] AD期間T92において、第2のアドレス記憶部122は、転送されてきたシャッタアドレスを記憶すると、シャッタ状態に遷移する。このように、第2のアドレス記憶部122にシャッタアドレスが記憶されたことで、シャッタを切ることができる状態となる。この場合、AD期間T92の後の期間である、AD期間T93内の所望のタイミングで、シャッタを切ることができる。

[0138] 図16には図示していないが、電子シャッタ時転送パルスと電子シャッタ時リセットパルスが出されることで、第2のアドレス記憶部122に記憶されているアドレスに対応する画素21に対してシャッタが切られる。

[0139] AD期間T93において、第1のアドレス記憶部121に、シャッタアドレスリセットパルスが出されると、第1のアドレス記憶部121は、リセットされ、シャッタ状態から、蓄積状態へと遷移する。また、AD期間T93において、第2のアドレス転送パルスが出されると、第2のアドレス記憶部122は、リセットされ、シャッタ状態から蓄積状態へと遷移する。

[0140] このように、第2のアドレス記憶部122の状態は、第1のアドレス記憶部121に追従した状態に遷移する。

[0141] AD期間T94において、第1のアドレス記憶部121に、シャッタアドレスリセットパルスが出されると、第1のアドレス記憶部121は、リセットされ、蓄積状態から、シャッタ状態へと遷移する。またデコードされたシャッタアドレスがある場合、シャッタアドレスセットパルスに応じて、第1のアドレス記憶部121は、シャッタアドレスを記憶する。

[0142] このような処理が繰り返されることで、第1のアドレス記憶部121にシャッタアドレスが記憶され、第1のアドレス記憶部121から第2のアドレス記憶部122にシャッタアドレスが転送され、第2のアドレス記憶部122に記憶されているシャッタアドレスに基づきシャッタが制御される。

[0143] <シャッタ用アドレス記憶部の他の構成と動作>

図17は、シャッタ用アドレス記憶部101の他の構成を示す図である。第2の実施の形態における図17に示したシャッタ用アドレス記憶部101b（図11に示したシャッタ用アドレス記憶部101と区別を付けるため、101bとの符号を付す）は、第1のアドレス記憶部121、第2のアドレス記憶部122、および状態監視部151を備える構成とされている。

[0144] 第1のアドレス記憶部121と第2のアドレス記憶部122は、図11に示した第1のアドレス記憶部121と第2のアドレス記憶部122と、基本的に同様の構成、動作のため、同一の符号を付し、その説明は適宜省略する。

[0145] 状態監視部151は、第1のアドレス記憶部121と第2のアドレス記憶部122の状態を、それぞれ監視し、適切なタイミングで、第1のアドレス

記憶部 121 から第 2 のアドレス記憶部 122 に、シャッタアドレスが転送されるように制御を行う制御部として機能する。

[0146] 図 17 に示したシャッタ用アドレス記憶部 101 の動作について、図 16 を再度参照して説明する。図 16 を参照した説明は既にしたが、状態監視部 151 が、第 1 のアドレス記憶部 121 と第 2 のアドレス記憶部 122 の状態を監視し、状態監視部 151 が、第 1 のアドレス記憶部 121 から第 2 のアドレス記憶部 122 へのシャッタアドレスの転送を制御する点が、上記した場合と異なる。この点について説明を加える。

[0147] AD 期間 T92 において、第 2 のアドレス転送パルスが出されたとき、状態監視部 151 は、第 1 のアドレス記憶部 121 が、シャッタ状態であるかを判定する。状態監視部 151 は、第 2 のアドレス転送パルスが出されたときに、第 1 のアドレス記憶部 121 が、シャッタ状態である場合、第 1 のアドレス記憶部 121 から第 2 のアドレス記憶部 122 へと、シャッタアドレスが転送されるように制御を行う。また、第 2 のアドレス記憶部 122 の状態を、シャッタ状態に遷移させる。

[0148] AD 期間 T93 において、第 2 のアドレス転送パルスが出されたとき、状態監視部 151 は、第 1 のアドレス記憶部 121 が、シャッタ状態であるかを判定する。AD 期間 T93 において、第 2 のアドレス転送パルスが出されたときには、第 1 のアドレス記憶部 121 は、蓄積状態であるため、シャッタ状態では無いと判定される。

[0149] このように、第 1 のアドレス記憶部 121 は、シャッタ状態では無いと判定された場合、第 1 のアドレス記憶部 121 から第 2 のアドレス記憶部 122 へのシャッタアドレスの転送は行わずに、第 2 のアドレス記憶部 122 の状態を、シャッタ状態から蓄積状態へと遷移させる。

[0150] さらに、AD 期間 T94 において、第 2 のアドレス転送パルスが出されたとき、状態監視部 151 は、第 1 のアドレス記憶部 121 が、シャッタ状態であるかを判定する。状態監視部 151 は、第 2 のアドレス転送パルスが出されたときに、第 1 のアドレス記憶部 121 が、シャッタ状態である場

合、第1のアドレス記憶部121から第2のアドレス記憶部122へと、シャッタアドレスが転送されるように制御を行う。また、第2のアドレス記憶部122の状態を、シャッタ状態に遷移させる。

[0151] このように、状態監視部151を設け、第1のアドレス記憶部121と第2のアドレス記憶部122の状態を監視し、その状態に応じて、シャッタアドレスの転送を制御したり、第2のアドレス記憶部122の状態を遷移させたりするような構成とすることもできる。

[0152] <シャッタ用アドレス記憶部の他の構成と動作>

シャッタ用アドレス記憶部101のさらに他の構成と動作について説明する(第3の実施の形態とする)。

[0153] 第3の実施の形態におけるシャッタ用アドレス記憶部101の構成としては、図17に示した第2の実施の形態におけるシャッタ用アドレス記憶部101bと同様の構成とすることができる。ここでは、第3の実施の形態におけるシャッタ用アドレス記憶部101は、図17に示したシャッタ用アドレス記憶部101bであるとし、図示はしないが、シャッタ用アドレス記憶部101bと区別するために、シャッタ用アドレス記憶部101cと記述する。

[0154] 第3の実施の形態におけるシャッタ用アドレス記憶部101cの状態監視部151の内部構成は、ラッチで構成され、第1のアドレス記憶部121に記憶されているシャッタアドレスを適宜記憶する構成とされている。この点が、第2の実施の形態と異なる。

[0155] 状態監視部151も、図15の第1のアドレス記憶部121と同じく3ビット分のラッチ141-1乃至141-3を備える構成とすることができる。すなわち、状態監視部151は、第1のアドレス記憶部121に記憶されているシャッタアドレスを記憶するため、第1のアドレス記憶部121と同様の構成とすることができる。

[0156] このように、状態監視部151も、シャッタアドレスを記憶する構成とした場合のシャッタ用アドレス記憶部101の動作について、図18を参照し

て説明する。

[0157] 図18は、図16に示したタイミングチャートに、監視部リセットのチャートと、監視部セットのチャートを追記した図である。

[0158] AD期間T112において、第2のアドレス転送パルスが出されたとき、状態監視部151は、第1のアドレス記憶部121が、シャッタ状態であるか否かを判定する。状態監視部151は、第2のアドレス転送パルスが出されたときに、第1のアドレス記憶部121が、シャッタ状態である場合、第1のアドレス記憶部121から第2のアドレス記憶部122へと、シャッタアドレスが転送されるように制御を行う。また、第2のアドレス記憶部122の状態を、シャッタ状態に遷移させる。

[0159] AD期間T113において、監視部リセットパルスが状態監視部151に出されると、状態監視部151は、記憶しているシャッタアドレスをリセットする。リセット後に、監視部セットパルスを受け取ると、状態監視部151は、第1のアドレス記憶部121に記憶されているシャッタアドレスを読み出し、記憶する。

[0160] このように、第1のアドレス記憶部121がシャッタ状態のときに、状態監視部151がリセットされると、状態監視部151は、第1のアドレス記憶部121に記憶されているシャッタアドレスを記憶する。そして、状態監視部151は、自身の状態を、シャッタ状態に設定する。

[0161] 一方で、AD期間T113においては、第2のアドレス転送パルスが出されたとき、状態監視部151は、第1のアドレス記憶部121が、シャッタ状態であるか否かを判定する。AD期間T113において、第2のアドレス転送パルスが出されたときには、第1のアドレス記憶部121は、蓄積状態であるため、シャッタ状態ではないと判定される。

[0162] 状態監視部151は、第1のアドレス記憶部121が、シャッタ状態では無いと判定した場合、さらに自己の状態を見て、シャッタ状態であるか否かを判定する。AD期間T113のとき、状態監視部151は、シャッタ状態であるため、シャッタ状態であると判定する。

- [0163] 状態監視部 151 は、第 1 のアドレス記憶部 121 の状態がシャッタ状態以外の状態であり、状態監視部 151 の状態が、シャッタ状態である場合、第 1 のアドレス記憶部 121 から第 2 のアドレス記憶部 122 へのシャッタアドレスの転送を制御する。
- [0164] AD 期間 T113 の、第 2 のアドレス転送パルスが出されたとき、第 1 のアドレス記憶部 121 は、露光状態であるため、シャッタアドレスは記憶していないため、第 2 のアドレス記憶部 122 にシャッタアドレスは転送されず、第 2 のアドレス記憶部 122 は、リセットされた状態となる。よって、第 2 のアドレス記憶部 122 は、第 1 のアドレス記憶部 121 と同じ露光状態へと遷移する。
- [0165] AD 期間 T114 において、状態監視部 151 は、監視部リセットパルスを受け取ると、記憶しているシャッタアドレスをリセットするが、第 1 のアドレス記憶部 121 が、シャッタ状態以外のときには、リセットを行わないように設定されている。
- [0166] 状態監視部 151 は、リセット動作を行うとき、第 1 のアドレス記憶部 121 の状態を見て、シャッタ状態のときだけリセットを行うように自己の状態を制御する。
- [0167] または、図 19 に示すように、第 1 のアドレス記憶部 121 がシャッタ状態では無い場合、監視部リセットパルスはマスク（図中、ばつ印はマスクを示す）されるようにしても良い。監視部リセットパルスがマスクされることで、状態監視部 151 は監視部リセットパルスを受け取らない状態となるため、状態監視部 151 はリセット動作を行わない。
- [0168] このように、状態監視部 151 が制御されることで、AD 期間 T114 では、状態監視部 151 のシャッタ状態が維持される。
- [0169] AD 期間 T114 において、第 2 のアドレス転送パルスが出されたとき、状態監視部 151 は、第 1 のアドレス記憶部 121 が、シャッタ状態であるか否かを判定するが、この場合、シャッタ状態であると判定されるため、第 1 のアドレス記憶部 121 から第 2 のアドレス記憶部 122 へと、シャッタ

アドレスが転送される。また、このとき、第2のアドレス記憶部122の状態は、シャッタ状態に遷移される。

[0170] このように、状態監視部151を設け、第1のアドレス記憶部121と第2のアドレス記憶部122の状態を監視し、その状態に応じて、シャッタアドレスの転送を制御したり、第2のアドレス記憶部122の状態を遷移させたりするような構成とすることもできる。

[0171] 本技術によれば、AD期間の所望とされるタイミングでシャッタを切る、換言すれば、露光の開始を行うことができる。露光の開始を所望のタイミングで行えることで、露光時間をより細かく調整することができるようになる。

[0172] 露光時間をより細かく調整することができることで、適切な露光時間で撮像を行うことが可能となり、画質を向上させることが可能となる。

[0173] また、異なる露光時間の画像をそれぞれ撮像し、合成する場合も、異なる露光時間のそれぞれを、細かく調整でき、適切な露光時間で撮像を行い、合成された画像の画質を向上させることができる。

[0174] <電子機器の構成>

なお、上述したような各実施の形態の撮像装置11は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0175] 図20は、電子機器に搭載される撮像装置の構成例を示すブロック図である。

[0176] 図20に示すように、撮像装置201は、光学系202、撮像素子203、信号処理回路204、モニタ205、およびメモリ206を備えて構成され、静止画像および動画像を撮像可能である。

[0177] 光学系202は、1枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を撮像素子203に導き、撮像素子203の受光面（センサ部）に結像させる。

[0178] 撮像素子 203 としては、上述した実施の形態の撮像装置 11 が適用される。撮像素子 203 には、光学系 202 を介して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、撮像素子 203 に蓄積された電子に応じた信号が信号処理回路 204 に供給される。

[0179] 信号処理回路 204 は、撮像素子 203 から出力された画素信号に対して各種の信号処理を施す。信号処理回路 204 が信号処理を施すことにより得られた画像（画像データ）は、モニタ 205 に供給されて表示されたり、メモリ 206 に供給されて記憶（記録）されたりする。

[0180] このように構成されている撮像装置 201 では、上述した実施の形態の撮像装置 11 を適用することによって、例えば、画質が向上した画像を撮像することができる。

[0181] <移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0182] 図 21 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0183] 車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 21 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、音声画像出力部 12052、及び車載ネットワーク I/F（Interface）12053 が図示されている。

[0184] 駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆

動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 12010 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0185] ボディ系制御ユニット 12020 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 12020 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 12020 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 12020 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0186] 車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0187] 撮像部 12031 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 12031 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 12031 が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0188] 車内情報検出ユニット 12040 は、車内の情報を検出する。車内情報検出ユニット 12040 には、例えば、運転者の状態を検出する運転者状態検

出部 12041 が接続される。運転者状態検出部 12041 は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット 12040 は、運転者状態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0189] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0190] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0191] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12030 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0192] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 21 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネ

ル 1 2 0 6 3 が例示されている。表示部 1 2 0 6 2 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0193] 図 2 2 は、撮像部 1 2 0 3 1 の設置位置の例を示す図である。

[0194] 図 2 2 では、撮像部 1 2 0 3 1 として、撮像部 1 2 1 0 1、1 2 1 0 2、1 2 1 0 3、1 2 1 0 4、1 2 1 0 5 を有する。

[0195] 撮像部 1 2 1 0 1、1 2 1 0 2、1 2 1 0 3、1 2 1 0 4、1 2 1 0 5 は、例えば、車両 1 2 1 0 0 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 1 2 1 0 1 及び車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として車両 1 2 1 0 0 の前方の画像を取得する。サイドミラーに備えられる撮像部 1 2 1 0 2、1 2 1 0 3 は、主として車両 1 2 1 0 0 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 1 2 1 0 4 は、主として車両 1 2 1 0 0 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0196] なお、図 2 2 には、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮影範囲の一例が示されている。撮像範囲 1 2 1 1 1 は、フロントノーズに設けられた撮像部 1 2 1 0 1 の撮像範囲を示し、撮像範囲 1 2 1 1 2、1 2 1 1 3 は、それぞれサイドミラーに設けられた撮像部 1 2 1 0 2、1 2 1 0 3 の撮像範囲を示し、撮像範囲 1 2 1 1 4 は、リアバンパ又はバックドアに設けられた撮像部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

[0197] 撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよ

いし、位相差検出用の画素を有する撮像素子であってもよい。

[0198] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0199] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0200] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像

画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0201] 本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

[0202] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0203] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0204] なお、本技術は以下のような構成も取ることができる。

(1)

複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第 1 のアドレス記憶部と、

前記第 1 のアドレス記憶部から転送された前記アドレスを記憶する第 2 のアドレス記憶部と

を備え、

前記第 2 のアドレス記憶部に記憶された前記アドレスに基づき、前記露光の開始を制御する

撮像装置。

(2)

前記第 1 のアドレス記憶部から前記第 2 のアドレス記憶部への前記アドレスの転送を制御する転送制御部をさらに備える

前記 (1) に記載の撮像装置。

(3)

前記第1のアドレス記憶部は、デコードされた前記アドレスを記憶し、
前記第2のアドレス記憶部は、前記露光が開始されるより前の時点に、前記第1のアドレス記憶部から転送されてきた前記アドレスを記憶する
前記(1)または(2)に記載の撮像装置。

(4)

前記第1のアドレス記憶部への前記アドレスの記憶と、前記第1のアドレス記憶部から前記第2のアドレス記憶部への前記アドレスの転送は、1水平同期期間内に行われる
前記(1)乃至(3)のいずれかに記載の撮像装置。

(5)

前記露光は、1水平同期期間内の所定のタイミングで開始され、前記所定のタイミングは可変とされている
前記(1)乃至(4)のいずれかに記載の撮像装置。

(6)

前記転送制御部は、前記第1のアドレス記憶部が、前記アドレスを記憶している状態であるか否かを監視し、前記アドレスを記憶している状態であるとき、前記第2のアドレス記憶部に前記アドレスを転送させる
前記(2)に記載の撮像装置。

(7)

前記転送制御部は、前記第1のアドレス記憶部が記憶している前記アドレスを記憶し、

前記第1のアドレス記憶部が、前記アドレスを記憶していない状態であり、前記転送制御部が、前記アドレスを記憶している状態のとき、前記第2のアドレス記憶部をリセットする
前記(2)に記載の撮像装置。

(8)

前記転送制御部は、前記第1のアドレス記憶部が、前記アドレスを記憶し

ている状態のときに、リセットを指示する信号を受信した場合、記憶しているアドレスをリセットする

前記（２）に記載の撮像装置。

（９）

異なる露光時間で撮像された画像を合成した画像を生成する撮像装置であり、

前記異なる露光時間毎に、前記露光を開始するタイミングを調整する

前記（１）乃至（８）のいずれかに記載の撮像装置。

（１０）

前記露光時間と、前記画素からの信号の読み出しの周期が重なった場合、前記読み出しのタイミングをずらして読み出しを行う

前記（９）に記載の撮像装置。

（１１）

複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第１の露光用アドレス記憶部と第２の露光用アドレス記憶部と、

読み出しを行う画素のアドレスを記憶する読み出し用アドレス記憶部とを備える撮像装置。

（１２）

前記第１の露光用アドレス記憶部と、前記第２の露光用アドレス記憶部は、それぞれラッチで構成されている

前記（１１）に記載の撮像装置。

（１３）

異なる露光時間で画像を撮像し、

前記ラッチは、前記異なる露光時間の数に応じたビット数で構成される

前記（１１）または（１２）に記載の撮像装置。

（１４）

前記第１の露光用アドレス記憶部と同様の構成を含み、前記第１の露光用

アドレス記憶部に記憶されている前記アドレスを記憶する第3の露光用アドレス記憶部をさらに備える

前記(11)乃至(13)のいずれかに記載の撮像装置。

(15)

前記第1の露光用アドレス記憶部に記憶されている前記アドレスは、所定のタイミングで、前記第2の露光用アドレス記憶部と前記3の露光用アドレス記憶部に転送される

前記(14)に記載の撮像装置。

符号の説明

[0205] 11 撮像装置, 12 画素アレイ部, 13 アドレスレコーダ,
14 画素タイミング駆動部, 15 カラム信号処理部, 16 センサ
コントローラ, 21 画素, 22 フォトダイオード, 23 転送ト
ランジスタ, 24 フローティングディフュージョン, 25 増幅トラ
ンジスタ, 26 選択トランジスタ, 27 リセットトランジスタ,
31 定電流部, 32 DAコンバータ, 33 AD変換器, 34およ
び35 キャパシタ, 36 コンパレータ, 37 カウンタ, 101
シャッタ用アドレス記憶部, 102 読み出し用アドレス記憶部, 1
21 第1のアドレス記憶部, 122 第2のアドレス記憶部, 141
ラッチ, 151 状態監視部

請求の範囲

- [請求項1] 複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第1のアドレス記憶部と、
前記第1のアドレス記憶部から転送された前記アドレスを記憶する第2のアドレス記憶部と
を備え、
前記第2のアドレス記憶部に記憶された前記アドレスに基づき、前記露光の開始を制御する
撮像装置。
- [請求項2] 前記第1のアドレス記憶部から前記第2のアドレス記憶部への前記アドレスの転送を制御する転送制御部をさらに備える
請求項1に記載の撮像装置。
- [請求項3] 前記第1のアドレス記憶部は、デコードされた前記アドレスを記憶し、
前記第2のアドレス記憶部は、前記露光が開始されるより前の時点に、前記第1のアドレス記憶部から転送されてきた前記アドレスを記憶する
請求項1に記載の撮像装置。
- [請求項4] 前記第1のアドレス記憶部への前記アドレスの記憶と、前記第1のアドレス記憶部から前記第2のアドレス記憶部への前記アドレスの転送は、1水平同期期間内に行われる
請求項1に記載の撮像装置。
- [請求項5] 前記露光は、1水平同期期間内の所定のタイミングで開始され、前記所定のタイミングは可変とされている
請求項1に記載の撮像装置。
- [請求項6] 前記転送制御部は、前記第1のアドレス記憶部が、前記アドレスを記憶している状態であるか否かを監視し、前記アドレスを記憶している状態であるとき、前記第2のアドレス記憶部に前記アドレスを転送

させる

請求項 2 に記載の撮像装置。

[請求項7] 前記転送制御部は、前記第 1 のアドレス記憶部が記憶している前記アドレスを記憶し、

前記第 1 のアドレス記憶部が、前記アドレスを記憶していない状態であり、前記転送制御部が、前記アドレスを記憶している状態のとき、前記第 2 のアドレス記憶部をリセットする

請求項 2 に記載の撮像装置。

[請求項8] 前記転送制御部は、前記第 1 のアドレス記憶部が、前記アドレスを記憶している状態のときに、リセットを指示する信号を受信した場合、記憶しているアドレスをリセットする

請求項 2 に記載の撮像装置。

[請求項9] 異なる露光時間で撮像された画像を合成した画像を生成する撮像装置であり、

前記異なる露光時間毎に、前記露光の開始を調整する

請求項 1 に記載の撮像装置。

[請求項10] 前記露光時間と、前記画素からの信号の読み出しの周期が重なった場合、前記読み出しのタイミングをずらして読み出しを行う

請求項 9 に記載の撮像装置。

[請求項11] 複数の画素がアレイ状に配置されている画素アレイ部内の露光を開始する画素のアドレスを記憶する第 1 の露光用アドレス記憶部と第 2 の露光用アドレス記憶部と、

読み出しを行う画素のアドレスを記憶する読み出し用アドレス記憶部と

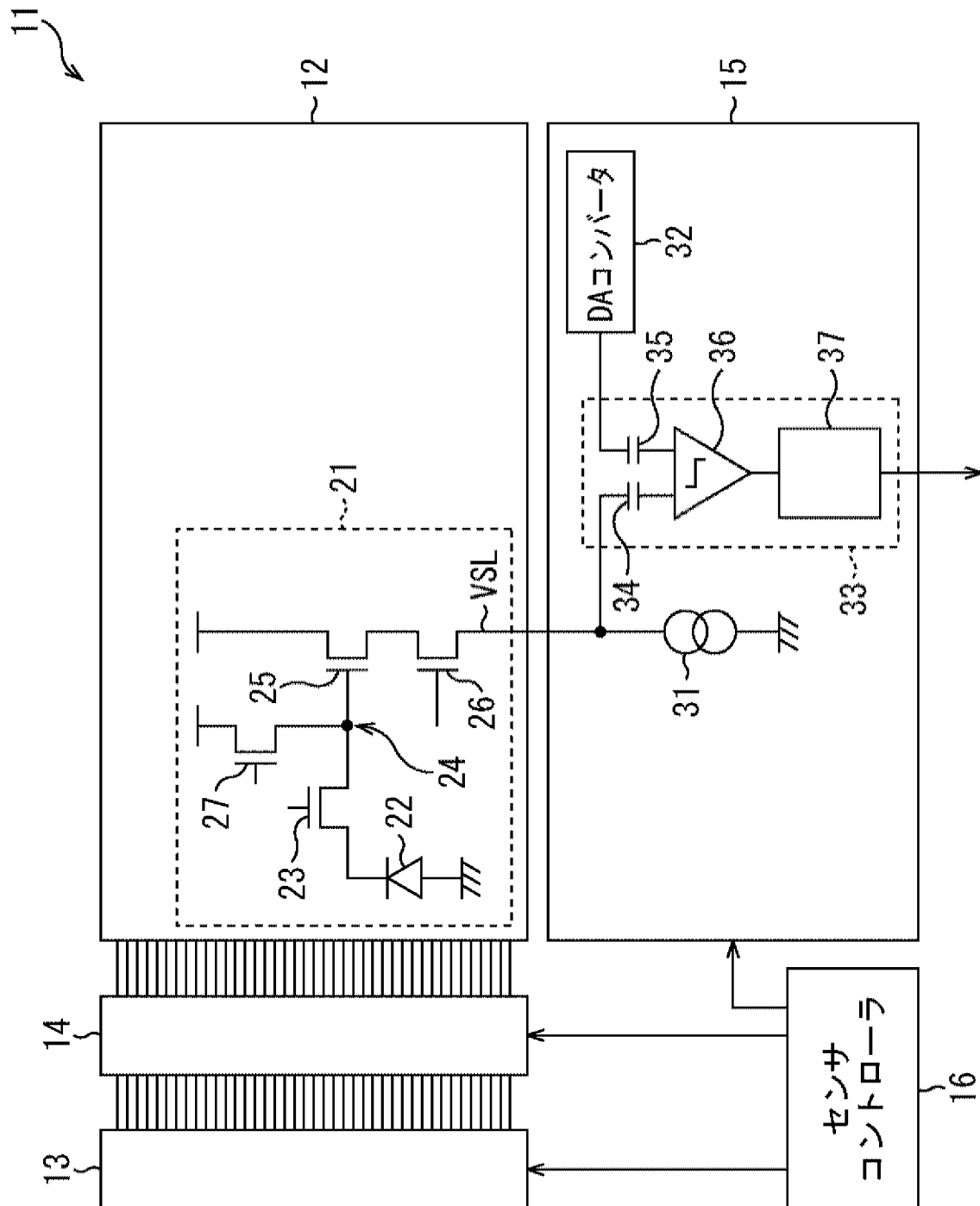
を備える撮像装置。

[請求項12] 前記第 1 の露光用アドレス記憶部と、前記第 2 の露光用アドレス記憶部は、それぞれラッチで構成されている

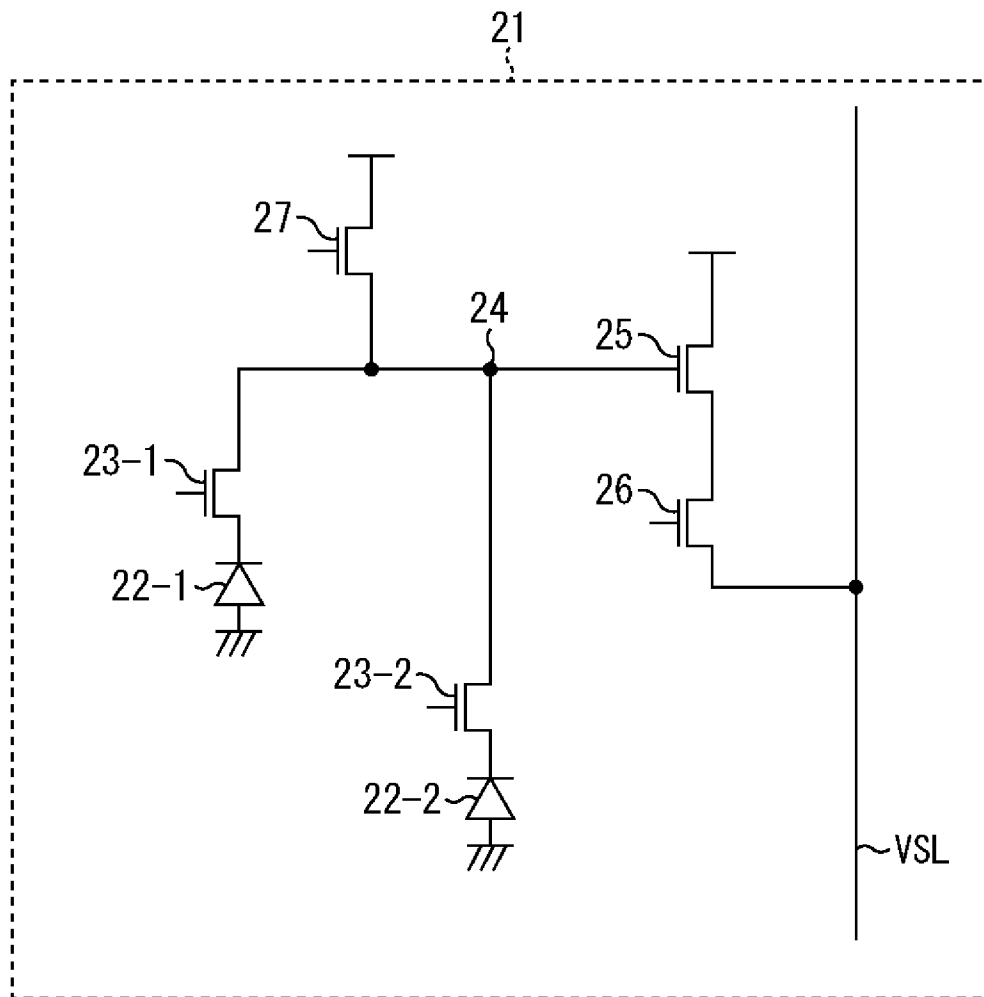
請求項 1 1 に記載の撮像装置。

- [請求項13] 異なる露光時間で画像を撮像し、
前記ラッチは、前記異なる露光時間の数に応じたビット数で構成される
請求項 1 1 に記載の撮像装置。
- [請求項14] 前記第 1 の露光用アドレス記憶部と同様の構成を含み、前記第 1 の
露光用アドレス記憶部に記憶されている前記アドレスを記憶する第 3
の露光用アドレス記憶部をさらに備える
請求項 1 1 に記載の撮像装置。
- [請求項15] 前記第 1 の露光用アドレス記憶部に記憶されている前記アドレスは
、所定のタイミングで、前記第 2 の露光用アドレス記憶部と前記 3 の
露光用アドレス記憶部に転送される
請求項 1 4 に記載の撮像装置。

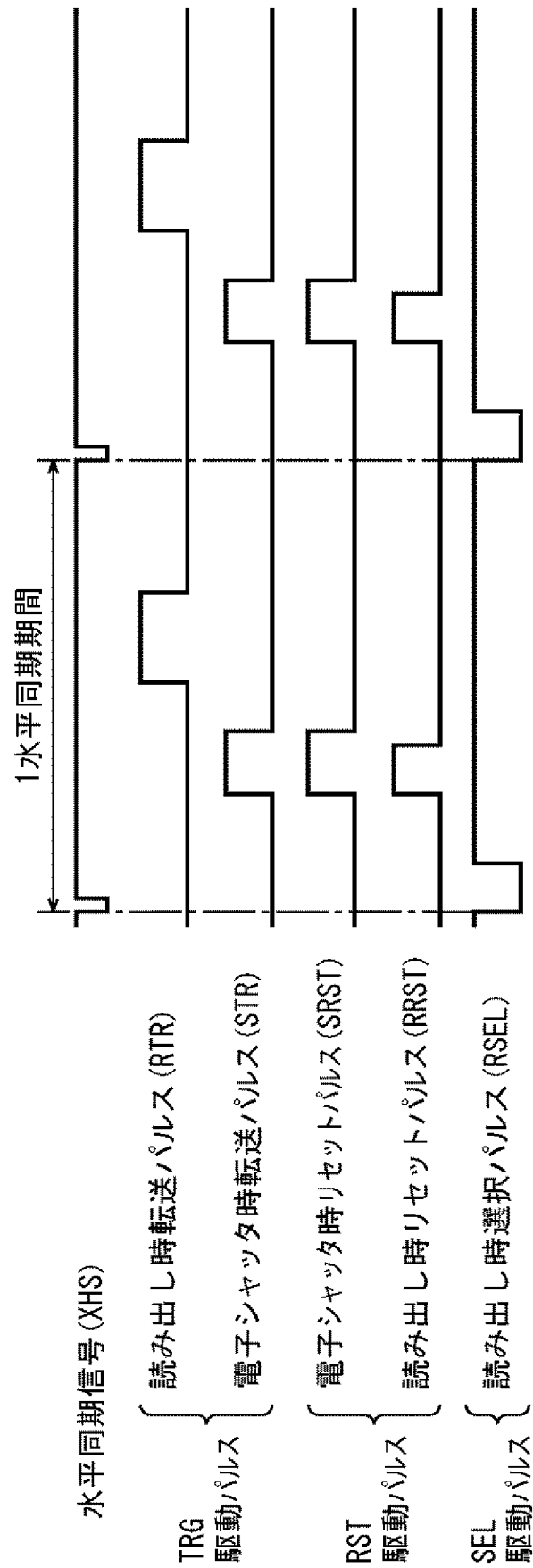
[図1]
FIG. 1



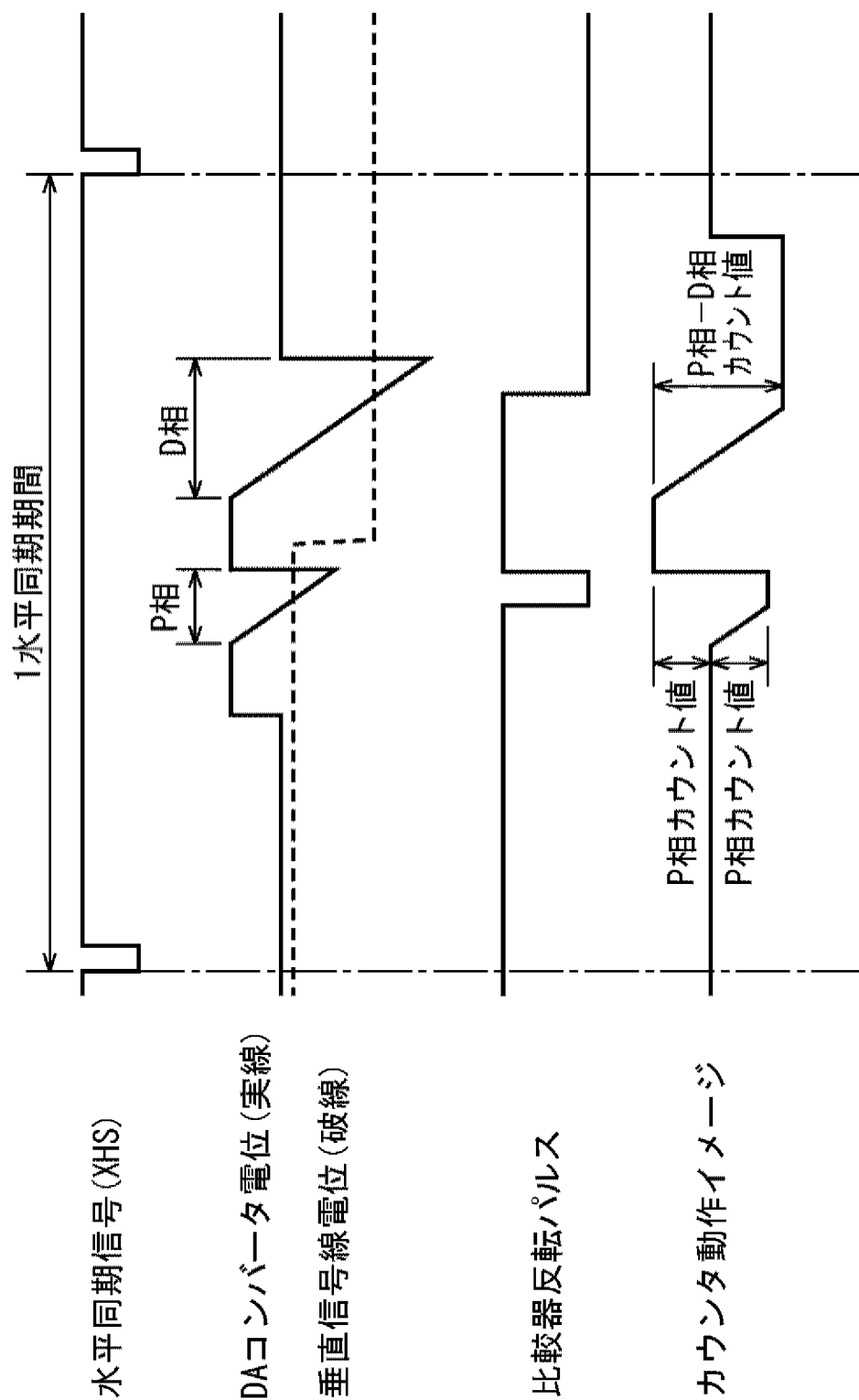
[図2]
FIG. 2

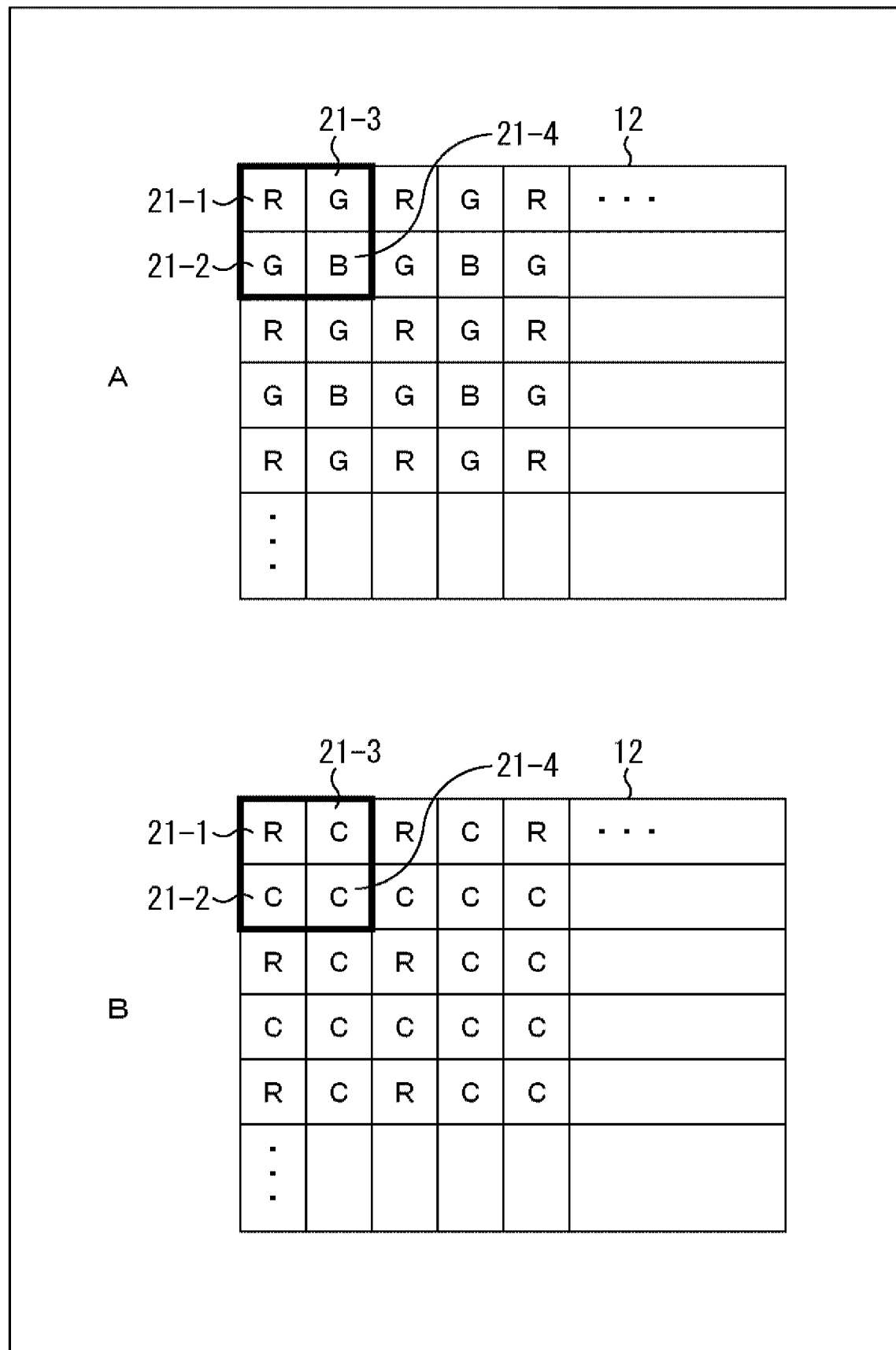


[図3]
FIG. 3

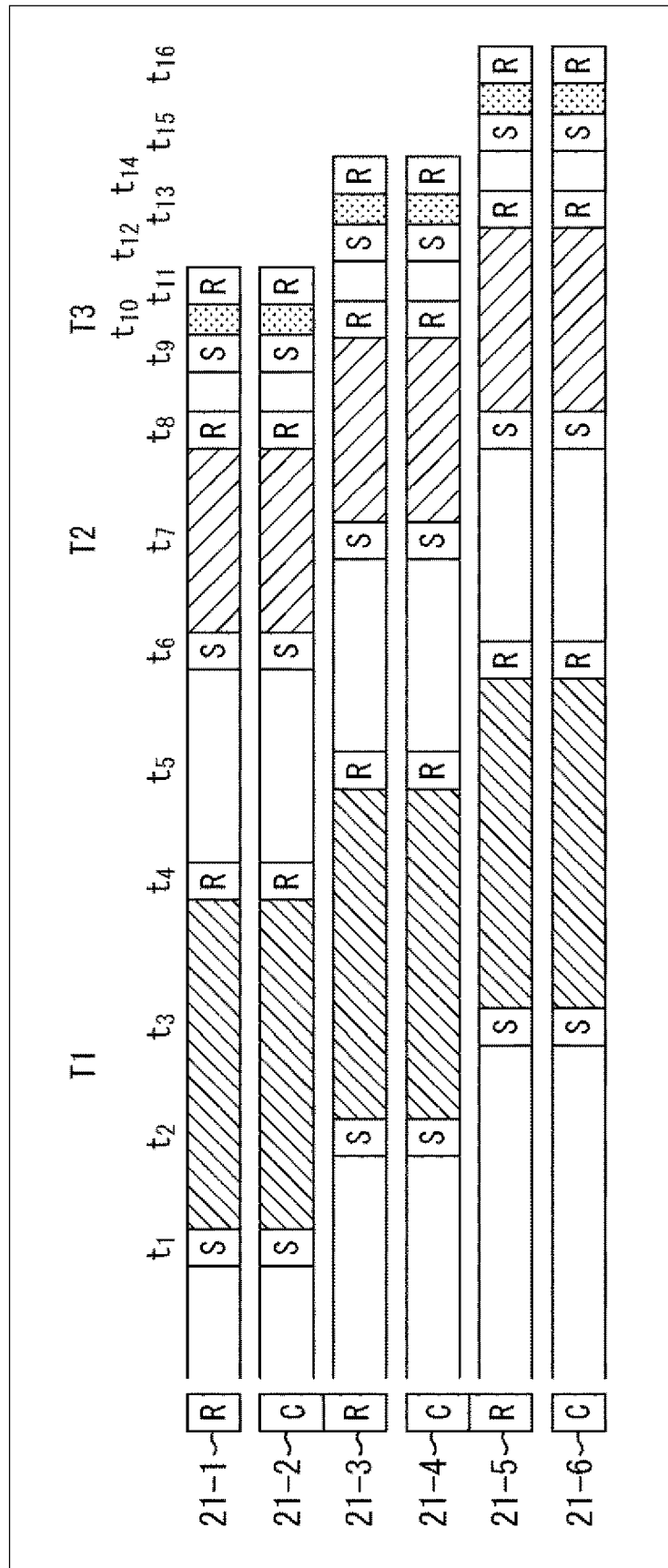


[図4]
FIG. 4

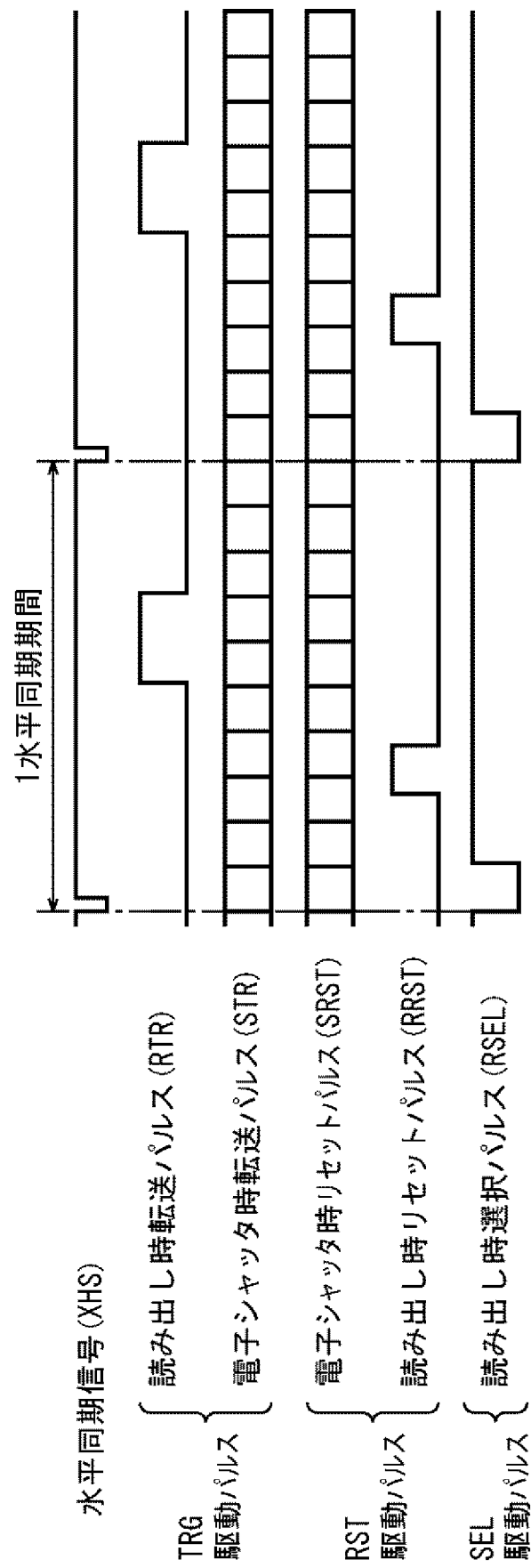


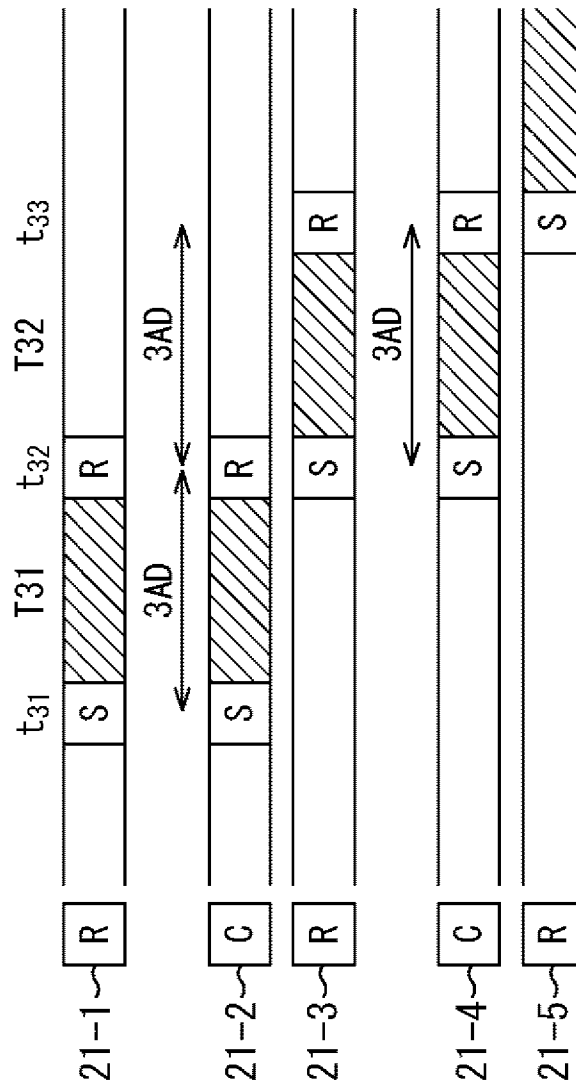
[図5]
FIG. 5

[図6]
FIG. 6

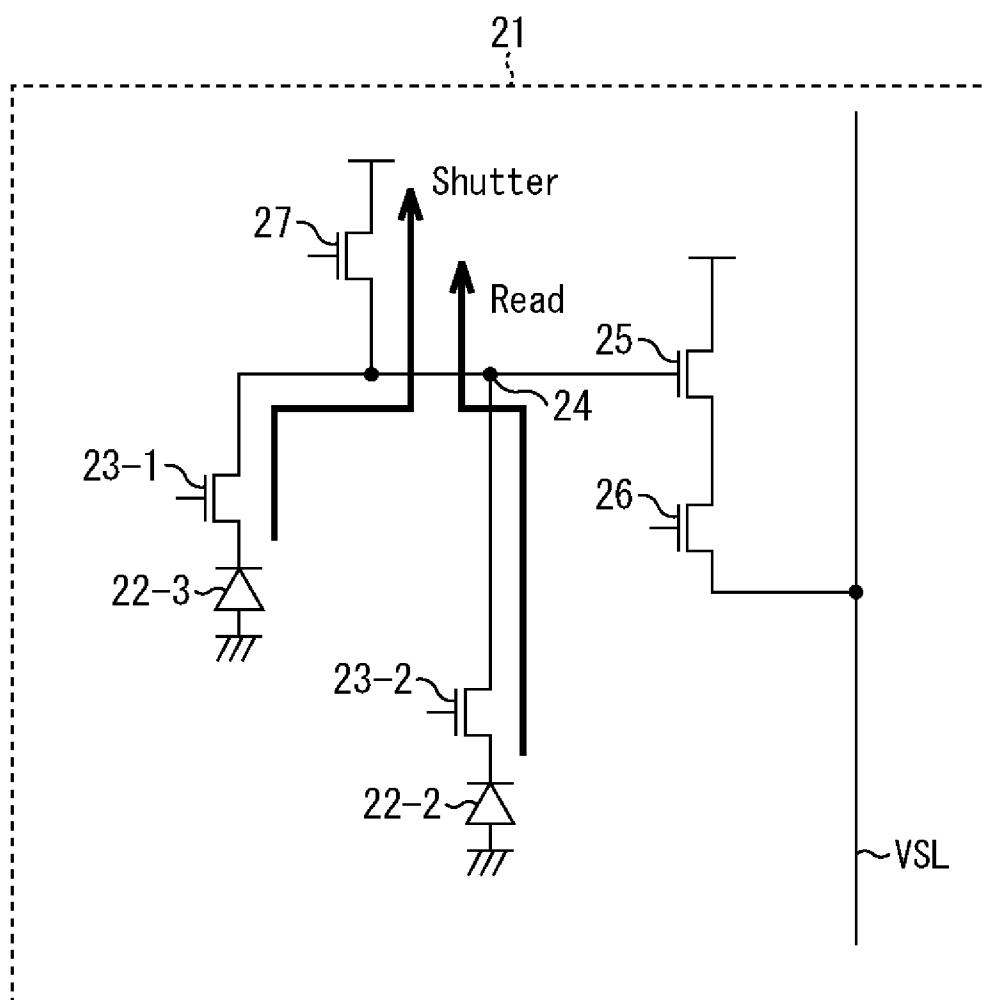


[図7]
FIG. 7

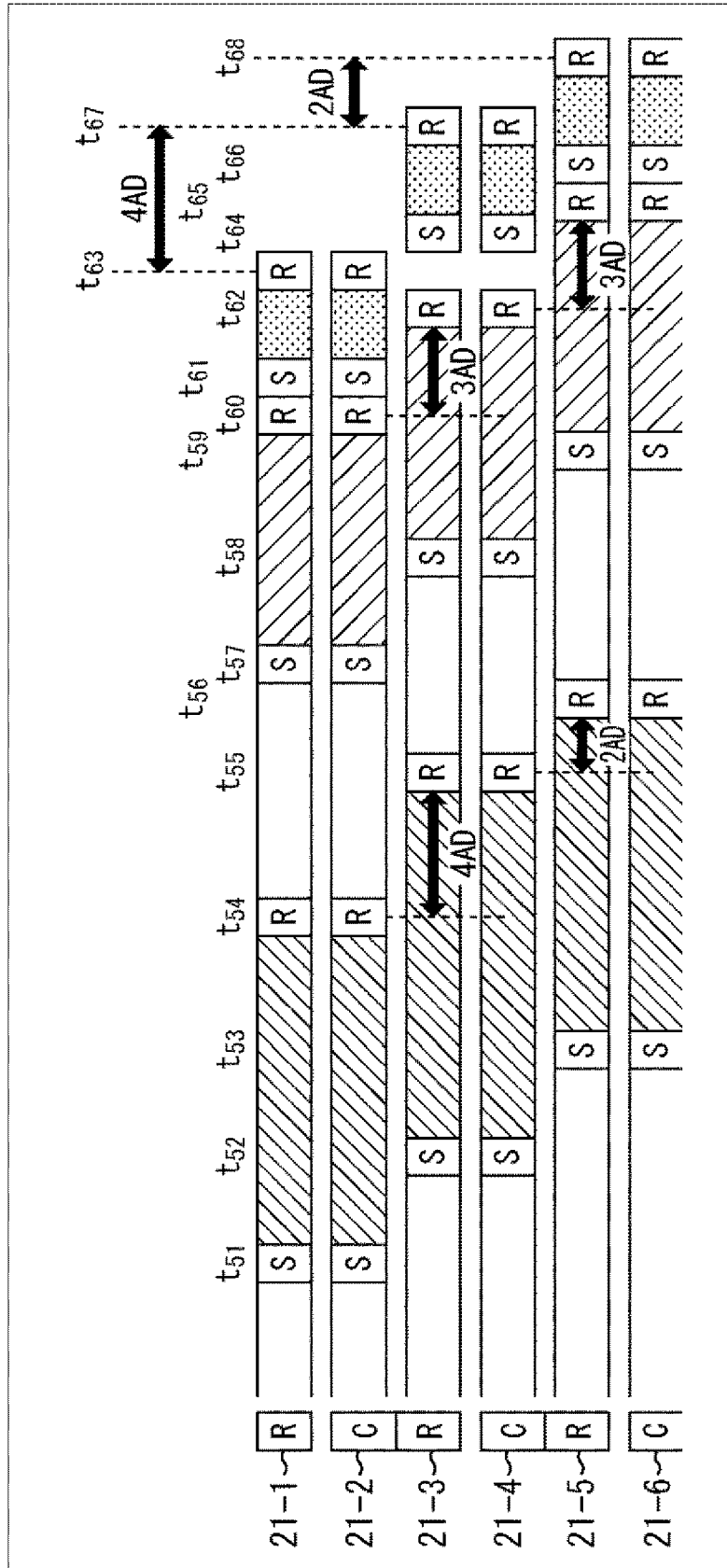


[図8]
FIG. 8

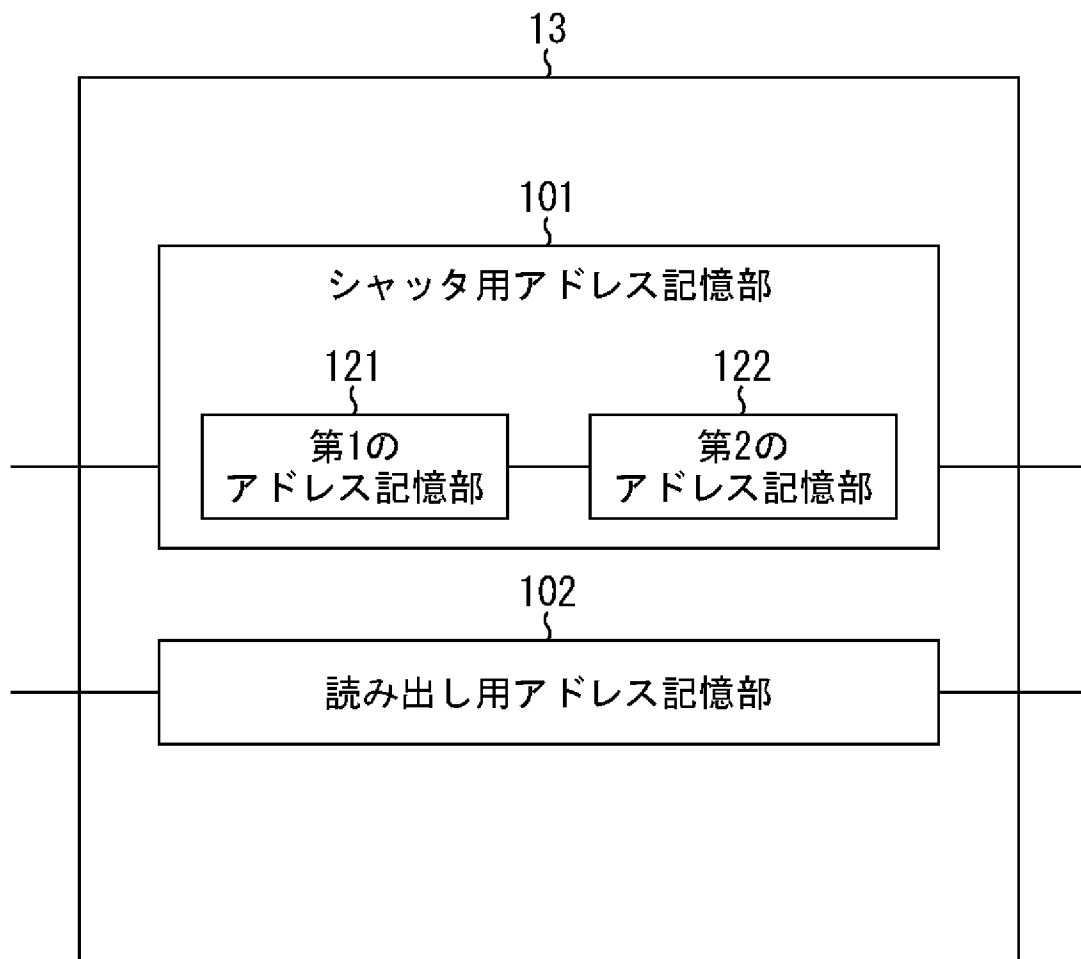
[図9]
FIG. 9



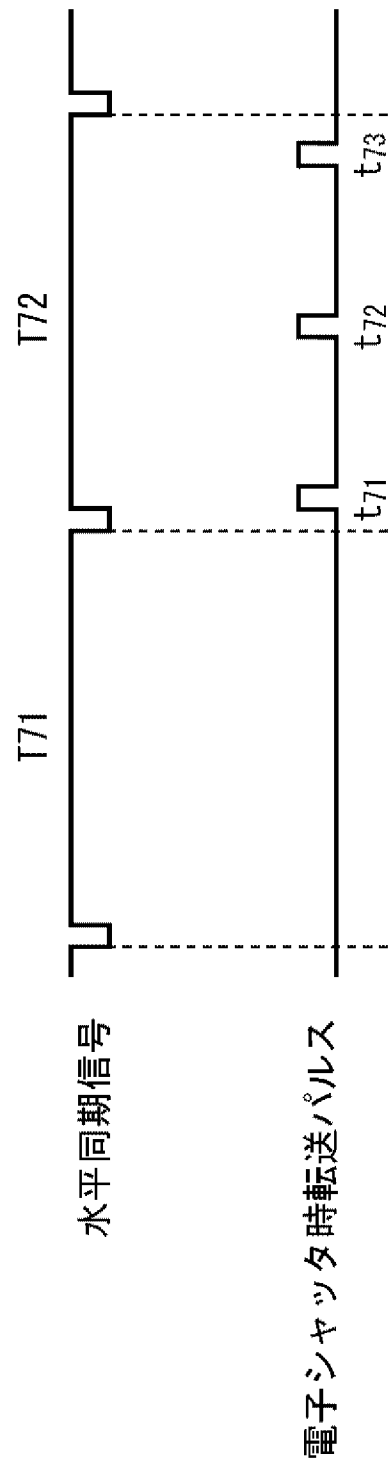
[図10]
FIG. 10



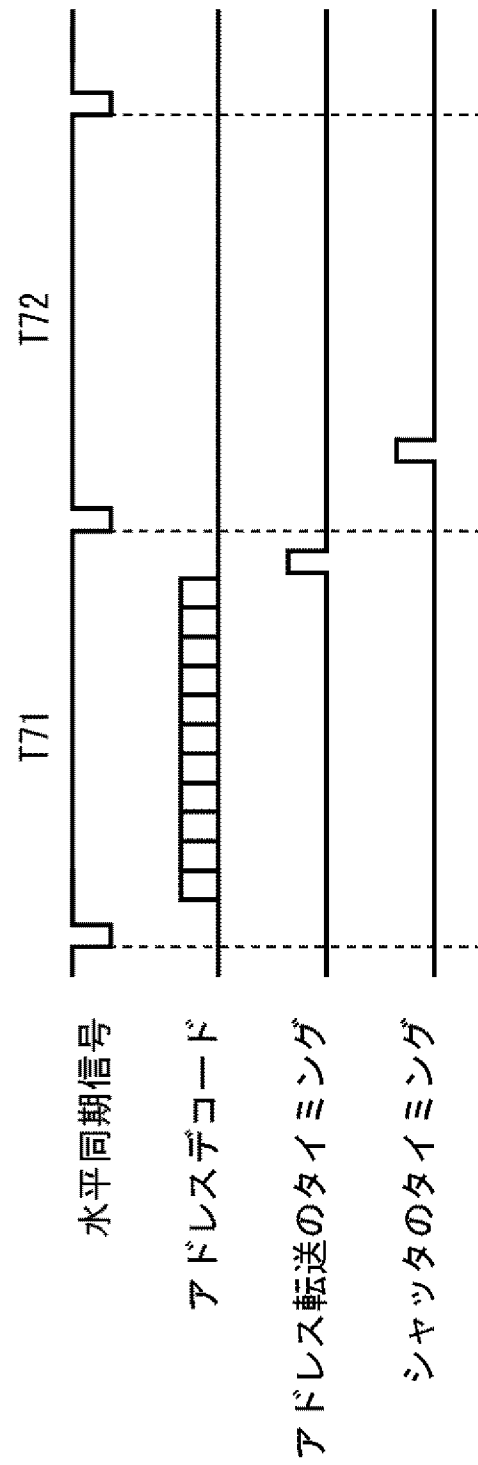
[図11]
FIG. 11



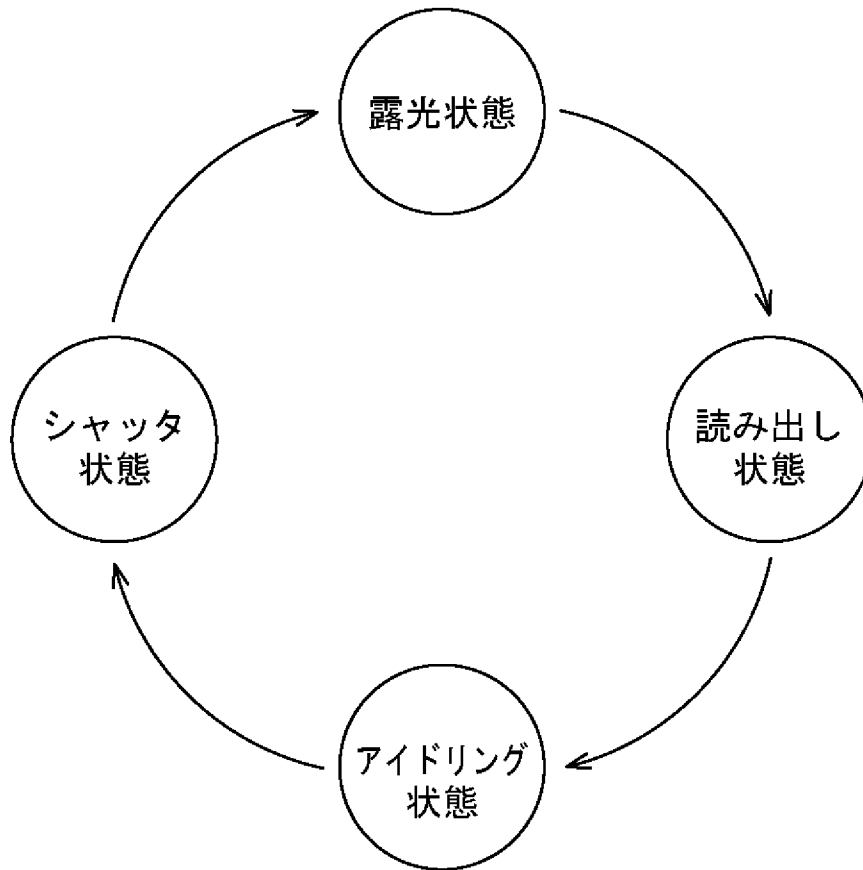
[図12]
FIG. 12



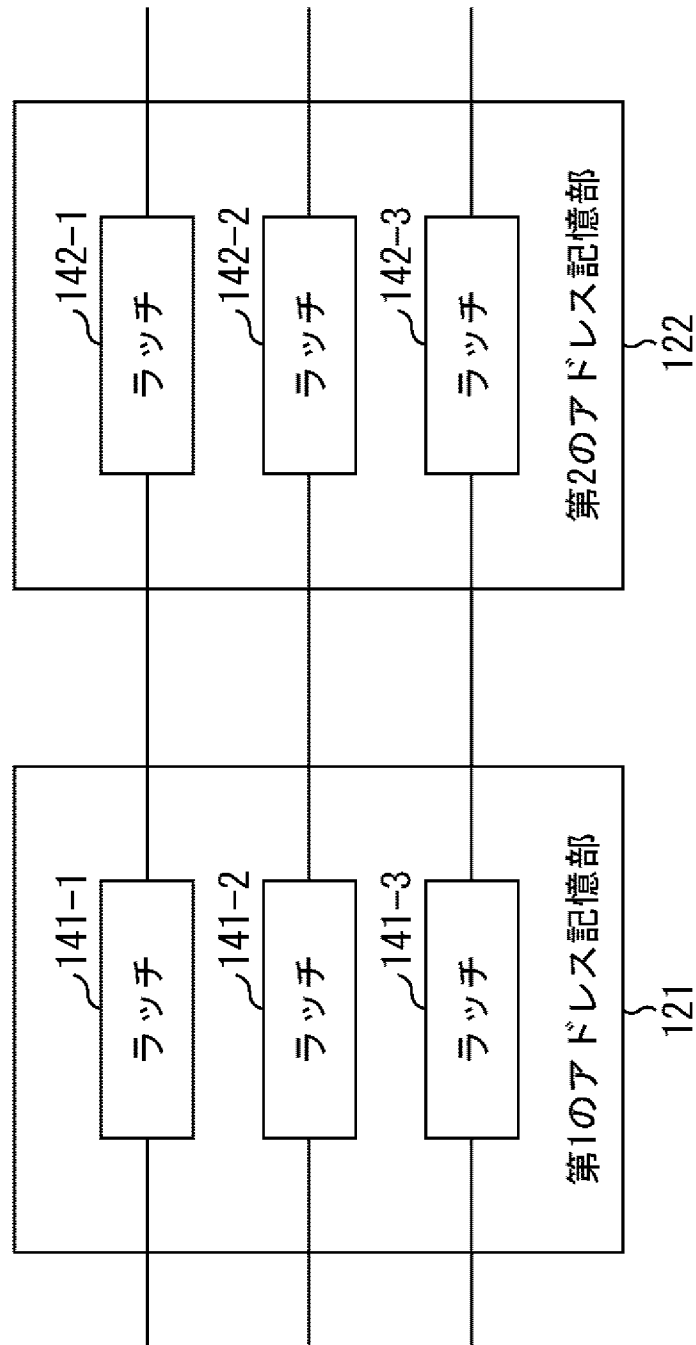
[図13]
FIG. 13



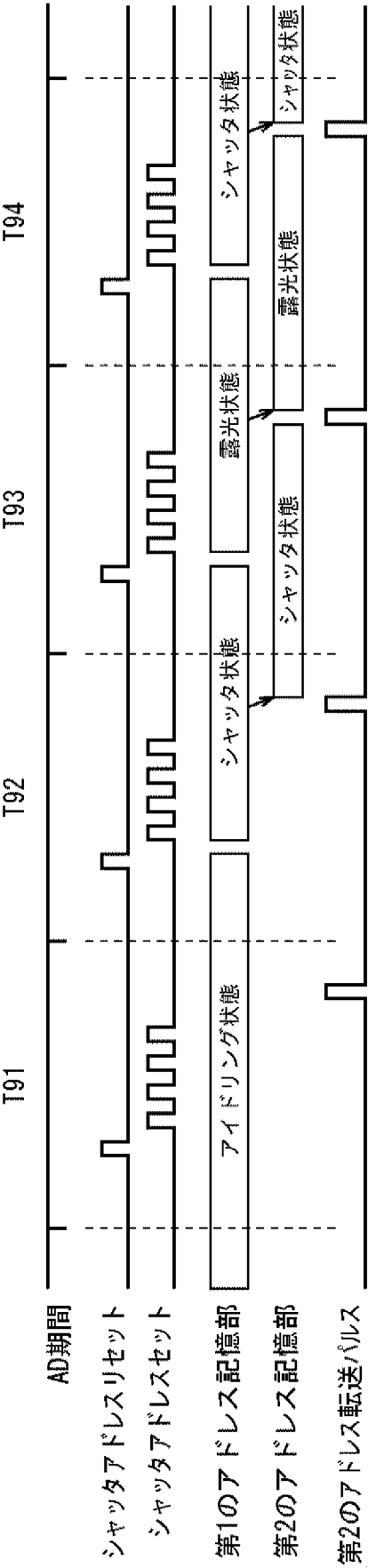
[図14]
FIG. 14



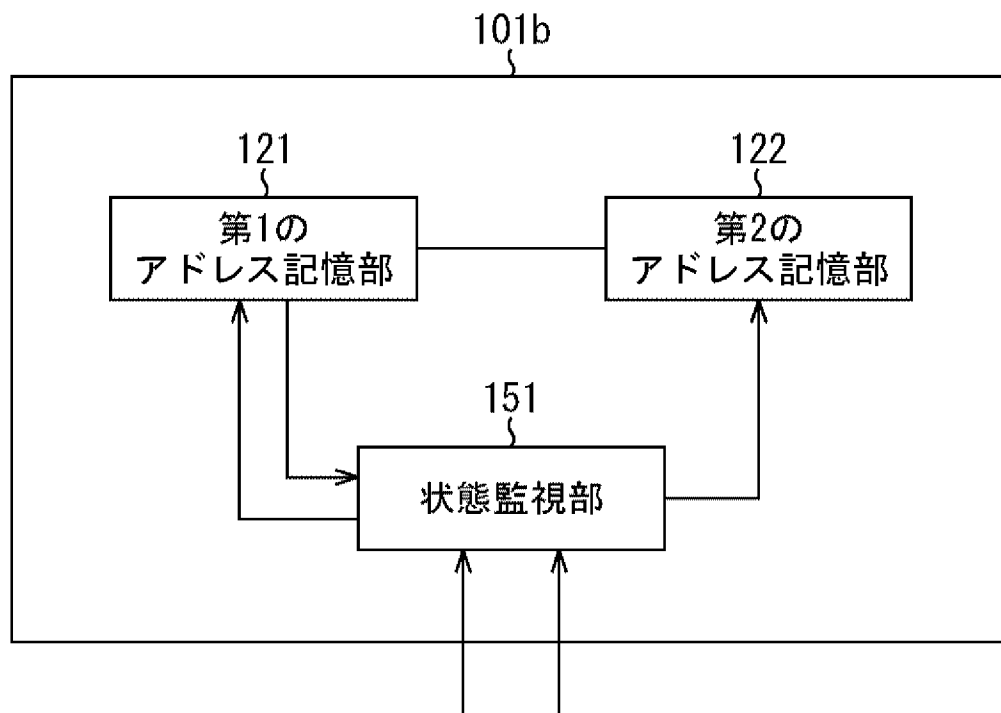
[図15]
FIG. 15



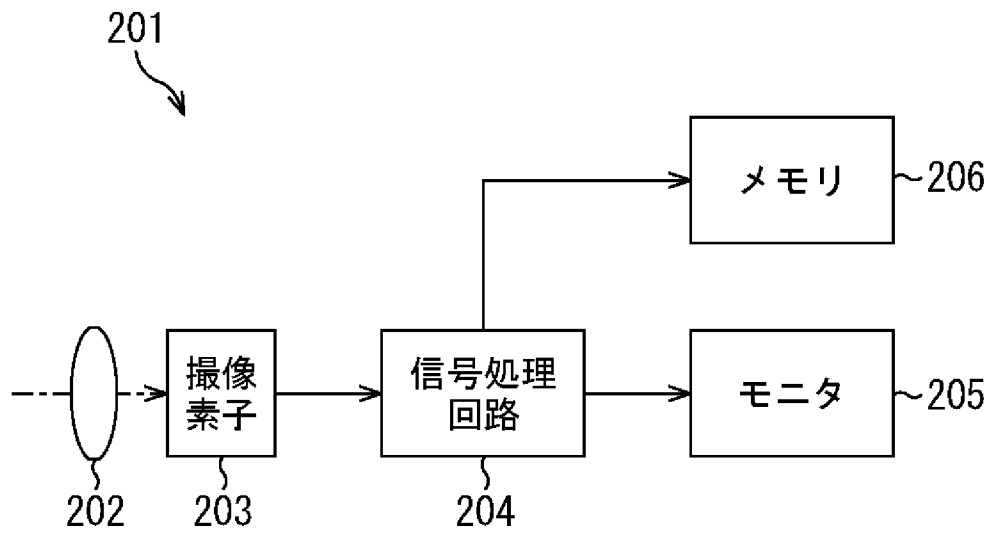
[図16]
FIG. 16



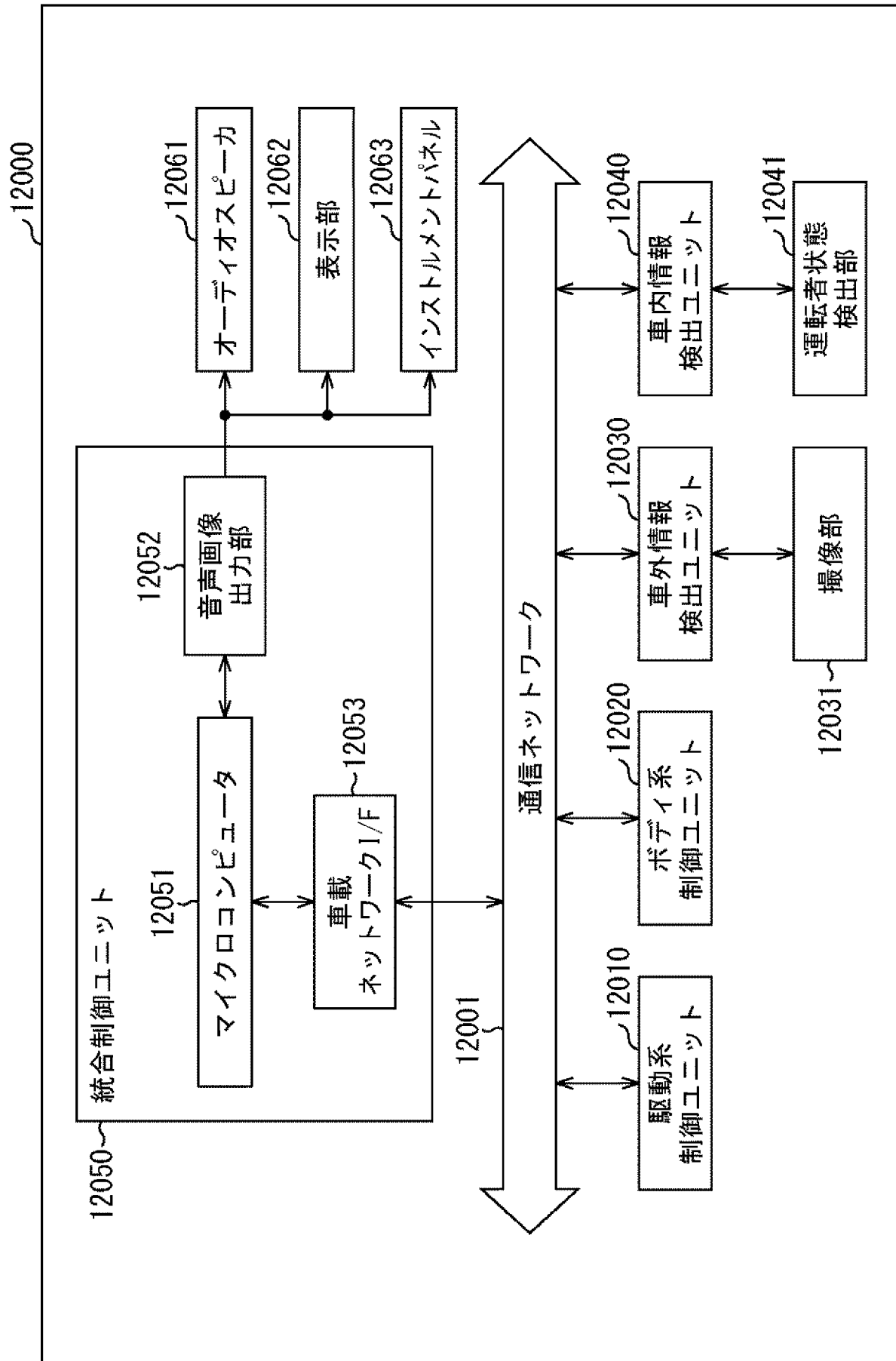
[図17]
FIG. 17



[図20]
FIG. 20



[図21]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/021144

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/355 (2011.01) i, H04N5/374 (2011.01) i, H04N5/3745 (2011.01) i, H04N5/376 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/355, H04N5/374, H04N5/3745, H04N5/376

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2010-57097 A (SONY CORPORATION) 11 March 2010, paragraphs [0025]-[0030], [0047], [0074]-[0082], fig. 6, 7, 10, 13 (Family: none)	1-6, 8 9, 14-15 7, 10
X Y	WO 2011/114450 A1 (CANON INC.) 22 September 2011, paragraphs [0019], [0020], [0029], [0030], fig. 1 & US 2011/0228122 A1, paragraphs [0031], [0032], [0041], [0042], fig. 1 & EP 2549742 A1 & CN 102804755 A & RU 2012144057 A	11-12 13-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10.08.2018

Date of mailing of the international search report
21.08.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/021144

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2013/145487 A1 (SONY CORPORATION) 03 October 2013, paragraphs [0121]-[0126], fig. 23 & US 2015/0029358 A1, paragraphs [0269]-[0280], fig. 23 & US 2017/0251188 A1 & EP 2833635 A1 & AU 2012374649 A & CN 104170376 A & RU 2014138087 A	9 10
Y	WO 2017/018188 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP.) 02 February 2017, paragraphs [0011], [0171], fig. 5 & CN 107925730 A & KR 10-2018-0033162 A	13

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/355(2011.01)i, H04N5/374(2011.01)i, H04N5/3745(2011.01)i, H04N5/376(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/355, H04N5/374, H04N5/3745, H04N5/376

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2010-57097 A (ソニー株式会社) 2010.03.11, 段落 [0025]-[0030], [0047], [0074]-[0082], 図 6-7, 10, 13 (ファミリー なし)	1-6, 8 9, 14-15 7, 10
X Y	WO 2011/114450 A1 (キヤノン株式会社) 2011.09.22, 段落 [0019]-[0020], [0029]-[0030], 図 1 & US 2011/0228122 A1, 段落 [0031]-[0032], [0041]-[0042], 図 1 & EP 2549742 A1 & CN 102804755 A & RU 2012144057 A	11-12 13-15

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

10.08.2018

国際調査報告の発送日

21.08.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

粕谷 満成

5 V

5587

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2013/145487 A1 (ソニー株式会社) 2013.10.03, 段落 [0121]-[0126], 図 23 & US 2015/0029358 A1, 段落[0269]-[0280], 図 23 & US 2017/0251188 A1 & EP 2833635 A1 & AU 2012374649 A & CN 104170376 A & RU 2014138087 A	9 10
Y	WO 2017/018188 A1 (ソニーセミコンダクタソリューションズ株式会 社) 2017.02.02, 段落[0011], [0171], 図 5 & CN 107925730 A & KR 10-2018-0033162 A	13