

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-293085

(P2005-293085A)

(43) 公開日 平成17年10月20日(2005. 10. 20)

(51) Int.Cl.⁷

G06F 12/16

G11C 16/02

F I

G06F 12/16

G11C 17/00

G11C 17/00

340Q

601C

601Q

テーマコード (参考)

5B018

5B125

審査請求 有 請求項の数 3 O L (全 18 頁)

(21) 出願番号 特願2004-105488 (P2004-105488)

(22) 出願日 平成16年3月31日 (2004. 3. 31)

(71) 出願人 000001122

株式会社日立国際電気

東京都中野区東中野三丁目14番20号

(72) 発明者 佐々 敦

東京都小平市御幸町32番地 株式会社日

立国際電気内

Fターム(参考) 5B018 GA04 GA06 HA23 HA35 KA03

LA03 NA02 NA03 NA06 QA05

QA15 RA11

5B125 BA01 CA12 CA29 DD05 DD08

EH01 FA01 FA02

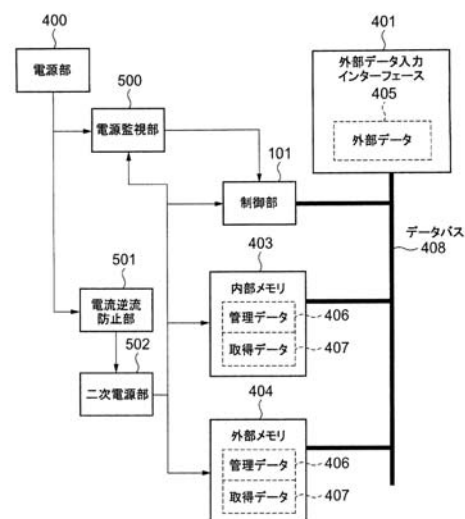
(54) 【発明の名称】 データ記憶装置

(57) 【要約】

【課題】 データの保存を効果的に行うことができるデータ記憶装置を提供する。

【解決手段】 データが入力される入力手段と、前記データに関連する管理データを生成する管理データ生成手段と、前記データおよび前記管理データを記憶する第1の記憶手段と、前記第1の記憶手段に記憶されるデータおよび管理データを記憶する第2の記憶手段と、前記第1と第2の記憶手段の書込みおよび読み出しを制御する制御手段および前記各手段に電力を供給する電源手段を備えた構成において、前記制御手段では、前記第1の記憶手段に記憶されるデータおよび管理データを前記第2の記憶手段に転送する場合、前記データは、順次前記第1の記憶手段から前記第2の記憶手段に転送し、前記管理データは、前記データの複数分をまとめて転送するように制御する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

データが入力される入力手段と、前記データに関連する管理データを生成する管理データ生成手段と、前記データおよび前記管理データを記憶する第 1 の記憶手段と、前記第 1 の記憶手段に記憶されるデータおよび管理データを記憶する第 2 の記憶手段と、前記第 1 と第 2 の記憶手段の書込みおよび読み出しを制御する制御手段および前記各手段に電力を供給する電源手段を備え、

前記制御手段は、前記第 1 の記憶手段に記憶されるデータおよび管理データを前記第 2 の記憶手段に転送する場合、前記データは、順次前記第 1 の記憶手段から前記第 2 の記憶手段に転送し、前記管理データは、前記データの複数分をまとめて転送するように制御することを特徴とするデータ記憶装置。

10

【請求項 2】

請求項 1 に記載のデータ記憶装置において、

前記第 1 の記憶手段は、前記データ記憶装置の内部に設けられた揮発性メモリであり、

前記第 2 の記憶手段は、前記データ記憶装置の外部に設けられた不揮発性メモリであることを特徴とするデータ記憶装置。

【請求項 3】

請求項 1 及び請求項 2 に記載のデータ記憶装置において、

更に、電源監視手段を備え、

前記電源監視手段が前記電源手段の変化を検出した場合、前記電源監視手段は、前記電源手段の変化情報を前記制御手段に供給するとともに、

20

前記制御手段は、前記変化情報に基づいて前記第 1 の記憶手段に残されている前記管理データを前記第 2 の記憶手段に転送することを特徴とするデータ記憶装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば、データを記憶するデータ記憶装置に関し、特に、例えば、不揮発性メモリを利用したデータ記憶装置に関する。

【背景技術】

【0002】

30

従来のデータ記憶装置について、書き込み回数の制限がある外部メモリを用い、二次電源部および電源監視部が無い場合の一例を図 4、書き込み回数の制限がある外部メモリを用い、かつ、二次電源部および電源監視部が有る場合の一例を図 5 を用いて説明する。なお、ここでは、本発明の実施例に係るデータ記憶装置を限定する意図は全く無い。

【0003】

図 4 は、従来のデータ記憶装置の構成の一例を示すブロック図である。図 4 において、400 は、各部又は各ユニットに電力を供給する電源部、401 は、データ記憶装置に接続されているカメラやマイクから画像データや音声データといった外部からのデータ（以下、外部データ 405 と称す。）の入力を受け付ける外部データ入力インターフェース（I/F）である。402 は、データ記憶装置全体の制御やデータ処理等の所定の演算処理等を行う CPU（中央処理装置）等の制御部であり、内蔵されている制御プログラムに従い動作する。403 は、例えば、SRAM や DRAM といった揮発性の半導体メモリからなる内部メモリ、404 は、例えば、コンパクトフラッシュ（登録商標）等のメモリカードのような不揮発性の半導体メモリからなる外部メモリである。外部メモリ 404 としてメモリカードを用いた場合は、外部メモリ 404 は入出力インターフェース（不図示）と結合され、データ記憶装置本体に着脱自在となるように構成される。なお、本明細書では、404 は外部メモリと称して説明を行うが、不揮発性の記憶装置であれば、内部、外部の区別は問わない。なお、外部データ入力インターフェース 401、内部メモリ 403、外部メモリ 404 は、データバス 408 を介して接続される制御部 402 により制御される。また、電源部 400 は、制御部 402、内部メモリ 403、外部メモリ 404 に接続

40

50

され、電力が供給されている。

【0004】

図4において、外部データ入力インターフェース401より入力された外部データ405は、データバス408を介して制御部402に入力される。制御部402は、入力された外部取得データ405に基づき、一組の管理データ406と取得データ407を生成する。例えば、外部データ405が映像データであった場合、1フレーム分の映像データである外部データ405-1、405-2、・・・405-nに基づき、それぞれ管理データ406-1、406-2、・・・406-nと、取得データ407-1、407-2、・・・407-nが生成される。なお、ここでは、例えば、外部データ405-1に対する管理データ406-1と取得データ407-1とを一組としている。制御部402により生成された管理データ406と取得データ407は内部メモリ403に入力され、内部メモリ403に記憶される。

【0005】

ここで、取得データ407とは、データ処理を実行して得られたデータであり、一例としては、外部データ405に対して所定の圧縮符号化処理を施したデータであるが、その他の処理を実行して得られたデータであってもよく、また、外部データ405自身を取得データ407とする等、種々な態様が用いられてもよい。例えば、外部データ405が画像データである場合には、取得データ407は外部データ405を圧縮符号化したJPEG画像データである。一方、管理データ406は、取得データ407の生成日時、作成者、他の取得データ407との関連性、データサイズ等といった管理情報が記録されているデータであり、例えば、外部データ405がカメラ（不図示）により得られた画像データである場合には、管理データ406は、各画像データの撮影日時、撮影場所、画像データサイズ等になる。ここで、管理データ406は、制御部402で生成される他、例えば、上記カメラの内部等で生成され、データ記憶装置の制御部402に入力されたものが用いられてもよい。

【0006】

また、制御部402の制御により内部メモリ403に記憶された管理データ406と取得データ407とは順次、一組ずつ対で外部メモリ404に転送され、外部メモリ404に記憶される。

【0007】

図5は、従来のデータ記憶装置の構成の他の一例を示すブロック図であり、図4と同じものには、同じ符号が付されている。図5においては、図4の構成に加え、新たに電源監視部500、電流逆流防止部501、二次電源部502が追加されている。以下、新たに加わった構成を中心に説明する。

【0008】

図5において、外部データ入力インターフェース401より入力された外部データ405は、データバス408を介して制御部402に入力される。制御部402は、入力された外部データ405に基づき一組の管理データ406と取得データ407を生成する。そして、制御部402の制御により、管理データ406と取得データ407は内部メモリ403に入力され、内部メモリに記憶される。また、制御部402の制御により内部メモリ403に記憶された管理データ406と取得データ407とは順次、一組ずつ対で外部メモリ404に転送され、外部メモリ404に記憶される。

【0009】

ここで、電源部400は、電源監視部500、電流逆流防止部501に接続されている。電流逆流防止部501から出力された電力は、二次電源部502を介して、制御部402、内部メモリ403、外部メモリ404等へ供給される。ここで、二次電源部502は、電源部400の電圧が正常な時においては、例えば、電源部400から電力がチャージされる状態にあるが、電源部400の電圧に変動や切断が生じた場合には、二次電源部502は変動等に応じて自動的に起動し、チャージしていた電力を制御部402、内部メモリ403、外部メモリ404等へ供給する。また、電源部400に変動や切断が生じた場

合、電源監視部 500 は、電源部 400 からの入力電圧の変動を検知して、制御部 402 に対して検知情報を報知する。電源監視部 500 から検知情報を受け取った制御部 402 は、内部メモリ 403 内の未転送状態の管理データ 406 及び取得データ 407 を外部メモリ 404 に転送する。なお、電流逆流防止部 501 は、二次電源部 502 から供給される電流の逆流を防止する役目を担う。

【0010】

また、従来、電源断時にバックアップ電源によりデータをバックアップするシステムの応用例も検討されている（例えば、特許文献 1 参照）。

【特許文献 1】特開 2003 - 6056 号公報

【発明の開示】

10

【発明が解決しようとする課題】

【0011】

しかしながら、例えば、図 4 に示したような従来装置では、電源部 400 の電圧に変動や切断が生じた場合に、内部メモリ 403 内の未転送状態の管理データ 406 及び取得データ 407 が破棄されることになり、例えば、外部データ 405 の保存が不十分になるといった問題があった。

【0012】

また、例えば、図 5 に示したような従来装置では、電源部 400 に変動が生じた場合に二次電源部 502 が起動するため、二次電源部 502 から電力が供給される間は、内部メモリ 403 内の未転送状態の管理データ 406 及び取得データ 407 を外部メモリ 404 に転送できるため、外部データ 405 の保存の問題は改善される。しかしながら、図 5 に示したような従来装置では、電源部 400 の電圧に変動や切断が生じていない通常の動作時においても、内部メモリ 403 内の管理データ 406 と取得データ 407 とを対で外部メモリ 404 に一組ずつ転送するために、取得データと比較するとデータ量が十分少量である管理データ 406 用に割り当てられている外部メモリ 404 内の記憶領域において頻繁な書き換えが発生し、例えば、外部メモリ 404 の書き換え可能回数に短時間で到達してしまい、外部メモリ 404 の寿命を短くしてしまうといった問題があった。

20

【0013】

本発明は、このような従来事情に鑑み為されたもので、例えば、書き込み回数に制限があるようなメモリにおけるデータの書き換え回数を低減することができるデータ記憶装置を提供することを目的とする。

30

【0014】

また、本発明は、例えば、データの保存を効果的に行うことができるデータ記憶装置を提供することを目的とする。

【課題を解決するための手段】

【0015】

上記目的を達成するため、本例に係るデータ記憶装置では、データが入力される入力手段と、前記データに関連する管理データを生成する管理データ生成手段と、前記データおよび前記管理データを記憶する第 1 の記憶手段と、前記第 1 の記憶手段に記憶されるデータおよび管理データを記憶する第 2 の記憶手段と、前記第 1 と第 2 の記憶手段の書き込みおよび読み出しを制御する制御手段および前記各手段に電力を供給する電源手段を備えた構成において、次のような処理を行う。すなわち、前記制御手段では、前記第 1 の記憶手段に記憶されるデータおよび管理データを前記第 2 の記憶手段に転送する場合、前記データは、順次前記第 1 の記憶手段から前記第 2 の記憶手段に転送し、前記管理データは、前記データの複数分をまとめて転送するように制御する。

40

【0016】

ここで、データとしては、種々なものが用いられてもよく、例えば、デジタル画像データやアナログ映像信号や音声データ等を用いることができる。ここで、画像データとしては、動画のデータが用いられてもよく、或いは、静止画像のデータが用いられてもよい。また、管理データとしては、種々なものが用いられてもよく、例えば、データの生成日

50

時や生成場所や生成した人といったデータに関する情報や、データを記憶した場所を参照するための情報等を用いることができる。

【 0 0 1 7 】

本発明に係るデータ記憶装置では、一構成例として、前記第 1 の記憶手段は、前記データ記憶装置の内部に設けられた揮発性メモリにより構成され、前記第 2 の記憶手段は、前記データ記憶装置の外部に設けられた不揮発性メモリにより構成される。

【 0 0 1 8 】

ここで、揮発性メモリとしては、種々なものが用いられてもよい。また、第 2 の記憶手段は、データ記憶装置を構成する内部の装置、或いは、データ記憶装置とは外部の装置として構成される。また、不揮発性メモリとしては、種々なものが用いられてもよく、例えば、フラッシュメモリ等を用いることができる。また、外部の不揮発性メモリとしては、種々なものが用いられてもよく、例えば、コンパクトフラッシュ（登録商標）等のメモリカードが用いられてもよい。

【 0 0 1 9 】

本発明に係るデータ記憶装置では、一構成例として、更に、電源監視手段を備えた。電源監視手段は、前記電源手段の変化を検出した場合、変化情報を前記制御手段に供給する。また、前記制御手段は、前記変化情報に基づいて前記第 1 の記憶手段に残されている前記管理データを前記第 2 の記憶手段に転送する。ここで、電源手段の変化としては、種々なものが用いられてもよく、例えば、電源手段の所定値以上の電圧や電力等の変化が用いられてもよい。

【 0 0 2 0 】

以下で、更に、本発明に係る構成例を示す。本発明に係るデータ記憶装置では、一構成例として、更に、2 次電源手段を備えた。すなわち、前記電源監視手段が前記電源手段の変化を検出した場合に、前記電源監視手段は、前記電源手段の変化情報を前記制御手段に供給するとともに、前記制御手段は、前記 2 次電源手段を起動させる。或いは、前記電源手段の変化に応じて、前記 2 次電源は起動する。

【 0 0 2 1 】

また、本発明に係る画像伝送装置では、データが入力される入力手段と、前記データに関連する管理データを生成する管理データ生成手段と、前記データおよび前記管理データを記憶する第 1 の記憶手段と、前記第 1 の記憶手段に記憶されるデータおよび管理データを記憶する第 2 の記憶手段と、前記第 1 と第 2 の記憶手段の書込みおよび読み出しを制御する制御手段を備えた構成において、次のような処理を行う。すなわち、前記制御手段では、前記第 1 の記憶手段に記憶されるデータおよび管理データを前記第 2 の記憶手段に転送する場合、前記データの転送周期と、前記管理データの転送周期を異ならせるように制御する。

【 発明の効果 】

【 0 0 2 2 】

以上説明したように、本発明に係るデータ記憶装置では、例えば、書き込み回数に制限があるようなメモリにおけるデータの書き換え回数を低減すると共に、例えば、データの保存を効果的に行うことができる。

【 発明を実施するための最良の形態 】

【 0 0 2 3 】

以下、本発明の実施の形態について、図面を参照しながら説明する。

図 1 は、本発明に係るデータ記憶装置の構成の一例を示すブロック図である。なお、図 4 及び図 5 と同じものには、同じ符号が付されているため詳細な説明は省略するが、制御部 101 の動作は異なるため、以下、制御部 101 の動作を中心に詳細に説明する。

【 0 0 2 4 】

まず、外部データ入力インターフェース 401 から入力される外部データ 405 が内部メモリ 403 に管理データ 406 及び取得データ 407 として記憶されるまでの動作を図 2 を用いて説明する。

10

20

30

40

50

【 0 0 2 5 】

図 2 において、まず、外部データ入力インターフェース 4 0 1 より制御部 1 0 1 へ外部データ 4 0 5 が、例えば 1 データ分、入力（取得）される（ステップ 2 0 1）。ここで、1 データ分とは例えば、映像データの 1 フレーム分のデータに相当する。次に、ステップ 2 0 1 において入力された外部データ 4 0 5 に基づき、制御部 1 0 1 において一組の取得データ 4 0 7 と管理データ 4 0 6 が生成される（ステップ 2 0 2）。次に、取得データ 4 0 7 が内部メモリ 4 0 3 に記憶され（ステップ 2 0 3）、ステップ 2 0 3 で記憶された取得データ 4 0 7 に対応する管理データ 4 0 6 が内部メモリ 4 0 3 に記憶され（ステップ 2 0 4）、最初のステップ 2 0 1 へ戻る。

【 0 0 2 6 】

このように、制御部 1 0 1 は、外部データ入力インターフェース 4 0 1 から外部データ 4 0 5 を、例えば 1 データ分ずつ次々に取り込み、対応する管理データ 4 0 6 及び取得データ 4 0 7 を対で内部メモリ 4 0 3 に次々に記憶させていく。

【 0 0 2 7 】

ここで、内部メモリ 4 0 3 に記憶された管理データ 4 0 6 及び取得データ 4 0 7 は、例えば、ユーザの指示や、外部センサ（不図示）から異常検知信号が入力された場合等には、不揮発性の半導体メモリである外部メモリ 4 0 4 へ転送される。

【 0 0 2 8 】

次に、内部メモリ 4 0 3 に記憶されている管理データ 4 0 6 及び取得データ 4 0 7 を外部メモリ 4 0 4 に転送する際の動作を図 3 を用いて説明する。図 3 においては、内部メモリ 4 0 3 から外部メモリ 4 0 4 への管理データ 4 0 6 と取得データ 4 0 7 の転送周期をそれぞれ異なるようにしている。

【 0 0 2 9 】

図 3 において、外部メモリ 4 0 4 への転送動作が開始されると、まず、現在の転送回数の値が所定値 N 回以上となっているか否かが判定される（ステップ 3 0 1）。現在の転送回数が所定値 N に満たない場合はステップ 3 0 2 に分岐する。ここで、所定値 N は予め設定された値であり、実際のシステムの設定状況に応じて任意に設定することができる値である。

【 0 0 3 0 】

ステップ 3 0 2 においては、内部メモリ 4 0 3 に記憶されているデータのうち、例えば取得データ 4 0 7 のみを 1 データ分、外部メモリ 4 0 4 へ転送し、外部メモリ 4 0 4 に記憶させる。次に、例えば、制御部 1 0 1 の転送回数をカウントするカウンタの数値を 1 増やし、最初のステップ 3 0 1 へ戻る（ステップ 3 0 3）。

【 0 0 3 1 】

ステップ 3 0 1 において、現在の転送回数が所定値 N 以上となっていると判定される場合は、ステップ 3 0 4 に分岐する。

ステップ 3 0 4 においては、内部メモリ 4 0 3 に記憶されている取得データ 4 0 7 を、例えば 1 データ分、外部メモリ 4 0 4 へ転送すると共に、既に転送済みである取得データ 4 0 7 に対応する N データ分の管理データ 4 0 6 をまとめて外部メモリ 4 0 4 へ転送し、1 データ分の取得データ 4 0 7 及び N データ分の管理データ 4 0 6 を外部メモリ 4 0 4 へ記憶させる。次に、現在の転送回数を初期値 1 にリセットし、最初のステップ 3 0 1 へ戻る（ステップ 3 0 5）。

【 0 0 3 2 】

ここで、図 6 を用いて、上記した制御部 1 0 1 の動作について時系列に沿って説明する。なお、図 6 においては、外部データ入力インターフェース 4 0 1 から内部メモリ 4 0 3 へのデータの記憶、及び、内部メモリ 4 0 3 から外部メモリ 4 0 4 へのデータの転送、という 2 つの動作を一連の動作として説明するが、実際のシステムにおいては、内部メモリ 4 0 3 と外部メモリ 4 0 4 との書き込み速度等の差や、制御部 1 0 1 が行う他の制御（不図示）、例えば、記憶データをネットワークを介して他へ伝送する処理や、データを圧縮符号化する処理や、データを復号化する処理等による制御部 1 0 1 の処理負荷を考慮して

10

20

30

40

50

、図 2 及び図 3 に示したように、上記の 2 つの動作はそれぞれ独自のタイミングにより実行される。

【0033】

なお、図 6 においては、横軸は時間を表し、縦軸は各時間における制御部 101 の動作内容を表す。また、図 6 においては、上述した所定値 N が 5 である場合を例に説明しており、転送回数が 1 ～ 4 の場合と、転送回数が 5 回の場合とに分けて制御部 101 の動作内容を表している。

【0034】

図 6 において、転送回数 = 1 ～ 4 の場合、制御部 101 は、外部データ入力インターフェース 401 より外部データ 405 を取り込み（ステップ 600）、一組の管理データ 406 と取得データ 407 を生成する（ステップ 601）。次に、当該一組の管理データ 406 と取得データ 407 が内部メモリ 403 に記憶される（ステップ 602）。次に、内部メモリ 403 内の取得データ 407 のみを外部メモリ 404 に転送し、転送した取得データ 407 に対応する管理データ 406 は外部メモリ 404 に転送しない（ステップ 603）。これを繰り返すことにより、内部メモリ 403 には、管理データ 406 - 1 ～ 406 - 4 という 4 個のデータが残る。

【0035】

転送回数 = 5 の場合、制御部 101 は、外部データ入力インターフェース 401 より外部データ 405 を取り込み（ステップ 600）、一組の管理データ 406 と取得データ 407 を生成する（ステップ 601）。次に、当該一組の管理データ 406 と取得データ 407 を内部メモリ 403 に記憶する（ステップ 602）。次に、転送回数が所定値 N = 5 に達しているため、1 つ分の取得データ 407 と、それまで未転送状態となっていた管理データ 406、即ち、ここでは、管理データ 406 - 1 ～ 406 - 5 という 5 つ分の管理データ 406 をまとめて外部メモリ 404 へ転送する。

【0036】

以上の通り、本発明に係るデータ記憶装置においては、電源部 400 の電圧に変動や切断が生じていない通常の動作時においては、内部メモリ 403 から外部メモリ 404 への管理データ 406 と取得データ 407 の転送周期をそれぞれ異なるものにして、取得データ 407 については順次転送する一方で、管理データ 406 については複数分まとめて転送するようにしている。

【0037】

次に、電源部 400 の電圧に変動や切断が生じた場合の動作について図 7 を用いて説明する。図 7 において、まず、電源部 400 に変動や切断が生じた場合、電源監視部 500 は、電源部 400 からの所定値以上の入力電圧の変動を検知して、制御部 101 に対して検知情報を報知する（ステップ 701）。ここで、電圧の変動や切断は、例えば、電源部 400 の故障や、停電等による電源断により発生する。また、この際、電源部 400 の電圧の変動や切断に応じて、二次電源部 502 が自動的に起動する（ステップ 702）。なお、他の例として、二次電源部 502 は、電源監視部 500 からの検知情報を受け取った制御部 101 からの指令に応じて起動されるような構成を用いることも可能である。

【0038】

次に、電源監視部 500 から検知情報を受け取った制御部 101 は、内部メモリ 403、外部メモリ 404 以外の機能部（不図示）の抑制動作、例えば、当該機能部の制御プログラムの実行の停止等を行い、システムを低消費電力状態にする（ステップ 703）。

【0039】

次に、制御部 101 は、内部メモリ 403 内に、既に外部メモリ 404 へ転送済みである取得データ 407 に対応する管理データ 406 で未転送状態のものがあるか、ないかをチェックする（ステップ 704）。転送済みである取得データ 407 に対応する未転送状態の管理データ 406 がある場合、制御部 101 は、まず、その管理データ 406 を外部メモリ 404 へ転送する動作を最優先に実行する（ステップ 705）。転送済みである取得データ 407 に対応する未転送状態の管理データ 406 がない場合、又は、ステップ 7

05による未転送状態の管理データ406の転送が終わった場合、制御部101は二次電源部からの電力が所定値以上に保持されている間は、例えば、内部メモリ403内の残りの未転送状態の取得データ407を外部メモリ404へ転送する(ステップ706)。

【0040】

以上のように、電源部400に変動や切断が生じていない通常の動作時においては、制御部101は、管理データ406の転送周期を取得データ407の転送周期より長く設定し、複数分の管理データ406をまとめて外部メモリ404へ転送するようにする。また、電源部400に変動や切断が生じた場合においては、制御部101は、まず、既に外部メモリ404へ転送済みの取得データ407に対応する管理データ406でまだ外部メモリ404へ転送していないものを外部メモリ404へ転送する動作を最優先に実行するようにし、外部メモリ404に対するデータの書き換え回数を低減させると共に、例えば、重要なデータの保存を効果的に行うことができる。

【0041】

なお、上述した実施形態においては、所定値Nを5とし、5つ分の管理データ406をまとめて外部メモリ404へ転送するようにしていたが、管理データの転送周期、即ち、どのくらいの量の管理データ406をまとめて外部メモリ404へ転送するかは、実際のシステムの設定状況に応じて種々な値を設定すればよい。一例としては、電源部101の変動や切断時における二次電源部502からの電力供給が継続する時間と外部メモリ404へのデータ書き込み速度を考慮して、二次電源部502からの電力により外部メモリ404へ転送可能なデータ量を超えないように所定値Nを設定する。

【0042】

また、上述した例では、管理データ406は、取得データ407の生成日時やデータサイズ等といった管理情報であるとしていたが、管理データとしては、これらに限らず、例えば、メモリ内に記憶している取得データ407の一覧となるファイルや、取得データ407の記憶場所を参照するためのファイル(例えば、取得データ407をメモリから読み出す際の時間を短縮するといった効果があるもの等)であっても良い。例えば、管理データ406が取得データ407の記憶場所を参照するためのファイルである場合、制御部101は、外部データ405から生成した取得データ407を内部メモリ403に記憶させる際に、当該取得データ407を記憶させる内部メモリ403上の記憶領域のアドレスを取得し、当該取得したアドレス情報を管理データ406として内部メモリ403に記憶する。また、制御部101は、取得データ407を外部メモリ404に転送する際に、当該取得データ407を記憶させる外部メモリ404上の記憶領域のアドレスを取得し、当該取得したアドレス情報を内部メモリ403内に一時的に保持しておく(例えば、図6における転送回数=1~4の場合)。そして、一時的に保持しておいた内部メモリ403内のアドレス情報(外部メモリ404上のアドレス)を5つ分まとめて外部メモリ404へ転送し、外部メモリ404に管理データ406'として記憶させる(例えば、図6における転送回数=5の場合)。

【0043】

次に、上記した本発明に係るデータ記憶装置をネットワーク配信型の監視システムで用いられるエンコーダ(画像伝送装置)として実現した場合について説明する。図8は、ネットワーク配信型の監視システムの構成例を示す図である。図8において、801は監視カメラ、802は監視カメラ801の撮像範囲に対応して設置された赤外線センサ、振動センサ等の外部センサ、803はエンコーダ、804はインターネット等のネットワーク、805はパソコン(Personal computer: PC)等のクライアント端末である。

【0044】

図8において、クライアント端末805からエンコーダ803に対して画像の配信要求がなされると、エンコーダ803は監視カメラ801から取得した映像信号を圧縮符号化し、例えば、JPEG形式の画像データとしてネットワーク804へ出力し、クライアント端末805に配信する。ここで、エンコーダ803の構成は、例えば、図1に示したよ

10

20

30

40

50

うな構成を含むものである。つまり、図1における外部データ入力インターフェース401は、図8では監視カメラ801からの映像信号が入力される入力インターフェースとなり、エンコーダ803の入力端に設けられる。

【0045】

従って、エンコーダ803の制御部101は外部データ405である映像信号から、JPG形式の画像データを生成し、該画像データを取得データ407として内部メモリ403に記憶すると共に、当該取得データ407に対する管理データ406を内部メモリ403に記憶する。ここで、管理データ406については、例えば、監視カメラ801或いはエンコーダ803自身で生成したものが用いられる。

【0046】

なお、エンコーダ803は、例えば、監視カメラ801から入力される映像信号から生成した画像データを所定フレーム分記憶できる領域を内部メモリ403内に確保しており、監視カメラ801から入力される新たな画像データが1フレームずつ内部メモリ403に記憶されていき、記憶容量がいっぱいになった場合は古い画像データから逐次上書き記録されていく。そして、上述した通り、クライアント端末805から画像の配信要求があると、内部メモリ403に記憶された画像データ(取得データ407)は逐次読み出され、ネットワーク804を介してクライアント端末805に配信される。

【0047】

ここで、外部センサ802が反応し、外部センサ802よりエンコーダ803に対してアラーム信号が入力されると、エンコーダ803はアラーム信号が入力された時点から所定時間前の画像データからアラームが終了するまでの画像データを外部メモリ404へ記録する動作を実行する(プリアラーム録画)。この際、エンコーダ803の制御部101は、上述した通り、内部メモリ403内の画像データ(取得データ407)とその管理データ406の転送周期を異ならせるようにし、管理データ406については、所定フレーム数分の画像データ(取得データ407)に対応する管理データ406をまとめて外部メモリ404へ転送し、外部メモリ404へ書き込まれる。また、プリアラーム録画により内部メモリ403に記憶されているデータを外部メモリ404に転送している際に、電源部400に変動があった場合には、外部メモリ404へ転送済みの画像データ(取得データ407)に対応する管理データ406の転送動作が最優先に実行される。したがって、エンコーダ803において、外部メモリ404に対する書き込み回数の低減がなされると共に、外部メモリ404にはアラーム時に発生した重要場面の画像データの保存が効果的になされることがとなる。なお、アラームの検出は上述した外部センサ802により検出する方法の他、例えば、監視カメラ801の映像を画像認識処理し、映像中の侵入物体等を検出するといった方法を用いられてもよい。

【0048】

なお、本例のデータ記憶装置では、外部データ入力インターフェース401の機能により入力手段が構成されており、制御部101の機能により管理データ生成手段や制御手段が構成されており、電源部400の機能により電源手段が構成されており、内部メモリ403の機能により第1の記憶手段が構成されており、外部メモリ404の機能により第2の記憶手段が構成されている。また、本例のデータ記憶装置では、電源監視部500の機能により電源監視手段が構成されており、2次電源部502の機能により2次電源手段が構成されている。

【0049】

ここで、本発明に係るデータ記憶装置の構成としては、必ずしも以上に示したものに限られず、種々な構成が用いられてもよい。なお、本発明は、例えば本発明に係る処理を実行する方法或いは方式や、このような方法や方式を実現するためのプログラムなどとして提供することも可能であり、また、例えばデータ記憶装置などの種々な装置やシステムとして提供することも可能である。

【0050】

また、本発明の適用分野としては、必ずしも以上に示したものに限られず、本発明は、

10

20

30

40

50

種々な分野に適用することが可能なものである。例えば、上述したエンコーダへの適用に限らず、種々な装置として実現することが可能である。

【 0 0 5 1 】

また、本発明に係るデータ記憶装置などにおいて行われる各種の処理としては、例えばプロセッサやメモリ等を備えたハードウェア資源においてプロセッサがROM (Read Only Memory) に格納された制御プログラムを実行することにより制御される構成が用いられてもよく、また、例えば当該処理を実行するための各機能手段が独立したハードウェア回路として構成されてもよい。

【 0 0 5 2 】

また、本発明は上記の制御プログラムを格納したフロッピー（登録商標）ディスクやCD (Compact Disc) - ROM等のコンピュータにより読み取り可能な記録媒体や当該プログラム（自体）として把握することもでき、当該制御プログラムを当該記録媒体からコンピュータに入力してプロセッサに実行させることにより、本発明に係る処理を遂行させることができる。

10

【 図面の簡単な説明 】

【 0 0 5 3 】

【 図 1 】 本発明の一実施例に係るデータ記憶装置の構成例を示す図である。

【 図 2 】 本発明の一実施例に係る内部メモリにデータを記憶する処理の流れの一例を示す図である。

【 図 3 】 本発明の一実施例に係る外部メモリにデータを転送する処理の流れの一例を示す図である。

20

【 図 4 】 データ記憶装置の構成例を示す図である。

【 図 5 】 データ記憶装置の構成例を示す図である。

【 図 6 】 本発明の一実施例に係るデータ処理の流れの一例を示す図である。

【 図 7 】 本発明の一実施例に係る電源変動時の処理の一例を示す図である。

【 図 8 】 ネットワーク監視システムの構成例を示す図である。

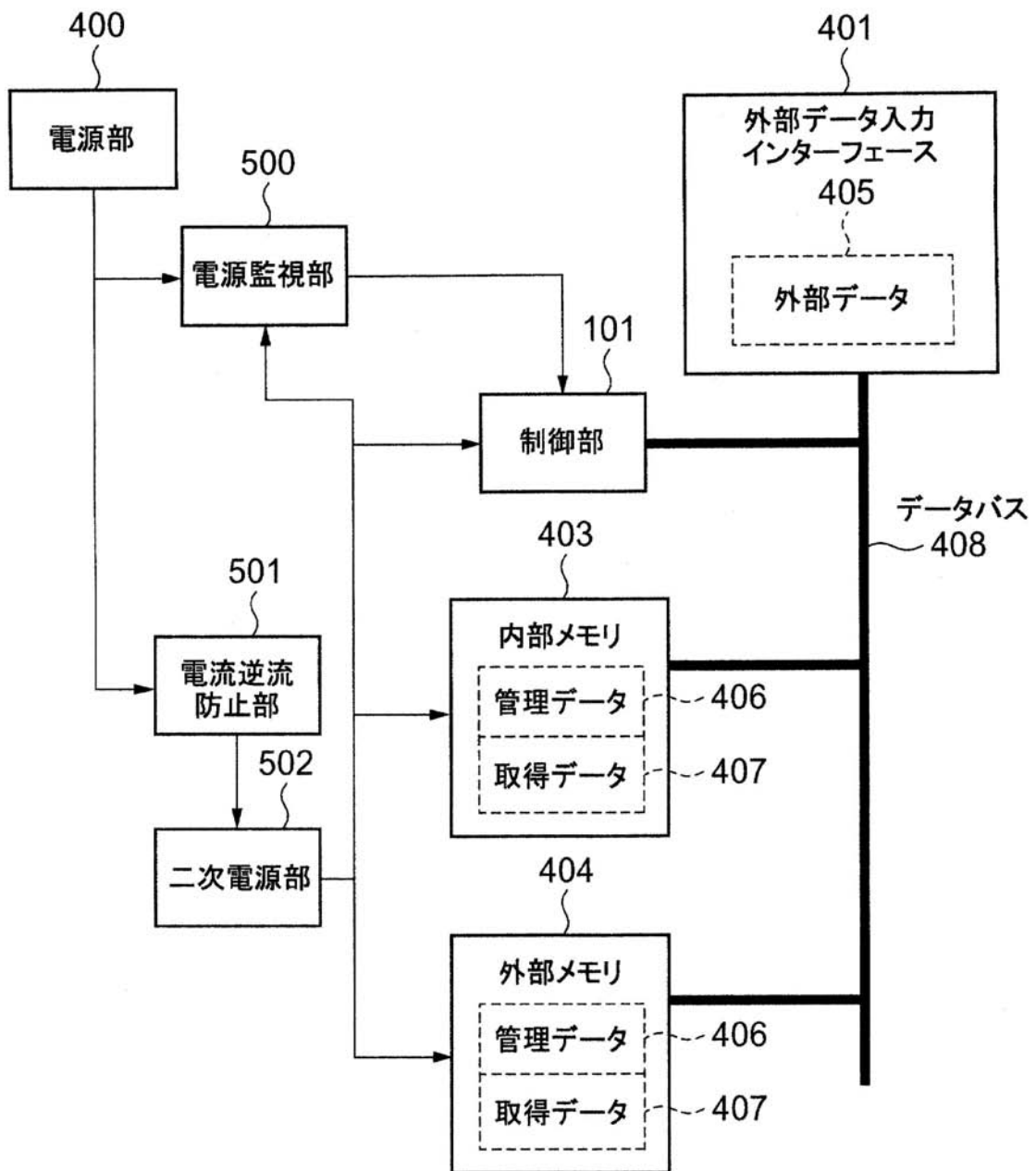
【 符号の説明 】

【 0 0 5 4 】

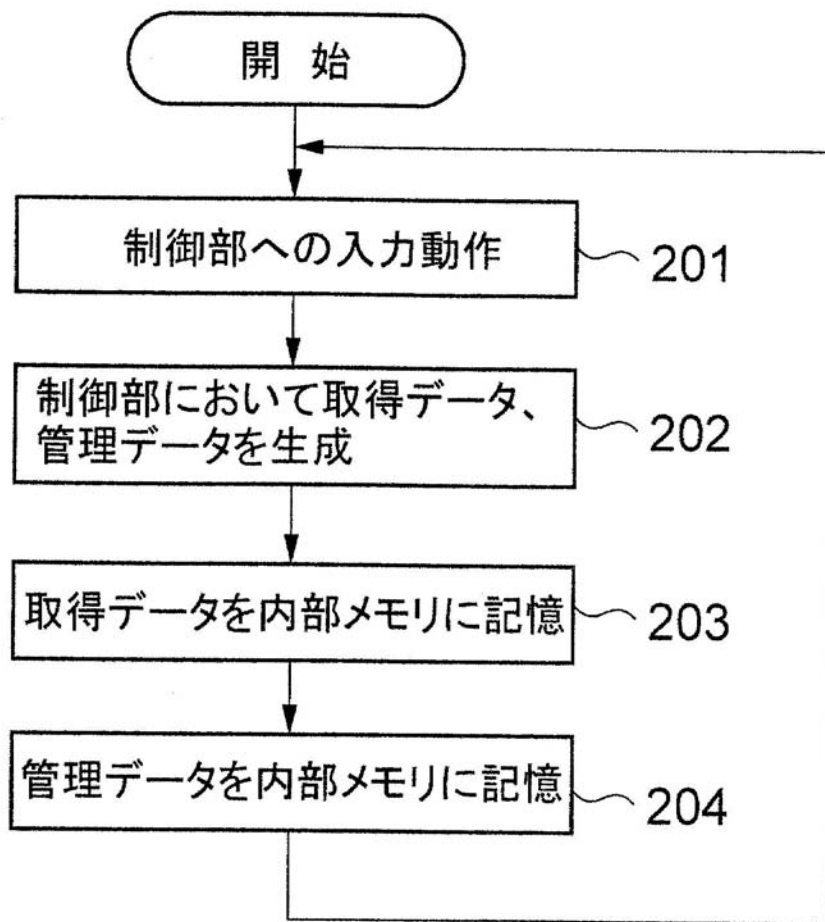
1 0 1 : 制御部、 4 0 0 : 電源部、 4 0 1 : 外部データ入力インターフェース、 4 0 2 : 制御部、 4 0 3 : 内部メモリ、 4 0 4 : 外部メモリ、 4 0 5 : 外部データ、 4 0 6 : 管理データ、 4 0 7 : 取得データ、 4 0 8 : データバス、 5 0 0 : 電源監視部、 5 0 1 : 電流逆流防止部、 5 0 2 : 二次電源部

30

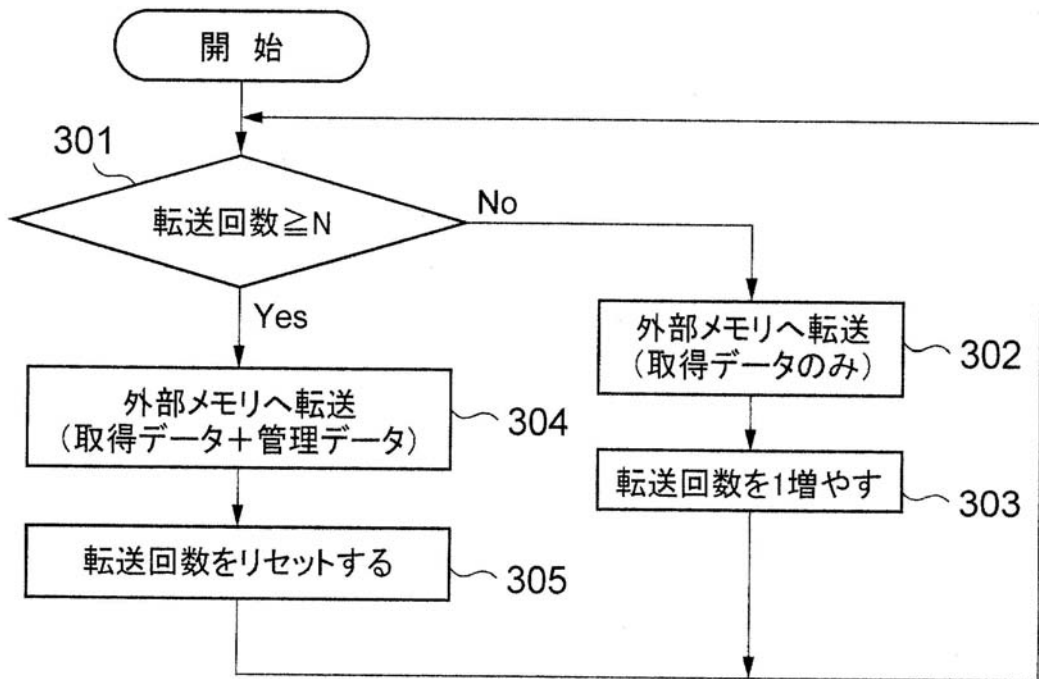
【図 1】



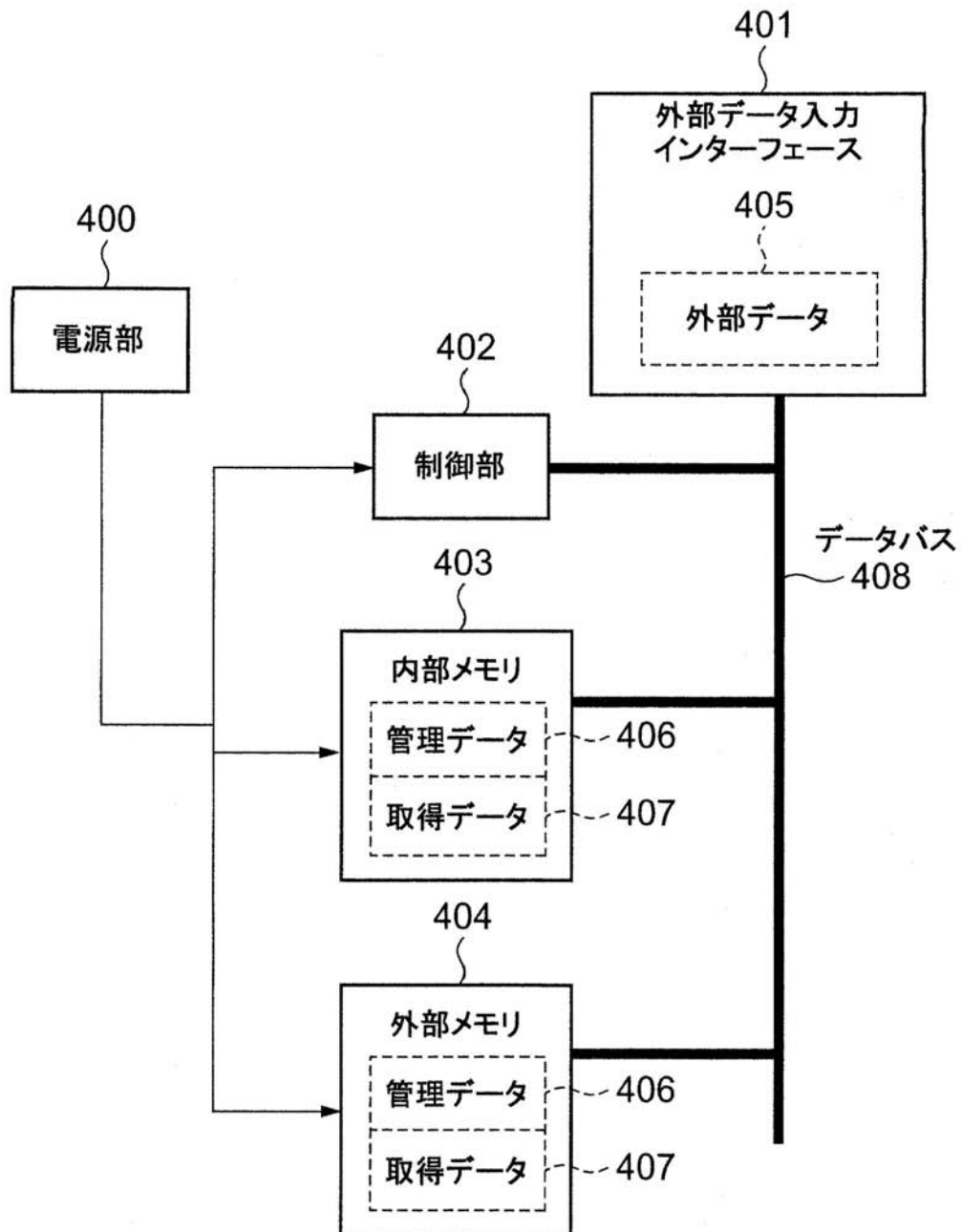
【図 2】



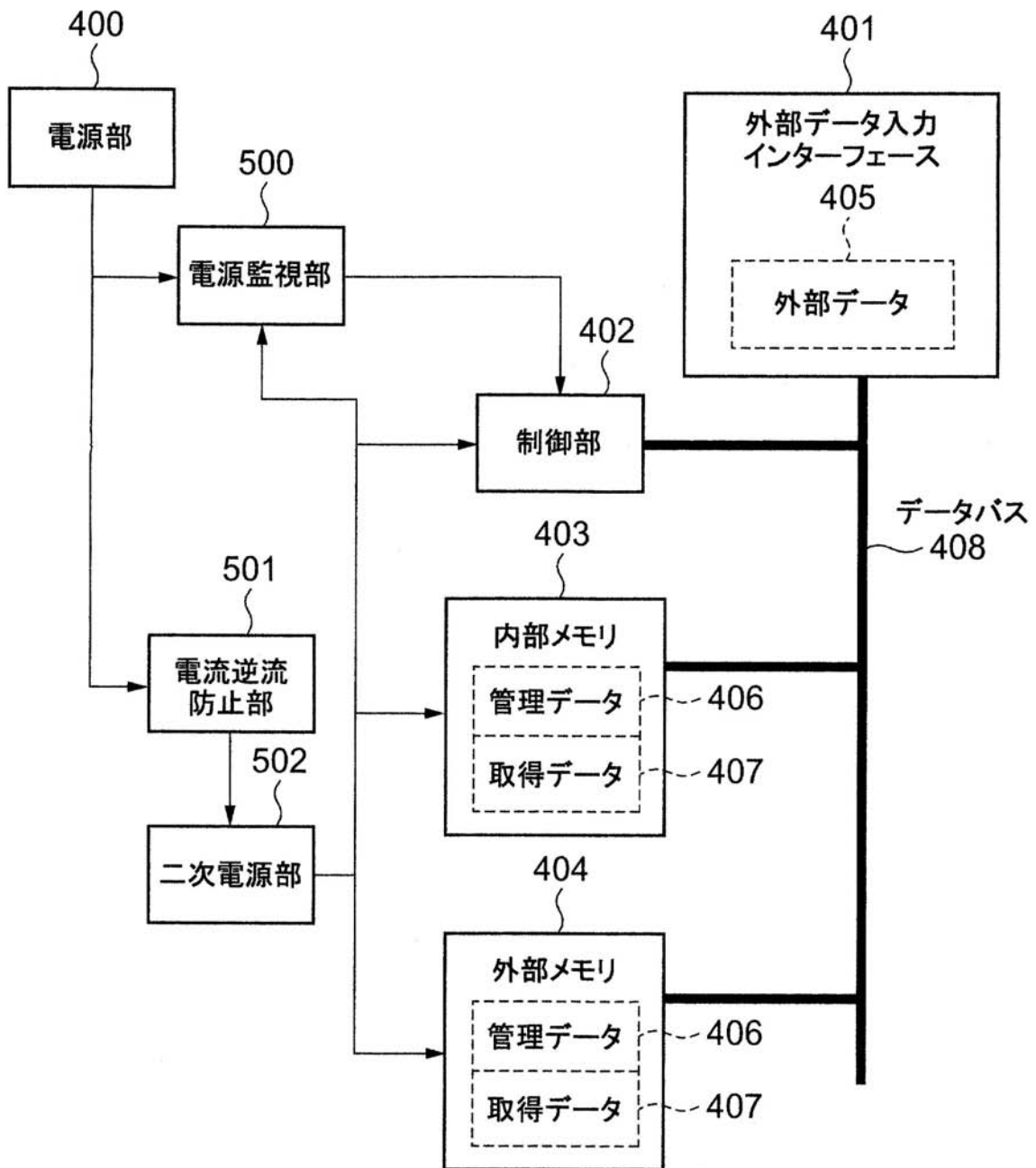
【 図 3 】



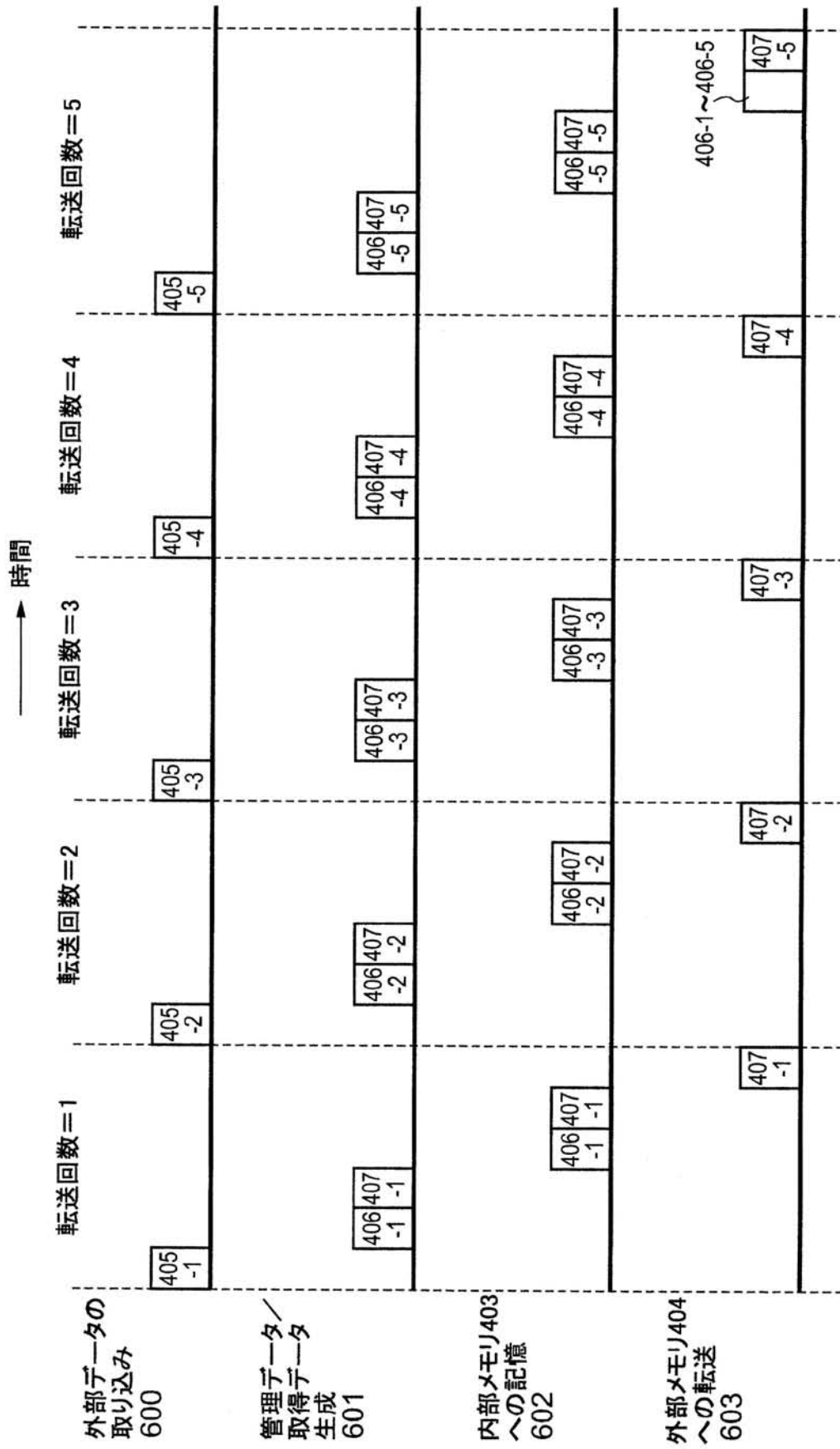
【図 4】



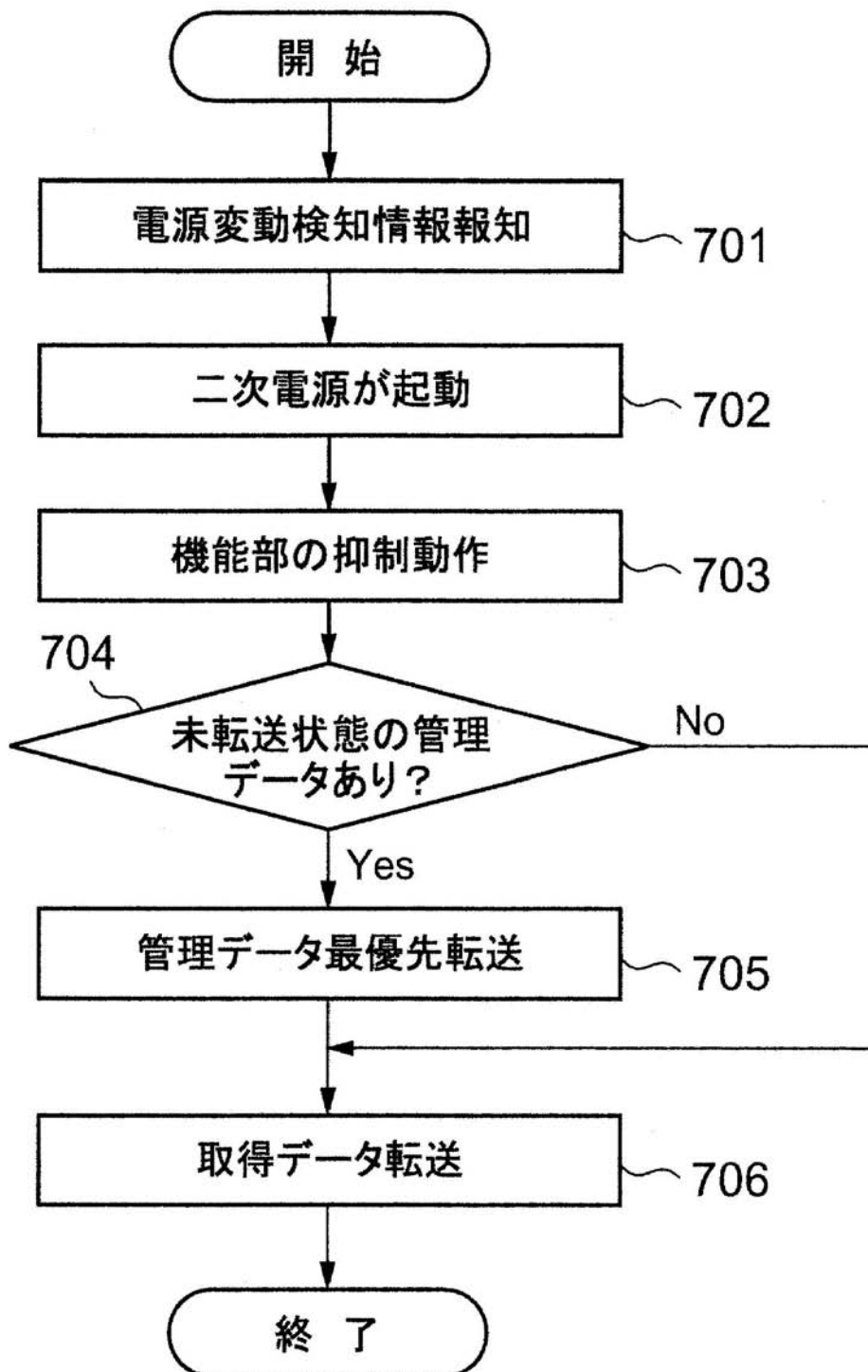
【図 5】



【図 6】



【図 7】



【 図 8 】

