

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 1 月 30 日(30.01.2014)



(10) 国際公開番号
WO 2014/017228 A1

- (51) 国際特許分類:
H01L 25/00 (2006.01) *H01L 23/12* (2006.01)
- (21) 国際出願番号: PCT/JP2013/066790
- (22) 国際出願日: 2013 年 6 月 19 日(19.06.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-165608 2012 年 7 月 26 日(26.07.2012) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者: 松本 充弘(MATSUMOTO, Mitsuhiro); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 高木 陽一(TAKAGI, Yoichi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 野村 忠志(NOMURA, Tadashi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 鎌田 明

彦(KAMADA, Akihiko); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 小川 伸明(OGAWA, Nobuaki); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 西田 憲正(NISHIDA, Kensei); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 梁瀬 右司, 外(YANASE, Yuji et al.); 〒5300047 大阪府大阪市北区西天満 5 丁目 1 番 1 9 号 高木ビル 4 階 Osaka (JP).

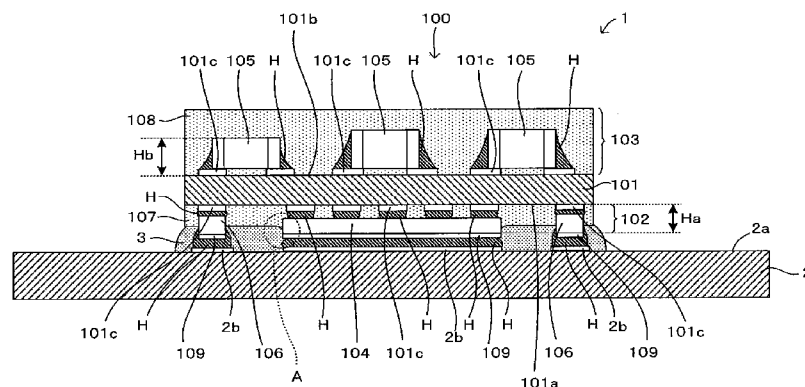
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: MODULE

(54) 発明の名称: モジュール

図 1



(57) Abstract: A low-profile module in which the component mounting density is increased to achieve high performance is provided. Despite achieving high performance in the module (100) by mounting components such as a semiconductor substrate (104) and chip components (105) on both main surfaces (101a, 101b) of a circuit board (101), by making the thickness (Ha) of a first component layer (102), which is formed by mounting the semiconductor substrate (104) alone face down on one main surface (101a) of the circuit board (101), thinner than the thickness of a second component layer (103), which is formed by mounting a plurality of chip components (105) on the other main surface (101b) of the circuit board (101), a low-profile module (100) in which the component mounting density is increased to achieve high performance can be provided.

(57) 要約: 部品実装密度が高められて高機能が図られると共に、低背化されたモジュールを提供する。配線基板 1 〇 1 の両主面 1 〇 1 a, 1 〇 1 b それぞれに半導体基板 1 〇 4 およびチップ部品 1 〇 5 等の部品が実装されることによりモジュール 1 〇 0 の高機能が図られているのにも関わらず、半導体基板 1 〇 4 のみが配線基板 1 〇 1 の一方主面 1 〇 1 a にフェイスダウン実装されることにより形成された第 1 の部品層 1 〇 2 の厚み Ha が、配線基板 1 〇 1 の他方主面 1 〇 1 b に複数のチップ部品 1 〇 5 が実装されて形成された第 2 の部品層 1 〇 3 の厚みよりも薄く形成されることにより、部品実装密度が高められて高機能が図られると共に、低背化されたモジュール 1 〇 0 を提供することができる。



WO 2014/017228 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： モジュール

技術分野

[0001] 本発明は、配線基板の両主面それぞれに部品が実装されて成るモジュールに関する。

背景技術

[0002] 従来、携帯電話や携帯情報端末等の情報通信端末に搭載されるモジュールとして、図6に示す従来のモジュール500のように、外部接続用の柱状の接続端子502（電極ポスト）が立設された配線基板501の一方主面上にフェイスダウン実装されて接続端子502に電氣的に接続された半導体基板503が樹脂層504に被覆されたものが知られている。このようなモジュール500は、例えば次のようにして形成される。すなわち、接続端子502が立設された配線基板501の一方主面上に半導体基板503がフェイスダウン実装された後、配線基板501の一方主面上に接続端子502および半導体基板503を被覆するように樹脂が充填されることにより樹脂層504が形成される。そして、接続端子502の上端面および半導体基板503の裏面が露出するように樹脂層504の上面が研磨または研削されることによりモジュール500が完成する。

先行技術文献

特許文献

[0003] 特許文献1：特開2002-343904号（段落0013、図1等参照）

発明の概要

発明が解決しようとする課題

[0004] ところで、近年、情報通信端末の小型、薄型化および高機能化が急速に進んでおり、情報通信端末に搭載されるモジュールとして、部品実装密度が高められることにより高機能化が図られると共に、高背化するのが抑制されたモジュールが要望されている。また、部品実装密度が高められてモジュール

の高機能化が図られた場合に、情報通信端末に搭載されたモジュールに実装された半導体基板に形成された所定の電気回路からの不要輻射がモジュールに実装された他の部品や、情報通信端末に搭載された他のモジュールなどに影響を与えるおそれがあるため、適切な対策が求められている。

[0005] 本発明は、上記した課題に鑑みてなされたものであり、部品実装密度が高められて高機能化が図られると共に、低背化されたモジュールを提供することを第1の目的とする。また、モジュールに実装された半導体基板からの不要輻射による影響を抑制することができる技術を提供することを第2の目的とする。

課題を解決するための手段

[0006] 上記した第1の目的を達成するために、本発明のモジュールは、配線基板の両主面それぞれに部品が実装されて成るモジュールにおいて、前記配線基板の一方主面に設けられ、該一方主面に前記部品として半導体基板のみがフェイスダウン実装されて形成された第1の部品層と、前記配線基板の他方主面に設けられ、該他方主面に複数の前記部品が実装されて形成された第2の部品層とを備え、前記第1の部品層の厚みが、前記第2の部品層の厚みよりも薄く形成されていることを特徴としている。

[0007] このように構成された発明では、配線基板の両主面それぞれに部品が実装されることにより部品実装密度が高められてモジュールの高機能化が図られている。その一方で、配線基板の一方主面に部品として半導体基板のみがフェイスダウン実装されることにより形成されて該一方主面に設けられた第1の部品層の厚みが、配線基板の他方主面に複数の部品が実装されることにより形成されて該他方主面に設けられた第2の部品層の厚みよりも薄く形成されている。

[0008] すなわち、配線基板の一方主面にフェイスダウン実装された半導体基板の裏面側が研磨または研削されても半導体基板の電気的特性が大きく変化することがないため、表面側に形成された所定の電気回路が損傷しないように当該半導体基板の裏面側を研磨または研削することにより半導体基板を薄くす

ることができる。そのため、配線基板の一方主面に設けられた第１の部品層は、部品として半導体基板のみがフェイスダウン実装されて形成されているので、第１の部品層の半導体基板の裏面側を研磨または研削して半導体基板を薄くすることにより第１の部品層の厚みを第２の部品層の厚みよりも薄く形成することができる。

[0009] したがって、配線基板の両主面それぞれに部品が実装されることにより高機能化が図られているのにも関わらず、半導体基板のみが配線基板の一方主面にフェイスダウン実装されることにより形成された第１の部品層の厚みが、配線基板の他方主面に複数の部品が実装されて形成された第２の部品層の厚みよりも薄く形成されることにより、部品実装密度が高められて高機能化が図られると共に、低背化されたモジュールを提供することができる。

[0010] また、前記第１の部品層の厚みが、前記配線基板の他方主面側に実装された前記各部品のうち該他方主面からの高さが最も低い前記部品の高さよりも薄くてもよい。

[0011] このように構成すれば、第１の部品層の厚みが、配線基板の他方主面側に実装された各部品のうち該他方主面からの高さが最も低い部品の高さよりも薄く形成されているため、さらに効果的にモジュールを低背化することができる。

[0012] また、上記した第２の目的を達成するために、本発明のモジュールは、前記第１の部品層は、前記配線基板の一方主面に立設されて該一方主面に実装された前記半導体基板に電氣的に接続された外部接続用の複数の柱状の接続端子を備え、前記複数の接続端子は、接地用の端子を含んでいることを特徴としている。

[0013] このように構成された発明では、第１の部品層は、配線基板の一方主面に立設されて該一方主面に実装された半導体基板に電氣的に接続された外部接続用の複数の柱状の接続端子を備えているが、複数の接続端子は接地用の端子を含んでおり、第１の部品層は第２の部品層より薄く形成されているので、外部接続用の各接続端子が第２の部品層に設けられた場合と比較すると、

各接続端子が短く形成されている。

[0014] したがって、接地用の端子を含む外部接続用の複数の接続端子が短く形成されることにより各接続端子の寄生インダクタンスが低減されるので、モジュールが外部のマザー基板等に搭載されたときの外部のグランド電極と半導体基板との電氣的な接続を強化することができる。また、モジュールが外部のマザー基板等に搭載された場合に、薄く形成された第1の部品層に備えられる半導体基板が、マザー基板とモジュールの配線基板との間に配置されて両基板が備えるグランド電極に近接配置されるので、半導体基板からの不要輻射がマザー基板および配線基板のグランド電極に吸収されやすく、モジュールに実装された半導体基板からの不要輻射による影響を抑制することができる。

[0015] また、前記両主面に実装された前記各部品のうち、前記配線基板の一方主面に実装された前記半導体基板の平面視における面積が他の前記各部品の平面視における面積と比べて最も大きくなるようにするとよい。

[0016] このように構成すると、配線基板の一方主面に設けられた第1の部品層が他方主面に設けられた第2の部品層よりも薄く形成されているが、薄く形成された第1の部品層が備える半導体基板の平面視における面積が他の各部品の平面視における面積と比べて最も大きく形成されているので、配線基板が反ることによりモジュールに反りが生じるのを防止することができる。

[0017] また、前記第1の部品層は、前記配線基板の一方主面側の前記半導体基板の裏面が露出するように前記半導体基板の側面を被覆して該一方主面に設けられた第1の樹脂層を備え、前記第2の部品層は、前記配線基板の他方主面側の前記各部品を被覆して該他方主面に設けられた第2の樹脂層を備え、前記第1の樹脂層を形成する樹脂の線膨張係数が、前記第2の樹脂層を形成する樹脂の線膨張係数よりも大きいとよい。

[0018] このように構成すれば、第1の部品層が備える第1の樹脂層は、第2の部品層が備える第2の樹脂層よりも薄く形成されているが、第1の樹脂層が、第2の樹脂層を形成する樹脂よりも線膨張係数が大きい樹脂により形成され

ることにより、厚みの薄い第１の樹脂層の収縮力の大きさと、厚みの厚い第２の樹脂層の収縮力の大きさととの差を小さくすることができるので、モジュールに樹脂の収縮に起因した反りが生じるのを抑制することができる。

[0019] また、前記配線基板の一方主面に対向する前記半導体基板の表面に所定の電気回路が形成されており、前記配線基板の他方主面側の前記各部品には、セラミック積層チップ部品が含まれているとよい。

[0020] このように構成すると、配線基板の他方主面側の各部品には、研磨または研削等して薄くすることができないセラミック積層チップ部品が含まれており、第２の部品層の厚みを該チップ部品の高さよりも薄く形成することができないが、部品として半導体基板のみが実装されて形成された第１の部品層の厚みを第２の部品層の厚みよりも薄く形成することにより、低背化された実用的なモジュールを提供することができる。

発明の効果

[0021] 本発明によれば、半導体基板のみが配線基板の一方主面にフェイスダウン実装されることにより形成された第１の部品層の厚みが、配線基板の他方主面に複数の部品が実装されて形成された第２の部品層の厚みよりも薄く形成されることにより、部品実装密度が高められて高機能化が図られると共に、低背化されたモジュールを提供することができる。

図面の簡単な説明

[0022] [図１]本発明にかかるモジュールを備えるモジュール搭載装置を示す図である。

[図２]図１のモジュール搭載装置が備えるモジュールの製造方法を示す図であって、（ａ）～（ｅ）はそれぞれ異なる状態を示す。

[図３]接続端子の一例を示す要部拡大図である。

[図４]接続端子の他の例を示す要部拡大図である。

[図５]モジュールの変形例を示す図である。

[図６]従来のモジュールの断面図である。

発明を実施するための形態

[0023] 本発明の一実施形態について図1～図3を参照して説明する。図1は本発明にかかるモジュールを備えるモジュール搭載装置を示す図であり、図2は図1のモジュール搭載装置が備えるモジュールの製造方法を示す図であって、(a)～(e)はそれぞれ異なる状態を示す。また、図3は接続端子の一例を示す要部拡大図である。

[0024] (モジュール搭載装置)

モジュール搭載装置1は、図1に示すように、マザー基板2と、マザー基板2に実装されたモジュール100と、マザー基板2とモジュール100との接続部を保護するために樹脂により形成されたアンダーフィル樹脂層3とを備え、携帯電話や携帯情報端末等の情報通信端末に搭載される。

[0025] マザー基板2は、接地用のグランド電極を含む配線パターン(図示省略)がその内部に設けられており、配線パターンは、マザー基板2の実装面2aに形成された実装用電極2bにビア導体(図示省略)等を介して接続されている。また、マザー基板2は、ガラスエポキシ樹脂や液晶ポリマー等の樹脂材料や、セラミック材料などの一般的な基板形成用の材料により形成される。また、配線パターンおよびビア導体は、AgやCu、Au等の導電材料により形成されており、配線パターンがビア導体等で接続されることにより各種の電気回路がマザー基板2内に形成されていてもよい。

[0026] また、モジュール100は、外部接続用の接続端子106の先端面および半導体基板104の裏面に形成された金属膜109がマザー基板2の実装用電極2bにはんだHを用いて接続されることにより実装面2aに実装されている。なお、この実施形態では、半導体基板104の裏面に形成された金属膜109は、マザー基板2に設けられた電極に接続された実装用電極2bにはんだHにより接続されている。

[0027] アンダーフィル樹脂層3は、マザー基板2の実装面2aに実装されたモジュール100とマザー基板2との間の隙間に、例えばエポキシ樹脂が充填されることにより形成されている。

[0028] (モジュール)

モジュール2は、配線基板101の両主面101a, 101bそれぞれに半導体基板104やセラミック積層チップ部品105等の部品が実装されることにより、Bluetooth（登録商標）モジュールや無線LANモジュール、アンテナスイッチモジュールなどの高周波モジュールとして形成されるものであり、図1に示すように、配線基板101と、配線基板101の一方主面101aに設けられ、該一方主面101aに部品として半導体基板104のみがフェイスダウン実装されて形成された第1の部品層102と、配線基板101の他方主面101bに設けられ、該他方主面101bに複数のチップ部品105が実装されて形成された第2の部品層103とを備えている。

[0029] 配線基板101は、ガラスエポキシ樹脂や液晶ポリマー等の樹脂基板、セラミック（LTCC）基板、ガラス基板などの一般的な基板により構成されており、モジュール100の使用目的に応じて、配線基板101は、単層基板および多層基板のいずれに形成されてもよい。また、配線基板101の両主面101a, 101bには、部品等を実装するための複数の実装用電極101cが形成されており、各実装用電極101cは、配線基板101の内部にAgやCu、Au等の導電材料により設けられてグランド電極等を含む配線パターン（図示省略）とビア導体（図示省略）等を介して電氣的に接続されている。

[0030] なお、例えば、配線基板101がLTCC（Low Temperature Co-fired Ceramics）多層基板により形成される場合には、配線基板101は次のようにして形成される。すなわち、まず、アルミナおよびガラスなどの混合粉末が有機バインダおよび溶剤などと一緒に混合されたスラリーがシート状に形成されたセラミックグリーンシートが用意される。次に、このセラミックグリーンシートの所定位置にレーザー加工などにより形成されたビアホールにAgやCuなどを含む導体ペーストが充填されることにより層間接続用のビア導体が形成され、導体ペーストを用いた印刷により種々の配線パターンが形成される。そして、各セラミックグリーンシートが積層、圧着されて形成さ

れたセラミック積層体が約1000℃前後の低い温度で、所謂、低温焼成されることにより配線基板101が形成される。

[0031] 第1の部品層102は、配線基板101の一方主面101aに複数の棒状のCu等の金属部材が立設されることにより形成され、一方主面101aに実装された半導体基板104に電氣的に接続された外部接続用の柱状の複数の接続端子106を備え、各接続端子106の少なくとも1つは接地用の端子として形成されている。また、第1の部品層102が備える半導体基板104は、配線基板101の一方主面101aに対向する表面に図示省略された所定の電気回路が形成されることにより、RF信号やベースバンド信号を処理するシステムICを構成する。また、半導体基板104は、Si等の半導体ウェハが切り出されたベアチップ構造やウェハレベルチップサイズパッケージ(WL-CSP)構造を有し、配線基板101の一方主面101aにフェイスダウン実装されている。

[0032] また、第1の部品層102は、配線基板101の一方主面101aに実装された半導体基板104の裏面と、接続端子106の先端面とが露出するように該一方主面101aにエポキシ樹脂等の一般的なモールド用の樹脂が充填されることにより半導体基板104および接続端子106の側面を被覆して該一方主面101aに設けられた第1の樹脂層107を備えている。この実施形態では、図1に示すように、第1の樹脂層107は、半導体基板104の裏面側の端部と接続端子106の先端部とが露出するように、半導体基板104および接続端子106それぞれの側面の一部を被覆して形成される。すなわち、第1の樹脂層107は、半導体基板104の裏面側の端部と接続端子106の先端部が、それぞれ、第1の樹脂層107の表面から突出するように形成されている。

[0033] また、第1の樹脂層107の表面の半導体基板104の側面との接触部分は、図1中の点線で囲まれた領域Aに示すように、半導体基板104の側面の当該半導体基板104の裏面側の端縁から第1の樹脂層107に向けて裾広がりフィレット状に形成されている。また、半導体基板104の第1の

樹脂層 107 の表面から突出した部分の角部が面取りされている（図示省略）。

[0034] また、第 1 の樹脂層 107 から露出する半導体基板 104 の裏面および接続端子 106 の先端面には、Ni / Auめっきが施されることにより金属膜 109 が形成されている。また、この実施形態では、図 1 に示すように、配線基板 101 の一方主面 101 a に実装された状態での半導体基板 104 および接続端子 106 それぞれの一方主面 101 a からの高さが同じ高さ H_a （第 1 の部品層 102 の厚み）に形成されている。

[0035] 第 2 の部品層 103 は、配線基板 101 の他方主面 101 b にエポキシ樹脂等の一般的なモールド用の樹脂が充填されることにより各チップ部品 105 を被覆して該他方主面 101 b に設けられた第 2 の樹脂層 108 を備えている。また、チップコンデンサ、チップインダクタ、チップ抵抗等を含む各チップ部品 105 は、配線基板 101 の他方主面 101 b にはんだ H を用いた一般的な表面実装技術により実装されている。そして、この実施形態では、第 2 の樹脂層 108 は配線基板 101 の他方主面 101 b に実装された各チップ部品 105 を被覆して設けられているため、第 2 の樹脂層 108 の厚みが第 2 の部品層 103 の厚みとなるように構成されている。

[0036] また、この実施形態では、図 2 に示すように、第 2 の部品層 103 は、配線基板 101 の他方主面 101 b に実装された状態での該他方主面 101 b からの高さが異なる複数のチップ部品 105 を含んでいる。そして、第 1 の部品層 102 の厚み H_a が、配線基板 101 の他方主面 101 b に実装された各チップ部品 105 のうち該他方主面 101 b からの高さが最も低いチップ部品 105 の高さ H_b よりも薄くなるように形成されることにより、第 1 の部品層 102 の厚みが、第 2 の部品層 103 の厚みよりも薄く形成されている。

[0037] また、この実施形態では、配線基板 101 の両主面 101 a, 101 b に実装された各部品のうち、配線基板 101 の一方主面 101 a に実装された半導体基板 104 の平面視における面積が各チップ部品 105 の平面視にお

ける面積と比べて最も大きくなるように形成されている。このように構成すると、配線基板 101 の一方主面 101 a に設けられた第 1 の部品層 102 が他方主面 101 b に設けられた第 2 の部品層 103 よりも薄く形成されているが、薄く形成された第 1 の部品層 102 が備える半導体基板 104 の平面視における面積が他の各チップ部品 105 の平面視における面積と比べて最も大きく形成されており、半導体基板 104 は樹脂よりも硬いので、各樹脂層 107, 108 が硬化する際に収縮して配線基板 101 が反ることに起因したモジュール 100 の反りを抑制することができる。

[0038] また、この場合、第 1 の部品層 102 の第 1 の樹脂層 107 を形成する樹脂の線膨張係数を、第 2 の部品層 103 の第 2 の樹脂層 108 を形成する樹脂の線膨張係数よりも大きくするとよい。このように構成すれば、第 1 の部品層 102 が備える第 1 の樹脂層 107 は、第 2 の部品層 103 が備える第 2 の樹脂層 108 よりも薄く形成されているが、第 1 の樹脂層 107 が、第 2 の樹脂層 108 を形成する樹脂よりも線膨張係数が高い樹脂により形成されることにより、厚みの薄い第 1 の樹脂層 107 の硬化時の収縮力の大きさと、厚みの厚い第 2 の樹脂層 108 の硬化時の収縮力の大きさととの差が小さくなり、配線基板 101 を両主面 101 a, 101 b 側から引っ張る力のバランスを取ることができるので、各樹脂層 107, 108 それぞれを形成する樹脂が収縮することによるモジュール 100 に反りが生じるのを抑制することができる。

[0039] また、接続端子 106 の配線基板 101 の一方主面 101 a からの高さが、半導体基板 101 の一方主面 101 a からの高さよりも高くなるように接続端子 106 を形成してもよい。このように接続端子 106 を形成することにより、モジュール 100 をマザー基板 2 等を実装するときに、半導体基板 104 が邪魔にならず、モジュール 100 の実装性を向上することができる。

[0040] また、半導体基板 104 の配線基板 101 の一方主面 101 a からの高さが接続端子 106 の一方主面 101 a からの高さよりも高くなるように接続

端子 106 を形成してもよい。この場合には、モジュール 100 がマザー基板 2 に接続されたときの半導体基板 104 の裏面とマザー基板 2 の実装面 2a との距離が短くなるため、モジュール 100 から発生する熱を、マザー基板 2 に形成された面状のグランド電極（図示省略）等を介して放熱し易くなるので、モジュール 100 の放熱特性を向上することができる。また、マザー基板 2 の実装用電極 2b と接続端子 106 とがはんだ H により接続される場合には、マザー基板 2 と接続端子 106 との距離がマザー基板 2 と半導体基板 104 との距離よりも大きくなるため、マザー基板 2 と接続端子 106 との間にギャップを確保することができ、マザー基板 2 と接続端子 106 とを接合するはんだ H が押さえつけられることがなくなり、はんだ H が接合部分からはみ出しにくくなるので、隣接する接続端子 106 や実装用電極 2b とうしが溶融したはんだ H により短絡するのを防止することができる。

[0041] （モジュールの製造方法）

次に、モジュール 100 の製造方法の一例について説明する。

[0042] まず、図 2（a）に示すように、その内部に接地用のグランド電極等を形成する配線パターンが設けられると共に、この配線パターンとビア導体等を介して電氣的に接続された実装用電極 101c がその両主面 101a, 101b に設けられた配線基板 101 が準備される（配線基板準備工程）。次に、図 2（b）に示すように、配線基板 101 の両主面 101a, 101b に設けられた各実装用電極 101c のうち、それぞれ対応する実装用電極 101c に、半導体基板 104 および各チップ部品 105 と、接続端子 106 を形成する棒状の金属部材がはんだ H により表面実装される（部品実装工程）。なお、半導体基板 104 は、配線基板 101 の一方主面 101a の実装用電極 101c にフェイスダウンでフリップチップ実装され、各チップ部品 105 は、配線基板 101 の他方主面 101b に周知の表面実装技術により実装される。

[0043] 次に、図 2（c）に示すように、配線基板 101 の一方主面 101a に樹脂が充填されることにより半導体基板 104 および接続端子 106 を被覆す

る第1の樹脂層107が形成され、他方主面101bに樹脂が充填されることにより各チップ部品105を被覆する第2の樹脂層108が形成される（樹脂層形成工程）。具体的には、各樹脂層107、108は、ディスペンサーにより樹脂が充填されて形成されたり、トランスファーモールド技術やコンプレッションモールド技術を用いて形成されたり、配線基板101の両主面101a、101bが樹脂シートによりラッピングされることにより形成される。

[0044] 以上のように、図2（a）～図2（c）に示す工程（配線基板準備工程～樹脂層形成工程）により、半導体基板104および各チップ部品105が各樹脂層107、108それぞれに埋設され、柱状の接続端子106が配線基板101の一方主面101aに立設された状態で第1の樹脂層107内に配置されたモジュール素体が準備される（図2（c）参照）。

[0045] 次に、図2（d）に示すように、第1の樹脂層107の表面から半導体基板104の裏面側の端部と接続端子106の先端部が露出するように、モジュール素体の第1の樹脂層107の表面が研磨または研削されることにより樹脂の一部が除去される（除去工程）。なお、研磨により第1の樹脂層107の樹脂を除去する場合は、カップ砥石を使用したグラインド、遊離砥粒を使用したラップ研磨、サンドブラストにより除去工程が実行されるのが好ましい。すなわち、遊離砥粒の粒径や材質などを調整することにより、第1の部品層102から第1の樹脂層107を形成する樹脂を半導体基板104の裏面および接続端子106の先端面よりも優先的に研磨して除去することができる。したがって、半導体基板104の裏面側の端部および接続端子106の先端部が露出するように、半導体基板104および接続端子106それぞれの側面の一部を被覆する第1の樹脂層107を容易に配線基板101の一方主面101aに形成することができる。

[0046] また、除去工程により、半導体基板104の第1の樹脂層107の表面から突出した部分の角部が面取りされると共に、第1の樹脂層107の表面の半導体基板104の側面との接触部分は、半導体基板104の側面の当該半

導体基板 104 の裏面側の端縁から第 1 の樹脂層 107 に向けて裾広がりのフィレット状に形成される（図 1 中の領域 A 参照）。さらに、半導体基板 104 の裏面が研磨または研削されることにより、半導体基板 104 の裏面に凹凸が形成される。

[0047] ところで、半導体基板 104 の裏面の表面粗さ R_a の値が小さすぎると半導体基板 104 の裏面にめっき処理等により金属膜 109 を形成することが困難になり、表面粗さ R_a の値が大きすぎると半導体基板 104 が破損するおそれがあるため、半導体基板 104 の裏面の表面粗さ R_a が $0.1 \mu\text{m} \sim 15 \mu\text{m}$ の範囲となるように当該裏面を研磨または研削するのが好ましい。

[0048] また、この実施形態では、除去工程において、半導体基板 104 および接続端子 106 それぞれの配線基板 101 の一方主面 101a からの高さが同じになるように、第 1 の樹脂層 107 の表面と共に半導体基板 104 の裏面側の端部および接続端子 106 の先端部が研磨または研削される。そして、この実施形態では、配線基板 101 の一方主面 101a からの高さが最も高い半導体基板 104 および接続端子 106 の高さ H_a が、配線基板 101 の他方主面 101b からの高さが最も低いチップ部品 105 の高さ H_b よりも低くなるように、半導体基板 104 の裏面側の端部および接続端子 106 の先端部が研磨または研削される。

[0049] 次に、図 2 (e) に示すように、第 1 の樹脂層 107 の表面から露出した半導体基板 104 の裏面および接続端子 106 の先端面に、めっき処理やスクリーン印刷、蒸着等の一般的な手法により金属膜 109 が形成されることによりモジュール 100 が完成する（金属膜形成工程）。例えば、めっき処理により金属膜 109 が形成される場合には、まず、半導体基板 104 の裏面および接続端子 106 の先端面に Ni 層が形成され、形成された Ni 層上に Au 層が形成されることにより金属膜 109 が形成される。

[0050] なお、半導体基板 104 の裏面の金属膜 109 は、半導体基板 104 の裏面の全面に形成される必要はなく、少なくともその一部に形成されていればよい。また、半導体基板 104 の裏面の凹凸は必ずしも形成されている必要

はないが、半導体基板 104 の裏面に凹凸が形成されていると、凹凸が形成された裏面に金属膜 109 が形成されたときに、当該金属膜 109 にも凹凸が形成されるので、熱伝導率の高い金属膜 109 の表面積を増大させることができる。

[0051] そして、このようにして製造されたモジュール 100 が、配線基板 101 の一方主面 101 a がマザー基板 2 の実装面 2 a と対向するように配置されて、半導体基板 104 の裏面および接続端子 106 の先端面に形成された金属膜 109 と、マザー基板 2 の実装面 2 a に形成された実装用電極 2 b とがはんだ H により接続されることによりモジュール搭載装置 1 が製造される。

[0052] なお、半導体基板 104 および接続端子 106 それぞれの配線基板 101 の一方主面 101 a からの高さを必ずしも同じ高さにする必要はなく、それぞれの高さが異なるように半導体基板 104 の裏面側の端部および接続端子 106 の先端部を研磨または研削してもよい。この場合、例えば、研磨に使用する遊離砥粒の粒径や材質等を調整することにより、半導体基板 104 および接続端子 106 の一方主面 101 a からの高さを調整することができる。

[0053] 以上のように、上記した実施形態によれば、配線基板 101 の両主面 101 a, 101 b それぞれに半導体基板 104 およびチップ部品 105 等の部品が実装されることにより部品実装密度が高められてモジュール 100 の高機能化が図られている。その一方で、配線基板 101 の一方主面 101 a に部品として半導体基板 104 のみがフェイスダウン実装されることにより形成されて該一方主面 101 a に設けられた第 1 の部品層 102 の厚み H a が、配線基板 101 の他方主面 101 b に複数のチップ部品 105 が実装されることにより形成されて該他方主面 101 b に設けられた第 2 の部品層 103 の厚みよりも薄く形成されている。

[0054] すなわち、配線基板 101 の一方主面 101 a にフェイスダウン実装された半導体基板 104 はその表面側に所定の電気回路が形成されており、半導体基板 104 の裏面側が研磨または研削されても半導体基板 104 の電氣的

特性が大きく変化することがないため、半導体基板 104 の表面側に形成された電気回路が損傷しないように当該半導体基板 104 の裏面側を研磨または研削することにより半導体基板 104 を薄くすることができる。そのため、配線基板 101 の一方主面 101 a に設けられた第 1 の部品層 102 は、部品として半導体基板 104 のみがフェイスダウン実装されて形成されているので、第 1 の部品層 102 の半導体基板 104 の裏面側を研磨または研削して半導体基板 104 を薄くすることにより第 1 の部品層 102 の厚みを第 2 の部品層 103 の厚みよりも薄く形成することができる。

[0055] したがって、配線基板 101 の両主面 101 a, 101 b それぞれに半導体基板 104 およびチップ部品 105 等の部品が実装されることによりモジュール 100 の高機能化が図られているのにも関わらず、半導体基板 104 のみが配線基板 101 の一方主面 101 a にフェイスダウン実装されることにより形成された第 1 の部品層 102 の厚み H_a が、配線基板 101 の他方主面 101 b に複数のチップ部品 105 が実装されて形成された第 2 の部品層 103 の厚みよりも薄く形成されることにより、部品実装密度が高められて高機能化が図られると共に、低背化されたモジュール 100 を提供することができる。

[0056] また、第 1 の部品層 102 の厚み H_a が、配線基板 101 の他方主面 101 b 側に実装された各チップ部品 105 のうち該他方主面 101 b からの高さが最も低いチップ部品 105 の高さ H_b よりも薄く形成されているため、さらに効果的にモジュール 100 が低背化することができる。

[0057] また、第 1 の部品層 102 は、配線基板 101 の一方主面 101 a に立設されて該一方主面 101 a に実装された半導体基板 104 に電氣的に接続された外部接続用の複数の柱状の接続端子 106 を備えているが、複数の接続端子 106 は接地用の端子を含んでおり、第 1 の部品層 102 は第 2 の部品層 103 より薄く形成されているので、外部接続用の各接続端子 106 が第 2 の部品層 103 に設けられた場合と比較すると、各接続端子 106 が短く形成されている。

[0058] したがって、接地用の端子を含む外部接続用の複数の接続端子 106 が短く形成されることにより各接続端子 106 の寄生インダクタンスが低減されるので、モジュール 100 が外部のマザー基板 2 等に搭載されたときのグラウンド電極と半導体基板 104 との電氣的な接続を強化することができる。また、モジュール 100 が外部のマザー基板 2 等に搭載された場合に、薄く形成された第 1 の部品層 102 が備える半導体基板 104 が、マザー基板 2 とモジュール 100 の配線基板 101 との間に配置されて両基板 2, 101 が備えるグラウンド電極に近接配置されるので、半導体基板 104 からの不要輻射がマザー基板 2 および配線基板 101 のグラウンド電極に吸収されやすく、モジュール 100 に実装された半導体基板 104 からの不要輻射による影響を抑制することができる。さらに、上記した実施形態では、半導体基板 104 の裏面の金属膜 109 がはんだ H によりマザー基板 2 の実装用電極 2b に接続されてグラウンド電極に接続されているので、半導体基板 104 からの不要輻射による影響をより効果的に抑制することができる。

[0059] また、配線基板 101 の他方主面 101b 側の各セラミック積層チップ部品 105 は、半導体基板 104 と異なり研磨または研削等して薄くすることができないので、第 2 の部品層 103 の厚みを該チップ部品 105 の高さよりも薄く形成することができないが、部品として半導体基板 104 のみが実装されて形成された第 1 の部品層 102 の厚みを第 2 の部品層 103 の厚みよりも薄く形成することにより、低背化された実用的なモジュール 100 を提供することができる。

[0060] また、上記した実施形態では、棒状の金属部材が配線基板 101 の一方主面 101a にはんだ H により実装されることにより外部接続用の接続端子 106 が形成されている。そこで、一方主面 101a の実装用電極 101c に盛り付けるはんだ H の量を調整することにより、接続端子 106 が実装用電極 101c に実装される際に溶融したはんだ H が接続端子 106 の側面を濡れ上がるようにして、図 3 に示すように、接続端子 106 の側面を被覆するはんだ H が第 1 の樹脂層 107 の表面から露出するようにするとよい。この

ようにすると、外部接続用の接続端子 106 の平面視における面積を増大させることができ、はんだ H を用いたモジュール 100 とマザー基板 2 等との実装強度の向上を図ることができる。

[0061] また、モジュール 100 の配線基板 101 の一方主面 101 a 側において、半導体基板 104 の裏面側の端部と接続端子 106 の先端部が第 1 の樹脂層 107 の表面から突出して露出するように、半導体基板 104 および接続端子 106 それぞれの側面の一部を被覆する第 1 の樹脂層 107 が形成されているため、第 1 の樹脂層 107 を形成する樹脂よりも熱伝導率の高い半導体基板 104 の裏面側の端部および樹脂よりも熱伝導率の高い金属により形成された接続端子 106 の先端部の第 1 の樹脂層 107 の表面からの露出部分の表面積が増大するので、モジュール 100 の放熱特性の向上を図ることができる。

[0062] また、第 1 の樹脂層 107 の表面から半導体基板 104 の裏面側の端部が突出するように露出しているため、半導体基板 104 が樹脂に被覆されたモジュールと比較すると、モジュール 100 がマザー基板 2 に実装されたときに、半導体基板 104 の裏面とマザー基板 2 に設けられたグランド電極との距離が近くなるので、モジュール 100 が発生する熱がグランド電極を介して放熱され易くなるため、モジュール 100 の放熱特性が向上する。さらに、上記した実施形態では、半導体基板 104 の裏面の金属膜 109 がはんだ H によりマザー基板 2 の実装用電極 2 b に接続されてグランド電極に接続されているので、モジュール 100 が発生する熱をより効果的にグランド電極を介して放熱することができる。

[0063] また、接続端子 106 の先端部が第 1 の樹脂層 107 の表面から突出してモジュール 100 が形成されているため、接続端子 106 とマザー基板 2 の実装用電極 2 b とが接触し易くなるので、接続端子 106 とマザー基板 2 との接続性の向上を図ることができる。さらに、マザー基板 2 の実装面 2 a の実装用電極 2 b と接続端子 106 とがはんだ H により接続される際に、図 1 に示すように、溶融したはんだ H が接続端子 106 の先端部の側面に濡れ上

がった状態でフィレット状に硬化するので、はんだHにより接続されたモジュール100およびマザー基板2間の接続強度の向上を図ることができる。

[0064] また、半導体基板104の裏面側の端部および接続端子106の先端部が第1の樹脂層107の表面から突出してモジュール100が形成されているため、モジュール100がマザー基板2に実装されたときに、半導体基板104および接続端子106の周辺に、第1の樹脂層107の表面とマザー基板2の実装面2aとの間に挟まれた空間が形成される。したがって、モジュール100がマザー基板2に実装される際に溶融したはんだHは、接続端子106および半導体基板104の周辺に形成された空間に留まるので、従来のように、溶融したはんだHが密着した第1の樹脂層107および実装面2aの界面を伝わることにより隣接する接続端子106および実装用電極2bどうしが短絡するのを防止することができる。

[0065] また、モジュール100がマザー基板2に実装されたときに、第1の樹脂層107の表面とマザー基板2の実装面2aとの間に挟まれて形成される空間に、アンダーフィル樹脂層3を形成する樹脂を充填することができ、アンダーフィル樹脂層3と、モジュール100およびマザー基板2との接触面積を増大することができるので、モジュール100のマザー基板2に対する実装強度を向上することができる。

[0066] また、第1の樹脂層107の表面の半導体基板104の側面との接触部分が、半導体基板104の側面の当該半導体基板104の裏面側の端縁から第1の樹脂層107に向けて裾広がりのフィレット状に形成されているため、第1の樹脂層107の表面と半導体基板104との接触部分にかかる応力がフィレット状に形成された樹脂により分散されるので、第1の樹脂層107の半導体基板104からの剥離を防止できる。

[0067] また、半導体基板104の第1の樹脂層107の表面から突出した部分の角部が研磨または研削により面取りされているため、半導体基板104の割れや欠けを防止できる。

[0068] また、半導体基板104の裏面に凹凸が形成されているため、熱伝導率の

高い半導体基板 104 の第 1 の樹脂層 107 から露出した部分の表面積が増大し、モジュール 100 の放熱特性を向上させることができる。また、第 1 の樹脂層 107 から露出した半導体基板 104 の裏面の少なくとも一部に金属膜 109 が形成されているため、半導体基板 104 よりも熱伝導率が高い金属膜 109 がヒートシンクとして機能することにより、モジュール 100 の放熱特性がさらに向上する。また、半導体基板 104 の裏面に形成された金属膜 109 をマザー基板 2 のグランド電極との接続用の電極として利用することにより、マザー基板 2 とモジュール 100 とを接続端子 106 および金属膜 109 を用いてはんだ H により接続することができるので、マザー基板 2 とモジュール 100 との接続強度の向上を図ることができる。

[0069] また、半導体基板 104 の裏面に形成された金属膜 109 の表面に凹凸が形成されているため、金属膜 109 の表面積が増大するので、さらにモジュール 2 の放熱特性を向上することができる。また、金属膜 109 をマザー基板 2 との接続用の電極として利用する場合に、マザー基板 2 との接続面積が増大するため、モジュール 100 とマザー基板 2 との接続強度の向上を図ることができる。

[0070] また、半導体基板 104 の裏面に金属膜 109 が形成されることにより、半導体基板 104 の裏面が保護されるため、半導体基板 104 が外力等により破損するのを防止することができる。

[0071] なお、本発明は上記した各実施形態に限定されるものではなく、その趣旨を逸脱しない限りにおいて、上記したものの以外に種々の変更を行なうことが可能であり、例えば、上記した実施形態では、棒状の金属部材を配線基板 101 にはんだ H により実装することにより接続端子 106 が形成されているが、図 4 に示す接続端子の他の例のように、配線基板 101 の一方主面 101a に半導体基板 104 を実装する前に、フォトリソグラフィを用いためっき処理により接続端子 106a を形成してもよい。このように構成すると、図 3 に示す接続端子 106 のようにはんだ H が接続端子 106 を濡れ上がることがなく、微細な径の接続端子 106a を高精度に形成することができる。

ので、接続端子 106a の配置間隔を狭くすることができる。また、半導体基板 104 が埋設された状態の第 1 の樹脂層 107 にレーザー加工等によりビア孔を形成し、形成されたビア孔に Ag や Cu 等の導電ペーストを充填したり、ビアフィルめっきを施すことにより接続端子を形成してもよい。

[0072] また、図 5 に示すモジュールの変形例のように、モジュール 100a の配線基板 101 の一方主面 101a に設けられた半導体基板 104 の裏面および接続端子 106 の先端面のみが露出するように第 1 の樹脂層 107 を形成することにより、第 1 の樹脂層 107 の表面、半導体基板 104 の裏面、接続端子 106 の先端面が同一面を成す、いわゆる面一状態に形成されてもよい。

[0073] また、配線基板 101 の一方主面 101a に複数の半導体基板 104 が実装されていてもよく、配線基板 101 の他方主面 101b にチップ部品 105 の他に他の電子部品や半導体基板が部品として実装されていてもよい。すなわち、配線基板 101 の一方主面 101a に、その裏面が研磨または研削可能な半導体基板 104 のみが部品として実装される構成であればよく、モジュール 100 の実装密度を高めて使用目的に応じた機能を備えるように、適宜、どのような部品が配線基板 101 に実装されてもよい。

[0074] また、配線基板 101 の一方主面 101a に形成される接続端子 106 の数は上記した例に限定されるものではなく、配線基板 101 の他方主面 101b にも接続端子 106 が形成されていてもよい。また、接続端子 106 は、必ずしも配線基板 101 の一方主面 101a に配置する必要はない。すなわち、接続端子 106 と半導体基板 104 とは、それぞれ配線基板 101 の異なる主面に配置してもよい。また、第 1 の部品層 102 の厚みが第 2 の部品層 103（第 2 の樹脂層 108）の厚みよりも薄く形成されていればよく、各樹脂層 107、108 は必ずしも配線基板 101 の両主面 101a、101b に設けられていなくともよい。

[0075] また、半導体基板 104 の裏面および接続端子 106 の先端面に必ずしも金属膜 109 が形成されている必要はなく、モジュール 100 の使用目的に

応じて金属膜 109 が形成されていればよい。また、半導体基板 104 と接続端子 106 とが、それぞれ配線基板の 101 の異なる主面に配置されている場合には、金属膜 109 が半導体基板 104 の裏面のみでなく第 1 の樹脂層 107 の周囲にも形成されることにより、金属膜 109 をモジュール 100 のシールド層として機能させることができる。また、マザー基板 2 とモジュール 100 との接続は、はんだ H によるものに限らず、例えば、導電性接着材を用いてマザー基板 2 とモジュール 100 とを電氣的に接続してもよい。また、上記した実施形態のように半導体基板 104 の裏面とマザー基板 2 の実装面 2 a とを必ずしもはんだ接続する必要はなく、半導体基板 104 の裏面とマザー基板 2 の実装面 2 a とが接触のみして配置されていてもよい。また、半導体基板 104 の裏面とマザー基板 2 の実装面 2 a とが離間して配置されていてもよい。

[0076] また、モジュール 100 の配線基板 101 の両主面 101 a, 101 b への各部品の実装方法ははんだ H を利用した方法に限らず、超音波振動技術やプラズマ等による表面活性化技術を利用した実装方法により各部品を配線基板 101 に実装するようにしてもよい。

産業上の利用可能性

[0077] 本発明は、配線基板の両主面それぞれに部品が実装されて成るモジュールに広く適用することができる。

符号の説明

[0078] 100, 100 a モジュール
101 配線基板
101 a 一方主面
101 b 他方主面
102 第 1 の部品層
103 第 2 の部品層
104 半導体基板（部品）
105 セラミック積層チップ部品（部品）

106, 106a 接続端子

107 第1の樹脂層

108 第2の樹脂層

請求の範囲

- [請求項1] 配線基板の両主面それぞれに部品が実装されて成るモジュールにおいて、
- 前記配線基板の一方主面に設けられ、該一方主面に前記部品として半導体基板のみがフェイスダウン実装されて形成された第1の部品層と、
- 前記配線基板の他方主面に設けられ、該他方主面に複数の前記部品が実装されて形成された第2の部品層とを備え、
- 前記第1の部品層の厚みが、前記第2の部品層の厚みよりも薄く形成されている
- ことを特徴とするモジュール。
- [請求項2] 前記第1の部品層の厚みが、前記配線基板の他方主面側に実装された前記各部品のうち該他方主面からの高さが最も低い前記部品の高さよりも薄いことを特徴とする請求項1に記載のモジュール。
- [請求項3] 前記第1の部品層は、前記配線基板の一方主面に立設されて該一方主面に実装された前記半導体基板に電氣的に接続された外部接続用の複数の柱状の接続端子を備え、
- 前記複数の接続端子は、接地用の端子を含んでいることを特徴とする請求項1または2に記載のモジュール。
- [請求項4] 前記両主面に実装された前記各部品のうち、前記配線基板の一方主面に実装された前記半導体基板の平面視における面積が他の前記各部品の平面視における面積と比べて最も大きいことを特徴とする請求項1ないし3のいずれかに記載のモジュール。
- [請求項5] 前記第1の部品層は、前記配線基板の一方主面側の前記半導体基板の裏面が露出するように前記半導体基板の側面を被覆して該一方主面に設けられた第1の樹脂層を備え、
- 前記第2の部品層は、前記配線基板の他方主面側の前記各部品を被覆して該他方主面に設けられた第2の樹脂層を備え、

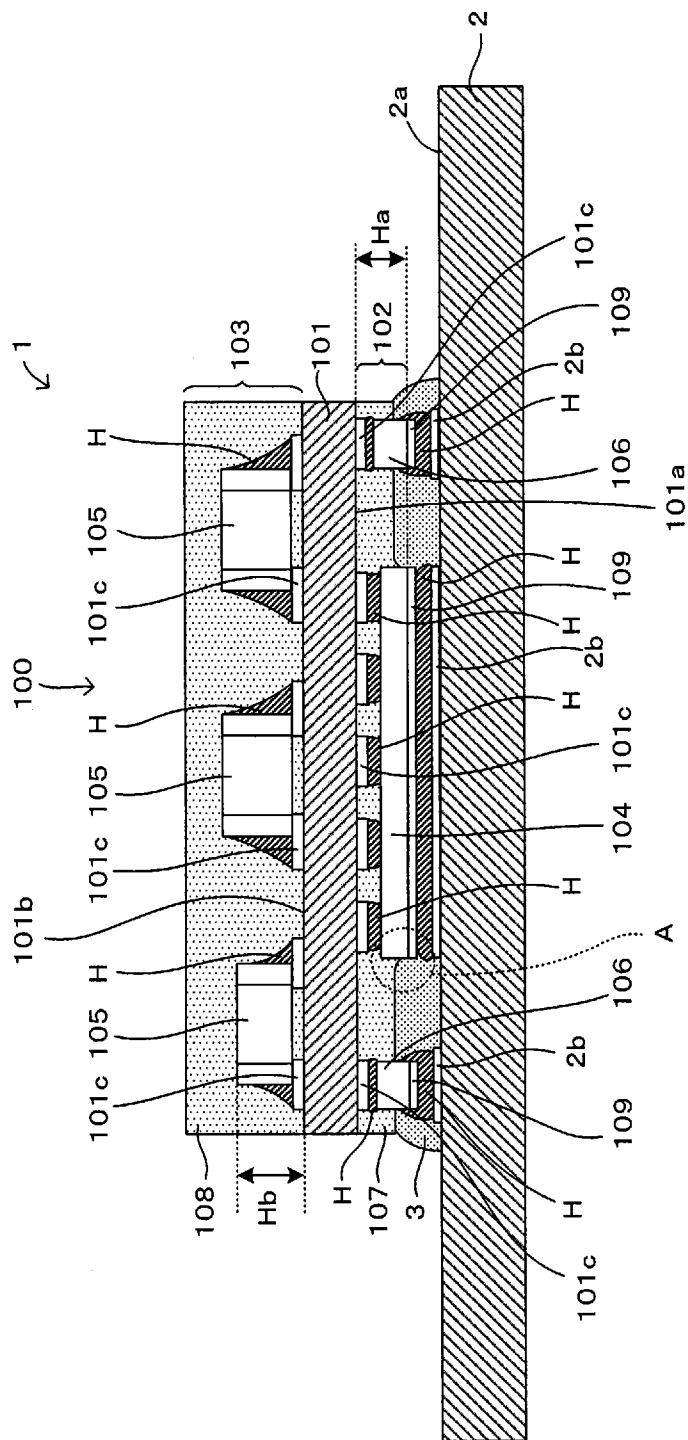
前記第 1 の樹脂層を形成する樹脂の線膨張係数が、前記第 2 の樹脂層を形成する樹脂の線膨張係数よりも大きいことを特徴とする請求項 1 ないし 4 のいずれかに記載のモジュール。

[請求項 6] 前記配線基板の一方主面に対向する前記半導体基板の表面に所定の電気回路が形成されており、

前記配線基板の他方主面側の前記各部品には、セラミック積層チップ部品が含まれていることを特徴とする請求項 1 ないし 5 のいずれかに記載のモジュール。

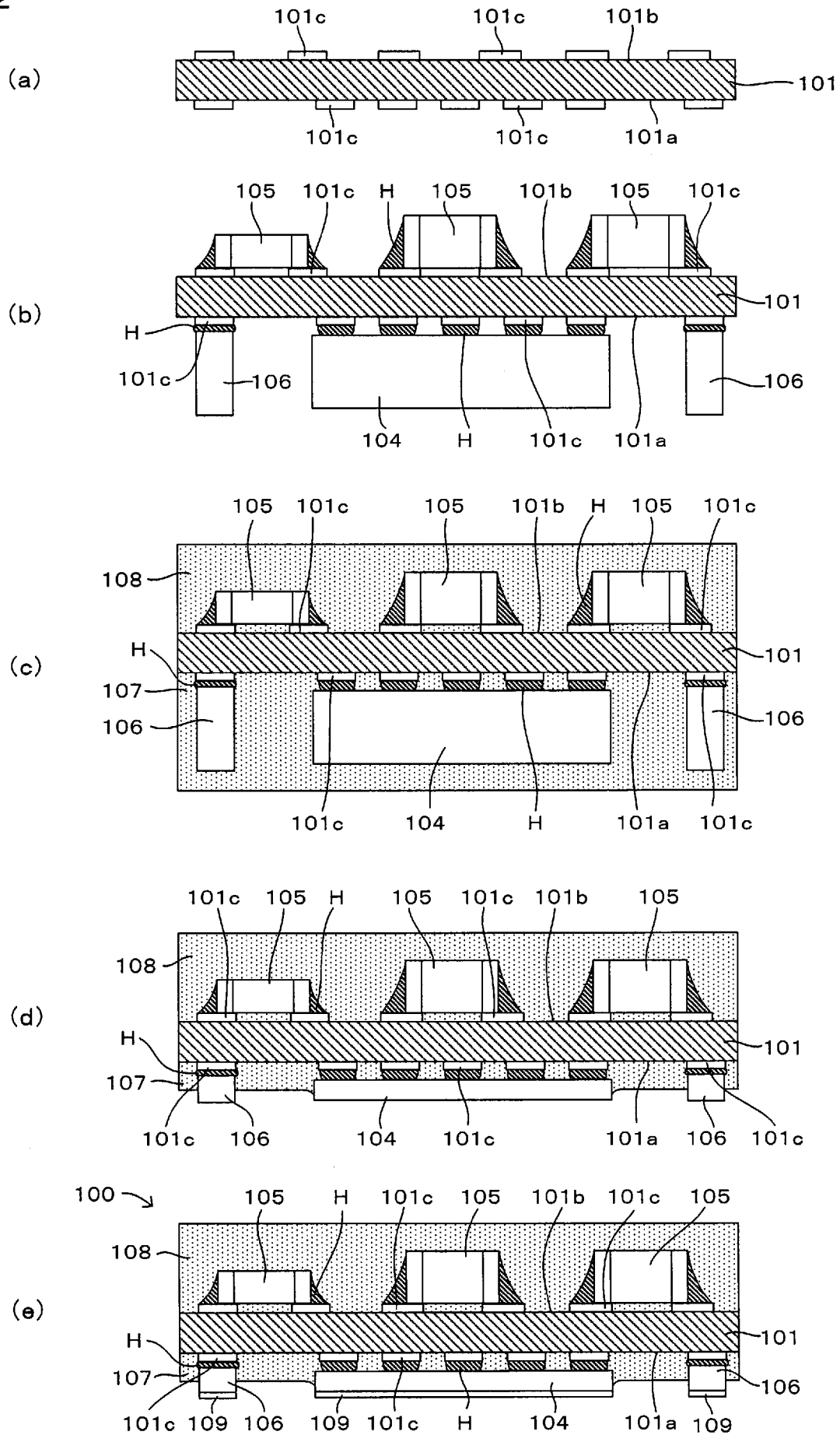
[図1]

图 1



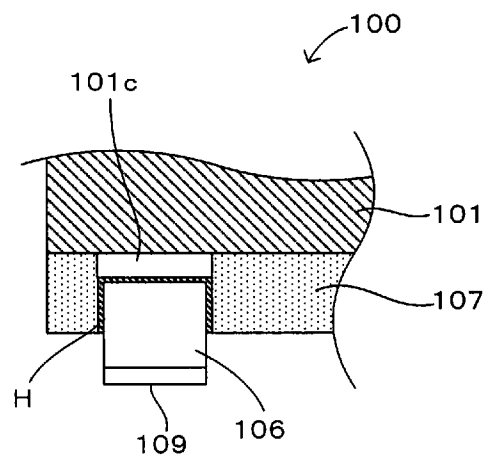
[図2]

図 2



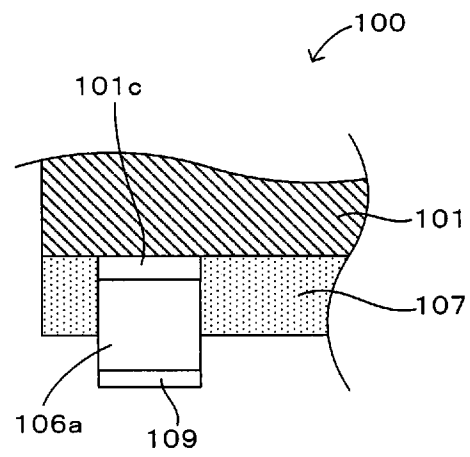
[図3]

図 3



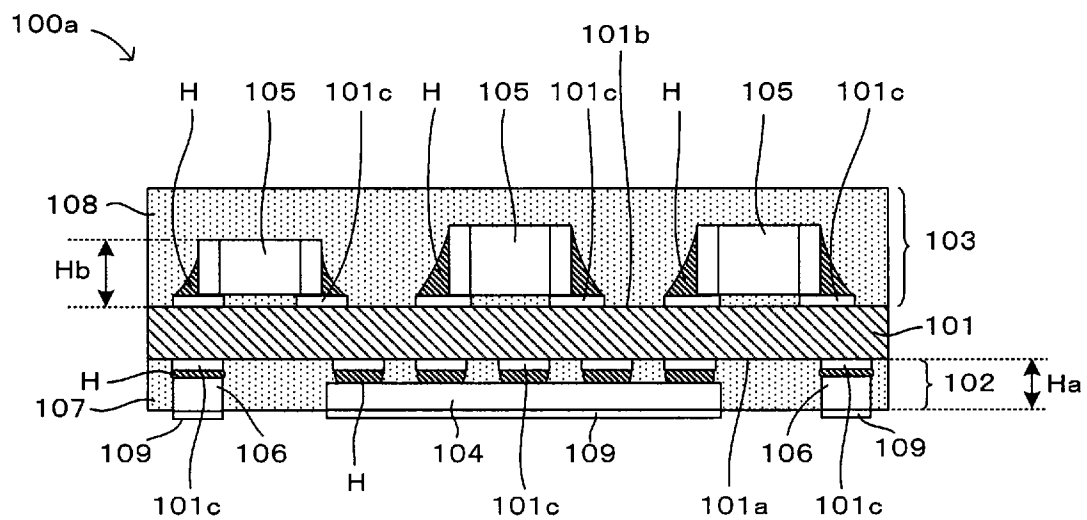
[図4]

図 4



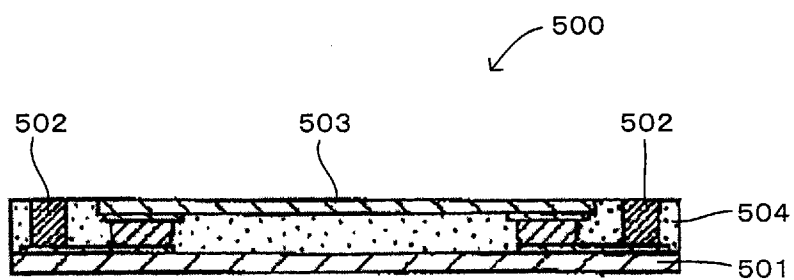
[図5]

図 5



[図6]

図 6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/066790

A. CLASSIFICATION OF SUBJECT MATTER

H01L25/00(2006.01) i, H01L23/12(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L25/00, H01L23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	WO 2011/030542 A2 (Murata Mfg. Co., Ltd.), 17 March 2011 (17.03.2011), paragraph [0038]; fig. 1 & US 2012/0176751 A1 & CN 102498755 A	1-2 6 3-5
Y	JP 2003-168870 A (NGK Spark Plug Co., Ltd.), 13 June 2003 (13.06.2003), paragraphs [0008], [0024] to [0025], [0036]; fig. 1 (Family: none)	6
A	WO 2010/041589 A1 (Murata Mfg. Co., Ltd.), 15 April 2010 (15.04.2010), paragraphs [0023] to [0025]; fig. 2 & JP 4711026 B & US 2011/0182039 A1	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
23 July, 2013 (23.07.13)

Date of mailing of the international search report
06 August, 2013 (06.08.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/066790

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2010/018708 A1 (Murata Mfg. Co., Ltd.), 18 February 2010 (18.02.2010), paragraphs [0037] to [0041]; fig. 5 to 6 & JP 5093353 B & CN 102119588 A	1-6
A	WO 2007/132612 A1 (Murata Mfg. Co., Ltd.), 22 November 2007 (22.11.2007), paragraphs [0005], [0057], [0077], [0093], [0112], [0133]; fig. 1, 14 & JP 4725817 B	1-6

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L25/00(2006.01)i, H01L23/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L25/00, H01L23/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2011/030542 A2（株式会社村田製作所）	1-2
Y	2011.03.17, 段落[0038], [図 1]	6
A	& US 2012/0176751 A1 & CN 102498755 A	3-5
Y	JP 2003-168870 A（日本特殊陶業株式会社） 2003.06.13, 段落【0008】，【0024】－【0025】，【0036】，【図 1】 （ファミリーなし）	6

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 3 . 0 7 . 2 0 1 3

国際調査報告の発送日

0 6 . 0 8 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

宮本 靖史

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

4 R

3 7 6 0

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2010/041589 A1 (株式会社村田製作所) 2010.04.15, 段落[0023]－[0025], [図 2] & JP 4711026 B & US 2011/0182039 A1	1-6
A	WO 2010/018708 A1 (株式会社村田製作所) 2010.02.18, 段落[0037]－[0041], [図 5]－[図 6] & JP 5093353 B & CN 102119588 A	1-6
A	WO 2007/132612 A1 (株式会社村田製作所) 2007.11.22, 段落[0005], [0057], [0077], [0093], [0112], [0133], [図 1], [図 14] & JP 4725817 B	1-6