

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294732

(P2005-294732A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷

H01L 21/268

F 1

H01L 21/268

テーマコード(参考)

5 F 1 4 O

H01L 21/263

H01L 21/263

F

H01L 21/336

H01L 29/78

F

H01L 29/78

301L

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号

特願2004-111043 (P2004-111043)

(22) 出願日

平成16年4月5日 (2004.4.5.)

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市トヨタ町1番地

(74) 代理人 110000110

特許業務法人快友国際特許事務所

(72) 発明者 金原 啓道

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

F ターム(参考) 5F140 AA24 AA39 AA40 AC22 AC40

BA01 BC17 BF01 BF04 BG08

BG12 BH15 BH21 BJ01 BJ05

BK03 BK06 BK11 BK20 BK29

CB01 CE18

(54) 【発明の名称】導電特性領域の作成方法

(57) 【要約】

【課題】 イオン注入法を利用して半導体基板内に導電特性領域を作成すると、イオン注入された不純物の拡散量が大きいために、微小な導電特性領域を局所的に作成することが困難であった。

【解決手段】 半導体基板内に周囲の導電特性から相違する導電特性を有する異導電特性領域を作成する方法である。半導体基板内の所定領域をレーザを利用して300～600℃の温度に局所的に加熱する工程を備えている。この加熱処理する工程によって局所領域に酸素ドナーを発生させ、この酸素ドナーの発生量に基づいて半導体基板内に微小な導電特性領域を作成することを特徴としている。

【選択図】 なし

【特許請求の範囲】**【請求項 1】**

半導体基板内に周囲の導電特性から相違する導電特性を有する異導電特性領域を作成する方法であり、

半導体基板の所定領域を300～600 の温度に局所的に加熱する工程を備えていることを特徴とする異導電特性領域の作成方法。

【請求項 2】

半導体基板内に周囲の導電特性から相違する導電特性を有する異導電特性領域を作成する方法であり、

半導体基板の所定領域を含むより広範な領域を300～600 の温度に加熱する工程と、 10

その後に半導体基板の所定領域を700 以上の温度に局所的に加熱する工程を備えていることを特徴とする異導電特性領域の作成方法。

【請求項 3】

前記の局所的加熱工程では、電子ビーム又はレーザを半導体基板の所定領域に照射することを特徴とする請求項 1 又は 2 の異導電特性領域の作成方法。

【請求項 4】

半導体基板の表面に沿って、n 型高濃度領域と、p 型ボディ領域と、両領域間に介在する n 型低濃度導電特性領域を備えた半導体装置の製造方法であり、

p 型半導体基板の n 型低濃度導電特性領域を作成する領域を300～600 の温度に局所的に加熱する工程を備えていることを特徴とする半導体装置の製造方法。 20

【請求項 5】

半導体基板の表面に沿って、p 型高濃度領域と、n 型ボディ領域と、両領域間に介在する p 型低濃度導電特性領域を備えた半導体装置の製造方法であり、

p 型半導体基板の p 型低濃度導電特性領域を作成する領域を含むより広範な領域を300～600 の温度に加熱する工程と、

その後に p 型低濃度導電特性領域を作成する領域を700 以上の温度に局所的に加熱する工程を備えていることを特徴とする半導体装置の製造方法。

【請求項 6】

半導体基板内に酸素ドナー濃度が $1 \times 10^{12} \text{ cm}^{-3}$ 以上である局所領域が形成されていることを特徴とする半導体装置。 30

【請求項 7】

第1導電型の導電特性領域内に第2導電型の局所領域が形成されており、その第2導電型の局所領域の厚みが50nm以下であることを特徴とする半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体基板内に周囲の導電特性から相違する微小な導電特性領域を作成する技術に関する。また、微小な導電特性領域を備える半導体装置に関する。本明細書でいう導電特性とは、n 型、p 型の導電型、さらにはその導電型領域の実質的な不純物量の違いを含めた特性のことをいう。同一の導電型であってもその実質的な不純物量が異なれば、その導電特性は相違しているという。なお、本明細書では、酸素ドナーも不純物の一つに含まれる。 40

【背景技術】**【0002】**

半導体装置が小型化されるとその機能の向上や消費電力の低減化などに有効なことから、半導体装置の小型化への要求は強い。半導体装置の小型化を実現するためには、その半導体装置内に形成されている導電特性領域を微小に作成する製造技術が必須である。また、現状の半導体装置のサイズであっても、半導体装置の耐圧やオン抵抗の改善を図るために、半導体装置内に微小な導電特性領域を局所的に作成する技術が要望されている。いずれも微小な導電特性領域を作成することが重要である。 50

あるいは、半導体基板にセンサ素子などが形成されたマイクロ構造体が知られている。この種の構造体の微小化を図る場合にも、微小な導電特性領域を局所的に作成する技術が重要である。

【0003】

微小な導電特性領域が局所的に形成されている半導体装置の一例として、LDD (Lightly Doped Drain)構造を備える半導体装置が知られている。LDD構造とは、半導体基板の表面に沿って形成されるn型高濃度ドレイン領域とp型ボディ領域の間に介在するn型の低濃度の導電特性領域のことを言う。必要であれば、n型高濃度ソース領域とp型ボディ領域の間にもn型の低濃度の導電特性領域を介在させてもよく、この構造もLDD構造と称する場合がある。このn型高濃度ドレイン領域とp型ボディ領域の界面近傍には電界が集中し易い。LDD構造とは、その電界の集中し易い領域のみを局所的に濃度を薄くすることで電界集中を緩和して耐圧を向上させる技術である。このLDD構造は、電界の集中し易い箇所に一致して形成されると耐圧の向上に有効であるが、このLDD構造がその周辺にまで大きく形成されてしまうと、オン抵抗の増大などの原因となり問題である。

【0004】

このLDD構造は半導体基板の所定領域に対して不純物をイオン注入した後に、高温のアニール工程を実施して注入した不純物を拡散させて形成される。不純物をイオン注入すると、その箇所に結晶欠陥が生じる。したがって、この結晶欠陥を回復するために、通常は800℃以上のアニール工程を実施する必要があり、このアニール工程が不十分だとリーケ電流などの原因となる。そのため、イオン注入を利用する製造方法では高温でのアニール工程が必須である。しかしながら、この高温のアニール工程を実施すると、注入された不純物は等方的に広く拡散するために微小な導電特性領域を形成するのが困難という問題がある。

特許文献1では、ランプアニールを利用し、短時間の高温処理を施すことで過度な拡散を抑制する技術を報告しているが、この技術を利用したとしても微小な導電特性領域を形成するのには限界がある。したがって、イオン注入法とは異なる方法により微小な導電特性領域を形成する製造技術の開発が望まれている。

【特許文献1】特開平9-14857号公報（その公報の図1参照）

【発明の開示】

【発明が解決しようとする課題】

【0005】

上述したように、LDD構造のような微小な導電特性領域を半導体基板内に局所的に形成するためには、現状のイオン注入法ではその微小化に限界がある。また、微小な導電特性領域を局所的に形成するのみならず、半導体装置自体の小型化を実現するためにも、現状のイオン注入法ではその実現が困難と言える。また、各種のセンサ素子を備えたマイクロ構造体などの微小化を図るにも、微小な導電特性領域を作成する技術が望まれている。

本発明の一つの目的は、イオン注入法とは異なる手法を用いて、微小な導電特性領域を作成する製造方法の提供である。他の一つの目的は、その製造方法によって具現化される半導体装置を提供することである。

【課題を解決するための手段】

【0006】

本発明は、半導体基板を低温(300~600℃)で加熱処理したときに、その半導体基板内に発生する酸素ドナー(サーマルドナー)を利用して導電特性領域を作成する手法に立脚している。酸素ドナーとは、結晶格子間に存在している酸素原子が数個集まって一個の電子を放出する現象である。電子の数が増大するために、その半導体基板は実質的にn型化していく。

従来から、チョコラルスキ(Czochralski;CZ)法で作成された半導体基板(単結晶シリコンウェハ)には、石英るつぼ中の溶解シリコンを引き上げる過程で、その石英るつぼから溶出した酸素が単結晶シリコンの格子間に侵入することが知られていた。しかしながら、この酸素が進入した状態で従来の半導体装置の製造プロセスを経由すると、半導体基板が

さまざまな熱処理工程に曝されることから、発生する酸素ドナーによって半導体基板内の不純物濃度が変動する事態が頻発する。したがって、従来は製造プロセスを経由する前にドナーキリング(Donor Killing)工程を実施して、結晶格子間に侵入している酸素が除去された半導体基板を利用して半導体装置を製造していた。

本発明者らは、上記の現象に着眼するとともに、従来とは全く異なる発想から本発明を創作したのである。この酸素ドナーが発生する現象を積極的に利用することで導電特性領域を作成しようとするのである。即ち、結晶格子間に酸素が侵入した状態の半導体基板を敢えて利用して、その半導体基板に酸素ドナーを発生させて導電特性領域を作成するのである。

【0007】

本発明は、半導体基板内に周囲の導電特性から相違する導電特性を有する異導電特性領域を作成する製造方法に具現化される。

本発明の一つの異導電特性領域を作成する製造方法は、半導体基板内の所定領域を300～600の温度に局所的に加熱する工程を備えていることを特徴としている。

本発明で利用される半導体基板は、ドナーキリング工程を実施していない半導体基板や、あるいはドナーキリング工程を実施した後に半導体基板内に酸素を侵入させる処理を施したもの用いてもよい。

図1に、半導体基板を430～480で加熱したときの処理時間と、発生する酸素ドナー量の関係を示す。酸素ドナーは、処理時間に対して一定の関係で増加していることが分かる。なお、加熱温度が300～600の範囲内であれば、各処理温度における時間当たりの酸素ドナーの発生量は異なるが、処理時間に対して一定の関係で酸素ドナー量が増加することに変わりはない。

上記の製造方法によると、例えば、その不純物濃度が $1 \times 10^{12} \text{ cm}^{-3}$ のp型の半導体基板に対して、加熱処理を実行して酸素ドナーを $1 \times 10^{12} \text{ cm}^{-3}$ 以上発生させたとすると、その半導体基板は実質的にn型の導電特性領域となる。つまり、発生する酸素ドナーがn型不純物と同様の作用をして、もともと存在していたp型不純物を相殺することになる。これによりp型の半導体基板がn型の導電特性領域に反転することになる。

なお、加熱温度と処理時間を調整して発生する酸素ドナー量を調整すれば、p⁺型の半導体基板をp⁻型の導電特性領域に変化させたり、あるいはn⁻型の半導体基板をn⁺型の導電特性領域に変化させたり、あるいは、もともと存在していたp型不純物と同等の酸素ドナーを発生させて実質的にi型の導電特性領域を形成することもできる。

この製造方法によると、加熱処理された領域で発生する酸素ドナーが、その周囲の領域へ拡散するという現象がほとんど起きないことから、加熱処理された領域のみを実質的にn型、またはp型、またはi型の微小な導電領域に変化させることができる。

【0008】

本発明の他の一つの異導電特性領域を作成する製造方法は、半導体基板内の所定領域を含むより広範な領域を300～600の温度に加熱する工程を有している。その工程が実施された後に、半導体基板内の所定領域を700以上の温度に局所的に加熱する工程を有している。

図2に、半導体基板を700で加熱処理したときの処理時間と、半導体基板内の酸素ドナー量の関係を示している。この結果では、処理時間が0のときにすでに半導体基板内には約 $1 \times 10^{16} \text{ cm}^{-3}$ の酸素ドナーが存在している。つまり、この結果は半導体基板を300～600の温度で一旦加熱処理して約 $1 \times 10^{16} \text{ cm}^{-3}$ の酸素ドナーを発生させた後に、700の高温で加熱処理したときの結果である。酸素ドナーは700という高温になると処理時間と一定の関係で減少することが分かる。

この現象から、例えば、p型の半導体基板の全体を300～600の温度に加熱する工程によりn型に一旦変化させた後に、所定領域のみを700以上の温度で局所的に加熱する工程を実行してその局所領域の酸素ドナーを消失させ、p型の導電特性領域に再度戻すという製造方法が可能であることが分かる。したがって、p型の導電特性領域を微小に作成可能であることが分かる。

10

20

30

40

50

同様に、p型の半導体基板の全体をp⁻型に一旦変化させた後に、所定領域のみを高温で加熱処理することで微小なp⁺型の導電特性領域を作成してもよいし、n型の半導体基板の全体をn⁺型に一旦変化させた後に、所定領域のみを高温で加熱処理することで微小なn⁻型の導電特性領域を作成してもよく、あるいはi型の微小な導電特性領域を作成してもよい。

【0009】

局所的加熱工程では、電子ビーム又はレーザを半導体基板の所定領域に局所的に照射することが好ましい。

電子ビームやレーザ装置を利用すると、半導体基板内の所定領域のみを局所的に加熱することが容易である。製造方法が簡単化される。

【0010】

本発明をMOSFET、IGBT、サイリスタなどの半導体装置の製造方法に適用すると好適である。

本発明の一つの半導体装置の製造方法は、半導体基板の表面に沿って、n型高濃度領域と、p型ボディ領域と、両領域間に介在するn型低濃度導電特性領域を備える半導体装置の製造方法に具現化される。本発明の製造方法の特徴は、この半導体装置のp型半導体基板のn型低濃度導電特性領域を作成する領域を300～600 の温度に局所的に加熱する工程を備えていることである。

この製造方法を実施すると、n型高濃度領域とp型ボディ領域の両領域間であって電界の集中し易い箇所のみに、n型低濃度導電特性領域を容易に作成することができる。オン抵抗などの他の特性を劣化させることなく、耐圧を向上させることができる。

【0011】

本発明の他の一つの半導体装置の製造方法は、半導体基板の表面に沿って、p型高濃度領域と、n型ボディ領域と、両領域間に介在するp型低濃度導電特性領域を備える半導体装置の製造方法に具現化される。本発明の製造方法の特徴は、この半導体装置のp型半導体基板のp型低濃度導電特性領域を作成する領域を含むより広範な領域を300～600 の温度に加熱する工程を備えている。その後にp型手濃度特性領域を作成する領域を700 以上の温度に局所的に加熱する工程を備えていることである。

この製造方法を実施すると、p型高濃度領域とn型ボディ領域の両領域間であって電界の集中し易い箇所のみに、p型低濃度導電特性領域を容易に作成することができる。オン抵抗などの他の特性を劣化させることなく、耐圧を向上させることができる。

【0012】

本発明の技術思想が利用された半導体装置には、半導体装置自体にその特徴が現れている。即ち、半導体基板内に酸素ドナー濃度が $1 \times 10^{12} \text{ cm}^{-3}$ 以上である局所領域が形成されていることを特徴としている。

従来の半導体装置は、ドナーキリング工程を実施しているために、その半導体基板内の結晶格子間に酸素原子がほとんど存在していない。したがって、さまざまな熱処理工程を経た後であっても、その半導体基板内の酸素ドナー濃度が少なくとも $1 \times 10^{12} \text{ cm}^{-3}$ 以上存在していない。

一方、本発明の製造方法を利用した半導体基板内には、必然的に酸素ドナー濃度が大きい局所領域が形成されており、この特徴は本発明を利用していない技術と明確に区別され得る。したがって、半導体基板内に少なくとも $1 \times 10^{12} \text{ cm}^{-3}$ 以上の酸素ドナーが存在していれば、本発明の技術思想が利用された半導体装置と言える。

【0013】

また、本発明の半導体装置を次のように特徴づけることもできる。

即ち、第1導電型の導電特性領域内に第2導電型の局所領域が形成されており、その第2導電型の局所領域の厚みが50nm以下であることを特徴としている。

従来のイオン注入法を利用して局所領域を形成すると、アニール工程による不純物の拡散によって、その局所領域の厚みは少なくとも50nm以上で形成されてしまう。この50nm以下の厚みの局所領域は、本発明の製造技術によって始めて具現化される範囲であり、従来

の半導体装置とは明確に区別することができる。

【発明の効果】

【0014】

本発明によると、半導体基板内に実質的にn型、またはp型、またはi型の微小な導電特性領域を作成する製造方法を提供することができる。また、その製造方法を利用して微小な導電特性領域を備える半導体装置を提供することができる。

【発明を実施するための最良の形態】

【0015】

最初に実施例の主要な特徴を列記する。

(第1実施形態) 加熱の工程は、加熱する温度とその処理時間に基づいて制御される。酸素ドナーの発生量は加熱の温度と処理時間によって制御可能である。また、その酸素ドナーを消失させる場合も、その加熱の温度と処理時間によって消失量を制御可能である。したがって、両者を制御することで、所望する導電特性領域を作成することができる。10

(第2実施形態) 半導体基板の所定領域を加温する手段として、レーザ装置や電子ビーム装置を用いて、その所定領域のみを加温することができる。あるいは、所定領域に開口部を有し、それ以外をマスク材で覆ってもよい。レーザ装置や電子ビーム装置を正確に走査しなくとも所定領域のみを加温することができる。あるいは、断熱性を有するマスク材を用いて、その開口部から露出する半導体基板のみに熱が加わるようにしてよい。

(第3実施形態) 隣接する導電特性領域の酸素ドナー濃度の差が $1 \times 10^{12} \text{ cm}^{-3}$ 以上である。酸素ドナーを利用する製造方法では、酸素ドナーを発生された導電特性領域とその周囲の導電特性領域、あるいは酸素ドナーを消失された導電特性領域とその周囲の導電特性領域には、酸素ドナーの濃度に必然的に差が生じる。この差は少なくとも $1 \times 10^{12} \text{ cm}^{-3}$ 以上である。この濃度差が生じている場合は、酸素ドナーを利用する製造方法が実施されたと言える。20

(第4実施形態) 位置決め手段の一例として、レーザ装置と一体となって走査可能な位置調整装置が挙げられる。あるいは、ガルバノミラーなどの光学系を用いてレーザ光を所定の位置に照射可能にしてもよい。この場合、レーザ光の照射位置の位置決めが素早く実行可能となる。あるいは、半導体基板を移動可能な台に載置して、レーザ光が照射される位置に半導体基板自体を移動させて位置決めしてもよい。移動可能な台として、例えばピエゾステージなどで微小な移動を可能にし、微小は加工を実現してもよい。あるいは、次の製造工程までその載置されている半導体基板を移動可能な台と兼用させることで、製造ラインを簡略化させてもよい。その他に、レーザ光を照射したい箇所のみが開口しているマスクを半導体基板上に形成し、レーザ光を面的に照射させてもよい。この場合、微小な照射領域を実現するレーザ装置でなく、安価なレーザ装置を利用することができる。30

【実施例】

【0016】

図面を参照して以下に各実施例を詳細に説明する。なお、以下の実施例では、半導体装置内の微小な導電特性領域の一例として、横型MOSFETのLDD構造を参照して説明する。しかし、半導体装置内の微小な導電特性領域は本実施例のLDD構造に限るものではなく、さまざまな構造に対して利用され得る。また、半導体装置自体が小型化されなければ、いわゆるボディ領域自体やドリフト領域自体などが微小な導電特性領域となり、そのような領域に対して以下の実施例の技術思想を利用することができる。40

【0017】

(第1実施例) 図3～図5を用いて、第1実施例の横型のn型MOSFETのLDD構造の製造方法を説明する。まず、図3に、n型MOSFETの模式的な断面図を示す。

図示22は単結晶シリコンからなるp型の半導体基板22である。この半導体基板22の上部左右に酸化シリコンからなるフィールド酸化膜26が形成されている。図面右側のフィールド酸化膜26の端部に接するとともに、半導体基板22の表面にn⁺型のドレイン領域23が形成されている。

このドレイン領域23に対して半導体基板22によって隔てられた位置にn⁺型のソーラー

10

20

30

40

50

ス領域24が形成されている。このソース領域24は、図面左側のフィールド酸化膜26の端部に接するとともに、半導体基板22の表面に形成されている。

ドレイン領域23とソース領域24は、図面左右に半導体基板22の表面に沿って形成されているとともに隔てられた位置関係に配置されている。この両者を隔てている半導体基板22はボディ領域などと称され、この領域に酸化シリコンからなるゲート絶縁膜32を介してゲート電極34が対向している。ゲート電極34はポリシリコンで形成されている。ゲート絶縁膜32とドレイン領域23及びソース領域24は直接接しておらず、所定の距離を隔てて離間している。

この半導体基板22やドレイン領域23やソース領域24の結晶格子間に酸素が存在している。いわゆるドナーキリング工程が実施されていない。10

【0018】

図4の図示41はレーザ装置であり、このレーザ装置41は位置調整装置42によって走査可能に支持されている。位置調整装置42は図示しないコンピュータによって制御される。なお、レーザ装置41と位置調整装置42が図面では左右に2個表示されているが、実際には位置調整装置42が走査して両者を兼用する。

レーザ装置41からは、波長が300~800nmのレーザ光44が発振しており、このレーザ光44は、ゲート絶縁膜32とドレイン領域23及びソース領域24の間の半導体基板22の表面に照射される。レーザ光44が照射される半導体基板22は、このレーザ光44を吸収し、その光エネルギーが熱エネルギーに転換することにより加温される。加温される温度は、レーザ光44の波長やレーザ装置41の出力で制御可能であり、本実施例では450度で所定時間照射される。20

なお、位置調整装置42に代えて、例えばガルバノミラーなどの光学系を用いてレーザ光を所定の位置に照射可能にしてもよい。あるいは、半導体基板を移動可能な台に載置することで、レーザ光が照射される位置に半導体基板自体を移動させて位置決めしてもよい。あるいは、レーザ光を照射したい箇所のみが開口しているマスクを半導体基板上に形成し、レーザ光を面的に照射してもよい。

【0019】

図5に示すように、レーザ光44が所定時間照射された箇所は、その結晶格子間に存在していた酸素原子が結合して酸素ドナー(サーマルドナー)を発生する。この酸素ドナーは、もともとその領域に存在していたp型の不純物を実質的に相殺するように作用する。いわゆるカウンタードーピングが実質的に生じることになる。したがって、p型の半導体基板22であった領域の一部がn⁻型に変化される。これによりドレイン側LDD領域23aがドレイン領域23と半導体基板22に介在する位置関係に形成され、ソース側LDD領域25aがソース領域24と半導体基板22に介在する位置関係に形成される。30

この後に、アルミニウムなどをドレイン領域23上やソース領域24上にスパッタリングしてドレイン電極やソース電極を形成し、横型MOSFETが完成される。

【0020】

図6に、図5のA-A'に対応する酸素ドナー濃度を示す。横軸がA-A'線に対応しており、横軸の番号は各導電特性領域の番号に対応している。縦軸が酸素ドナー濃度である。この酸素ドナー濃度は、PL(Photoluminescence)法やFT(Fourier Transform Infrared Spectroscopy)法やDLTS(Deep Level Transient Spectroscopy)法やドナーキリング前後のSR(Spreading Resistance)測定などの測定方法を用いて、酸素原子と区別して測定することができる。40

レーザ光44が照射されたドレイン側LDD領域23aとソース側LDD領域24aで酸素濃度がピークを示している。その他の導電特性領域の酸素ドナーは一様に少なく、レーザ光44が照射された箇所と明確に区別できることが分かる。このドレイン側LDD領域23aとソース側LDD領域24aの酸素ドナー濃度は概ね $1 \times 10^{12} \text{ cm}^{-3}$ 以上である。あるいは、このドレイン側LDD領域23aとソース側LDD領域24aの酸素ドナー濃度は、その周囲の導電特性の酸素ドナー濃度よりも $1 \times 10^{12} \text{ cm}^{-3}$ 以上大きく形成されている。50

この酸素ドナーが半導体基板22のp型不純物を実質的に相殺するために、ドレイン側LDD領域23aとソース側LDD領域24aはn型に反転される。このとき、例えればイオン注入法のように結晶欠陥が生じることもないことから、リーク電流が発生するなどの問題が生じない。さらに、発生する酸素ドナーは、その周辺の領域に拡散する量が極めて少なく、したがってレーザ光44が照射された領域のみをドレイン側LDD領域23aとソース側LDD領域24aに変化することができる。具体的には半導体基板22の表面から50nm以下の微小な領域でも製造可能であり、これほどの微小化は従来のイオン注入法では実現不可能である。

また、このレーザ装置によるLDD構造の形成は、その製造プロセスが簡単化されるという利点もある。従来のイオン注入法では、マスクの形成、イオン注入、マスクの除去、そして高温アニールという工程を少なくとも実施する必要があるが、本実施例では実質的にレーザ光の照射のみであり、極めて簡単化されている。したがって、コストの低減化やTAT(Turn Around Time)の短縮化にも好適である。10

【0021】

図7と図8に第1実施例の変形例を示す。

図7に示すように、この変形例はレーザ光44の照射位置に対応する半導体基板22上にスペーサー46が形成されている。このスペーサー46は酸化シリコンからなり、照射されるレーザ光44の一部を吸収し、半導体基板22に届くレーザ光44の光量を調整することができる。この変形例のスペーサー46は、ドレイン領域23及びソース領域24側に向けて傾斜して形成されている。20

図8に示すように、スペーサー46を介してレーザ光44を半導体基板22に照射すると、ドレイン領域23とソース領域24の端部側では半導体基板22の深い位置までドレイン側LDD領域27とソース側LDD領域28が形成されるが、ゲート絶縁膜32側では半導体基板22の浅い位置までしか形成されない。これにより、ドレイン側LDD領域27とソース側LDD領域28が所定の屈曲率で形成される。本変形例では、その屈曲率が小さく形成されており、このドレイン側LDD領域27とソース側LDD領域28が緩やかにカーブしている。

この屈曲率は電界の集中に大きな影響を及ぼすことが知られており、本変形例のようにその屈曲率が小さいと、電界の集中をより緩和することが可能となる。ひいては耐圧が向上した半導体装置を実現できる。30

なお、スペーサー46に代えて、レーザ装置41にフィルターを付けて、レーザ光をその照射する面内で光量分布が形成されるようにしてもよい。同様の作用効果を得ることができる。

【0022】

(第2実施例) 図9～図11を用いて、第2実施例の横型のp型MOSFETのLDD構造の製造方法を説明する。図9に、p型MOSFETの模式的な断面図を示す。なお、第1実施例と略同一の構成要素に関してはその説明を省略する。第2実施例では、第1実施例と異なり、半導体基板122がp型で形成されている。

まず、このp型MOSFET全体を300～600、好ましくは400～500の温度で所定時間熱処理を実行する。すると、図10に示すように、半導体基板122がn型に変化する。このとき、ドレイン領域123とソース領域124も熱処理されるが、もともとp型の不純物を多く含んでいるために、n型に変化することはない。40

次に、図10に示すように、レーザ装置141から波長が300～800nmのレーザ光144が発振され、そのレーザ光144は、ゲート絶縁膜132とドレイン領域123及びソース領域124の間の半導体基板122に照射される。レーザ光144が照射される半導体基板122は、そのレーザ光144を吸収し、その光エネルギーが熱エネルギーに転換することにより加温される。加温される温度は、レーザ光144の波長やレーザ装置141の出力で制御可能であり、本実施例では700以上で所定時間加温される。

【0023】

図11に示すように、レーザ光144が所定時間照射されたn型の半導体基板122は50

、p'型のドレイン側LDD領域123aとソース側LDD領域125aに変化される。これは、p型MOSFET全体を加温したときに半導体基板122に発生していた酸素ドナーが、700以上の中温によって消失することにより、もとより含まれていたp型の不純物が有利となってp型に再度変化したのである。このように、p型の微小な導電特性を形成する方法も例示された。

なお、第1実施例と同様に、スペーサーを介してレーザ光141を照射することで、屈曲率の小さいドレイン側LDD領域123aとソース側LDD領域125aを形成してもよい。さらに耐圧が向上されるp型MOSFETを製造することができる。

【0024】

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独あるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【図面の簡単な説明】

【0025】

【図1】加温時間と酸素ドナーの発生量の関係を示す。

【図2】加温(700)時間と半導体装置内の酸素ドナー濃度の関係を示す。

20

【図3】第1実施例の横型MOSFETの製造方法を示す(1)。

【図4】第1実施例の横型MOSFETの製造方法を示す(2)。

【図5】第1実施例の横型MOSFETの製造方法を示す(3)。

【図6】図5のA-A'線に対応する酸素ドナー濃度を示す。

【図7】第1実施例の変形例の製造方法を示す(1)。

【図8】第1実施例の変形例の製造方法を示す(2)。

【図9】第2実施例の横型MOSFETの製造方法を示す(1)。

【図10】第2実施例の横型MOSFETの製造方法を示す(2)。

【図11】第2実施例の横型MOSFETの製造方法を示す(3)。

30

【符号の説明】

【0026】

22：半導体基板

23：ドレイン領域

23a：ドレイン側LDD領域

24：ソース領域

24a：ソース側LDD領域

26：フィールド酸化膜

32：ゲート絶縁膜

34：ゲート電極

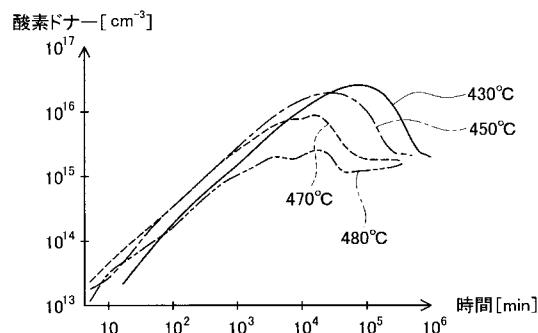
41：レーザ装置

40

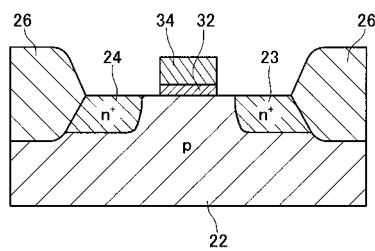
42：位置調整装置

44：レーザ光

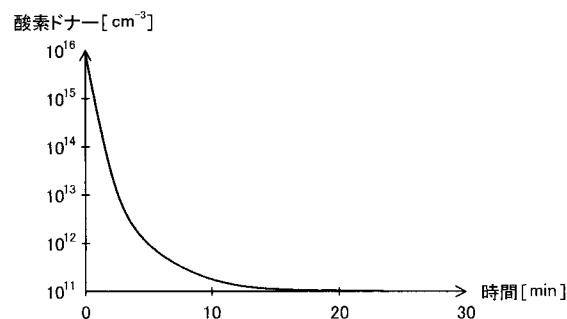
【図1】



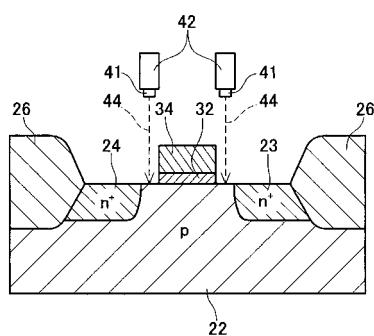
【図3】



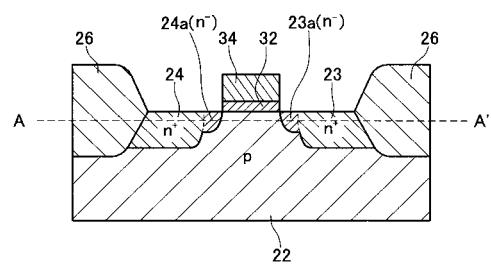
【図2】



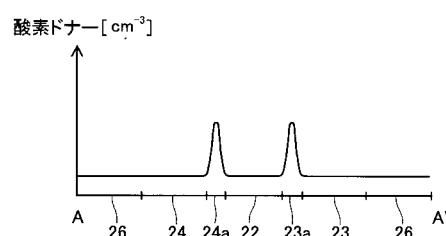
【図4】



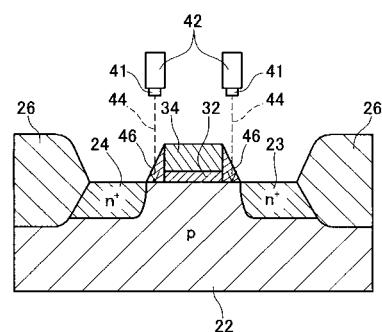
【図5】



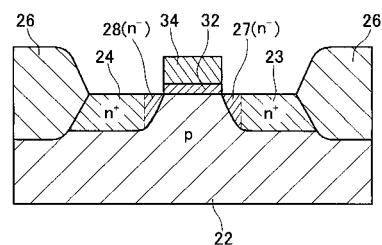
【図6】



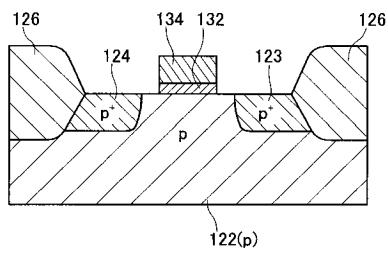
【図7】



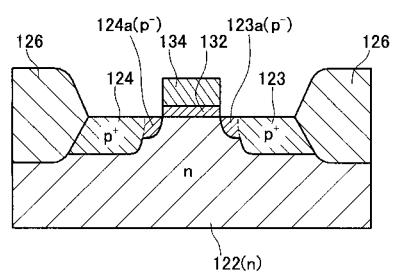
【図8】



【図9】



【図11】



【図10】

