



(12) 发明专利

(10) 授权公告号 CN 109065553 B

(45) 授权公告日 2025. 07. 01

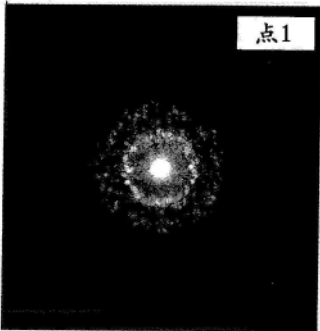
(21) 申请号 201810945034.6	(74) 专利代理机构 中国贸促会专利商标事务所 有限公司 11038 专利代理师 贾成功
(22) 申请日 2013.10.30	
(65) 同一申请的已公布的文献号 申请公布号 CN 109065553 A	(51) Int.Cl. H10D 86/60 (2025.01) H10D 62/40 (2025.01) H10D 62/80 (2025.01) H10D 30/01 (2025.01) H10D 30/67 (2025.01) H01L 21/66 (2006.01) C23C 14/08 (2006.01) C23C 14/34 (2006.01) G01N 23/207 (2018.01) G02F 1/1368 (2006.01)
(43) 申请公布日 2018.12.21	
(30) 优先权数据 2012-245992 2012.11.08 JP 2013-016242 2013.01.30 JP 2013-056768 2013.03.19 JP	
(62) 分案原申请数据 201380058422.8 2013.10.30	
(73) 专利权人 株式会社半导体能源研究所 地址 日本神奈川	(56) 对比文件 US 2012138922 A1, 2012.06.07 US 2010051949 A1, 2010.03.04 审查员 盛浩
(72) 发明人 高桥正弘 广桥拓也 津吹将志 石原典隆 太田将志	权利要求书9页 说明书23页 附图30页

(54) 发明名称

金属氧化物膜及金属氧化物膜的形成方法

(57) 摘要

提供一种包含晶体部且物理性质的稳定性高的金属氧化物膜。晶体部的尺寸小于或等于10nm,因此当测量区域大于或等于5nmφ且小于或等于10nmφ时,在金属氧化物膜的截面的纳米束电子衍射图案中观察到圆周状的斑点。



1. 一种晶体管, 其特征在于,
包含栅电极、所述栅电极上的栅极绝缘膜、和所述栅极绝缘膜上的氧化物半导体层,
所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,
所述多个纳米晶体的表面取向不规则,
所述多个纳米晶体的各自的尺寸小于或等于10nm,
所述栅极绝缘膜具有氧化硅。

2. 一种晶体管, 其特征在于,
包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的栅电极,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,
所述多个纳米晶体的表面取向不规则,
所述多个纳米晶体的各自的尺寸小于或等于10nm,
所述栅极绝缘膜具有氧化硅。

3. 一种晶体管, 其特征在于,
包含栅电极、所述栅电极上的栅极绝缘膜、和所述栅极绝缘膜上的氧化物半导体层,
所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³,
所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,
所述多个纳米晶体的表面取向不规则,
所述多个纳米晶体的各自的尺寸小于或等于10nm,
所述栅极绝缘膜具有氧化硅,
作为所述氧化物半导体层, 使用In:Ga:Zn=1:1:1的原子数比的靶材。

4. 一种晶体管, 其特征在于,
包含栅电极、所述栅电极上的栅极绝缘膜、和所述栅极绝缘膜上的氧化物半导体层,
所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³,
所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,
所述多个纳米晶体的表面取向不规则,
所述多个纳米晶体的各自的尺寸小于或等于10nm,

所述栅极绝缘膜具有氧化硅，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

5. 一种晶体管，其特征在于，

包含栅电极、所述栅电极上的栅极绝缘膜、和所述栅极绝缘膜上的氧化物半导体层，

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³，

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

所述栅极绝缘膜具有氧化硅，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

6. 一种晶体管，其特征在于，

包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的栅电极，

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

所述栅极绝缘膜具有氧化硅，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

7. 一种晶体管，其特征在于，

包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的栅电极，

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

所述栅极绝缘膜具有氧化硅，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

8. 一种晶体管，其特征在于，

包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的栅电极，

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³，

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

所述栅极绝缘膜具有氧化硅，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

9. 根据权利要求1-8的任一项所述的晶体管，其特征在于，

所述纳米束电子衍射图案为照射光束直径1nm Φ 的电子束而观察到。

10. 根据权利要求1-8的任一项所述的晶体管，其特征在于，

所述氧化物半导体层具有用XRD测量没有观察到由所述多个纳米晶体所引起的峰值的区域。

11. 根据权利要求1-8的任一项所述的晶体管，其特征在于，

所述氧化物半导体层具有第一氧化物半导体层、和所述第一氧化物半导体层上的第二氧化物半导体层。

12. 根据权利要求1-8的任一项所述的晶体管，其特征在于，

所述多个纳米晶体的各自的尺寸大于或等于1nm且小于或等于10nm。

13. 根据权利要求1-8的任一项所述的晶体管，其特征在于，

所述栅电极包含铝、铬、铜、钽、钛、钼或钨。

14. 根据权利要求1-8的任一项所述的晶体管，其特征在于，

具有与所述氧化物半导体层电连接的源电极及漏电极，

所述源电极及所述漏电极包含铝、钛、铬、镍、铜、钇、锆、钼、银、钽或钨。

15. 根据权利要求14所述的晶体管，其特征在于，

所述氧化物半导体层的侧面具有与所述源电极或所述漏电极接触的区域。

16. 一种显示装置，其特征在于，

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管和发光元件，

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接，

所述第二布线与所述第一晶体管的栅电极电连接，

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接，

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接，

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接，

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有

示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

17.一种显示装置，其特征在于，

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管和发光元件，

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接，

所述第二布线与所述第一晶体管的栅电极电连接，

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接，

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接，

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接，

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极，

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

18.一种显示装置，其特征在于，

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管和发光元件，

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接，

所述第二布线与所述第一晶体管的栅电极电连接，

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接，

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接，

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接，

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极，

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，

所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm，

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

19.一种显示装置,其特征在于,

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管和发光元件,

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接,

所述第二布线与所述第一晶体管的栅电极电连接,

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接,

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接,

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接,

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极,

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³,

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,

所述多个纳米晶体的表面取向不规则,

所述多个纳米晶体的各自的尺寸小于或等于10nm,

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

20.一种显示装置,其特征在于,

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管、发光元件、扫描线驱动电路、和信号线驱动电路,

所述第一布线与所述信号线驱动电路电连接,

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接,

所述第二布线与所述扫描线驱动电路电连接,

所述第二布线与所述第一晶体管的栅电极电连接,

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接,

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接,

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接,

所述第三布线具有作为电源线功能,

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,

所述多个纳米晶体的表面取向不规则,

所述多个纳米晶体的各自的尺寸小于或等于10nm,

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

21. 一种显示装置,其特征在于,

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管、发光元件、扫描线驱动电路、和信号线驱动电路,

所述第一布线与所述信号线驱动电路电连接,

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接,

所述第二布线与所述扫描线驱动电路电连接,

所述第二布线与所述第一晶体管的栅电极电连接,

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接,

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接,

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接,

所述第三布线具有作为电源线功能,

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极,

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,

所述多个纳米晶体的表面取向不规则,

所述多个纳米晶体的各自的尺寸小于或等于10nm,

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

22. 一种显示装置,其特征在于,

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管、发光元件、扫描线驱动电路、和信号线驱动电路,

所述第一布线与所述信号线驱动电路电连接,

所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接,

所述第二布线与所述扫描线驱动电路电连接,

所述第二布线与所述第一晶体管的栅电极电连接,

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接,

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接,

所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接,

所述第三布线具有作为电源线功能,

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极,

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述氧沟道形成区具有多个纳米晶体,

所述多个纳米晶体的表面取向不规则，
所述多个纳米晶体的各自的尺寸小于或等于10nm，
作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

23. 一种显示装置，其特征在于，

具有第一布线、第二布线、第三布线、第一晶体管、第二晶体管、发光元件、扫描线驱动电路、和信号线驱动电路，

所述第一布线与所述信号线驱动电路电连接，
所述第一布线与所述第一晶体管的源电极或漏电极的一者电连接，
所述第二布线与所述扫描线驱动电路电连接，
所述第二布线与所述第一晶体管的栅电极电连接，
所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接，
所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接，
所述第二晶体管的源电极或漏电极的另一者与所述第三布线电连接，
所述第三布线具有作为电源线功能，

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极，

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³，

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，
所述多个纳米晶体的表面取向不规则，
所述多个纳米晶体的各自的尺寸小于或等于10nm，
作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。

24. 一种显示装置，其特征在于，

具有信号线、扫描线、电源线、第一晶体管、第二晶体管、和发光元件，
所述信号线与所述第一晶体管的源电极或漏电极的一者电连接，
所述扫描线与所述第一晶体管的栅电极电连接，
所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接，
所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接，
所述第二晶体管的源电极或漏电极的另一者与所述电源线电连接，

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极，

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，

所述沟道形成区具有多个纳米晶体，
所述多个纳米晶体的表面取向不规则，

所述多个纳米晶体的各自的尺寸小于或等于10nm,

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

25.一种显示装置,其特征在于,

具有信号线、扫描线、电源线、第一晶体管、第二晶体管、和发光元件,

所述信号线与所述第一晶体管的源电极或漏电极的一者电连接,

所述扫描线与所述第一晶体管的栅电极电连接,

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接,

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接,

所述第二晶体管的源电极或漏电极的另一者与所述电源线电连接,

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极,

所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,

所述多个纳米晶体的表面取向不规则,

所述多个纳米晶体的各自的尺寸小于或等于10nm,

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

26.一种显示装置,其特征在于,

具有信号线、扫描线、电源线、第一晶体管、第二晶体管、和发光元件,

所述信号线与所述第一晶体管的源电极或漏电极的一者电连接,

所述扫描线与所述第一晶体管的栅电极电连接,

所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接,

所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接,

所述第二晶体管的源电极或漏电极的另一者与所述电源线电连接,

所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极,

所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³,

所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域,

所述沟道形成区具有多个纳米晶体,

所述多个纳米晶体的表面取向不规则,

所述多个纳米晶体的各自的尺寸小于或等于10nm,

作为所述氧化物半导体层,使用In:Ga:Zn=1:1:1的原子数比的靶材。

27.一种显示装置,其特征在于,

具有信号线、扫描线、电源线、第一晶体管、第二晶体管、和发光元件,

所述信号线与所述第一晶体管的源电极或漏电极的一者电连接,

- 所述扫描线与所述第一晶体管的栅电极电连接，
所述第一晶体管的源电极或漏电极的另一者与所述第二晶体管的栅电极电连接，
所述第二晶体管的源电极或漏电极的一者与所述发光元件电连接，
所述第二晶体管的源电极或漏电极的另一者与所述电源线电连接，
所述第二晶体管包含氧化物半导体层、所述氧化物半导体层上的栅极绝缘膜、和所述栅极绝缘膜上的所述第二晶体管的栅电极，
所述氧化物半导体层的碳浓度不到 4×10^{21} 原子/cm³，
所述氧化物半导体层的氢浓度不到 1×10^{22} 原子/cm³，
所述氧化物半导体层的沟道形成区包含通过纳米束电子衍射图案所观察到不是具有示出以特定平面取向的晶体部的规律性的多个斑点、而是呈圆周状分布的多个斑点的区域，
所述沟道形成区具有多个纳米晶体，
所述多个纳米晶体的表面取向不规则，
所述多个纳米晶体的各自的尺寸小于或等于10nm，
作为所述氧化物半导体层，使用In:Ga:Zn=1:1:1的原子数比的靶材。
28. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述第二晶体管的栅电极包含铝、铬、铜、钼、钛、钨或钨。
29. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述第二晶体管的所述源电极及所述漏电极的各个包含铝、钛、铬、镍、铜、钇、锆、钼、银、钼或钨。
30. 根据权利要求29所述的显示装置，其特征在于，
所述氧化物半导体层的侧面具有与所述第二晶体管的所述源电极或所述漏电极接触的区域。
31. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述多个纳米晶体的各自的尺寸大于或等于1nm且小于或等于10nm。
32. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述氧化物半导体层具有用XRD测量没有观察到由所述多个纳米晶体所引起的峰值的区域。
33. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述纳米束电子衍射图案为照射光束直径1nm Φ 的电子束而观察到。
34. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述氧化物半导体层具有第一氧化物半导体层、和所述第一氧化物半导体层上的第二氧化物半导体层。
35. 根据权利要求16-27的任一项所述的显示装置，其特征在于，
所述栅极绝缘膜具有氧化硅。

金属氧化物膜及金属氧化物膜的形成方法

[0001] 本申请是申请号为“201380058422.8”、发明名称为“金属氧化物膜及金属氧化物膜的形成方法”、申请日为“2013年10月30日”的专利申请的分案申请。

技术领域

[0002] 本发明的一个方式例如涉及一种半导体器件、显示器件、发光器件、其驱动方法、或其制造方法。本发明的一个方式尤其涉及一种金属氧化物膜及金属氧化物膜的形成方法。进一步地,本发明的一个方式涉及一种包含金属氧化物膜的半导体器件。

[0003] 注意,在本说明书中的半导体器件等是指可通过利用半导体特性而作用的所有器件,例如,电光器件、半导体电路、及电子设备都是半导体器件。

背景技术

[0004] 使用形成在具有绝缘表面的衬底上的半导体薄膜而形成晶体管的技术已引起注意。该晶体管广泛地应用于集成电路(IC)及图像显示器件(也称为显示器件)等电子设备。作为可应用于晶体管的半导体膜,硅类半导体材料广泛地已知;此外,作为其他材料,显现半导体特性的金属氧化物(氧化物半导体)引起注意。

[0005] 例如,专利文献1公开了使用包含In、Zn、Ga和Sn等的非晶氧化物作为氧化物半导体,而制造晶体管的技术。

[0006] [参考文献]

[0007] [专利文献]

[0008] [专利文献1]日本专利申请公开第2006-165529号公报

发明内容

[0009] 本发明的一个方式的目的之一是提供一种包含晶体部的金属氧化物膜。

[0010] 本发明的一个方式的其他目的是提供一种物理性质的稳定性高的金属氧化物膜。

[0011] 本发明的一个方式的其他目的是提供一种包含上述金属氧化物膜的可靠性高的半导体器件。

[0012] 本发明的一个方式的其他目的是提供一种新颖的半导体器件。注意,这些目的的记载不妨碍其他目的的存在。本发明的一个方式并不需要实现所有上述目的。这些目的以外的目的从说明书、附图、权利要求书等的记载是显然的,并可以从所述记载中抽出。

[0013] 所公开的发明的一个方式是一种金属氧化物膜,该金属氧化物膜包含微小的晶体部,其中在宏观上观察不到原子排列的周期性,或在宏观上观察不到原子排列的长程有序。本发明的一个方式的金属氧化物膜包含在平面的选区电子衍射图案中观察出非晶状态的光晕图案的区域。另一方面,在截面的纳米束电子衍射图案中,观察不到光晕图案,而观察到不具有方向性的斑点,该斑点与具有示出以特定平面取向的晶体部的规律性的斑点不同。具体而言,本发明的一个方式例如是具有以下结构的金属氧化物膜。

[0014] 本发明的一个方式是一种金属氧化物膜,该金属氧化物膜包含在在截面的纳米束

电子衍射图案中观察出呈圆周状分布的多个斑点的区域。

[0015] 本发明的其他的一个方式是一种金属氧化物膜,该金属氧化物膜包含在截面的纳米束电子衍射图案中观察出呈圆周状分布的多个斑点,且在平面的选区电子衍射图案中观察出光晕图案的区域。

[0016] 在上文中,选区电子衍射的测量区域优选大于或等于 300nmφ。

[0017] 在上文中,纳米束电子衍射的测量区域优选大于或等于 5nmφ 且小于或等于 10nmφ。注意,通过照射光束直径收敛至 1nmφ 的电子束,可获得具有大于或等于 5nmφ 且小于或等于 10nmφ 的测量区域的纳米束电子衍射图案。

[0018] 在上文中,该纳米束电子衍射图案优选为变薄至大于 10nm 且小于或等于 50nm 的样品的截面的纳米束电子衍射图案。

[0019] 在上文中,金属氧化物膜优选包含晶体部,且该晶体部的尺寸优选小于或等于 10nm。或者,晶体部的尺寸优选大于或等于 1nm 且小于或等于 10nm。

[0020] 本发明的一个方式是一种包含晶体部的金属氧化物膜,该晶体部包含具有以下特征的区域:在具有大于或等于 5nmφ 且小于或等于 10nmφ 的测量区域的纳米束电子衍射中,从变薄至大于 10nm 且小于或等于 50nm 的金属氧化物膜的截面中观察到呈圆周状分布的多个斑点,而从变薄至小于或等于 10nm 的金属氧化物膜的截面中观察到具有示出以特定平面取向的晶体部的规律性的斑点。

[0021] 上述金属氧化物膜的任一个优选至少包含铟、镓、或锌。

[0022] 本发明的其他的一个方式是金属氧化物膜的形成方法,该金属氧化物膜包含在截面的纳米束电子衍射图案中观察出呈圆周状分布的多个斑点的区域。该金属氧化物膜在室温且包含氧的气氛中通过使用氧化物靶材的溅射法形成。

[0023] 在上述金属氧化物膜的形成方法中,气氛中的氧的分压优选大于或等于 33%。

[0024] 本发明的一个方式可提供一种包含晶体部的金属氧化物膜。

[0025] 进一步地,本发明的一个方式可提供一种物理性质的稳定性高的金属氧化物膜。而且,通过在半导体器件中使用金属氧化物膜,该半导体器件可具有高可靠性。

附图说明

[0026] 图1A是本发明的一个方式的金属氧化物膜的截面TEM图像,图1B至图1D是其纳米束电子衍射图案;

[0027] 图2A是本发明的一个方式的金属氧化物膜的平面TEM图像,图2B是其选区电子衍射图案;

[0028] 图3A至图3C是电子衍射强度分布的概念图;

[0029] 图4是石英玻璃衬底的纳米束电子衍射图案;

[0030] 图5A及图5B是本发明的一个方式的金属氧化物膜的截面TEM图像;

[0031] 图6示出本发明的一个方式的金属氧化物膜的X射线衍射分析的结果;

[0032] 图7是本发明的一个方式的金属氧化物膜的纳米束电子衍射图案;

[0033] 图8是本发明的一个方式的金属氧化物膜的纳米束电子衍射图案;

- [0034] 图9A至图9C示出一个实施方式中的晶体管的结构实例；
- [0035] 图10A至图10D示出一个实施方式中的晶体管的形成方法的实例；
- [0036] 图11A至图11C示出一个实施方式中的晶体管的结构实例；
- [0037] 图12A至图12C示出一个实施方式中的显示面板的结构；
- [0038] 图13是一个实施方式中的电子设备的方框图；
- [0039] 图14A至图14D是一个实施方式中的电子设备的外视图；
- [0040] 图15A是本发明的一个方式的金属氧化物膜的截面TEM图像,图15B至图15E是其纳米束电子衍射图案；
- [0041] 图16是示出通过离子研磨法使样品变薄的方法的概念图；
- [0042] 图17A至图17D是本发明的一个方式的金属氧化物膜的纳米束电子衍射图案；
- [0043] 图18A及图18B示出比较实例及一个实施方式中的金属氧化物膜的SIMS分析结果；
- [0044] 图19A至图19D示出通过液相法所制备的样品的X射线衍射分析的结果；
- [0045] 图20A至图20C是比较实例中的样品的截面TEM图像；
- [0046] 图21A至图21C是比较实例中的样品的纳米束电子衍射图案,图21D是本发明的一个方式的金属氧化物膜的纳米束电子衍射图案；
- [0047] 图22示出使用于计算的氧化物半导体层的晶体结构；
- [0048] 图23A至图23D示出氢的添加对晶体状态的影响的计算结果；
- [0049] 图24A至图24D示出通过XPS的本发明的一个方式的金属氧化物膜及比较实例中的样品中的键能的测量结果。

具体实施方式

[0050] 以下,参照附图对本发明的实施方式进行详细说明。注意,本发明不局限于以下说明,所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式及观点可以被变换为各种各样的形式。因此,本发明不应该被解释为仅局限在以下所示的实施方式的内容中。

[0051] 实施方式1

[0052] 在本实施方式中,将参照图1A至图1D、图2A及图2B、图3A至图3C、图4、图5A及图5B、图6、图7、图15A至图15E、图16、图17A至图17D、图18A及图18B、图19A至图19D、图20A至图20C、及图21A至图21D,说明本发明的一个方式的金属氧化物膜。

[0053] <金属氧化物膜中的晶体部>

[0054] 本实施方式的金属氧化物膜包含微小的晶体部,其中在宏观上观察不到原子排列的周期性,或在宏观上观察不到原子排列的长程有序。因此,当测量区域比包含于上述金属氧化物膜中的晶体部更大(更宽)时,有时不能利用电子衍射观察出具有示出晶体状态的规律性的斑点。

[0055] <<截面TEM图像及纳米束电子衍射图案>>

[0056] 图1A是本实施方式的金属氧化物膜的截面透射电子显微镜(TEM)图像。图1B、图1C及图1D是通过纳米束电子衍射分别观察图1A中的点1、2、及3处的电子衍射图案。

[0057] 作为金属氧化物膜的实例,将50nm厚的In-Ga-Zn类氧化物膜形成于石英玻璃衬底上。该金属氧化物膜在如下条件下形成;使用In、Ga及Zn的原子数比为1:1:1的氧化物靶材;

使用氧气氛(45sccm的流量);压力为0.4Pa;直流(DC)电源为0.5kW;以及衬底温度为室温。然后,使所形成的金属氧化物膜变薄至大约50nm(例如,40nm±10nm),且观察截面TEM图像及纳米束电子衍射图案。

[0058] 金属氧化物膜的截面TEM图像以300kV的加速电压及2000000倍的放大率使用透射电子显微镜(Hitachi High-Technologies Corporation所制造的“H-9000NAR”)观察。纳米束电子衍射以200kV的加速电压及大约1nmφ的光束直径使用透射电子显微镜(Hitachi High-Technologies Corporation所制造的“HF-2000”)执行。注意,纳米束电子衍射的测量区域大于或等于5nmφ且小于或等于10nmφ。

[0059] 如图1B所示,在本实施方式的金属氧化物膜的纳米束电子衍射中,观察到圆周状的斑点(光点)。这意味着,在本实施方式的金属氧化物膜的情况下,观察到呈圆周状分布的多个斑点。而且,可说的是,由呈圆周状分布的多个斑点形成多个同心圆。

[0060] 进一步地,在示出厚度方向上的金属氧化物膜的中央部分的图1C中及在示出与石英玻璃衬底的界面附近处的图1D中,与图1B中相似地观察到呈圆周状分布的多个斑点。在图1C中,第一圆的半径(从主斑点至周边的距离)为在3.88/nm至4.93/nm的范围中,或当被转换成为平面间距时,在0.203nm至0.257nm的范围中。

[0061] 除了示出非晶状态的光晕图案之外,在图1B至图1D所示的纳米束电子衍射图案中观察出多个斑点。这证实本实施方式的金属氧化物膜包含晶体部。然而,在图1B至图1D所示的纳米束电子衍射图案中观察出不具有示出以特定平面取向的晶体部的规律性且不具有方向性的斑点。因而,可认为本实施方式的金属氧化物膜包含其表面取向不规则且其尺寸互相不同的多个晶体部。

[0062] 图5A及图5B是图1A的截面TEM图像的部分放大图。图5A是以8000000倍的观察放大率观察图1A中的点1附近处(金属氧化物的表面)的截面TEM图像。图5B是以8000000倍的观察放大率观察图1A中的点2附近处(金属氧化物膜的厚度方向上的中央部分)的截面TEM图像。

[0063] 在图5A及图5B所示的本实施方式的金属氧化物膜的截面TEM图像中,不能明确地观察出晶体结构。

[0064] <<平面TEM图像及选区电子衍射图案>>

[0065] 图2A是本实施方式的金属氧化物膜的平面TEM图像。图2B示出通过选区电子衍射观察由图2A中的圆所包围的区域的电子衍射图案。

[0066] 作为金属氧化物膜的实例,将50nm厚的In-Ga-Zn类氧化物膜形成于石英玻璃衬底上。该金属氧化物膜在如下条件下形成:使用In、Ga及Zn的原子数比为1:1:1的氧化物靶材;使用氧气氛(45sccm的流量);压力为0.4Pa;直流(DC)电源为0.5kW;以及衬底温度为室温。然后,使所形成的金属氧化物膜变薄至大约50nm(例如,40nm±10nm),且观察平面TEM图像及选区电子衍射图案。

[0067] 以300kV的加速电压使用透射电子显微镜(Hitachi High-Technologies Corporation所制造的“H-9000NAR”)获得图2A及图2B所示的图像。为了要获得图2A中的图像,以500000倍的观察放大率观察金属氧化物膜的平面。图2B示出通过选区电子衍射所获得的图2A中的圆中的区域的衍射结果。图2B中的图案是通过选择区域为300nmφ的电子衍

射而获得的。考虑到电子束的扩展(几nm左右),测量区域大于或等于 $300\text{nm}\phi$ 。

[0068] 如图2B所示,在本实施方式的金属氧化物膜的情况下,在通过其测量区域宽于纳米束电子衍射的选区电子衍射观察的电子衍射图案中,观察不到通过纳米束电子衍射观察到的多个斑点,而观察到光晕图案。因此,可将本实施方式的金属氧化物膜视为包含微小晶体部的金属氧化物膜,其中在宏观上(例如,在测量区域大于或等于 $300\text{nm}\phi$ 的情况下)观察不到原子排列的周期性,或在宏观上观察不到原子排列的长程有序。

[0069] <<电子衍射强度分布的概念图>>

[0070] 图3A至图3C概念地示出图1B至图1D以及图2A及图2B中的电子衍射图案中的衍射强度分布。图3A是图1B至图1D中的纳米束电子衍射图案中的衍射强度分布的概念图。图3B是图2B中的选区电子衍射图案中的衍射强度分布的概念图。图3C是理想的多晶结构的电子衍射图案中的衍射强度分布的概念图。

[0071] 在图3A至图3C中,纵轴表示电子衍射强度(任意单位)以及横轴表示从主斑点的距离。

[0072] 在图3C所示的理想的多晶结构中,在基于晶体部所取向的平面的平面间距(d值)的离主斑点的特定距离处观察到峰值。在该情况下,在电子衍射图案中,在离主斑点的特定距离处清楚地观察到线宽小的环形。

[0073] 另一方面,如图1B至图1D所示,在本实施方式的金属氧化物膜的纳米束电子衍射图案中所观察到的多个斑点所形成的圆周状区域的线宽比较大。因而,如图3A所示,其电子束衍射强度离散地分布,且包含峰值被分布的多个区(峰值区)。注意,在纳米束电子衍射图案中的多个圆周状的区域之间观察到少数斑点。这意味着,如图3A所示,衍射峰值存在于两个峰值区之间。

[0074] 另一方面,如图3B所示在本实施方式的金属氧化物膜的选区电子衍射图案中的电子束衍射强度分布是连续的。因为图3B可近似于在宽域中通过观察图3A所示的电子束衍射强度分布所获得的结果,所以可认为图3A中的峰值区是积分的,且获得连续的强度分布。

[0075] 图3A至图3C示出本实施方式的金属氧化物膜包含多个晶体部,其表面取向不规则且其尺寸互相不同,以及晶体部是微小的,以致使斑点不在选区电子衍射图案中被观察到。

[0076] 在如图1B至图1D所示的纳米束电子衍射图案中观察到多个斑点的金属氧化物膜被变薄至大约 50nm 。进一步地,因为电子束的直径收敛至 $1\text{nm}\phi$,所以测量区域大于或等于 5nm 且小于或等于 10nm 。从而,可认为包含于本实施方式的金属氧化物膜中的晶体部的尺寸至少小于或等于 50nm ,例如,小于或等于 10nm 或小于或等于 5nm 。

[0077] <<极薄样品的纳米束电子衍射图案>>

[0078] 在包含于本实施方式的金属氧化物膜中的晶体部的尺寸小于或等于 10nm 或小于或等于 5nm 的情况下,深度方向上的测量区域大于使金属氧化物膜变薄至大约 50nm 的样品中的晶体部的尺寸;因而有时在测量区域中观察到多个晶体部。所以,形成变薄至小于或等于 10nm 的金属氧化物膜,且通过纳米束电子衍射而观察其截面。

[0079] 以下示出样品的制造方法。将 50nm 厚的In-Ga-Zn类氧化物膜形成于石英玻璃衬底上。该膜在如下条件下形成:使用In、Ga及Zn的原子数比为1:1:1的氧化物靶材;使用氧气氛(45sccm 的流量);压力为 0.4Pa ;直流(DC)电源为 0.5kW ;以及衬底温度为室温。在形成金属

氧化物膜之后,第一热处理在氮气氛中以450℃执行1小时,以及第二热处理在包含氮及氧的气氛中以450℃执行1小时。

[0080] 通过使用Ar离子的离子研磨法使执行第二热处理之后的金属氧化物膜进一步变薄。首先,将形成有金属氧化物膜的石英玻璃衬底附着到用于强化的虚拟衬底。然后,通过切除及研磨使该膜变薄至大约50 μm 。之后,如图16所示,对设置在石英玻璃衬底200及虚拟衬底202的金属氧化物膜204以斜角(约3°)照射氩离子,以执行离子研磨,而形成变薄至大约50nm(40nm \pm 10nm)的区域210a,及变薄至小于或等于10nm,例如,5nm至10nm的区域210b。然后,观察各区域的截面。

[0081] 图15A是对应于区域210a的变薄至大约50nm的样品的截面TEM图像。图15B至图15E示出通过纳米束电子衍射观察图15A所示的截面的电子衍射图案。图15B示出使用其光束直径收敛至1nm ϕ 的电子束而观察到的电子衍射图案。图15C示出使用其光束直径收敛至10nm ϕ 的电子束而观察到的电子衍射图案。图15D示出使用其光束直径收敛至20nm ϕ 的电子束而观察到的电子衍射图案。图15E示出使用其光束直径收敛至30nm ϕ 的电子束而观察到的电子衍射图案。

[0082] 如图15B所示,与图1B至图1D相似,在执行热处理之后的金属氧化物膜中也观察到呈圆周状分布的多个斑点(光点)。进一步地,如图15C至图15E所示,当电子束的直径增大以观察更宽广的测量区域时,则该多个斑点逐渐地模糊。

[0083] 图17A至图17D示出对应于区域210b的变薄至小于或等于10nm的样品中的四个给定点处的纳米束电子衍射图案。使用其光束直径收敛至1nm ϕ 的电子束而观察出纳米束电子衍射图案。

[0084] 在图17A及图17B中,观察到具有示出以特定平面取向的晶体部的规律性的斑点。这意味着本实施方式的金属氧化物膜的确包含晶体部。另一方面,在图17C及图17D中,观察到呈圆周状分布的多个斑点(光点)。

[0085] 如上所述,包含于本实施方式的金属氧化物膜中的晶体部的尺寸是微小的,至少小于或等于50nm,例如,小于或等于10nm或小于或等于5nm。因此,在使样品变薄至小于或等于10nm且电子束的直径收敛至1nm ϕ ,以使测量区域小于例如,一个晶体部的尺寸的情况下,可根据测量区域而观察到具有示出以特定平面取向的晶体部的规律性的斑点。在多个晶体部包含于观察区域中的情况下,透过晶体部的电子束进一步照射到位于深度方向上的其他晶体部,这可引起多个纳米束电子衍射图案的观察。

[0086] <<石英衬底的纳米束电子衍射图案>>

[0087] 图4示出石英玻璃衬底的纳米束电子衍射图案。测量条件与用于图1B至图1D所示的氧化物半导体膜相同。

[0088] 如图4所示,在具有非晶结构的石英玻璃衬底的情况下,观察到由衍射没有获得特定斑点且其亮度从主斑点逐渐改变的光晕图案。因此,即使对微小区域执行电子衍射,也在具有非晶结构的膜中观察不到如在本实施方式的金属氧化物膜中所观察到的圆周状斑点。由此确认到在图1B至图1D中所观察到的圆周状的斑点是本实施方式的金属氧化物膜特有的。

[0089] <<连续照射纳米束之后的电子衍射图案>>

[0090] 图8示出在对图1A中的点2照射其光束直径收敛至大约1nmφ的电子束一分钟后所观察的电子衍射图案。

[0091] 与图1C所示的电子衍射图案相似,在图8所示的电子衍射图案中观察到呈圆周状分布的多个斑点,且在图1C及图8中的电子衍射图案之间没有很大的差异。这意味着,由图1C所确认到的晶体部当形成本实施方式的金属氧化物膜时形成,且并非通过收敛的电子束的照射而形成的。

[0092] <<通过X射线衍射的分析>>

[0093] 通过X射线衍射(XRD)对在图1A至图1D以及图2A及图2B中使用的形成于石英玻璃衬底上的本实施方式的金属氧化物膜的样品进行分析。图6示出由out-of-plane法测量出的XRD光谱。

[0094] 在图6中,纵轴表示X射线衍射强度(任意单位)以及横轴表示衍射角度 2θ (度)。注意,该XRD光谱利用Bruker AXS所制造的X射线衍射计D8ADVANCE而测量出。

[0095] 如图6所示,对应于石英的峰值出现在大约 $2\theta=20^\circ$ 至 23° 处;然而,确认不到对应于金属氧化物膜中所包含的晶体部的峰值。

[0096] 在图6中的结果示出本实施方式的金属氧化物膜中所包含的晶体部是微小的。

[0097] 依据上述结果,可认为,本实施方式的金属氧化物膜是表面取向不规则的晶体部凝集的膜。

[0098] 此外,可认为,包含于本实施方式的金属氧化物膜中的晶体部的尺寸例如小于或等于10nm或小于或等于5nm。本实施方式的金属氧化物膜包含例如其尺寸大于或等于1nm且小于或等于10nm的晶体部(纳米晶体(nc))。

[0099] <形成金属氧化物膜的方法>

[0100] 下面说明形成本实施方式的金属氧化物膜的方法。如上所述,本实施方式的金属氧化物膜在室温且包含氧的气氛中通过溅射法形成。通过采用包含氧的气氛,可降低金属氧化物膜中的氧空缺,并且可形成包含晶体部的膜。

[0101] <<氧空缺的降低>>

[0102] 本实施方式的金属氧化物膜中的氧空缺的降低允许具有稳定物理性质的膜的形成。特别地,在半导体器件使用氧化物半导体膜作为本实施方式的金属氧化物膜而形成的情况下,氧化物半导体膜中的氧空缺引起载流子的产生;其结果是,半导体器件的电特性变化。因此,使用其中氧空缺被降低的氧化物半导体膜形成的半导体器件可以具有高可靠性。

[0103] 注意,优选增高沉积气氛中的氧分压,因为可进一步降低本实施方式的金属氧化物膜中的氧空缺。例如,沉积气氛中的氧分压优选大于或等于33%。

[0104] 图7示出以33%的氧分压形成的本实施方式的金属氧化物膜的纳米束电子衍射图案。除了使用氩及氧的混合气氛(Ar及 O_2 的流量分别为30sccm及15sccm)作为沉积气氛之外,图7中所示的本实施方式的金属氧化物膜在与图1A至图1D中所示的金属氧化物膜相似的环境下形成。以与用于图1B至图1D所说明的方式相似的方式进行纳米束电子衍射。

[0105] 在以33%的氧分压形成的本实施方式的金属氧化物膜中,在图7所示的纳米束电子衍射图案中也观察出圆周地配置的斑点。这确认了形成包含晶体部的金属氧化物膜。

[0106] <<通过溅射法的沉积>>

[0107] 可用于形成本实施方式的金属氧化物膜的氧化物靶材不局限于In-Ga-Zn类氧化物;例如,可使用In-M-Zn类氧化物(M是Al、Ti、Ga、Y、Zr、La、Ce、Nd或Hf)。

[0108] 包含晶体部的本实施方式的金属氧化物膜优选使用包含多晶氧化物的溅射靶材形成,该多晶氧化物包含多个晶粒。其理由为如下。在溅射靶材包含多个晶粒且具有由于多个晶粒间的薄弱的键合而有可能导致晶粒裂开的界面的情况下,当离子与溅射靶材碰撞时,晶粒沿着界面裂开,由此有时可以获得平板状溅射粒子。所获得的平板状溅射粒子沉积在衬底上;从而,有时形成包含纳米晶体区的金属氧化物膜。注意,形成本实施方式的金属氧化物膜的上述机理是一个考察。

[0109] 上述本实施方式的金属氧化物膜包含多个晶体部,其表面取向不规则且其尺寸是互相不同,并且晶体部微小,因此在选区电子衍射图案中不能观察到斑点。

[0110] 进一步地,本实施方式的金属氧化物膜包含具有晶体部的区域,并具有稳定的物理性质。因此,通过在半导体器件中使用本实施方式的金属氧化物膜,该半导体器件可具有高可靠性。

[0111] (比较实例)

[0112] 在本比较实例中,将参照附图说明通过液相法形成的金属氧化物膜的晶体度。

[0113] 以下,将说明形成本比较实例的金属氧化物膜的方法。

[0114] 首先,将 In_2O_3 (5wt%)、 Ga_2O_3 (3wt%)、 ZnO (5wt%)及涂布剂混合,使得混合物包含1:1:1的组成比的In、Ga、及Zn,且通过旋涂法将该混合物涂敷在玻璃衬底。旋涂法的条件为如下:使用旋转器;以及从900rpm至2000rpm逐步地改变旋转速率。

[0115] 然后,在大气气氛中使用热板进行150°C的第一加热处理两分钟。

[0116] 接着,在大气气氛中进行450°C的第二加热处理一小时。通过X射线光电子光谱仪(XPS)分析被进行第二加热处理的本比较实例的金属氧化物膜(通过液相法形成)的键合状态、在与图7中所示的金属氧化物膜相同的条件下形成的本实施方式的金属氧化物膜(通过溅射法形成)的键合状态。图24A至图24D示出分析结果。

[0117] 利用Physical Electronics, Inc.所制造的Quantera SXM作为分析设备进行XPS分析。图24A至图24D示出每个金属氧化物膜的对应In的3d (5/2) 轨道(参照图24A)、Ga的3d轨道(参照图24B)、Zn的3p轨道(参照图24C)、以及O的1s轨道(参照图24D)的区域中的光谱。图24A至图24D中的实线对应通过液相法形成的本比较实例的In-Ga-Zn氧化物膜的分析结果。图24A至图24D中的虚线对应通过溅射法(溅射)形成的本实施方式的In-Ga-Zn氧化物膜的分析结果。

[0118] 在图24A至图24D中,虽然在键能之间具有细微的差异,但通过液相法形成的本比较实例的金属氧化物膜以及通过溅射法形成的本实施方式的金属氧化物膜具有实质相同的光谱形状。因此,通过液相法形成的本比较实例的金属氧化物膜被确定为In-Ga-Zn氧化物膜。

[0119] 接着,通过XRD分析所形成的比较实例的样品。图19A至图19D示出利用out-of-plane法的分析结果。

[0120] 在XRD分析中,使用在第一加热处理之后,在大气气氛中进行350°C、450°C或550°C的第二加热处理一小时的In-Ga-Zn氧化物膜的样品。

[0121] 在图19A至图19D中,纵轴表示X射线衍射强度(任意单位),横轴表示衍射角 2θ

(度)。使用Bruker AXS所制造的X射线衍射计D8ADVANCE进行XRD测量。

[0122] 图19A示出通过液相法形成的本比较实例的样品的测量结果。没有进行加热处理的样品的XRD图案是以“as-depo”表示的图案。注意,图19B至图19D示出通过液相法形成且在大气气氛中被进行350℃、450℃、550℃的加热处理一小时的氧化铟膜、氧化镓膜及氧化锌膜的测量结果。

[0123] 如图19A至图19D所示,对应 In_2O_3 晶体峰值的峰值在加热处理后的氧化铟膜的XRD图案中确认。此外,对应ZnO晶体峰值的峰值在加热处理后的氧化锌膜的XRD图案中确认。另一方面,不管是被进行哪一个温度的加热处理的本比较实例的样品中,与氧化铟膜及氧化锌膜不一样地,也没有确认到晶体峰值。

[0124] 然后,利用X射线反射(XRR)对在大气气氛中被进行450℃的第二加热处理一小时的每个样品的膜密度进行测量。

[0125] 注意,XRR是测量沉积的薄膜的密度的测量方法,其中X射线入射到测量样品,以测量入射的X射线的临界角及振幅波形中的变化,且使用上述临界角及振幅波形进行理论分析。

[0126] 表1示出所测量的膜密度。

[0127] [表1]

	样品	晶体度	膜密度(g/cm^3)	
			实测值	理论值
[0128]	In-Ga-Zn 氧化物膜 (In:Ga:Zn = 1:1:1)	没有峰值	3.27	6.35
	氧化铟膜	峰值归属于 In_2O_3	4.26	7.12
	氧化镓膜	没有峰值	3.61	5.94
	氧化锌膜	峰值归属于 ZnO	4.06	5.67

[0129] 如表1所示,与根据其单晶结构所计算的理论值相比,通过液相法形成的膜具有极低的密度。注意,因为通过液相法形成的膜具有大的粗糙度,所以不容易高准确度地测量出膜密度。

[0130] 接着,利用SIMS对在本比较实例的金属氧化物膜及本实施方式的金属氧化物膜所包含的杂质的浓度进行测量。

[0131] 图18A示出比较实例的金属氧化物膜及本实施方式的金属氧化物膜中的氢(^1H)浓度分布。图18B示出比较实例的金属氧化物膜及本实施方式的金属氧化物膜中的碳(^{12}C)浓度分布。在图18A及图18B中,横轴表示深度(nm),纵轴表示氢或氧的浓度(原子/ cm^3)。

[0132] 将在与上述条件相似的条件通过液相法形成的样品用作图18A及图18B的比较实例的金属氧化物膜。注意,在旋涂之前,对材料进行使用滤膜($0.2\mu\text{m}$)的过滤。此外,在大气气氛中以450℃、500℃或550℃进行第二加热处理一小时。其他条件与通过液相法形成的上述金属氧化物膜的条件相同。将在与图7所示的金属氧化物膜相同的条件下通过溅射法形成的样品用于本实施方式的金属氧化物膜。

[0133] 如图18A及图18B所示,与本实施方式的金属氧化物膜相比,大量的氢及碳均匀地存在于比较实例的金属氧化物膜中。

[0134] 图18B所示的本实施方式的金属氧化物膜的碳浓度从其表面到膜内部逐渐地减少。这表示本实施方式的金属氧化物膜中的碳主要来源于表面污染。

[0135] 相对于此,在比较实例的任何条件下形成的金属氧化物膜均匀地包含高达 1×10^{22} (原子/ cm^3)或更高的密度的氢、以及高达 4×10^{21} (原子/ cm^3)或更高的密度的碳。可认为比较实例的金属氧化物膜中的碳来源于旋涂材料的原料的有机酸盐。

[0136] 接着,在图20A至图20C中示出在大气气氛中被进行450°C的第二加热处理一小时的本比较实例的样品的截面TEM图像。以300kV的加速电压使用透射电子显微镜(由Hitachi High-Technologies Corporation所制造的“H-9000NAR”)观察该截面。图20A是500000的放大率的截面图像。图20B是2000000的放大率的截面图像。图20C是8000000的放大率的截面观察图像。

[0137] 如图20A及图20B所示,通过液相法形成的本比较实例的样品的大部分由非晶区占有。此外,可看到由于膜密度的差异所造成的灰度梯度(明度的变化)。

[0138] 在图20C中的截面TEM图像中的区域a中,明度高,这意味着区域a具有低的膜密度。在图20C中的截面TEM图像中的区域b中,明度低,这意味着区域b具有高密度。

[0139] 通过纳米束电子衍射观察图20C中的区域a及b。图21A至图21C示出纳米束电子衍射图案。

[0140] 以200kV的加速电压及大约1nmφ的光束直径使用透射电子显微镜(由Hitachi High-Technologies Corporation所制造的“HF-2000”)进行该纳米束电子衍射。图21A示出图20C中的区域a的纳米束电子衍射图案。图21B及图21C示出图20C中的区域b中的两个不同的部分(以b1及b2表示)的纳米束电子衍射图案。

[0141] 图21D示出本发明的一个方式的金属氧化物膜的纳米束电子衍射图案,其在与图7所示的金属氧化物膜相同的条件下形成并观察。

[0142] 如图21A至图21C所示,在通过液相法形成的本比较实例的金属氧化物膜中的各区域中,观察到与图21D所示的本发明的一个方式的金属氧化物膜中所观察的圆周状的斑点(光点)不同的图案。

[0143] 图21A所示的区域a的纳米束电子衍射图案与呈现非晶状态的光晕图案相似。具有这样低的晶体度的区域的存在可起因于膜的低密度及高杂质浓度。

[0144] 如图21B及图21C中所示,在区域b的纳米束电子衍射图案中观察到具有呈现以特定平面取向的晶体部的规律性的斑点(在图21B及图21C中以1至3表示)。在以下表2中示出这些斑点的衍射图案的分析结果。

[0145] [表2]

	区域	斑点	h	k	l	d 值 (nm)	
						理论值	实测值
[0146]	b1	1	1	0	4	0.261	0.263
		2	2	2	4	0.139	0.138
		3	1	2	0	0.165	0.165
	b2	1	0	0	9	0.290	0.288
		2	1	0	14	0.156	0.155
		3	1	0	5	0.250	0.250

[0147] 根据表2,由图21B或图21C中的斑点估计的实测d值与InGaZnO₄中的多个平面取向的理论上的d值几乎相同,这意味着通过液相法形成的本比较实例的In-Ga-Zn氧化物膜包含来源于InZnGaO₄的晶体区。

[0148] 因此,尽管杂质存在,但包含来源于InZnGaO₄的周期性原子排列的区域以及具有极低的晶体度且接近非晶状态的区域共存于通过液相法形成的InZnGaO₄膜中。

[0149] 接着,通过计算对比较实例的金属氧化物膜中的氢及碳等杂质的对该金属氧化物膜的晶体度的影响进行评估。

[0150] 在以下计算中,通过第一原理计算调查氢对该金属氧化物膜的晶化所带来的效果。特别地,在InGaZnO₄不包含氢的情况及InGaZnO₄包含6.67原子百分比的氢的情况下测量出非晶状态与晶体状态之间的能量差异。 8.54×10^{22} 原子/cm³的In-Ga-Zn-O晶体的原子密度、图18A及图18B所示的SIMS分析结果表示该氢浓度与本比较实例的金属氧化物膜的氢浓度相同。注意,将In、Ga及Zn的原子数比为1:1:1的In-Ga-Zn氧化物膜用作该计算中的金属氧化物膜的实例。

[0151] 图22示出该计算中的包含112个原子的In-Ga-Zn-O晶体的晶格结构。

[0152] 关于计算,形成不对图22所示的结构添加氢原子而成的结构、对图22所示的结构添加八个氢原子而成的结构,且使该结构最优化。然后,计算能量。此外,通过以下步骤而根据最优化结构形成非晶结构。

[0153] (1) 3000K下的采用NVT系综的分子动力学计算。

[0154] (2) 2psec且1000K下的采用NVT系综的分子动力学计算。

[0155] (3) 结构的最优化。

[0156] 注意,通过5psec、5.5psec或6psec的上述计算(1)得到三个结构,且进行计算(2)及最优化(3)以形成该三个结构的三个非晶结构。然后,获得能量平均值。在该计算中,使用第一原理计算软件“Vienna Ab initio Simulation Package”(VASP)。表3示出计算条件。

[0157] [表3]

	步骤	泛函数	截止能量(eV)	K 点
[0158]	(1)	GGA-PBE	500	1×1×1
	(2)	GGA-PBE	300	1×1×1
	(3)	GGA-PBE	500	2×2×3

[0159] 图23A至图23D示出由计算获得的各结构的一部分。表4示出能量差异的计算结果。图23A示出不对单晶In-Ga-Zn氧化物膜添加H原子(0原子百分比)的结构。图23B示出对单晶In-Ga-Zn氧化物膜添加八个H原子(6.67原子百分比)的结构。图23C示出不对非晶In-Ga-Zn氧化物膜添加H原子(0原子百分比)的结构。图23D示出对非晶In-Ga-Zn氧化物膜添加八个H原子(6.67原子百分比)的结构。

[0160] [表4]

	氢浓度 (原子百分比)	密度 (g/cm ³)	能量差异 (非晶 - 单晶)
[0161]	0	6.12	1.23
	6.67	5.82	0.54

[0162] 根据表4,当In-Ga-Zn氧化物膜晶化时,其能量大幅度减少。进一步地,当H原子被添加到该膜时,由于晶化而稳定能量减少。因此,可认为,在通过液相法形成的本比较实例的金属氧化物膜中观察到除了包含呈现周期性原子排列的斑点的图案之外与光晕图案相似的纳米束电子衍射图案,这是由氢所导致的晶体结构的不稳定化引起的。

[0163] 如上所述,当金属氧化物膜包含氢作为杂质时,晶体的稳定性降低。这些计算结果与如下结果一致:在与本实施方式的金属氧化物膜比较时,呈现与光晕图案相似的纳米束电子衍射图案的比较实例的金属氧化物膜中的氢及碳等杂质的浓度高。

[0164] 本实施方式可与本说明书中所说明的实施方式适当地组合而实施。

[0165] 实施方式2

[0166] 在本实施方式中,将参照附图而说明包含在实施方式1中说明且示出半导体特性的金属氧化物膜(氧化物半导体膜)的晶体管的结构实例。

[0167] <晶体管的结构实例>

[0168] 图9A是在以下示出的晶体管100的截面示意图。该晶体管100是底栅型晶体管。

[0169] 晶体管100包含设置在衬底101上的栅电极102、设置在衬底101及栅电极102上的绝缘层103、设置在绝缘层103上而与栅电极102重叠的氧化物半导体层104、以及与氧化物半导体层104的顶面接触的一对电极105a及105b。进一步地,绝缘层106以覆盖绝缘层103、氧化物半导体层104、及一对电极105a及105b的方式设置,并且,绝缘层107设置于绝缘层106上。

[0170] 本发明的一个方式的氧化物半导体膜可被应用于晶体管100中的氧化物半导体层104。

[0171] <<衬底101>>

[0172] 对衬底101的材料的性质等没有特别的限制,只要该材料具有至少足以耐受在后

面执行的加热处理的热阻即可。例如,可使用玻璃衬底、陶瓷衬底、石英衬底、蓝宝石衬底、或氧化钇稳定氧化锆(YSZ)衬底作为衬底101。或者,可使用由硅或碳化硅等所制成的单晶半导体衬底或多晶半导体衬底、由硅锗等所制成的化合物半导体衬底、或者SOI衬底等作为衬底101。再者,可使用设置有半导体元件的上述衬底的任一个作为衬底101。

[0173] 再者,可使用塑料衬底等的柔性衬底作为衬底101,且可将晶体管100直接设置在柔性衬底上。或者,可在衬底101与晶体管100之间设置剥离层。该剥离层可被使用于当在该剥离层上形成晶体管的一部分或全部,且将该晶体管从衬底101剥离并转置至另一衬底时。由此,可将晶体管100转置至具有低的热阻的衬底或柔性衬底。

[0174] <<栅电极102>>

[0175] 栅电极102可使用选自铝、铬、铜、钽、钛、钼和钨中的金属;包含上述金属中的任一个作为成分的合金;或者组合上述金属中的任一个的合金;等形成。进一步地,可使用选自锰和锆中之一或多个金属。再者,栅电极102可具有单层结构或二层以上的叠层结构。例如,可举出包含硅的铝膜的单层结构、钛膜层叠在铝膜之上的双层结构、钛膜层叠在氮化钛膜之上的双层结构、钨膜层叠在氮化钛膜之上的双层结构、钨膜层叠在氮化钼膜或氮化钨膜之上的双层结构、依次层叠钛膜、铝膜、及钛膜的三层结构等。或者,可使用包含铝以及选自钛、钽、钨、钼、铬、钼和钨中之一或多个金属的合金膜;或该合金膜的氮化物膜。

[0176] 栅电极102还可使用铟锡氧化物、包含氧化钨的氧化铟、包含氧化钨的铟锌氧化物、包含氧化钛的氧化铟、包含氧化钛的铟锡氧化物、铟锌氧化物或添加有氧化硅的铟锡氧化物等透光导电材料形成。并且,可具有使用上述透光导电材料与上述金属所形成的叠层结构。

[0177] 进一步地,可将In-Ga-Zn类氧氮化物半导体膜、In-Sn类氧氮化物半导体膜、In-Ga类氧氮化物半导体膜、In-Zn类氧氮化物半导体膜、Sn类氧氮化物半导体膜、In类氧氮化物半导体膜或金属氮化物(诸如InN或ZnN)的膜等设置在栅电极102与绝缘层103之间。这些膜各具有高于或等于5eV,或高于或等于5.5eV的高于氧化物半导体的电子亲和势的功函数。因此,包含氧化物半导体的晶体管的阈值电压可向正方向漂移,且可获得所谓常关闭(normally-off)开关元件。例如,使用至少具有比氧化物半导体层104更高的氮浓度的In-Ga-Zn类氧氮化物半导体膜,具体地,具有7原子百分比或更高的氮浓度的In-Ga-Zn类氧氮化物半导体膜。

[0178] <<绝缘层103>>

[0179] 绝缘层103被用作栅极绝缘膜。与氧化物半导体层104的底面接触的绝缘层103优选为非晶膜。

[0180] 绝缘层103可具有例如使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、氧化铝、氧化钪、氧化镓、Ga-Zn类金属氧化物和氮化硅等中的一个或多个的单层结构或叠层结构。

[0181] 绝缘层103通过使用硅酸钪(HfSiO_x)、添加有氮的硅酸钪($\text{HfSi}_x\text{O}_y\text{N}_z$)、添加有氮的铝酸钪($\text{HfAl}_x\text{O}_y\text{N}_z$)、氧化钪或氧化钪等高k材料形成,可降低晶体管的栅极漏电流。

[0182] <<一对电极105a及105b>>

[0183] 一对电极105a及105b被用作晶体管的源电极及漏电极。

[0184] 一对电极105a及105b可使用铝、钛、铬、镍、铜、钇、锆、钼、银、钽和钨等中之任一金属、或包含该金属之任一个的合金作为导电材料,而被形成具有单层结构或叠层结构。例

如,可举出包含硅的铝膜的单层结构、钛膜层叠在铝膜之上的双层结构、钛膜层叠在钨膜之上的双层结构、铜膜层叠在铜镁铝合金膜上的双层结构、依次层叠钛膜或氮化钛膜、铝膜或铜膜、及钛膜或氮化钛膜的三层结构、依次层叠钼膜或氮化钼膜、铝膜或铜膜、钼膜或氮化钼膜的三层结构等。注意,也可使用包含氧化铟、氧化锡或氧化锌的透明导电材料。

[0185] <<绝缘层106、107>>

[0186] 绝缘层106优选使用包含比化学计量组成中之氧更高比例的氧的氧化物绝缘膜形成。该氧化物绝缘膜在加热时释放出氧。例如,当该氧化物绝缘膜在等于或高于晶体管的制造工序中的加热处理温度的温度处被加热时,则在热脱附谱(TDS)分析中,所换算成氧原子的氧释放量大于或等于 1.0×10^{18} 原子/cm³,优选为大于或等于 3.0×10^{20} 原子/cm³。

[0187] 作为绝缘层106,可形成氧化硅膜或氧氮化硅膜等。

[0188] 注意,绝缘层106还在后面形成绝缘层107时,被用作缓和氧化物半导体层104的损伤的膜。

[0189] 透射氧的氧化物膜可被设置在绝缘层106与氧化物半导体层104之间。

[0190] 作为透射氧的氧化物膜,可形成氧化硅膜或氧氮化硅膜等。注意,在本说明书中,“氧氮化硅膜”是指以比氮更高比例包含氧的膜,并且,“氮氧化硅膜”是指以比氧更高比例包含氮的膜。

[0191] 绝缘层107可使用对氧、氢和水等具有阻挡效果的绝缘膜形成。通过将绝缘层107设置在绝缘层106之上,可防止氧从氧化物半导体层104向外扩散及来自外部的氢或水等进入氧化物半导体层104。关于这种绝缘膜,例如,可举出氮化硅膜、氮氧化硅膜、氧化铝膜、氧氮化铝膜、氧化镓膜、氧氮化镓膜、氧化铋膜、氧氮化铋膜、氧化铟膜、及氧氮化铟膜。

[0192] <晶体管的制造方法的实例>

[0193] 接着,将说明图9A至图9C所示的晶体管100的制造方法的实例。

[0194] 首先,如图10A所示,将栅电极102形成于衬底101之上,并将绝缘层103形成于栅电极102之上。

[0195] 在此,使用玻璃衬底作为衬底101。

[0196] <<栅电极的形成>>

[0197] 以下说明栅电极102的形成方法。首先,通过溅射法、CVD法或蒸镀法等形成导电膜,然后,使用第一光掩模通过光刻处理在该导电膜上形成抗蚀剂掩模。接着,使用该抗蚀剂掩模对该导电膜的一部分进行蚀刻,来形成栅电极102。之后,去除抗蚀剂掩模。

[0198] 注意,栅电极102也可通过电镀法、印刷法或喷墨法等形成,而不使用上述形成方法。

[0199] <<栅极绝缘层的形成>>

[0200] 绝缘层103通过溅射法、CVD法或蒸镀法等形成。

[0201] 在绝缘层103使用氧化硅膜、氧氮化硅膜、或氮氧化硅膜形成的情况下,优选使用包含硅的沉积气体以及氧化气体作为源气体。包含硅的沉积气体的典型实例包含硅烷、乙硅烷、丙硅烷、及氟硅烷。作为氧化气体,例如,可举出氧、臭氧、一氧化二氮、及二氧化氮。

[0202] 在形成氮化硅膜作为绝缘层103的情况下,优选使用两个阶段的形成方法。首先,通过等离子体CVD法形成缺陷数少的第一氮化硅膜,其中使用硅烷、氮、及氨的混合气体作为源气体。然后,通过切换源气体至硅烷及氮的混合气体形成氢浓度低且可阻挡氢的第二

氮化硅膜。通过该形成方法,可形成缺陷数少且对氢具有阻挡性质的氮化硅膜作为绝缘层103。

[0203] 此外,在形成氧化镓膜作为绝缘层103的情况下,可使用金属有机化学气相沉积(MOCVD)法。

[0204] <<氧化物半导体层的形成>>

[0205] 接着,如图10B所示,将氧化物半导体层104形成于绝缘层103之上。

[0206] 以下说明氧化物半导体层104的形成方法。首先,使用实施方式1中所示的方法形成氧化物半导体膜。然后,使用第二光掩模通过光刻处理在该氧化物半导体膜上形成抗蚀剂掩模。接着,使用该抗蚀剂掩模对氧化物半导体膜的一部分进行蚀刻,来形成氧化物半导体层104。之后,去除抗蚀剂掩模。

[0207] 此后,也可执行加热处理。在该情况下,该加热处理优选在包含氧的气氛下执行。

[0208] <<一对电极的形成>>

[0209] 接着,如图10C所示,形成一对电极105a及105b。

[0210] 以下说明一对电极105a及105b的形成方法。首先,通过溅射法、CVD法或蒸镀法等形成导电膜。然后,使用第三光掩模,通过光刻处理在该导电膜上形成抗蚀剂掩模。接着,使用该抗蚀剂掩模对导电膜的一部分进行蚀刻,来形成一对电极105a及105b。之后,去除抗蚀剂掩模。

[0211] 注意,如图10B所示,有时氧化物半导体层104的上部通过该导电膜的蚀刻而被部分地蚀刻及变薄。因此,优选使该氧化物半导体层104形成得厚。

[0212] <<绝缘层的形成>>

[0213] 接着,如图10D所示,将绝缘层106形成于氧化物半导体层104和一对电极105a及105b上,接着将绝缘层107形成于该绝缘层106上。

[0214] 在绝缘层106使用氧化硅膜或氧氮化硅膜形成的情况下,优选使用包含硅的沉积气体以及氧化气体作为源气体。包含硅的沉积气体的典型实例包含硅烷、乙硅烷、丙硅烷、及氟硅烷。作为氧化气体,例如,可举出氧、臭氧、一氧化二氮、及二氧化氮。

[0215] 例如,氧化硅膜或氧氮化硅膜在如下条件下形成:将设置在等离子体CVD器件的真空排气处理室中的衬底保持为高于或等于180℃且低于或等于260℃,优选为高于或等于200℃且低于或等于240℃的温度;在大于或等于100Pa且小于或等于250Pa,优选为大于或等于100Pa且小于或等于200Pa的压力下将源气体充气至该处理室;以及对设置在该处理室中的电极供应高于或等于0.17W/cm²且低于或等于0.5W/cm²,优选为高于或等于0.25W/cm²且低于或等于0.35W/cm²的高频功率。

[0216] 通过施加高频功率,在等离子体中的源气体的分解效率增加,氧游离基增加,以及源气体的氧化被助长;因此,包含在氧化物绝缘膜中的氧的比例高于化学计量组成中的氧的比例。然而,在以上述衬底温度所制备的膜会在后面的工序中执行加热时释放出一部分的氧。因此,可形成包含高于化学计量组成中的氧的比例的氧,且通过加热而释放一部分的氧的氧化物绝缘膜。

[0217] 进一步地,在将氧化物绝缘膜设置于氧化物半导体层104与绝缘层106之间的情况下,该氧化物绝缘膜可在形成绝缘层106的工序中用作氧化物半导体层104的保护膜。因此,绝缘层106可在降低对氧化物半导体层104的损伤的同时使用具有高的功率密度的高频功

率形成。

[0218] 例如,作为氧化物绝缘膜可在如下条件下形成氧化硅膜或氮氧化硅膜:将设置在等离子体CVD器件的真空排气处理室中的衬底保持为高于或等于180°C且低于或等于400°C,优选为高于或等于200°C且低于或等于370°C的温度;在大于或等于20Pa且小于或等于250Pa,优选为大于或等于100Pa且小于或等于250Pa的压力下将源气体充气至该处理室;以及对设置在该处理室中的电极供应高频功率。进一步地,当处理室中的压力大于或等于100Pa且小于或等于250Pa时,可降低对氧化物半导体层104的损伤。

[0219] 优选使用包含硅的沉积气体以及氧化气体作为氧化物绝缘膜的源气体。包含硅的沉积气体的典型实例包含硅烷、乙硅烷、丙硅烷、及氟硅烷。作为氧化气体,例如,可举出氧、臭氧、一氧化二氮、及二氧化氮。

[0220] 绝缘层107可通过溅射法或CVD法形成。

[0221] 在绝缘层107使用氮化硅膜或氮氧化硅膜形成的情况下,优选使用包含硅的沉积气体、氧化气体、及包含氮的气体作为源气体。包含硅的沉积气体的典型实例包含硅烷、乙硅烷、丙硅烷、及氟硅烷。作为氧化气体,例如,可举出氧、臭氧、一氧化二氮、及二氧化氮。作为包含氮的气体的实例,可举出氮及氨。

[0222] 通过上述工序,可形成晶体管100。

[0223] <晶体管100的变形实例>

[0224] 下面说明其一部分与晶体管100不同的晶体管的结构实例。

[0225] <<变形实例1>>

[0226] 图9B是在以下示出的晶体管110的截面示意图。晶体管110在氧化物半导体层的结构上与晶体管100不同。注意,以下省略由相同的附图标记表示具有与其他结构实例相似的结构或功能的构成要素的说明。

[0227] 在晶体管110中所包含的氧化物半导体层114中,层叠氧化物半导体层114a及氧化物半导体层114b。

[0228] 因为有时氧化物半导体层114a与氧化物半导体层114b之间的边界并不清楚,所以图9B等中的该边界由虚线表示。

[0229] 本发明的一个方式的氧化物半导体膜可应用于氧化物半导体层114a及114b的其中一者或二者。

[0230] 可用于氧化物半导体层114a的材料的典型实例为In-Ga氧化物、In-Zn氧化物、及In-M-Zn氧化物(M为Al、Ti、Ga、Y、Zr、La、Ce、Nd、或Hf)。在将In-M-Zn氧化物用于氧化物半导体层114a的情况下,当假定除了Zn及氧之外的In及M的合计为100原子百分比时,In及M的比例则优选为:In大于或等于25原子百分比且M小于75原子百分比,以及进一步优选为:In大于或等于34原子百分比且M小于66原子百分比。此外,例如,作为氧化物半导体层114a使用具有2eV或更大,优选为2.5eV或更大,进一步优选为3eV或更大的能隙的材料。

[0231] 例如:氧化物半导体层114b包含In或Ga,且典型地包含In-Ga氧化物、In-Zn氧化物、或In-M-Zn氧化物(M为Al、Ti、Ga、Y、Zr、La、Ce、Nd、或Hf)。此外,氧化物半导体层114b的导带底的能级比氧化物半导体层114a更接近真空能级。在氧化物半导体层114b的导带底的能级与氧化物半导体层114a的导带底的能级之间的差异优选为0.05eV或更大、0.07eV或更大、0.1eV或更大、或0.15eV或更大,且2eV或更小、1eV或更小、0.5eV或更小、或0.4eV或更

小。

[0232] 当例如使用In-M-Zn氧化物作为氧化物半导体层114b时,In与M之间的原子百分比则优选为:In的原子百分比小于50原子百分比,以及M的原子百分比大于或等于50原子百分比,进一步优选为:In的原子百分比小于25原子百分比,以及M的原子百分比大于或等于75原子百分比,其中除了Zn及氧之外的In及M的合计假定为100原子百分比。

[0233] 例如,可将In、Ga、及Zn的原子数比为1:1:1或3:1:2的In-Ga-Zn氧化物用于氧化物半导体层114a。进一步地,可将In、Ga、及Zn的原子数比为1:3:2、1:6:4、或1:9:6的In-Ga-Zn氧化物用于氧化物半导体层114b。注意,氧化物半导体层114a及114b的原子数比有可能与所使用的靶材的原子数比不同,且有可能存在 $\pm 20\%$ 的差异。

[0234] 当将包含大量用作稳定剂的Ga的氧化物用于设置在氧化物半导体层114a上的氧化物半导体层114b时,可防止氧从氧化物半导体层114a及114b释放出。

[0235] 注意,不局限于上述组成及材料,可根据晶体管的所需的半导体特性及电特性(例如,场效应迁移率及阈值电压)而使用具有适当组成的材料。进一步地,为了要获得晶体管的所需的半导体特性,优选将氧化物半导体层114a及114b的载流子密度、杂质浓度、缺陷密度、金属元素对氧的原子数比、原子间距离和密度等设定适宜。

[0236] 虽然在上面作为氧化物半导体层114的实例说明层叠有两个氧化物半导体层的结构,但也可使用层叠有三个以上的氧化物半导体层的结构。

[0237] <<变形实例2>>

[0238] 图9C是在以下示出的晶体管120的截面示意图。晶体管120在氧化物半导体层的结构上与晶体管100及晶体管110不同。

[0239] 在晶体管120中所包含的氧化物半导体层124中,依次层叠氧化物半导体层124a、氧化物半导体层124b、及氧化物半导体层124c。

[0240] 氧化物半导体层124a及124b层叠于绝缘层103上。氧化物半导体层124c以与氧化物半导体层124b的顶面以及一对电极105a及105b的顶面及侧面接触的方式设置。

[0241] 本发明的一个方式的氧化物半导体膜可应用于氧化物半导体层124a、124b、及124c的至少一者。

[0242] 例如,氧化物半导体层124b可具有与在变形实例1中示出的氧化物半导体层114a相似的结构。进一步地,例如,氧化物半导体层124a及124c可各自具有与在变形实例1中示出的氧化物半导体层114b相似的结构。

[0243] 例如,当将包含大量用作稳定剂的Ga的氧化物用于氧化物半导体层124a及氧化物半导体层124c时,可防止氧从氧化物半导体层124a、氧化物半导体层124b、及氧化物半导体层124c释放出。

[0244] 在沟道主要地形成于氧化物半导体层124b中的情况下,例如,可将包含大量In的氧化物用于氧化物半导体层124b,且以与氧化物半导体层124b接触的方式设置一对电极105a及105b;由此,可增加晶体管120的通态电流。

[0245] <晶体管的其他的结构实例>

[0246] 以下说明可应用本发明的一个方式的氧化物半导体膜的顶栅型晶体管的结构实例。

[0247] <<结构实例>

[0248] 图11A是以下示出的顶栅型晶体管150的截面示意图。

[0249] 晶体管150包含:氧化物半导体层104,该氧化物半导体层104设置在设置有绝缘层151的衬底101上;与氧化物半导体层104的顶面接触的一对电极105a及105b;设置在氧化物半导体层104和一对电极105a及105b上的绝缘层103;以及设置在绝缘层103上而与氧化物半导体层104重叠的栅电极102。进一步地,绝缘层152以覆盖绝缘层103及栅电极102的方式设置。

[0250] 本发明的一个方式的氧化物半导体膜可应用于晶体管150中的氧化物半导体层104。

[0251] 绝缘层151具有抑制来自衬底101的杂质扩散至氧化物半导体层104的功能。例如,可使用与绝缘层107相似的结构。注意,也可以不设置绝缘层151。

[0252] 绝缘层152可使用具有对氧、氢和水等阻挡效果的绝缘膜以与绝缘层107相似的方式形成。注意,也可以不设置绝缘层107。

[0253] <<变形实例>>

[0254] 下面说明其一部分与晶体管150不同的晶体管的结构实例。

[0255] 图11B是在以下示出的晶体管160的截面示意图。晶体管160中的氧化物半导体层的结构与晶体管150不同。

[0256] 在晶体管160中所包含的氧化物半导体层164中,依次层叠氧化物半导体层164a、氧化物半导体层164b、及氧化物半导体层164c。

[0257] 本发明的一个方式的氧化物半导体膜可应用于氧化物半导体层164a、氧化物半导体层164b、及氧化物半导体层164c的至少一者。

[0258] 例如,氧化物半导体层164b可具有与在变形实例1中示出的氧化物半导体层114a相似的结构。进一步地,例如,氧化物半导体层164a及164c可各自具有与在变形实例1中示出的氧化物半导体层114b相似的结构。

[0259] 将包含大量用作稳定剂的Ga的氧化物用于氧化物半导体层164a及氧化物半导体层164c;因此,可防止氧从氧化物半导体层164a、氧化物半导体层164b、及氧化物半导体层164c释放出。

[0260] 氧化物半导体层164可以以如下方法形成:通过蚀刻获得氧化物半导体层164c及氧化物半导体层164b,并使将成为氧化物半导体层164a的氧化物半导体膜暴露出;以及通过干蚀刻法将该氧化物半导体膜加工为氧化物半导体层164a。在该情况下,有时该氧化物半导体膜的反应产物附着至氧化物半导体层164b及164c的侧面,而形成侧壁保护层(也称为兔耳朵)。注意,该反应产物通过溅射现象或在干蚀刻时附着。

[0261] 图11C是晶体管161的截面示意图,其中侧壁保护层164d以上述方式成为氧化物半导体层164的侧面。注意,晶体管161的其他构成要素与晶体管160相同。

[0262] 侧壁保护层164d主要包含与氧化物半导体层164a相同的材料。侧壁保护层164d有时包含设置在氧化物半导体层164a之下的层(在此,为绝缘层151)的成分(例如,硅)。

[0263] 如图11C所示,通过采用氧化物半导体层164b的侧面被侧壁保护层164d覆盖,以便不会与一对电极105a及105b接触的结构,尤其是在沟道主要地形成于氧化物半导体层164b中时,可降低关闭状态下的晶体管的非故意的泄漏电流;因而,可制造出具有良好的关态特性的晶体管。进一步地,当将包含大量用作稳定剂的Ga的材料用于侧壁保护层164d时,可有

效地防止氧从氧化物半导体层164b的侧面释放出；因此，可制造出电特性的稳定性优异的晶体管。

[0264] 本实施方式可以与本说明书中所说明的实施方式适当地组合而实施。

[0265] 实施方式3

[0266] 在本实施方式中，将参照图12A至图12C说明本发明的一个方式的显示面板的结构。

[0267] 图12A是本发明的一个方式的显示面板的俯视图。图12B示出可在将液晶元件用于本发明的一个方式的显示面板中的像素中的情况下使用的像素电路。图12C示出可在将有机EL元件用于本发明的一个方式的显示面板中的像素中的情况下使用的像素电路。

[0268] 在像素部中的晶体管可依据实施方式2形成。进一步地，该晶体管可易于被形成为n沟道晶体管，因此，可使用n沟道晶体管形成的驱动电路的一部分可被形成于与像素部的晶体管相同的衬底上。如此，通过将实施方式2中所说明的晶体管用于像素部或驱动电路，可提供可靠性高的显示器件。

[0269] 图12A示出有源矩阵显示器件的方框图的一个例子。像素部501、第一扫描线驱动电路502、第二扫描线驱动电路503、及信号线驱动电路504设置在显示器件中的衬底500上。在像素部501中，配置从信号线驱动电路504延伸的多个信号线，且配置从第一扫描线驱动电路502及第二扫描线驱动电路503延伸的多个扫描线。注意，在扫描线与信号线互相交叉的区域中包含显示元件的像素被配置为矩阵状。显示器件的衬底500通过柔性印刷电路(FPC)等连接部被连接到时序控制电路(也称为控制器或控制IC)。

[0270] 在图12A中，第一扫描线驱动电路502、第二扫描线驱动电路503、及信号线驱动电路504形成于与像素部501相同的衬底500上。因而，可减少驱动电路等设置在外部的构件的数目，而可以降低成本。进一步地，在将驱动电路设置在衬底500外部的情况下，需要将布线延伸，布线的连接数增加；但是，当将驱动电路设置在衬底500上时，可减少布线的连接数。因此，可实现可靠性或成品率的提高。

[0271] <液晶面板>

[0272] 图12B示出像素的电路结构的实例。在此，示出可应用于VA液晶显示面板的像素的像素电路。

[0273] 该像素电路可被应用于一个像素包含多个像素电极层的结构。该多个像素电极层连接至不同的晶体管，且各晶体管可以由不同的栅极信号驱动。由此，可独立地控制施加至多畴像素中的各像素电极层的信号。

[0274] 晶体管516的栅极布线512与晶体管517的栅极布线513是分开着的，以可被供应不同的栅极信号。相对于此，晶体管516及517公用被用作数据线的源电极或漏电极514。可适当地使用实施方式2中所说明的晶体管作为晶体管516及517。因此，可提供可靠性高的液晶显示面板。

[0275] 将说明电连接至晶体管516的第一像素电极层及电连接至晶体管517的第二像素电极层的形状。第一像素电极层及第二像素电极层通过缝隙而分开。第一像素电极层具有V形状，并且，第二像素电极层以包围第一像素电极层的方式设置。

[0276] 晶体管516的栅电极连接至栅极布线512，并且，晶体管517的栅电极连接至栅极布线513。当不同的栅极信号供应至栅极布线512及栅极布线513时，可使晶体管516及晶体管

517的工作时序变化。因而,可控制液晶的取向。

[0277] 进一步地,存储电容器可使用电容器布线510、被用作电介质的栅极绝缘膜、及电连接至第一像素电极层或第二像素电极层的电容器电极形成。

[0278] 该多畴像素包含第一液晶元件518及第二液晶元件519。第一液晶元件518包含第一像素电极层、对置电极层、及其间的液晶层。第二液晶元件519包含第二像素电极层、对置电极层、及其间的液晶层。

[0279] 注意,本发明的像素电路不局限于图12B所示的结构。例如,可将开关、电阻器、电容器、晶体管、传感器或逻辑电路等追加到图12B所示的像素。

[0280] <有机EL面板>

[0281] 图12C示出像素部的电路结构的另一实例。在此,示出使用有机EL元件的显示面板的像素结构。

[0282] 在有机EL元件中,通过对发光元件施加电压,可将来自一对电极的其中一者的电子及将来自一对电极的另一者的空穴注入至包含发光有机化合物的层;因而,使电流流动。电子及空穴复合,因此,使发光有机化合物激发。该发光有机化合物从激发态返回至基态,而发射出光。由于该机理,该发光元件被称为电流激发型发光元件。

[0283] 图12C示出可应用的像素电路的实例。在此,一个像素包含两个n沟道晶体管。注意,可将本发明的一个方式的金属氧化物膜用于n沟道晶体管的沟道形成区。进一步地,该像素电路可采用数字时间灰度级驱动。

[0284] 将说明可应用的像素电路的结构及使用数字时间灰度级驱动的像素的工作。

[0285] 像素520包含开关晶体管521、驱动晶体管522、发光元件524、及电容器523。开关晶体管521的栅电极层连接至扫描线526,开关晶体管521的第一电极(源电极层和漏电极层的其中一者)连接至信号线525,以及开关晶体管521的第二电极(源电极层和漏电极层的另一者)连接至驱动晶体管522的栅电极层。驱动晶体管522的栅电极层通过电容器523连接至电源线527,驱动晶体管522的第一电极连接至电源线527,以及驱动晶体管522的第二电极连接至发光元件524的第一电极(像素电极)。发光元件524的第二电极相当于共同电极528。共同电极528电连接至设置在相同衬底上的共同电位线。

[0286] 作为开关晶体管521及驱动晶体管522,可适当地使用实施方式2中所说明的晶体管。由此,可提供可靠性高的有机EL显示面板。

[0287] 将发光元件524的第二电极(共同电极528)的电位设定为低电源电位。注意,低电源电位低于供应至电源线527的高电源电位。例如,该低电源电位可为GND或0V等。将高电源电位及低电源电位设定为高于或等于发光元件524的顺向阈值电压,且将该电位差施加至发光元件524,由此使电流供应至发光元件524,而引起光发射。发光元件524的顺向电压是指可获得所希望的光亮度的电压,且至少高于顺向阈值电压。

[0288] 注意,通过使用驱动晶体管522的栅极电容代替电容器523,可省略电容器523。驱动晶体管522的栅极电容可形成于沟道形成区与栅电极层之间。

[0289] 接着,将说明输入至驱动晶体管522的信号。在电压输入电压驱动方式的情况下,将确实地使驱动晶体管522导通或关闭的视频信号输入至驱动晶体管522。为了要使晶体管522在线性区中工作,将比电源线527高的电压施加至驱动晶体管522的栅电极层。注意,将高于或等于电源线电压与驱动晶体管522的阈值电压 V_{th} 之总和的电压施加至信号线525。

[0290] 在执行模拟灰度级驱动的情况下,将大于或等于发光元件524的顺向电压与驱动晶体管522的阈值电压 V_{th} 之总和的电压施加至驱动晶体管522的栅电极层。通过输入使驱动晶体管522在饱和区中工作的视频信号,使电流供应至发光元件524。为了要使驱动晶体管522在饱和区中工作,将电源线527的电位设定为高于驱动晶体管522的栅极电位。当使用模拟视频信号时,可依据该视频信号而供应电流至发光元件524,并执行模拟灰度级驱动。

[0291] 注意,本发明的像素电路的结构不局限于图12C所示的结构。例如,可将开关、电阻器、电容器、传感器、晶体管或逻辑电路等追加到图12C所示的像素电路。

[0292] 实施方式4

[0293] 在本实施方式中,将参照图13及图14A至图14D说明包含本发明的一个方式的金属氧化物膜的半导体器件及电子设备的结构。

[0294] 图13是包含应用本发明的一个方式的金属氧化物膜的半导体器件的电子设备的方框图。

[0295] 图14A至图14D是包含应用本发明的一个方式的金属氧化物膜的半导体器件的电子设备的的外观图。

[0296] 图13所示的电子设备包含RF电路901、模拟基带电路902、数字基带电路903、电池904、电源电路905、应用处理器906、快闪存储器910、显示器控制器911、存储电路912、显示器913、触控传感器919、音频电路917和键盘918等。

[0297] 应用处理器906包含CPU907、DSP908、及接口 (IF) 909。此外,存储电路912可包含SRAM或DRAM。

[0298] 通过将在实施方式2中所说明的晶体管应用于存储电路912,可提供可写入及读取数据的可靠性高的电子设备。

[0299] 通过将在实施方式2中所说明的晶体管应用于CPU907或DSP908中所包含的寄存器等,可提供可写入及读取数据的可靠性高的电子设备。

[0300] 注意,在实施方式2中所说明的晶体管的关态泄露电流极低的情况下,存储电路912可长时间地存储数据且可具有充分低的功耗。此外,在执行电源门控的期间,CPU907或DSP908可在寄存器等中存储电源门控之前的状态。

[0301] 进一步地,显示器913包含显示部914、源极驱动器915、及栅极驱动器916。

[0302] 显示部914包含配置为矩阵状的多个像素。该像素包含像素电路,且该像素电路电连接至栅极驱动器916。

[0303] 可将实施方式2中所说明的晶体管适当地使用于像素电路或栅极驱动器916中。由此,可提供可靠性高的显示器。

[0304] 电子设备的实例为电视器件 (也称为电视或电视接收机)、计算机等的显示器、如数码相机或数字摄像机等拍摄装置、数码相框、移动电话机 (也称为移动电话或移动电话器件)、便携式游戏机、便携式信息终端、声音再现器件、和诸如弹珠机等大型游戏机等。

[0305] 图14A示出便携式信息终端,其包含主体1001、外壳1002、显示部1003a和显示部1003b等。显示部1003b包含触摸面板。通过触控显示部1003b上所显示的键盘按钮1004,可执行屏幕操作,且可输入文字。当然,可将显示部1003a用作触摸面板。液晶面板或有机发光面板通过使用实施方式2中所说明的晶体管作为开关元件而制造出,且将其应用于显示部1003a或1003b,由此可提供可靠性高的便携式信息终端。

[0306] 在图14A中所示的便携式信息终端可具有显示各种种类的数据(例如,静止图像、移动图像、及文字图像)的功能、将日历、日期或时间等显示在显示部上的功能、操作或编辑所显示在显示部上的数据的功能、及通过各种软件(程序)控制处理的功能等。进一步地,可将外部连接端子(耳机端子或USB端子等)或记录介质插入部等设置在外壳的背表面或侧面上。

[0307] 在图14A中所示的便携式信息终端可无线地发送及接收数据。通过无线式通讯,可从电子书服务器采购及下载所希望的书籍数据等。

[0308] 图14B示出便携式音乐播放器,其在主体1021中包含显示部1023、用来将便携式音乐播放器穿戴在耳朵上的固定部1022、扬声器、操作按钮1024和外部存储器插槽1025等。液晶面板或有机发光面板通过使用实施方式2中所说明的晶体管作为开关元件而制造出,且将其应用于显示部1023,由此可提供可靠性高的便携式音乐播放器。

[0309] 再者,当图14B中所示的便携式音乐播放器具有天线、麦克风功能、或无线式通讯功能且与移动电话一起使用时,则使用者可以在开车等的同时无线地进行免提通话。

[0310] 图14C示出移动电话,其包含两个外壳,外壳1030及外壳1031。外壳1031包含显示面板1032、扬声器1033、麦克风1034、指向器件1036、照相机用透镜1037和外部连接端子1038等。外壳1030设置有用以充电该移动电话的太阳能电池1040;外部存储器插槽1041;等。此外,天线安装在外壳1031中。通过将实施方式2中所说明的晶体管应用于显示面板1032,可提供可靠性高的移动电话。

[0311] 进一步地,显示面板1032包含触摸面板。在图14C中由虚线表示显示为图像的多个操作键1035。另外,还包含用来增加从太阳能电池1040输出的电压至各电路所需要的值的升压电路。

[0312] 例如,当实施方式2中所说明的晶体管的金属氧化物膜的厚度为大于或等于 $2\mu\text{m}$ 且小于或等于 $50\mu\text{m}$ 时,则可形成用于诸如升压电路的电源电路所使用的功率晶体管。

[0313] 在显示面板1032中,显示的方向根据使用模式而被适当地改变。进一步地,该移动电话在与显示面板1032相同的表面上设置有照相机用透镜1037,因此,可将其用作可视电话。扬声器1033及麦克风1034不仅可用于音频通话,而且可用于可视通话、录音、和播放声音等。此外,如图14C中所示的展开状态下的外壳1030及1031可通过滑动而变成为彼此重叠的状态。因此,可实现移动电话的小型化,便于携带。

[0314] 外部连接端子1038可连接至AC转接器及诸如USB电缆等的各种电缆;因而,可进行充电及与个人计算机等的的数据通讯。此外,将记录介质插入外部存储器插槽1041,可存储及移动大量的数据。

[0315] 进一步地,除了上述功能之外,可设置红外线通讯功能或电视接收功能等。

[0316] 图14D示出电视器件的实例。在电视器件1050中,显示部1053安装在外壳1051中。可将图像显示于显示部1053上。此外,CPU安装在用以支撑外壳1051的座台1055中。通过将实施方式2中所说明的晶体管应用于显示部1053及CPU,可使电视器件1050具有高可靠性。

[0317] 电视器件1050可以以外壳1051的操作开关或另行提供的遥控操作机操作。进一步地,遥控操作机可设置有用以显示从该遥控操作机输出的数据的显示部。

[0318] 注意,电视器件1050设置有接收器和调制解调器等。通过使用接收器,电视器件

1050可接收一般的TV播放。此外,当电视器件1050经由调制解调器而以有线或无线方式连接至通讯网络时,可执行单向(从发送者到接受者)或双向(发送者与接受者之间或接受者之间)的信息通讯。

[0319] 进一步地,电视器件1050设置有外部连接端子1054、存储介质记录再生部1052、以及外部存储器插槽。外部连接端子1054可连接至诸如USB电缆等的各种电缆;因而,可进行与个人计算机等的的数据通讯。通过将盘片存储介质插入存储介质记录再生部1052,可读取存储介质中所存储的数据及写入数据至存储介质。此外,可将在所插入至外部存储器插槽内的外部存储器1056中被存储为数据的图像或视频等显示在显示部1053上。

[0320] 进一步地,在实施方式2中所说明的晶体管的关态泄漏电流极小的情况下,当将该晶体管应用于外部存储器1056或CPU时,电视器件1050可具有高可靠性及充分低的功耗。

[0321] 符号说明

[0322] 100、110、120、150、160、161、516、517:晶体管;101、500:衬底;102:栅电极;103、106、107、151、152:绝缘层;104、114、114a、114b、124、124a-124c、164、164a-164c:氧化物半导体层;105a、105b:电极;200:石英玻璃衬底;202:虚拟衬底;204:金属氧化物膜;210a、210b:区域;501:像素部;502、503:扫描线驱动电路;504:信号线驱动电路;510:电容器布线;512、513:栅极布线;514:漏电极;518、519:液晶元件;520:像素;521:开关晶体管;522:驱动晶体管;523:电容器;524:发光元件;525:信号线;526:扫描线;527:电源线;528:共同电极;901:RF电路;902:模拟基带电路;903:数字基带电路;904:电池;905:电源电路;906:应用处理器;907:CPU;908:DSP;910:快闪存储器;911:显示器控制器;912:存储电路;913:显示器;914、1003a、1003b、1023、1053:显示部;915:源极驱动器;916:栅极驱动器;917:音频电路;918:键盘;919:触控传感器;1001、1021:主体;1002、1030、1031、1051:外壳;1004:键盘按钮;1022:固定部;1024:操作按钮;1025、1041:外部存储器插槽;1032:显示面板;1033:扬声器;1034:麦克风;1035:操作键;1036:指向器件;1037:照相机用透镜;1038、1054:外部连接端子;1040:太阳能电池;1050:电视器件;1052:存储介质记录再生部;1055:座台;1056:外部存储器;164d:侧壁保护层

[0323] 本申请案根据2012年11月8日在日本专利局所申请之日本专利申请案序号2012-245992、2013年1月30日在日本专利局所申请之日本专利申请案序号2013-016242、及2013年3月19日在日本专利局所申请之日本专利申请案序号2013-056768,该申请案的全部内容结合于本文以供参考。

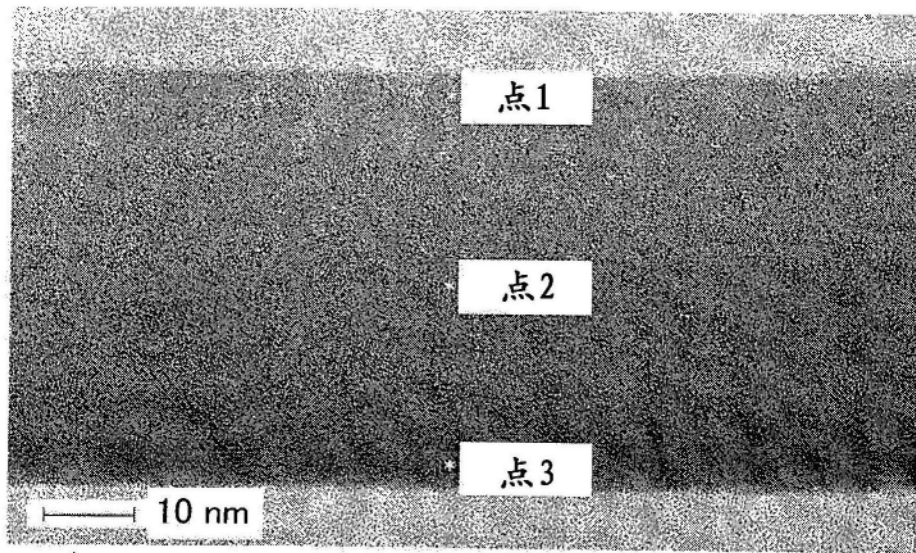


图1A

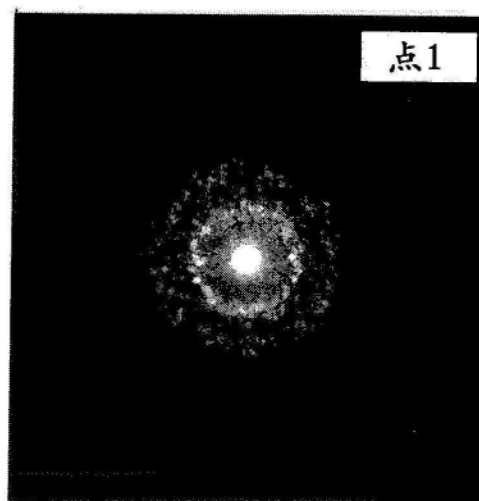


图1B

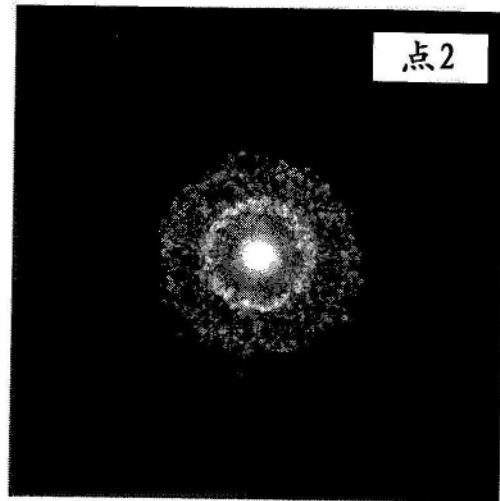


图1C

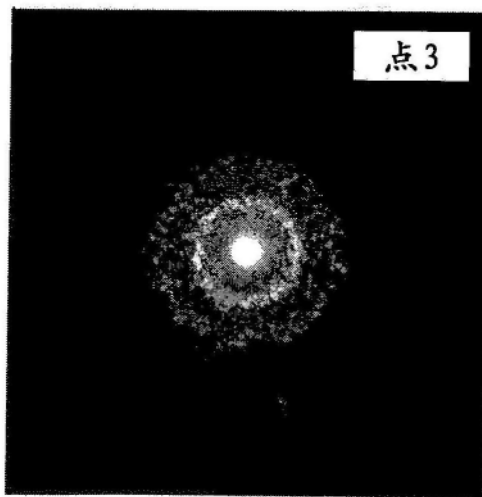


图1D

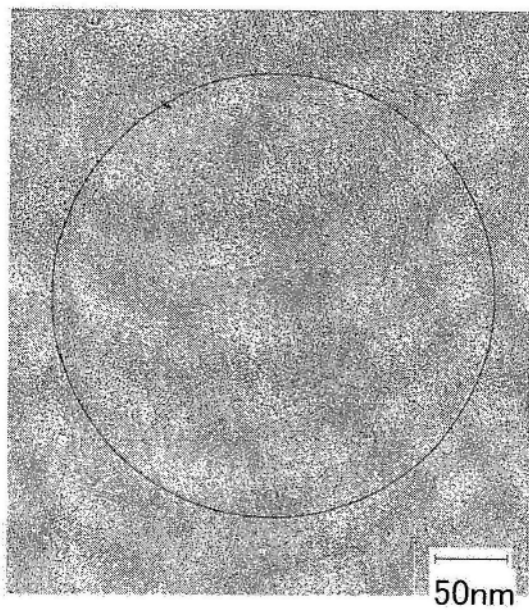


图2A

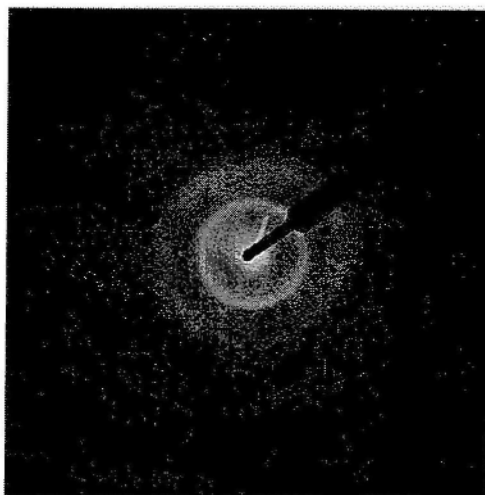


图2B

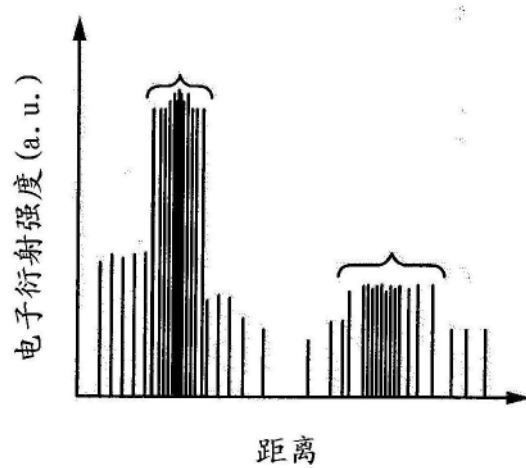


图3A

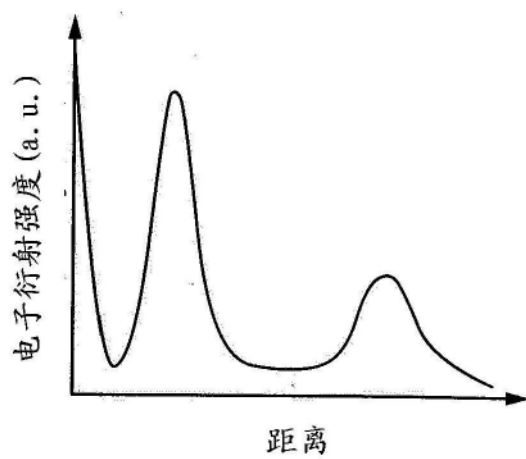


图3B

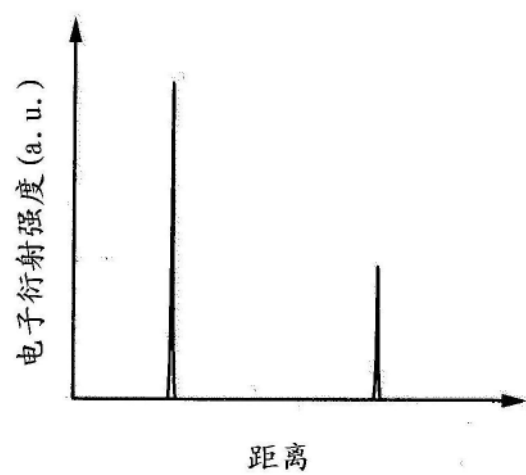


图3C

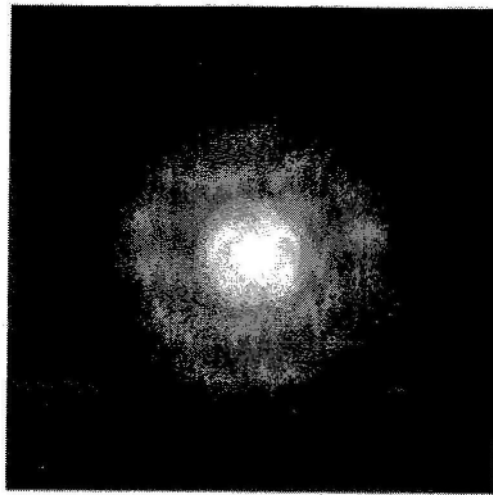


图4

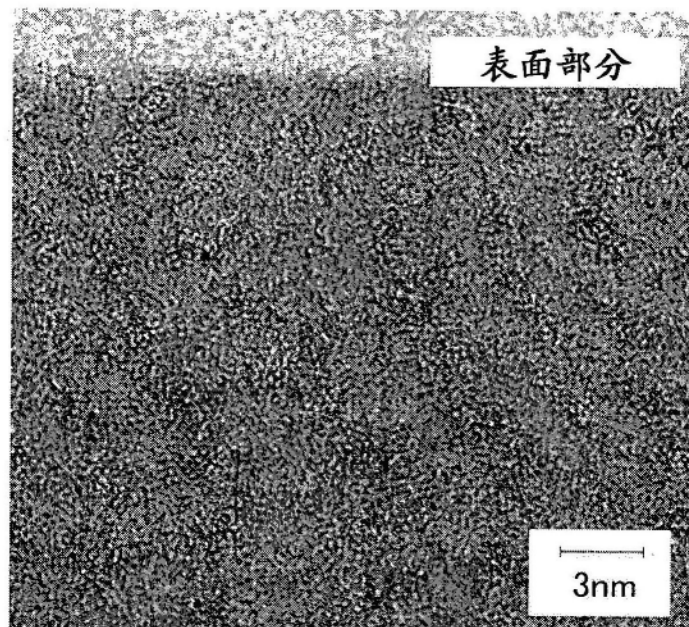


图5A

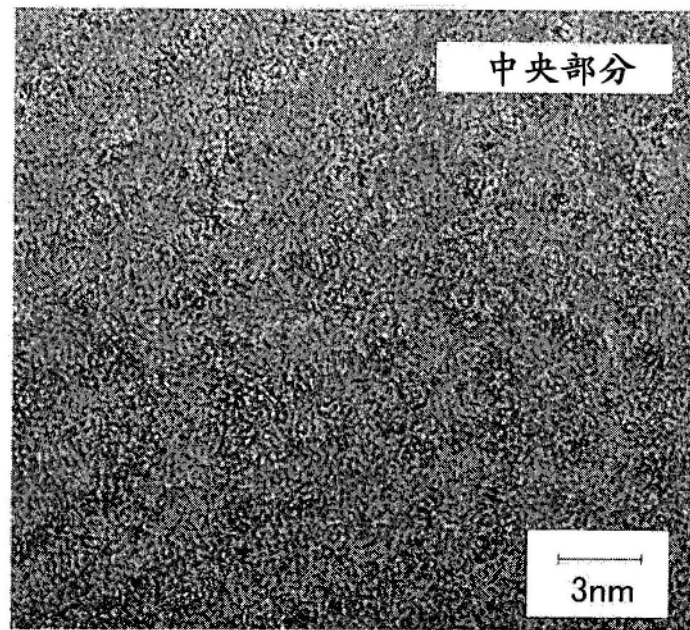


图5B

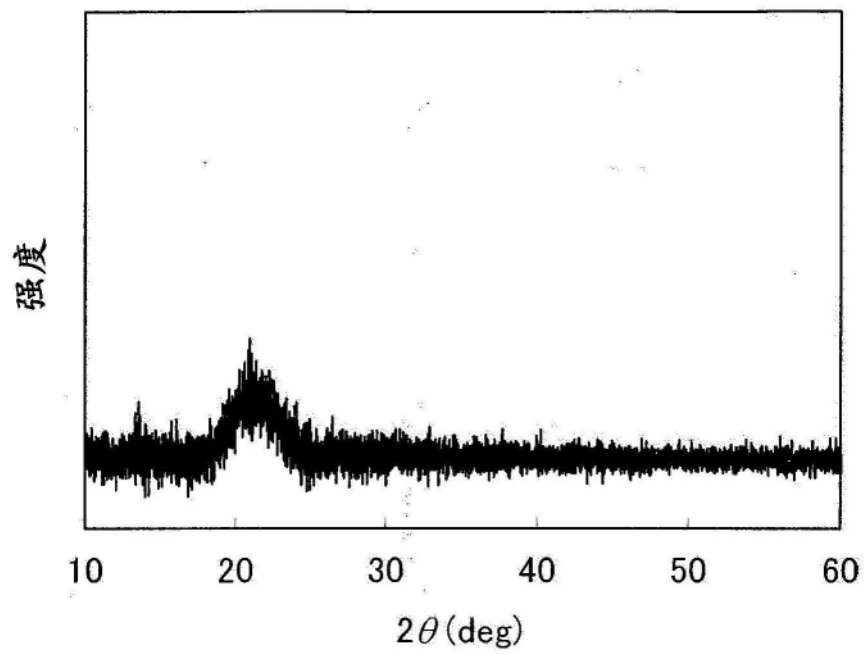


图6

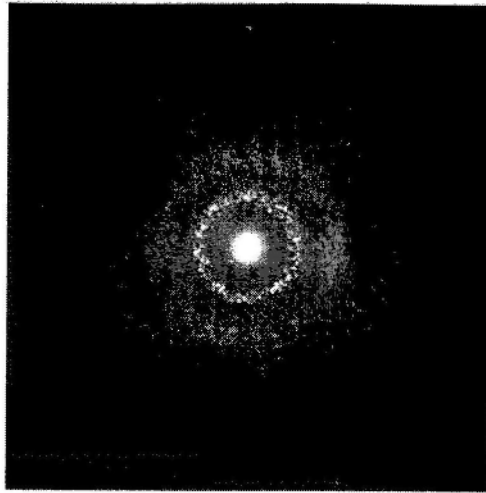


图7

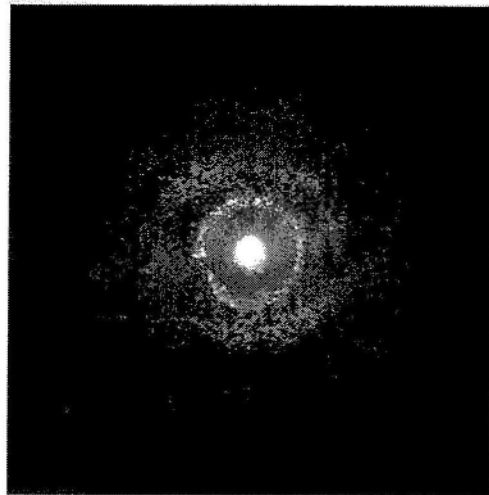


图8

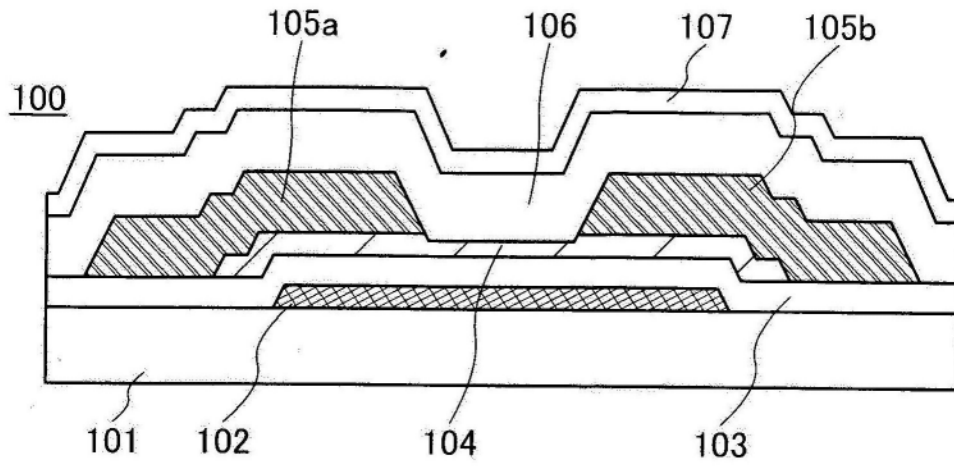


图9A

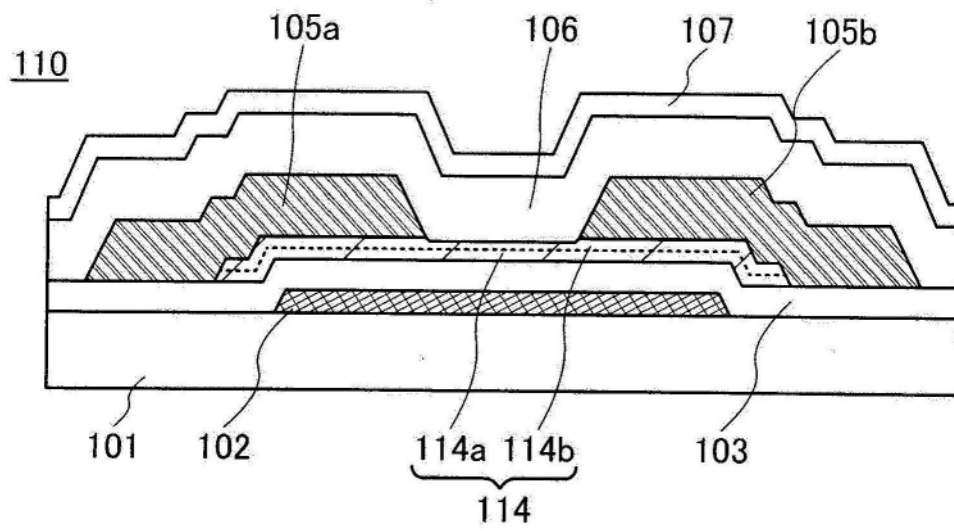


图9B

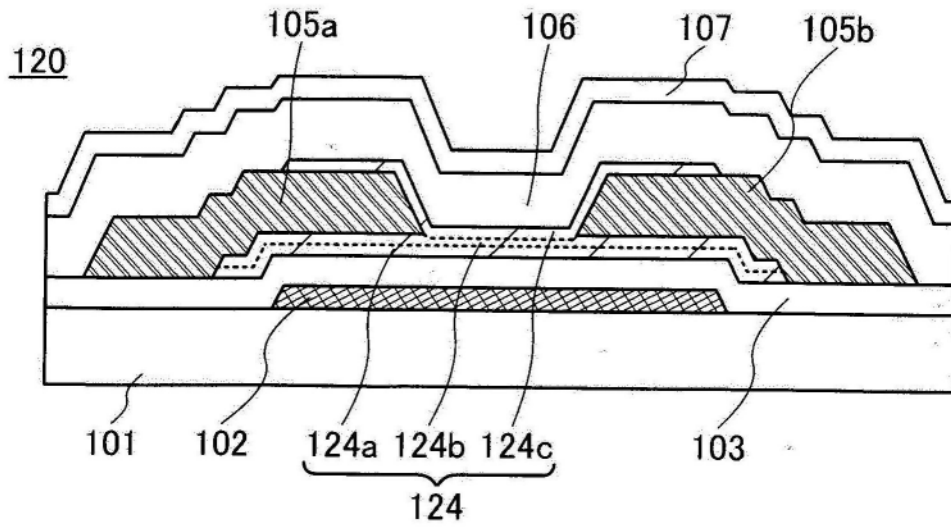


图9C

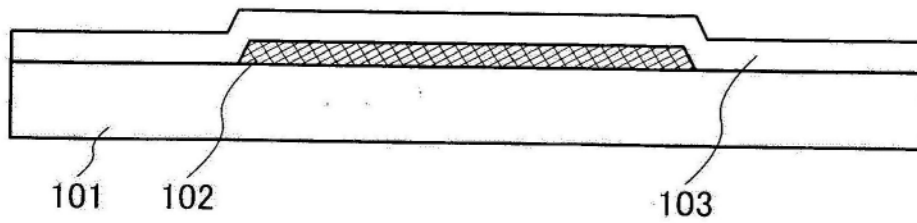


图10A

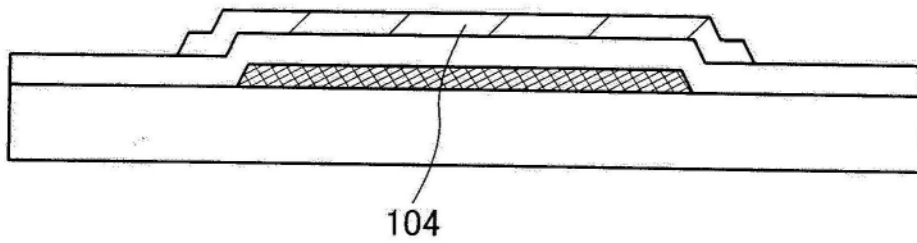


图10B

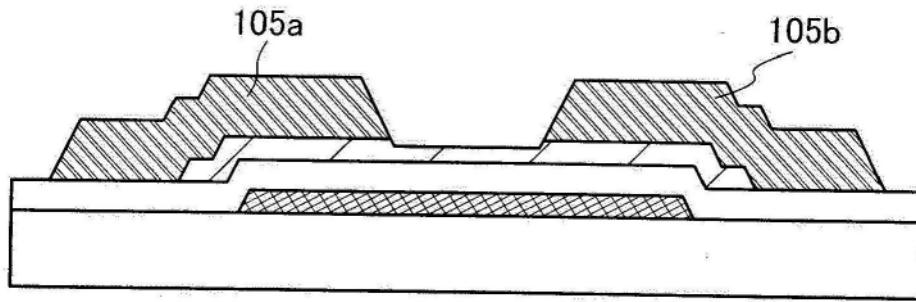


图10C

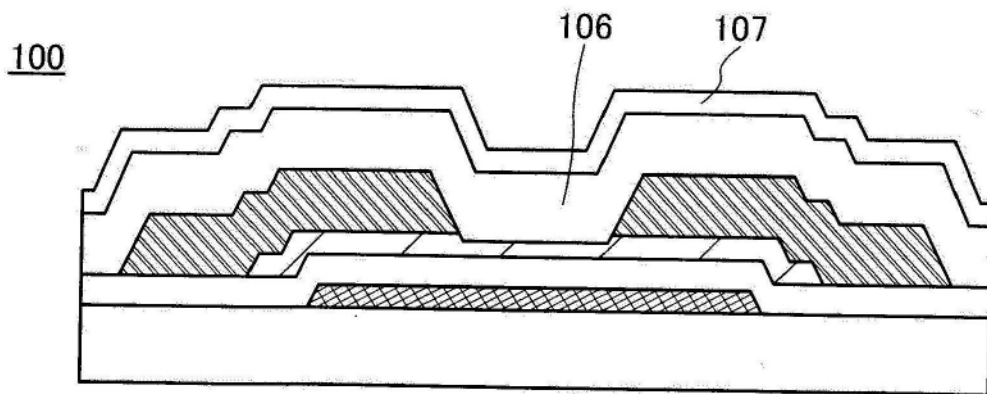


图10D

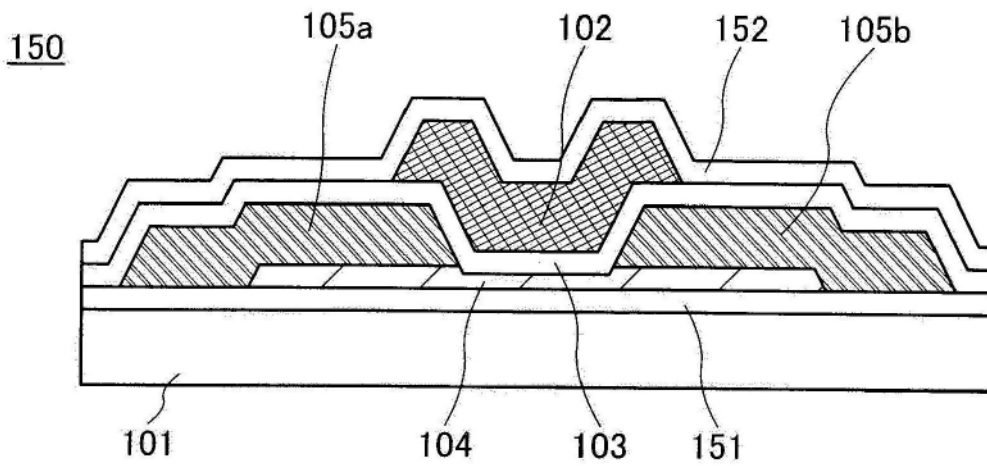


图11A

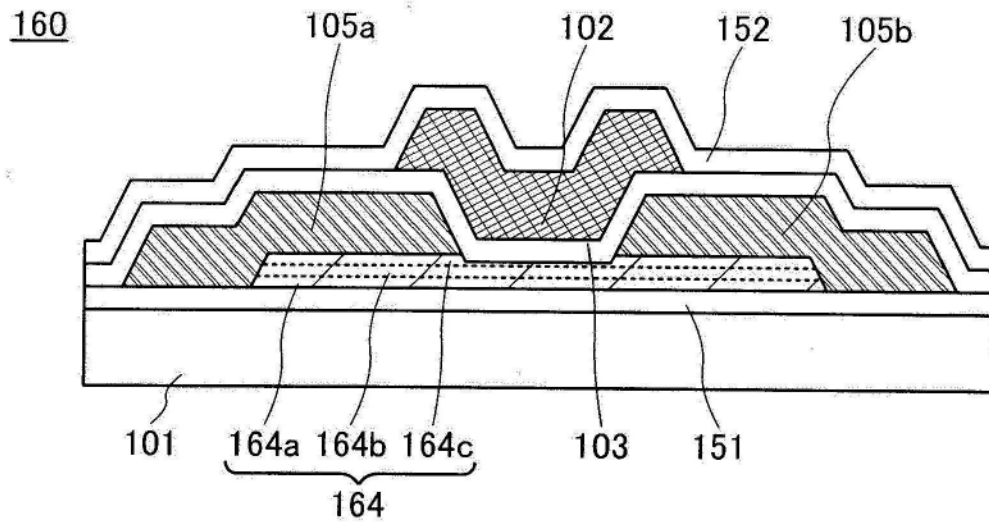


图11B

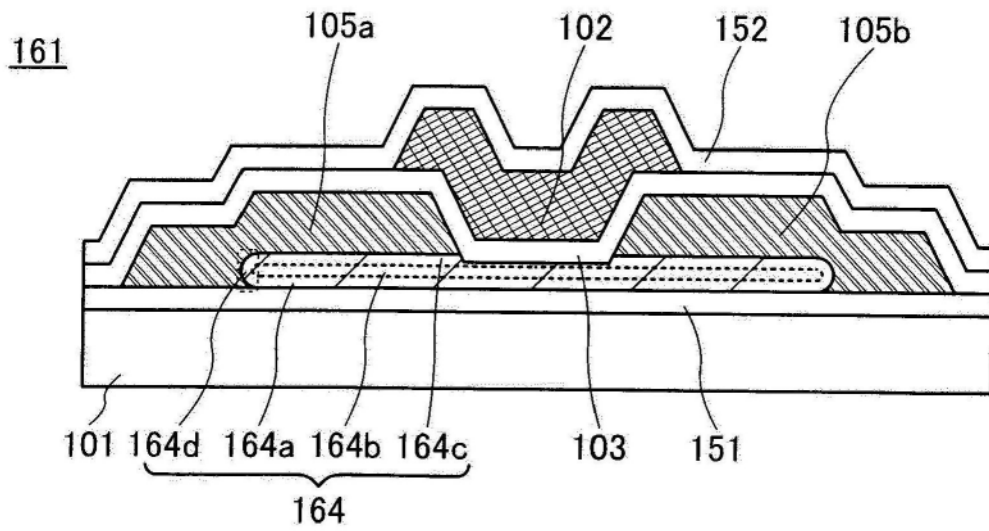


图11C

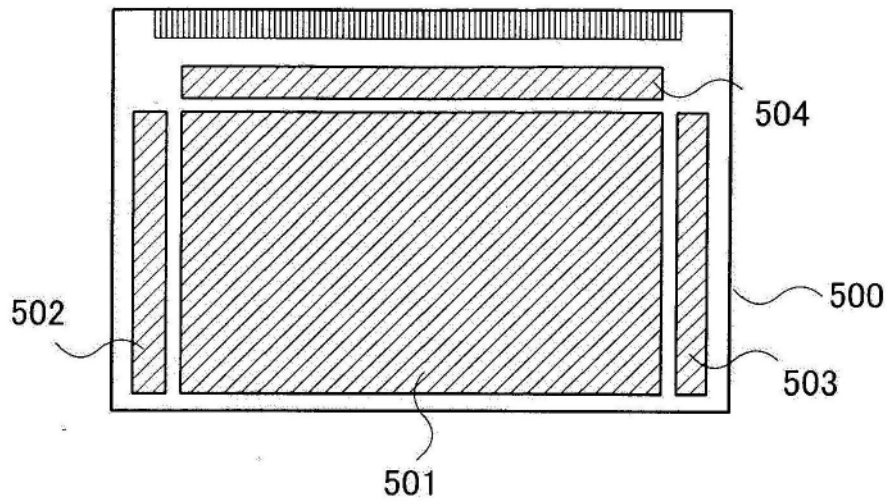


图12A

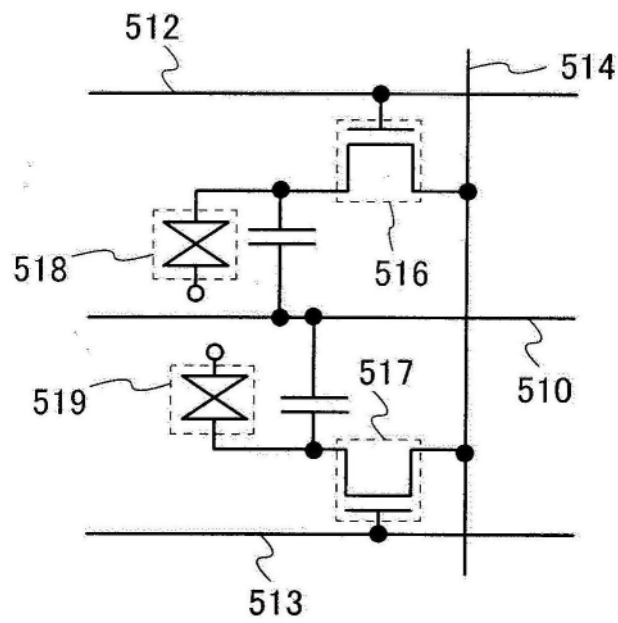


图12B

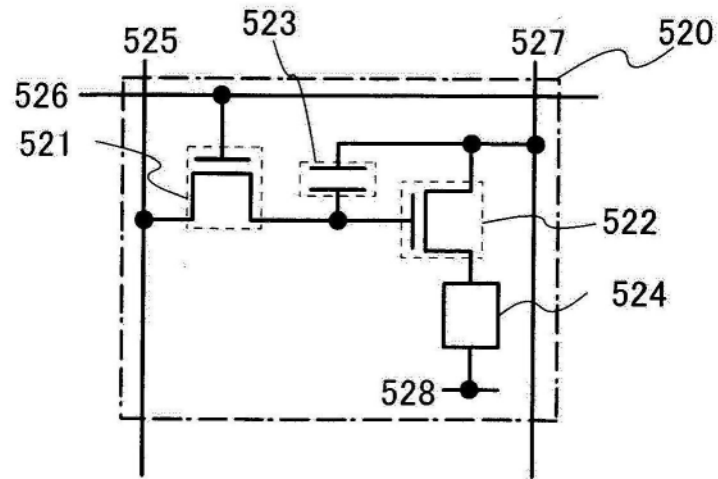


图12C

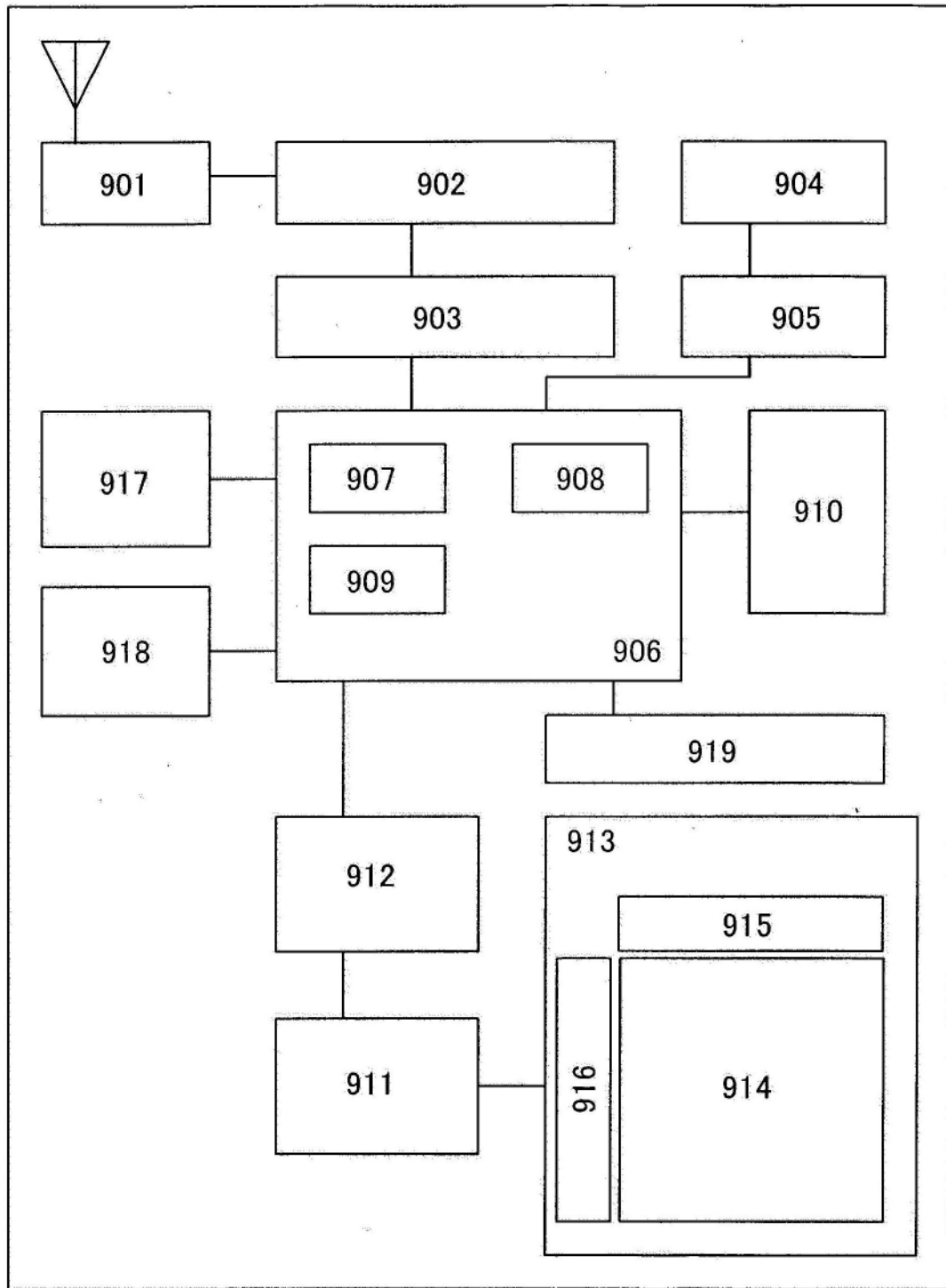


图13

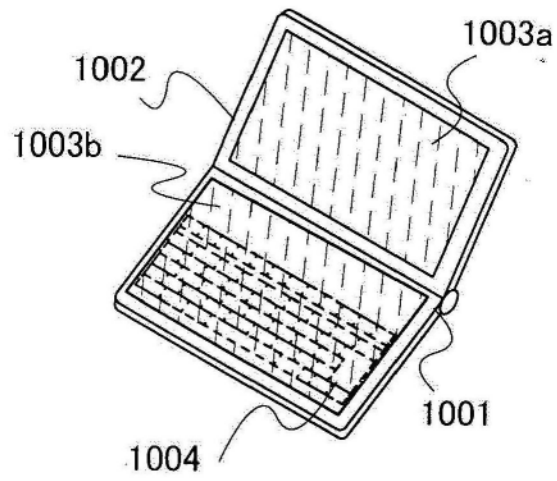


图14A

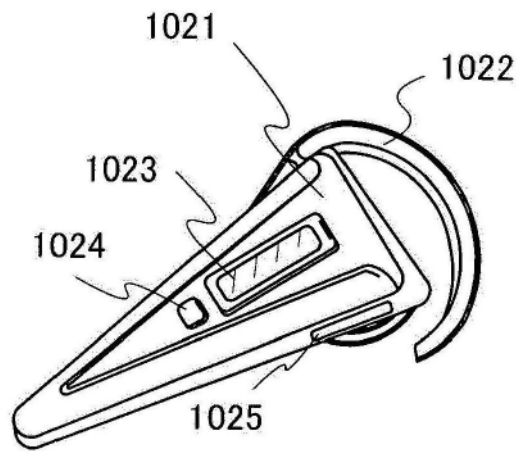


图14B

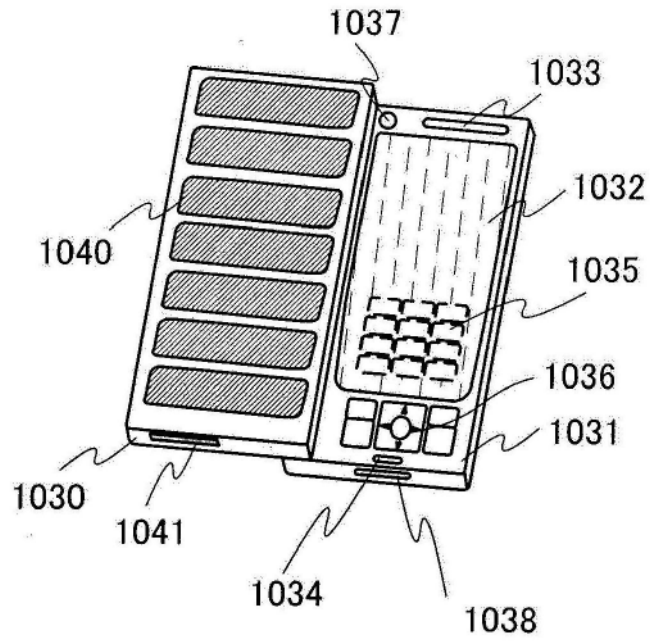


图14C

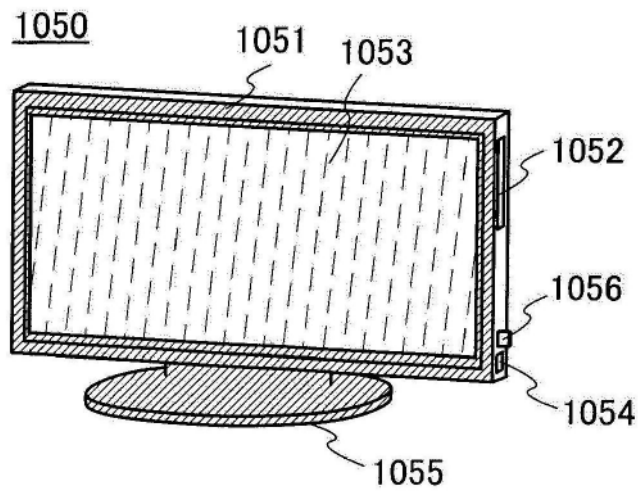


图14D

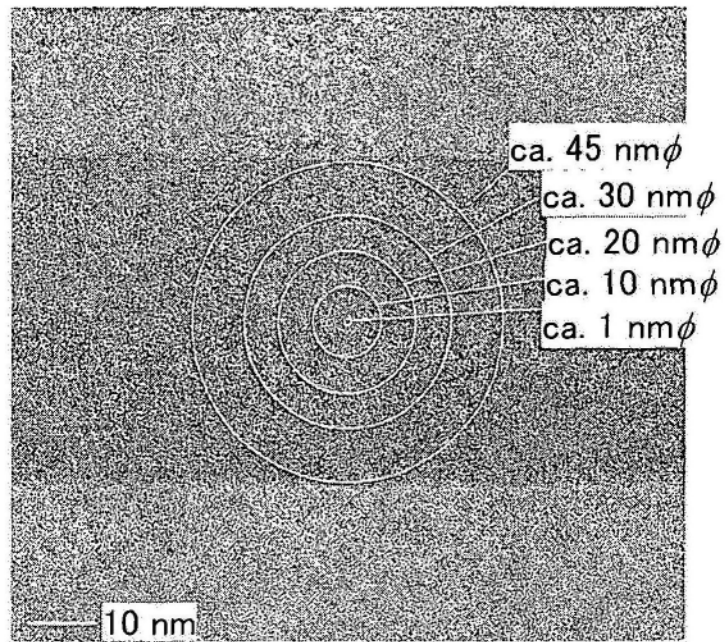


图15A

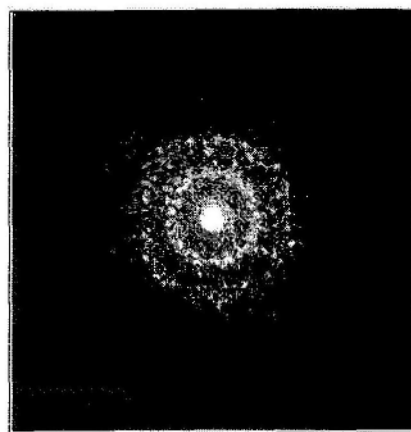


图15B

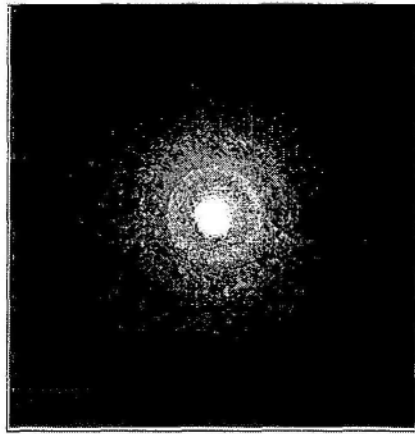


图15C

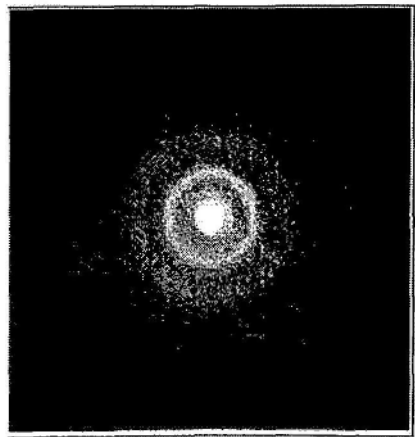


图15D

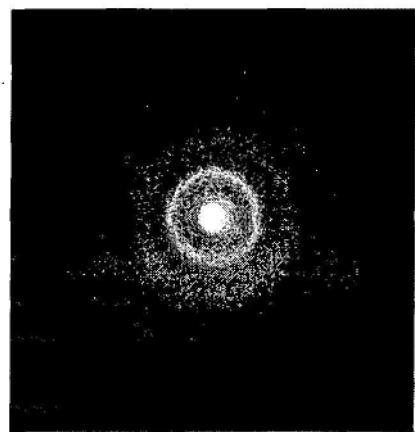


图15E

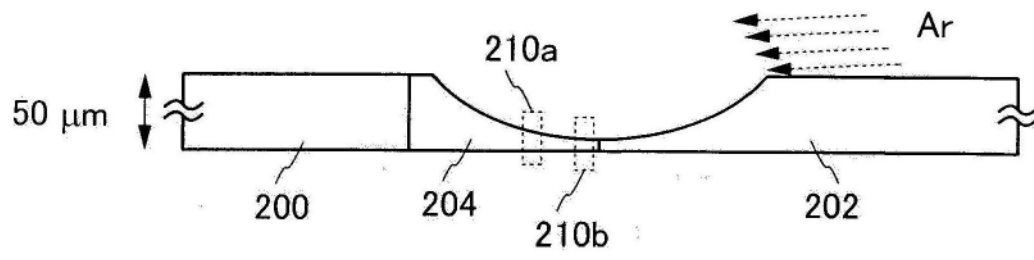


图16

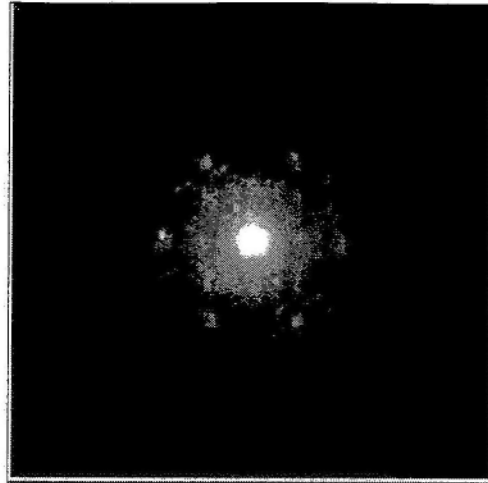


图17A

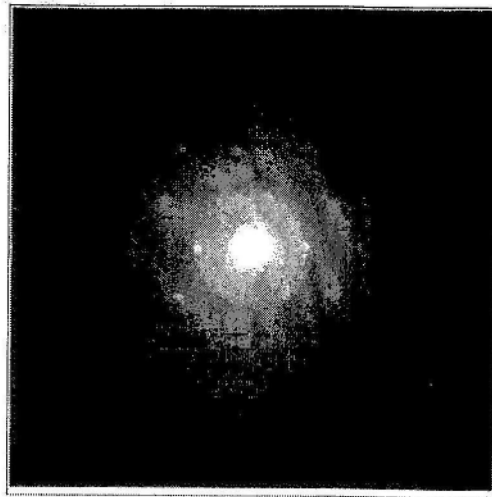


图17B

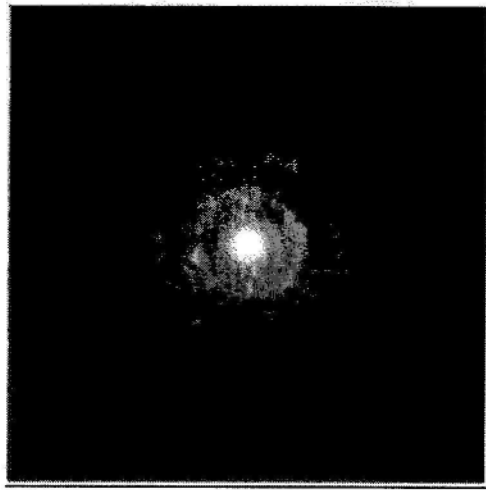


图17C

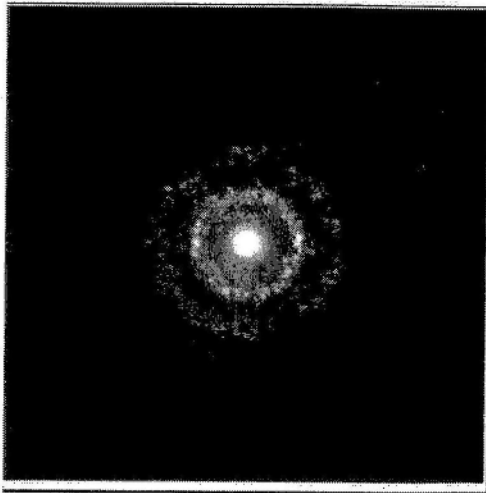


图17D

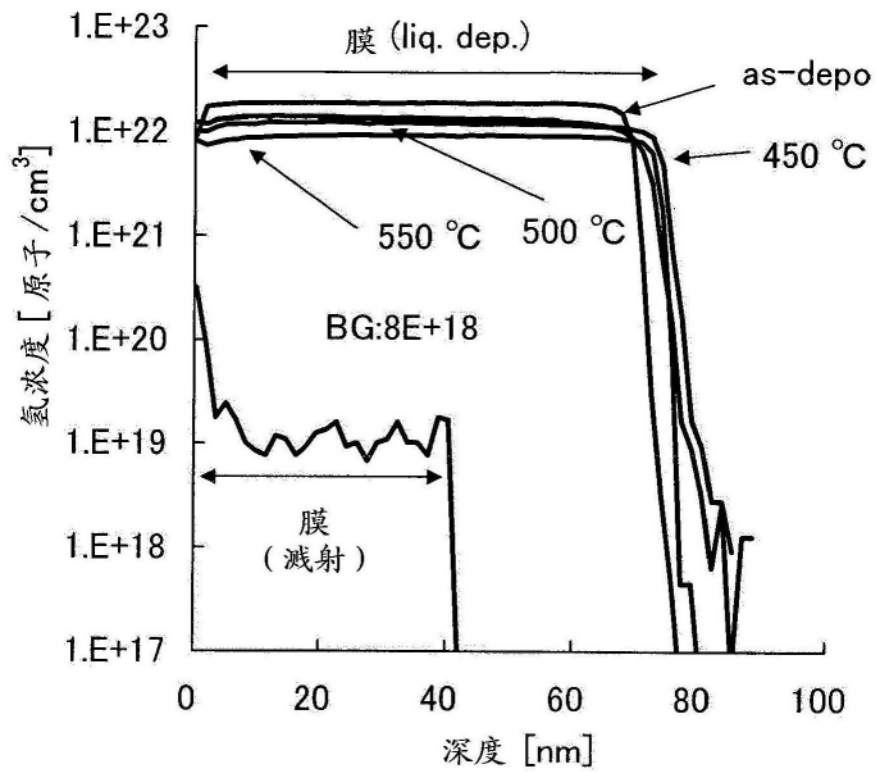


图18A

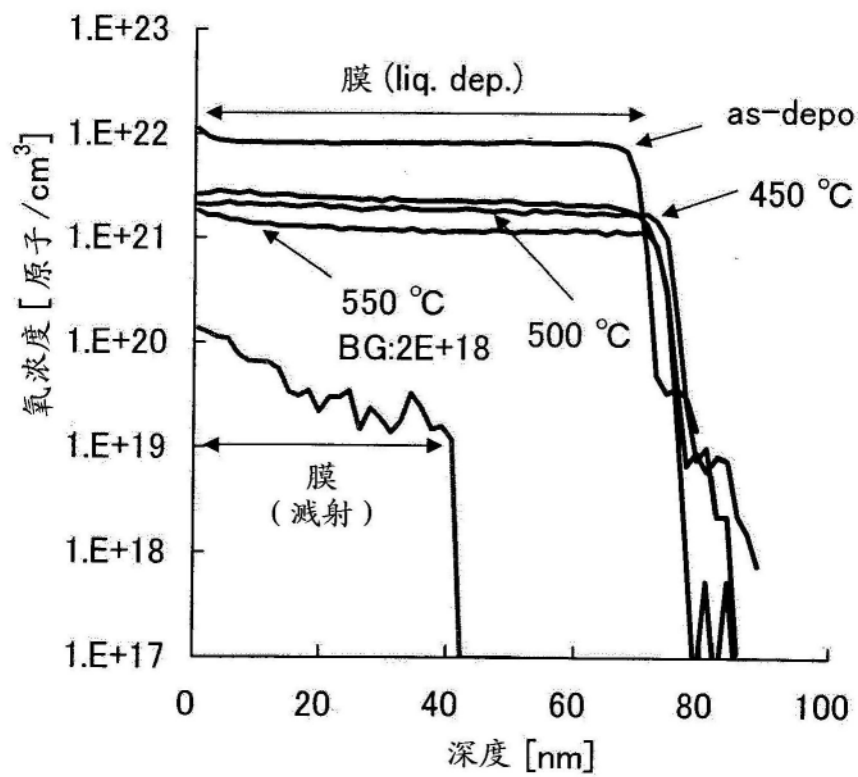


图18B

In-Ga-Zn 氧化物膜

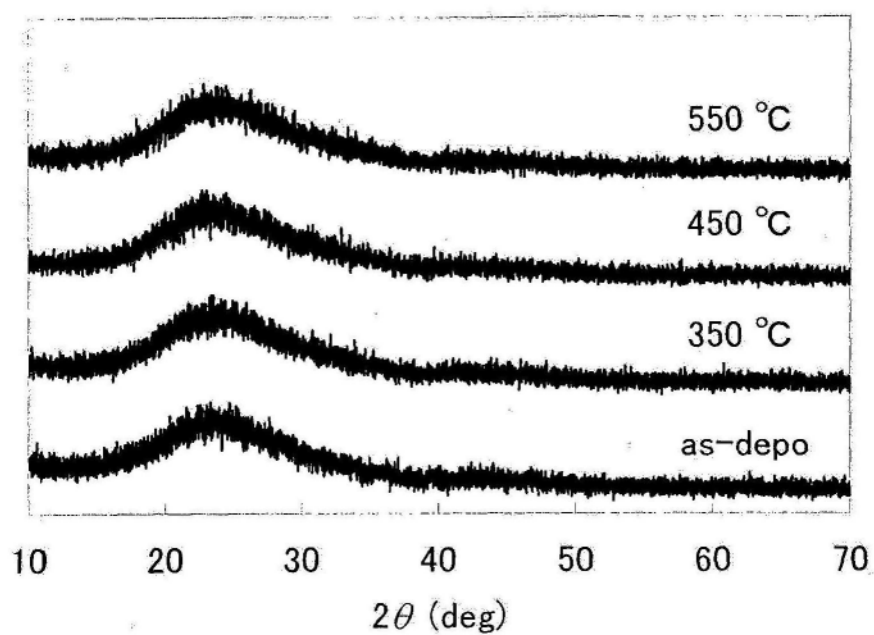


图19A

氧化铟膜

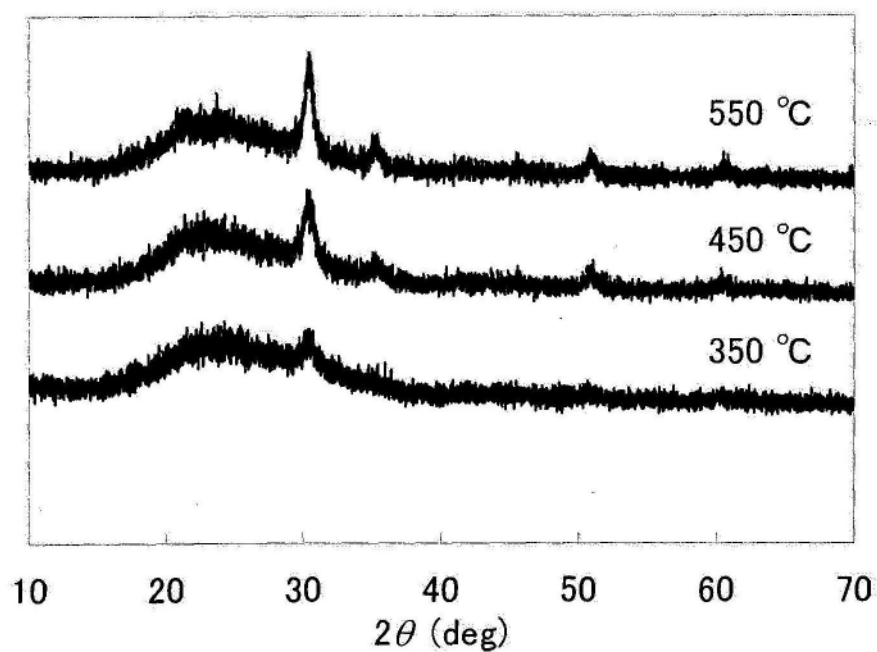


图19B

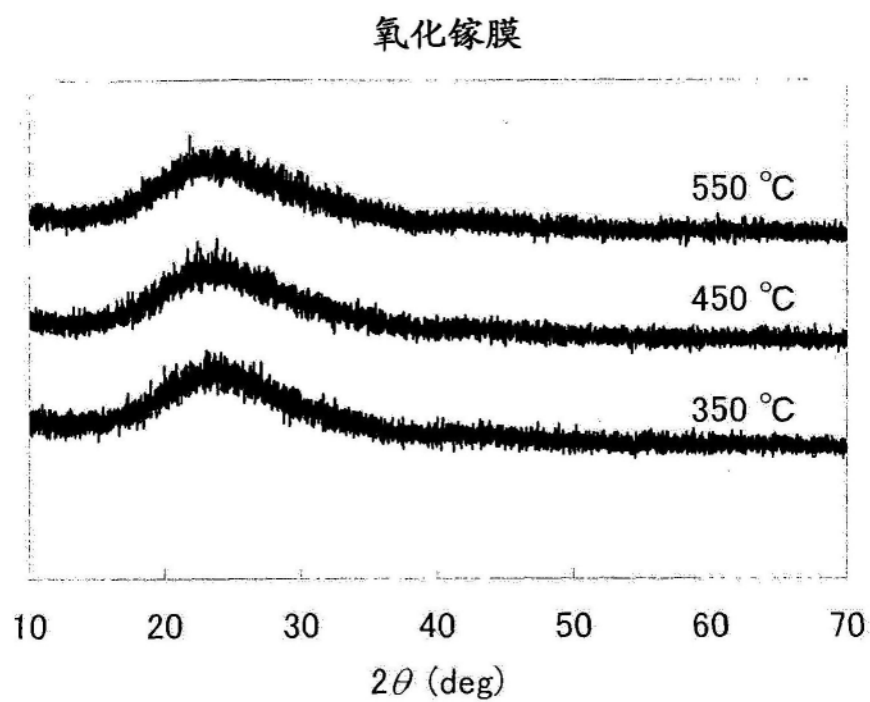


图19C

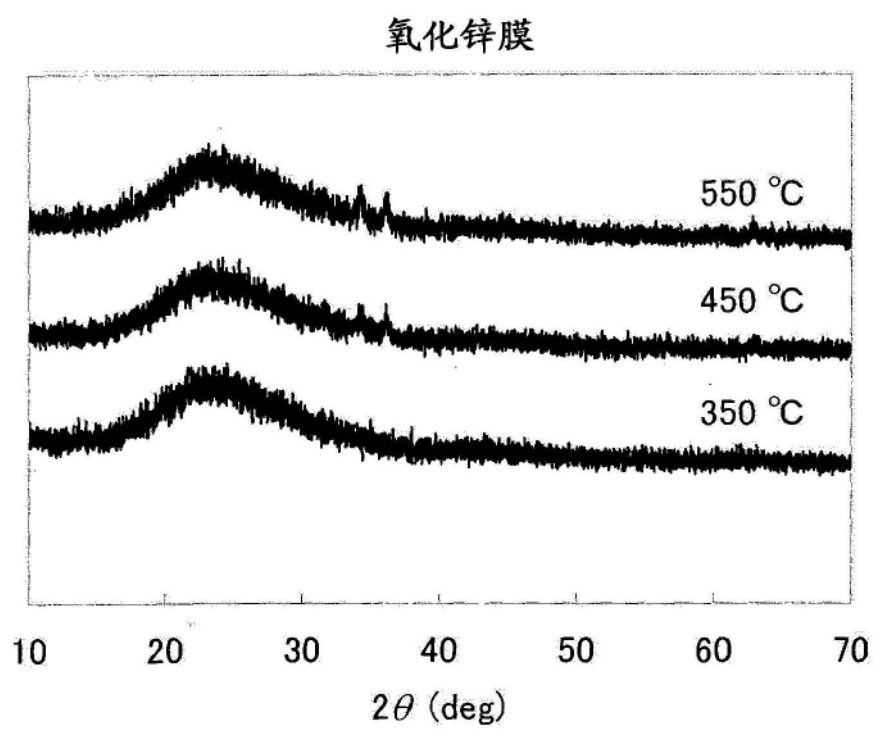


图19D

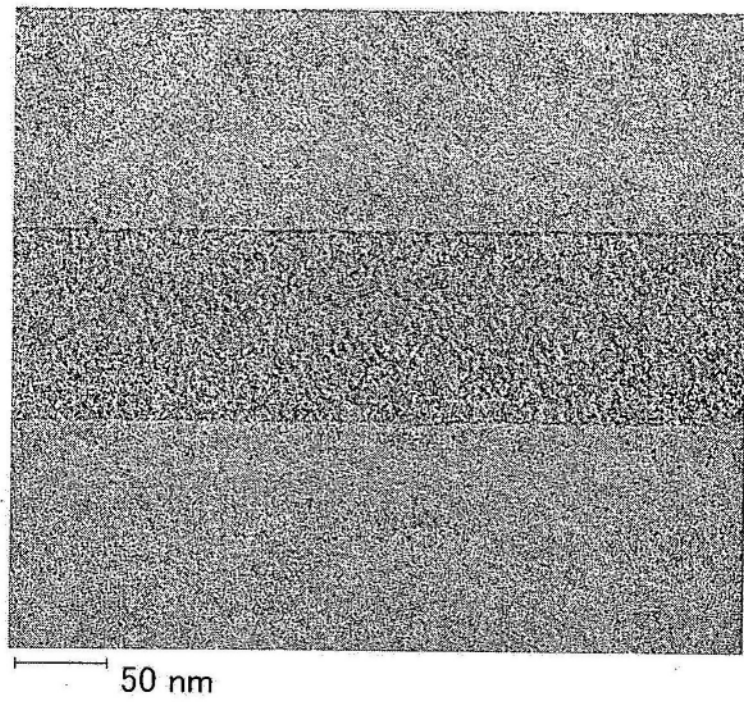


图20A

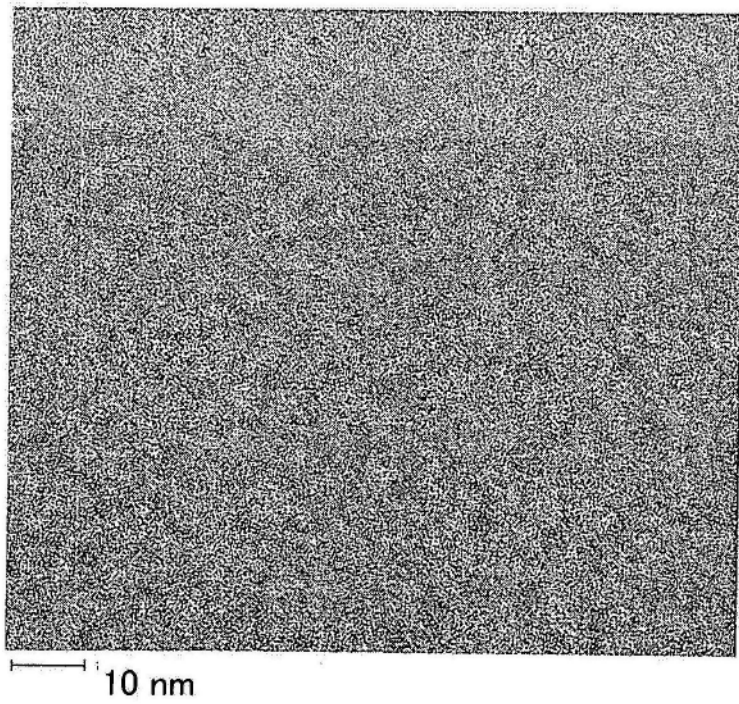


图20B

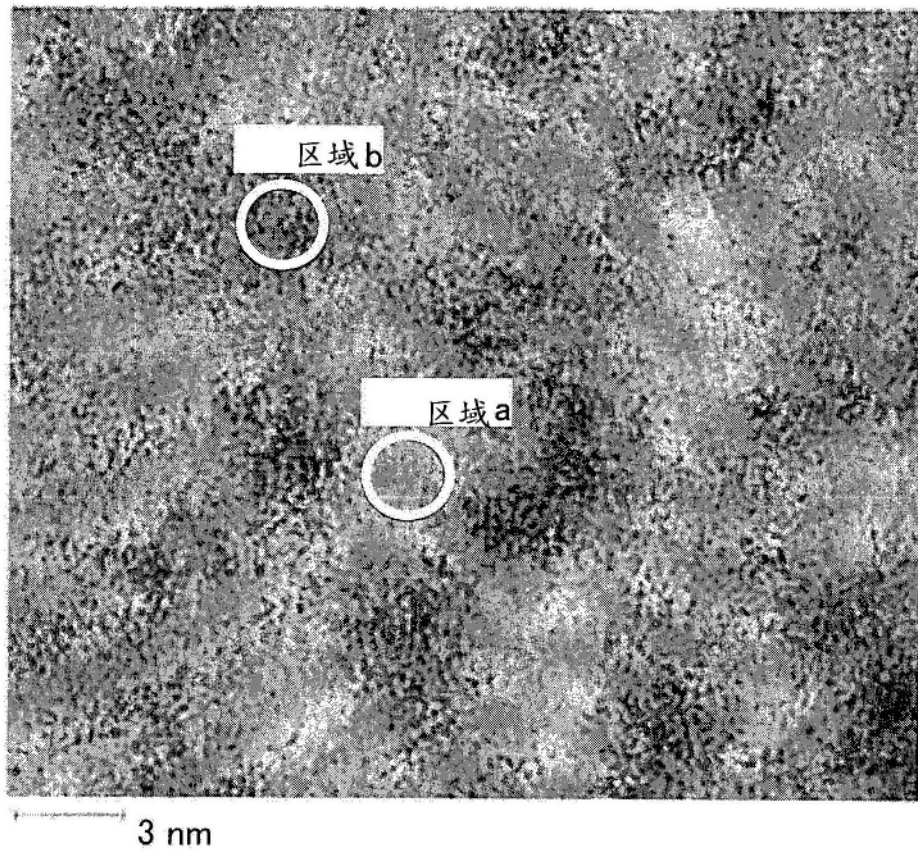


图20C

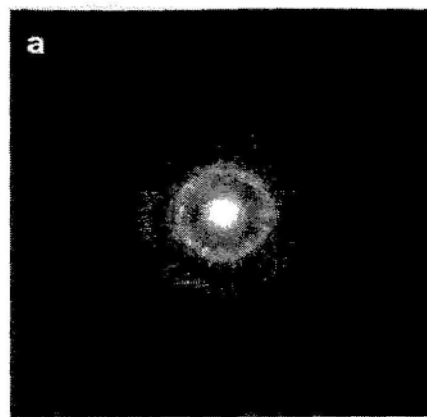


图21A

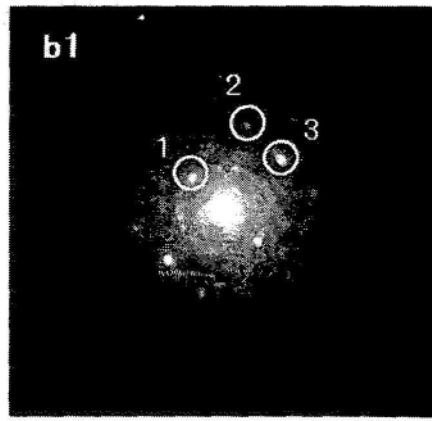


图21B

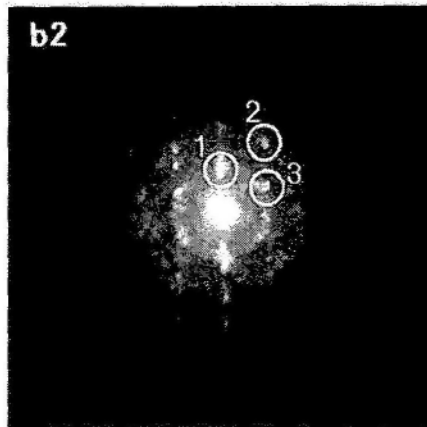


图21C

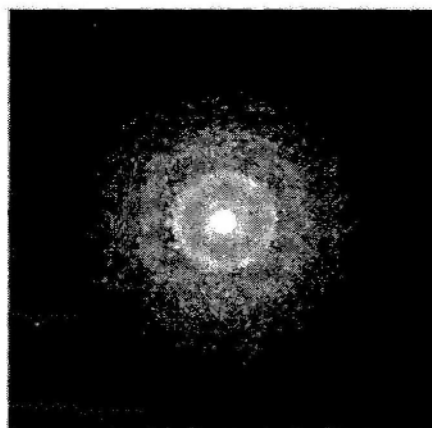


图21D

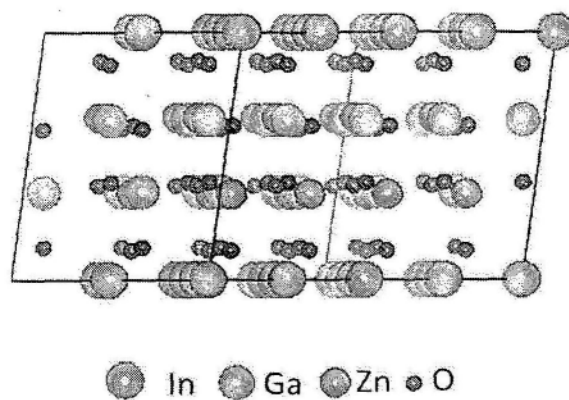


图22

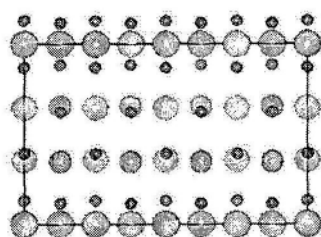


图23A

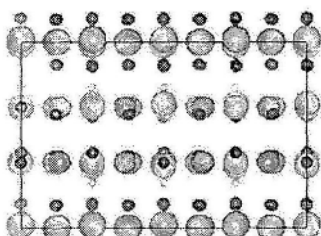


图23B

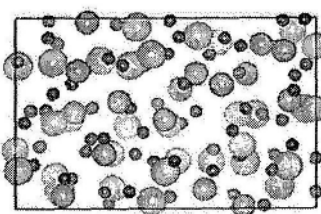


图23C

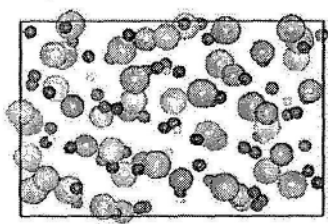


图23D

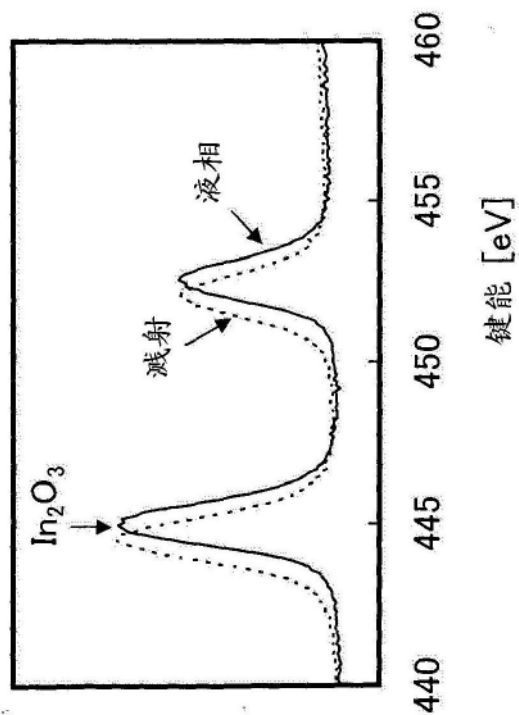


图24A

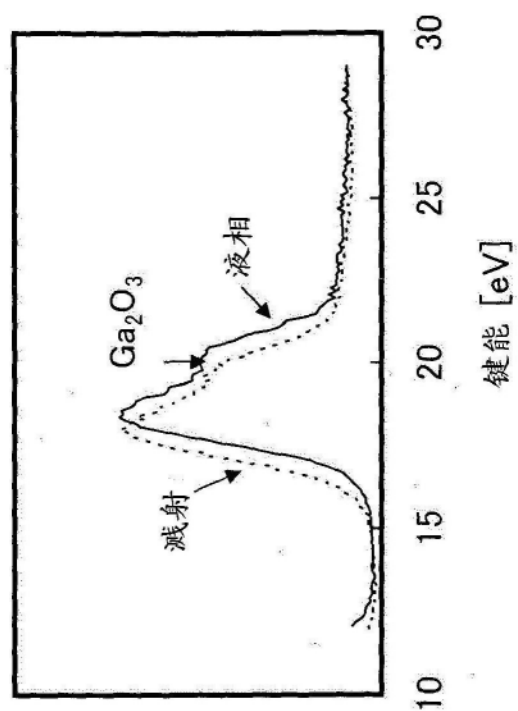


图24B

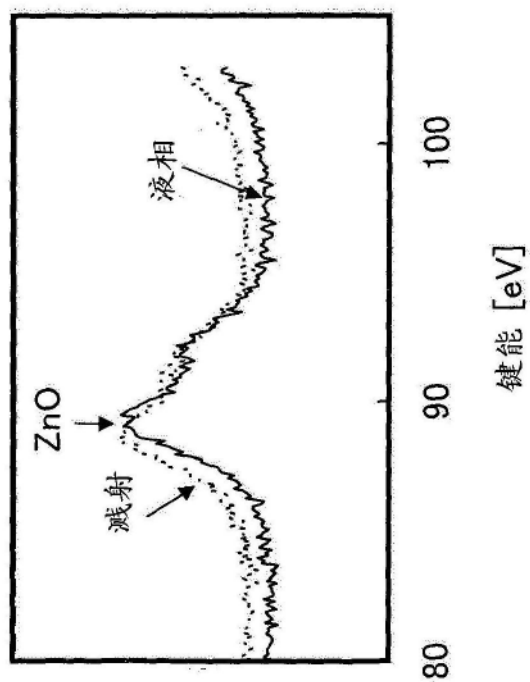


图24C

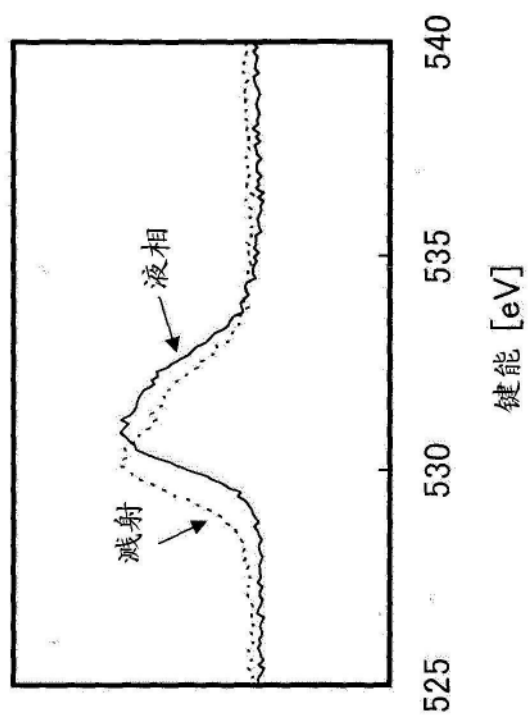


图24D