

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4400853号
(P4400853)

(45) 発行日 平成22年1月20日 (2010. 1. 20)

(24) 登録日 平成21年11月6日 (2009. 11. 6)

(51) Int. Cl.

F I

H03H 9/25 (2006.01)
H03H 7/01 (2006.01)
H03H 7/075 (2006.01)
H03H 7/46 (2006.01)

H03H 9/25 A
H03H 7/01 Z
H03H 7/075 A
H03H 7/075 Z
H03H 7/46 A

請求項の数 4 (全 14 頁)

(21) 出願番号 特願2003-86189 (P2003-86189)
(22) 出願日 平成15年3月26日 (2003. 3. 26)
(65) 公開番号 特開2004-289760 (P2004-289760A)
(43) 公開日 平成16年10月14日 (2004. 10. 14)
審査請求日 平成18年3月15日 (2006. 3. 15)
(31) 優先権主張番号 特願2003-21117 (P2003-21117)
(32) 優先日 平成15年1月29日 (2003. 1. 29)
(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000006633
京セラ株式会社
京都府京都市伏見区竹田鳥羽殿町 6 番地
(72) 発明者 岡元 哲也
鹿児島県国分市山下町 1 番 1 号 京セラ株
式会社鹿児島国分工場内
審査官 崎間 伸洋

最終頁に続く

(54) 【発明の名称】 ローパスフィルタ内蔵配線基板

(57) 【特許請求の範囲】

【請求項 1】

複数の誘電体層が積層されて成る基体と、該基体の上面に形成された弾性表面波フィルタ素子を収容するキャビティと、前記弾性表面波フィルタ素子の送信出力側に電氣的に接続される送信側入力端子と、前記基体の内部に内蔵されるとともに、前記送信側入力端子に電氣的に接続されるローパスフィルタとを具備し、前記ローパスフィルタは、インダクタンスを生じる 2 つのストリップラインと、接地容量を形成する接地電極および 2 つの接地容量電極とを有し、前記 2 つのストリップラインの一方端同士が貫通導体で接続され、前記 2 つのストリップラインの他方端と前記 2 つの接地容量電極とがそれぞれ接続され、前記 2 つのストリップラインの一方の他方端が前記弾性表面波フィルタ素子の前記送信側入力端子に接続されており、前記前記接地電極および前記接地容量電極は、前記キャビティの底面より下面側に配置されているとともに、前記 2 つのストリップラインは、前記キャビティの下方部以外の部位に配置されていることを特徴とするローパスフィルタ内蔵配線基板。

【請求項 2】

前記 2 つのストリップラインを前記接地電極および前記接地容量電極よりも前記基体の上面側に配置したことを特徴とする請求項 1 に記載のローパスフィルタ内蔵配線基板。

【請求項 3】

前記基体の内部に内蔵されるとともに、前記弾性表面波フィルタ素子に電氣的に接続される位相調整用ストリップラインを具備することを特徴とする請求項 1 または 2 に記載の

ローパスフィルタ内蔵配線基板。

【請求項 4】

前記 2 つのストリップラインと前記位相調整用ストリップラインとが、前記基体の前記キャビティを挟んで対向する部位にそれぞれ配置されていることを特徴とする請求項 3 に記載のローパスフィルタ内蔵配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フィルタを有する弾性表面波フィルタ素子を収納する多層配線基板であって、特に、弾性表面波フィルタ素子の通過帯域より高い周波数の電気信号を減衰するローパス

10

【0002】

【従来の技術】

携帯電話や移動体通信に用いられる電子機器等の小型化・高密度化・低価格化に対する要求が高まる中、フィルタを基板に内蔵することで部品点数を減少させ、小型化・高密度化を実現する配線基板がある。

【0003】

このような配線基板として、例えば特開平11 - 145771号公報には、誘電体層および導体層を積層して積層体を形成し、積層体の少なくとも一方主面に凹部を、また少なくとも側面に外部端子を設けるとともに、積層体の導体層で形成されるインダクタンス素子およびキャパシタンス素子により LC フィルタを構成し、積層体の凹部に弾性表面波フィルタを配置し、凹部をキャップにより封止してなる複合フィルタであって、外部端子のうち 2 つが弾性表面波フィルタと LC フィルタとのそれぞれの入力端子となり、外部端子のうち 2 つが弾性表面波フィルタと LC フィルタとのそれぞれの出力端子となるとともに、弾性表面波フィルタと LC フィルタとが積層体内で接続されることなく電氣的に独立している複合フィルタが開示されている。

20

【0004】

これによれば、弾性表面波フィルタと LC フィルタとが 1 つの積層体を介して一体化しているため、部品点数を低減でき、アッセンブリ工程も容易にできるとともに、ディスクリートのチップ部品の場合とほぼ同等の機能が得られ、従来のディスクリートのチップ部品である弾性表面波フィルタとほぼ同等の大きさで、弾性表面波フィルタおよび LC フィルタの 2 つの機能を備えた複合フィルタを得ることができ、さらに弾性表面波フィルタと LC フィルタとが、それぞれ独立した入力端子および出力端子を備えているため、弾性表面波フィルタと LC フィルタとの間に他の電子部品を挿入することが可能となり、複合フィルタを搭載する無線装置の設計の自由度を広げることができるというものである。

30

【0005】

例えば、弾性表面波フィルタと LC フィルタとを、ともに帯域通過フィルタとすることにより、一方のフィルタの後段に他方のフィルタを配置すれば、これらの通過帯域以外の周波数に対する減衰量を大きくすることができるため、比較的広帯域にわたって減衰量を大きくすることができる。

40

【0006】

また、LC フィルタの通過帯域が弾性表面波フィルタの通過帯域を含むものとした場合は、通過帯域の狭い弾性表面波フィルタの後段に弾性表面波フィルタよりも通過帯域の広い LC フィルタを配置すれば、高周波信号が弾性表面波フィルタを通過した後に LC フィルタを通過するため、弾性表面波フィルタの通過帯域以外の周波数に対する減衰量をさらに大きくすることができ、比較的広帯域にわたって減衰量をさらに大きくすることができる。

【0007】

また、弾性表面波フィルタの通過帯域と LC フィルタの通過帯域とが重ならないようにした場合は、異なる周波数を使用する場合に使用することができ、用途の自由度を広げるこ

50

とができる。

【 0 0 0 8 】

また、複合フィルタを構成する弾性表面波フィルタおよびLCフィルタを無線装置の送信側無線信号部あるいは受信側無線信号部を構成するフィルタに用いるようにした場合は、無線装置を構成する部品の点数を減らすことができ、無線装置の小型化が可能となる。

【 0 0 0 9 】

【特許文献 1】

特開平11 - 145771号公報

【 0 0 1 0 】

【発明が解決しようとする課題】

しかしながら、特開平11 - 145771号公報に開示された複合フィルタでは、弾性表面波フィルタとLCフィルタとを積層体内部で接続することなく電氣的に独立させ、それぞれ入力端子および出力端子を設けているため、これらフィルタを積層体内部に内蔵することで部品点数を減少させることができ、小型化することが可能であるが、弾性表面波フィルタとLCフィルタとを積層体内部にて接続した場合に比べ、入力端子および出力端子の端子数が増えるという問題点があった。

【 0 0 1 1 】

また、弾性表面波フィルタおよびLCフィルタをいずれも帯域通過フィルタとした場合は、帯域通過フィルタの特性により通過帯域の近傍での減衰量は十分に得られやすいが、例えば無線装置の送信側に要求されるパワーアンプにより発生する通過帯域の2倍あるいは3倍の高調波を広帯域にわたって減衰させるという用途には不向きであるという問題点もあった。

【 0 0 1 2 】

本発明は上記のような従来の技術の問題点に鑑みて案出されたものであり、その目的は、ローパスフィルタを積層体から成る基体の内部に構成し、弾性表面波フィルタ素子の送信出力側にこのローパスフィルタを接続することにより、外部との接続端子の数を減少させるとともに、ローパスフィルタにより弾性表面波フィルタ素子の通過帯域より高周波帯域の減衰量を大きくとれることにより、無線装置の送信側に要求されるパワーアンプにより発生する通過帯域の2倍あるいは3倍の高調波を広帯域にわたって減衰させることができるとともに、基体の内部に損失の少ないローパスフィルタを実現することができるローパスフィルタ内蔵配線基板を提供することにある。

【 0 0 1 3 】

【課題を解決するための手段】

本発明のローパスフィルタ内蔵配線基板は、複数の誘電体層が積層されて成る基体と、この基体の上面に形成された弾性表面波フィルタ素子を収容するキャビティと、前記基板の内部に内蔵されるとともに、前記送信側入力端子に電氣的に接続されるローパスフィルタとを具備し、前記ローパスフィルタは、インダクタンスを生じる2つのストリップラインと、接地容量を形成する接地電極および2つの接地容量電極とを有し、前記2つのストリップラインの一方端同士が貫通導体で接続され、前記2つのストリップラインの他方端と前記2つの接地容量電極とがそれぞれ接続され、前記2つのストリップラインの一方の他方端が前記弾性表面波フィルタ素子の前記送信側入力端子に接続されており、前記前記接地電極および前記接地容量電極は、前記キャビティの底面より下面側に配置されているとともに、前記2つのストリップラインは、前記キャビティの下方部以外の部位に配置されていることを特徴とするものである。

【 0 0 1 5 】

また、本発明のローパスフィルタ内蔵配線基板は、上記各構成において、前記基体の内部に内蔵されるとともに、前記弾性表面波フィルタ素子に電氣的に接続される位相調整用ストリップラインを具備することを特徴とするものである。

【 0 0 1 6 】

また、本発明のローパスフィルタ内蔵配線基板は、上記各構成において、前記2つのス

10

20

30

40

50

トリップラインを前記接地電極および前記接地容量電極よりも前記基体の上面側に配置したことを特徴とするものである。

【0017】

また、本発明のローパスフィルタ内蔵配線基板は、上記各構成において、前記2つのトリップラインと前記位相調整用トリップラインとが、前記基体の前記キャビティを挟んで対向する部位にそれぞれ配置されていることを特徴とするものである。

【0018】

【発明の実施の形態】

以下、本発明のローパスフィルタ内蔵配線基板について図面を参照しつつ説明する。

【0019】

図1は本発明のローパスフィルタ内蔵配線基板の実施の形態の一例を示す分解斜視図である。図1において、1は第1の誘電体層、2は第2の誘電体層、3は第3の誘電体層、4は第4の誘電体層、5は第5の誘電体層、6はキャビティ、7は第1の接地電極、8は第2の接地電極、9は位相調整用トリップライン、10は第1の接地容量電極、11は第2の接地容量電極、12は第1のトリップライン、13は第2のトリップライン、14は第1の貫通導体、15は第2の貫通導体、16は第3の貫通導体、17は第4の貫通導体、18はキャビティに收容される弾性表面波フィルタ素子の送信出力側に電氣的に接続される送信側入力端子、19はキャビティに收容される弾性表面波フィルタ素子の受信入力側に電氣的に接続される受信側出力端子である。

【0020】

図1に示す例においては、第1の誘電体層1の下面に形成された第1の接地電極7と、第1の誘電体層1および第2の誘電体層2の間に形成された第1の接地容量電極10との間に生じる接地容量を C_1 とし、第1の誘電体層1の下面に形成された第1の接地電極7と、第1の誘電体層1および第2の誘電体層2の間に形成された第2の接地容量電極11との間に生じる接地容量を C_2 とし、第3の誘電体層3および第4の誘電体層4の間に形成された第1のトリップライン12と、第4の誘電体層4および第5の誘電体層5の間に形成された第2のトリップライン13と、第1のトリップライン12の一方端と第2のトリップライン13の一方端とを第4の誘電体層4を貫通することにより接続する第1の貫通導体14とにより生じるインダクタンスを L_1 とし、第1のトリップライン12は他方端を第2の貫通導体15を介して第1の接地容量電極10と接続され、第2のトリップライン13の他方端は第3の貫通導体16を介して第2の接地容量電極11と接続されることにより、 $L_1 \cdot C_1 \cdot C_2$ からなる π 型のローパスフィルタを構成している。

【0021】

また、第1の誘電体層1および第2の誘電体層2の間に、第1の誘電体層1の下面に形成された第1の接地電極7と、第2の誘電体層2および第3の誘電体層3の間に形成された第2の接地電極8とに挟まれた、位相調整用トリップライン9にて移相器Sを形成している。そして、送信側入力端子18はローパスフィルタの入力側すなわち L_1 と C_2 との接続点に、また受信側出力端子19は位相調整用トリップライン9に第4の貫通導体17を介してそれぞれ電氣的に接続されている。

【0022】

このような図1に示す本発明のローパスフィルタ内蔵配線基板の例によれば、その等価回路図は図2に示すようなものとなる。なお、図2において、破線で囲んだ部分が図1に示す本発明のローパスフィルタ内蔵配線基板の例の等価回路に相当する部分である。

【0023】

そして、第1～第5の誘電体層1～5、第1の接地電極7、第1および第2の接地容量電極10・11によって容量 $C_1 \cdot C_2$ を調整し、また、第1および第2のトリップライン12・13によってインダクタンス L_1 を調整することにより、所望のローパス特性を有するローパスフィルタを内蔵した配線基板を得ることができる。

【0024】

また、本発明のローパスフィルタ内蔵配線基板によれば、弾性表面波フィルタ素子の送信

10

20

30

40

50

出力側に電氣的に接続される送信側入力端子18に電氣的に接続されたローパスフィルタを内蔵した配線基板としたことにより、ローパスフィルタ内蔵配線基板の入力端子および出力端子の数を1つずつにすることができ、ローパスフィルタ内蔵配線基板を他の基板に2次実装する場合に必要な端子数を少なくできるため、基体の大きさが端子の数に制限されることがなくなり、ローパスフィルタ内蔵配線基板の小型化が容易になるとともに、端子間の距離を離すことができるようになり端子間のアイソレーションも向上させることができる。また、端子1つ当りの端子面積を大きくすることができるため、実装信頼性を向上させることができる。

【0025】

また、ローパスフィルタを弾性表面波フィルタ素子の送信出力側に電氣的に接続することにより、ローパスフィルタの位相が変わる特性を利用することによって移相器の代わりとすることができるので、弾性表面波フィルタの位相が調整できるとともに、新たに移相器を設ける必要がなくなる。

【0026】

また、弾性表面波フィルタ素子の通過帯域より遮断周波数の高いローパスフィルタを弾性表面波フィルタ素子の送信出力側に電氣的に接続することにより、弾性表面波フィルタ素子の通過帯域より高周波域で広帯域に十分な減衰量をとれないという従来の複合フィルタにおける問題点を補い、高周波帯域で十分に高い減衰量を得ることができ、例えばパワーアンプの通過帯域の2倍あるいは3倍の高調波も効果的に減衰させることができる。また、上記のようなローパスフィルタを基体の内部に内蔵したことにより、部品点数の減少を図ることができる。

【0027】

また、ローパスフィルタの接地容量 $C_1 \cdot C_2$ を形成する接地電極7および接地容量電極10・11をキャビティ6の底面より基体の下面側に配置し、ローパスフィルタのインダクタンス L_1 を基体のキャビティ6の下方部以外のキャビティ6の周囲の部位に配置することにより、接地電極7および接地容量電極10・11とストリップライン12・13との距離を離すことができ、ストリップライン12・13の浮遊容量を減らすことができるとともに、接地電極7および接地容量電極10・11とインダクタンス L_1 との相互作用を減らすことができるため、低損失なローパスフィルタを構成することができる。また、ローパスフィルタにおいて比較的大きな面積を必要とする接地容量 $C_1 \cdot C_2$ を、ローパスフィルタ内蔵配線基板の内部で最も面積を広くとれるキャビティ6の底面より下面側に配置することにより、大きな容量を形成するために新たに誘電体層の層数を増やしたり、接地電極7と接地容量電極10・11との間の誘電体層1を極端に薄くする必要がなくなる。

【0028】

また、弾性表面波フィルタ素子の受信入力側に電氣的に接続される、信号の位相を調整する移相器Sとして機能する位相調整用ストリップライン9を内蔵することにより、弾性表面波フィルタ素子の受信側の位相を適切に調整できるものとなり、より自由度が高い設計が可能となる。また、位相調整用ストリップライン9をキャビティ6の底面より基体の下面側に配置すると、十分な長さの位相調整用ストリップライン9を基体を不必要に大きくすることなく内蔵できるようになる。

【0029】

また、ストリップライン12・13を基体のキャビティ6の下方部以外の部位に配置し、接地電極7および接地容量電極10・11よりも基体の上面側に配置することにより、接地電極7および接地容量電極10・11との距離を離すことができるため、インダクタンス L_1 の浮遊容量をより減らすことができるとともに、接地電極7および接地容量電極10・11との距離をより離すことができこれらとインダクタンス L_1 との相互作用を減らすことができるため、より低損失なローパスフィルタを構成することができる。

【0030】

図3は、図1に示す本発明のローパスフィルタ内蔵配線基板の例におけるローパスフィルタの周波数特性を示す線図である。図3において、横軸は周波数(単位:GHz)を、縦

10

20

30

40

50

軸は送信側の信号通過量 $S(2, 1)$ (単位: dB) を表わし、実線の実特性曲線は本発明のローパスフィルタ内蔵配線基板に弾性表面波フィルタ素子を実装したときの周波数特性を、破線の実特性曲線は弾性表面波フィルタ素子のみの周波数特性を示している。

【0031】

図3に示す結果より、本発明のローパスフィルタ内蔵配線基板によれば、内蔵されたローパスフィルタの高周波数における信号の減衰効果のため、弾性表面波フィルタ素子の通過帯域(1.85GHzから1.99GHz)の高周波側において弾性表面波フィルタ素子のみの周波数特性に比べ大きな減衰量が得られていることが分かる。

【0032】

なお、本発明のローパスフィルタ内蔵配線基板におけるローパスフィルタは、例えば誘電体層がセラミックスから成る場合であれば、焼成後に各誘電体層となる誘電体セラミックグリーンシートに所定の孔開け加工を施すとともに各電極のパターン形状および貫通導体となる貫通孔やグリーンシートの側面等に導体ペーストを塗布し、これらを積層して焼成することによって製作される。あるいは、誘電体層がフッ素樹脂やガラスエポキシ樹脂・ポリイミド樹脂のような樹脂から成る場合であれば、樹脂基板を用い、その表面に被着させた銅箔をエッチングして各電極パターンの形成を行ない、層間接続用ビア導体を形成して積層プレスすることによって製作される。

【0033】

また、第1～第5の誘電体層1～5を始めとする誘電体層には、アルミナセラミックス・ムライトセラミックス等のセラミックス材料やガラスセラミックス等の無機系材料、あるいは四フッ化エチレン樹脂(ポリテトラフルオロエチレン; PTFE)・四フッ化エチレン-エチレン共重合樹脂(テトラフルオロエチレン-エチレン共重合樹脂; ETFE)・四フッ化エチレン-パーフルオロアルコキシエチレン共重合樹脂(テトラフルオロエチレン-パーフルオロアルキルビニルエーテル共重合樹脂; PFA)等のフッ素樹脂やガラスエポキシ樹脂・ポリイミド等の樹脂系材料等が用いられる。また、第1および第2の接地電極7・8、第1および第2の接地容量電極10・11、第1および第2のストリップライン12・13および位相調整用ストリップライン9、送信側入力端子18、受信側出力端子19には、高周波信号伝送用の金属材料の導体層、例えばCu層・Mo-Mnのメタライズ層上にNiメッキ層およびAuメッキ層を被着させたもの・Wのメタライズ層上にNiメッキ層およびAuメッキ層を被着させたもの・Cr-Cu合金層・Cr-Cu合金層上にNiメッキ層およびAuメッキ層を被着させたもの・Ta₂N層上にNi-Cr合金層およびAuメッキ層を被着させたもの・Ti層上にPt層およびAuメッキ層を被着させたもの・またはNi-Cr合金層上にPt層およびAuメッキ層を被着させたもの等が用いられ、厚膜印刷法あるいは各種の薄膜形成方法やメッキ法等により形成される。その厚みや幅は、伝送される高周波信号の周波数や用途等に応じて設定される。

【0034】

次に、図4に本発明のローパスフィルタ内蔵多層基板の実施の形態の他の例を、図1と同様の分解斜視図で示す。図4において、1aは第1の誘電体層、2aは第2の誘電体層、3aは第3の誘電体層、4aは第4の誘電体層、5aは第5の誘電体層、6aはキャビティ、7aは第1の接地電極電極、8aは第2の接地電極電極、9aは位相調整用ストリップライン、10aは第1の接地容量電極、11aは第2の接地容量電極、12aは第1のストリップライン、13aは第2のストリップライン、14aは第1の貫通導体、15aは第2の貫通導体、16aは第3の貫通導体、17aは第4の貫通導体、18aはキャビティに收容される弾性表面波フィルタ素子の送信出力側に電氣的に接続される送信側入力端子、19aはキャビティに收容される弾性表面波フィルタ素子の受信入力側に電氣的に接続される受信側出力端子、20aは容量電極である。

【0035】

図4に示す例においては、第1の誘電体層1aの下面に形成された第1の接地電極7aと、第1の誘電体層1aおよび第2の誘電体層2aの間に形成された第1の接地容量電極10aとの間に生じる接地容量をC1aとし、第1の誘電体層1aの下面に形成された第1の

10

20

30

40

50

接地電極 7 a と、第 1 の誘電体層 1 a および第 2 の誘電体層 2 a の間に形成された第 2 の接地容量電極 11 a との間に生じる接地容量を $C 2 a$ とし、第 2 の誘電体層 2 a および第 3 の誘電体層 3 a の間に形成された容量電極 20 a と、第 1 の誘電体層 1 a および第 2 の誘電体層 2 a の間に形成された第 1 の接地容量電極 10 a との間に生じる容量を $C 3 a$ とし、第 3 の誘電体層 3 a および第 4 の誘電体層 4 a の間に形成された第 1 のストリップライン 12 a と、第 4 の誘電体層 4 a および第 5 の誘電体層 5 a の間に形成された第 2 のストリップライン 13 a と、第 1 のストリップライン 12 a の一方端と第 2 のストリップライン 13 a の一方端とを第 4 の誘電体層 4 a を貫通することにより接続する第 1 の貫通導体 14 a とにより生じるインダクタンスを $L 1 a$ とし、第 1 のストリップライン 12 a は他方端を第 2 の貫通導体 15 a を介して第 1 の接地容量電極 10 a と接続され、第 2 のストリップライン 13 a の他方端は第 3 の貫通導体 16 a を介して第 2 の接地容量電極 11 a および接地容量電極 20 a と接続されることにより、 $L 1 a \cdot C 1 a \cdot C 2 a \cdot C 3 a$ からなる π 型のローパスフィルタを構成している。

10

【0036】

また、第 1 の誘電体層 1 a および第 2 の誘電体層 2 a の間に、第 1 の誘電体層 1 a の下面に形成された第 1 の接地電極 7 a と、第 2 の誘電体層 2 a および第 3 の誘電体層 3 a の間に形成された第 2 の接地電極 8 a とに挟まれた位相調整用ストリップライン 9 a にて移相器 $S a$ を形成している。そして、送信側入力端子 18 a はローパスフィルタの入力側すなわち $L 1 a$ と $C 2 a$ と $C 3 a$ との接続点に、また受信側出力端子 19 a は位相調整用ストリップライン 9 a に第 4 の貫通導体 17 a を介してそれぞれ電氣的に接続されている。

20

【0037】

この図 4 に示す例は、図 1 に示す例に比べて新たに容量 $C 3 a$ を設けることにより、インダクタンス $L 1 a$ および容量 $C 3 a$ による並列共振回路を形成し、この並列共振回路の特定の周波数においてより大きな減衰量を得ようというものである。

【0038】

このような図 4 に示す本発明のローパスフィルタ内蔵配線基板の例によれば、その等価回路図は図 5 に示すようなものとなる。なお、図 5 において、破線で囲んだ部分が図 4 に示す本発明のローパスフィルタ内蔵配線基板の例の等価回路に相当する部分である。

【0039】

そして、第 1 ～ 第 5 の誘電体層 1 a ～ 5 a , 第 1 の接地電極 7 a , 第 1 および第 2 の接地容量電極 10 a ・ 11 a ならびに第 1 の容量電極 20 a によって容量 $C 1 a \sim C 3 a$ を調整し、また、第 1 および第 2 のストリップライン 12 a ・ 13 a によってインダクタンス $L 1 a$ を調整することにより、所望のローパス特性を有するローパスフィルタを内蔵した配線基板を得ることができる。

30

【0040】

なお、第 1 および第 2 のストリップライン 12 a ・ 13 a で形成されるインダクタンス $L 1 a$ と、第 1 の接地容量電極 10 a および第 1 の容量電極 20 a で形成される容量 $C 3 a$ とは並列共振回路を形成しており、この並列共振回路の共振周波数を通過帯域の 2 倍あるいは 3 倍の周波数に該当させることにより、通過帯域の 2 倍あるいは 3 倍の高調波の除去を行なうことが可能となる。

40

【0041】

図 6 は、図 4 に示す本発明のローパスフィルタ内蔵配線基板の例におけるローパスフィルタの周波数特性を示す、図 3 と同様の線図である。図 6 において、横軸は周波数（単位：G H z）を、縦軸は送信側の信号通過量 $S (2, 1)$ （単位：d B）を表わし、破線の特性曲線が弾性表面波フィルタ素子のみの特性を、また実線の特性曲線が弾性表面波フィルタ素子を実装してローパスフィルタを電氣的に接続したときの特性を示している。

【0042】

図 6 に示す結果より、本発明のローパスフィルタ内蔵配線基板によれば、内蔵されたローパスフィルタの高周波数における信号の減衰効果ならびに並列共振回路の共振周波数における減衰効果のため、通過帯域（1.85 G H z から 1.99 G H z）の 2 倍の周波数（3.7 G H

50

z から 3.95 GHz) において大きな減衰量が得られていることが分かる。

【 0 0 4 3 】

次に、図 7 に本発明のローパスフィルタ内蔵配線基板の実施の形態のさらに他の例を、図 1 と同様の分解斜視図で示す。図 7 において、1 b は第 1 の誘電体層、2 b は第 2 の誘電体層、3 b は第 3 の誘電体層、4 b は第 4 の誘電体層、5 b は第 5 の誘電体層、6 b はキャビティ、7 b は第 1 の接地電極、8 b は第 2 の接地電極、9 b は位相調整用ストリップライン、10 b は第 1 の接地容量電極、11 b は第 2 の接地容量電極、12 b は第 1 のストリップライン、13 b は第 2 のストリップライン、14 b は第 1 の貫通導体、15 b は第 2 の貫通導体、16 b は第 3 の貫通導体、18 b はキャビティに収容される弾性表面波フィルタ素子の送信出力側に電氣的に接続される送信側入力端子、19 b はキャビティに収容される弾性表面波フィルタ素子の受信入力側に電氣的に接続される受信側出力端子、20 b は容量電極である。

10

【 0 0 4 4 】

図 7 に示す例においては、第 1 の誘電体層 1 b の下面に形成された第 1 の接地電極 7 b と、第 1 の誘電体層 1 b および第 2 の誘電体層 2 b の間に形成された第 1 の接地容量電極 10 b との間に生じる接地容量を $C_1 b$ とし、第 1 の誘電体層 1 b の下面に形成された第 1 の接地電極 7 b と、第 1 の誘電体層 1 b および第 2 の誘電体層 2 b の間に形成された第 2 の接地容量電極 11 b との間に生じる接地容量を $C_2 b$ とし、第 2 の誘電体層 2 b および第 3 の誘電体層 3 b の間に形成された容量電極 20 b と、第 1 の誘電体層 1 b および第 2 の誘電体層 2 b の間に形成された第 1 の接地容量電極 10 b との間に生じる容量を $C_3 b$ とし、第 3 の誘電体層 3 b および第 4 の誘電体層 4 b の間に形成された第 1 のストリップライン 12 b と、第 4 の誘電体層 4 b および第 5 の誘電体層 5 b の間に形成された第 2 のストリップライン 13 b と、第 1 のストリップライン 12 b の一方端と第 2 のストリップライン 13 b の一方端とを第 4 の誘電体層 4 b を貫通することにより接続する第 1 の貫通導体 14 b とにより生じるインダクタンスを $L_1 b$ とし、第 1 のストリップライン 12 b は他方端を第 2 の貫通導体 15 b を介して第 1 の接地容量電極 10 b と接続され、第 2 のストリップライン 13 b の他方端は第 3 の貫通導体 16 b を介して第 2 の接地容量電極 11 b および容量電極 20 b と接続されることにより、 $L_1 b \cdot C_1 b \cdot C_2 b \cdot C_3 b$ からなる π 型のローパスフィルタを構成している。

20

【 0 0 4 5 】

また、第 2 の誘電体層 2 b および第 3 の誘電体層 3 b の間に、第 1 の誘電体層 1 b の下面に形成された第 1 の接地電極 7 b と、第 4 の誘電体層 4 b および第 5 の誘電体層 5 b の間に形成された第 2 の接地電極 8 b とに挟まれた位相調整用ストリップライン 9 b にて移相器 $S b$ を形成している。そして、送信側入力端子 18 b はローパスフィルタの入力側すなわち $L_1 b$ と $C_2 b$ と $C_3 b$ との接続点に、また受信側出力端子 19 b は位相調整用ストリップライン 9 b に電氣的に接続されている。

30

【 0 0 4 6 】

この図 7 に示す例は、図 4 に示す例に比べてローパスフィルタを構成する第 1 のストリップライン 12 b および第 2 のストリップライン 13 b と、位相調整用ストリップライン 9 b とをキャビティ 6 b を挟んで対向する部位にそれぞれ配置することにより、ローパスフィルタと位相調整用ストリップライン 9 b との間のアイソレーションを向上させ、同じ基体内にローパスフィルタと位相調整用ストリップライン 9 b とを内蔵してもそれぞれに特性の良いものが得られるというものである。

40

【 0 0 4 7 】

このような図 7 に示す本発明のローパスフィルタ内蔵配線基板の例によれば、その等価回路図は図 8 に示すようなものとなる。なお、図 8 において、破線で囲んだ部分が図 7 に示す本発明のローパスフィルタ内蔵配線基板の例の等価回路に相当する部分である。

【 0 0 4 8 】

そして、第 1 ~ 第 5 の誘電体層 1 b ~ 5 b , 第 1 の接地電極 7 b , 第 1 および第 2 の接地容量電極 10 b ・ 11 b ならびに第 1 の容量電極 17 b によって容量 $C_1 b \sim C_3 b$ を調整し、

50

また、第1および第2のストリップライン12b・13bによってインダクタンスL1bを調整することにより、所望のローパス特性を有するローパスフィルタを内蔵した配線基板を得ることができる。

【0049】

なお、第1および第2のストリップライン12b・13bで形成されるインダクタンスL1bと、第1の接地容量電極10bおよび第1の容量電極20bで形成される容量C3bとは並列共振回路を形成しており、この並列共振回路の共振周波数を通過帯域の2倍あるいは3倍の周波数に該当させることにより、通過帯域の2倍あるいは3倍の高調波の除去を行なうことが可能となる。

【0050】

図9は、図7に示す本発明のローパスフィルタ内蔵配線基板の例におけるローパスフィルタの周波数特性を示す、図3と同様の線図である。図9において、横軸は周波数（単位：GHz）を、縦軸は送信側の信号通過量S(2,1)（単位：dB）を表わし、破線の特性曲線が弾性表面波フィルタ素子のみの特性を、また実線の特性曲線が弾性表面波フィルタ素子を実装してローパスフィルタを電氣的に接続したときの特性を示している。

【0051】

図9に示す結果より、本発明のローパスフィルタ内蔵配線基板によれば、内蔵されたローパスフィルタの高周波数における信号の減衰効果ならびに並列共振回路の共振周波数における減衰効果のため、通過帯域（1.85GHzから1.99GHz）の2倍の周波数（3.7GHzから3.95GHz）において大きな減衰量が得られているとともに、ローパスフィルタストリップラインと位相調整用ストリップラインのアイソレーションが十分に確保できていることが分かる。

【0052】

なお、本発明は以上の実施の形態の例に限定されるものではなく、本発明の要旨を逸脱しない範囲で種々の変更を加えることは何ら差し支えない。例えば、本発明のローパスフィルタ内蔵配線基板によれば、第1～第5の誘電体層1～5および1a～5a、1b～5bの厚みを薄くしたり、これらに高誘電率材料を用いたり、第3および第4の誘電体層3・4および3a・4a、3b・4bに磁性体を混ぜたりすることにより、さらなる特性の改善や小型化が可能となる。

【0053】

また、第5の誘電体層5・5a・5bの上面にシールド電極を設けたり、第1～第4の貫通導体14～17および14a～17a、14b～17bの代わりに、誘電体層の側面に各電極の接続用導体を形成して各電極間を電氣的に接続してもよい。

【0054】

また、搭載される弾性表面波フィルタ素子は送信側だけのもののみだけでなく、受信側の弾性表面波フィルタ素子を同じキャビティ6・6a・6bの内部に搭載したり、送信側と受信側が一体化された弾性表面波フィルタ素子を搭載してもよい。

【0055】

【発明の効果】

本発明のローパスフィルタ内蔵配線基板によれば、複数の誘電体層が積層されて成る基体と、この基体の上面に形成された弾性表面波フィルタ素子を収容するキャビティと、弾性表面波フィルタ素子の送信出力側に電氣的に接続される送信側入力端子と、基体の内部に内蔵されるとともに、送信側入力端子に電氣的に接続されるローパスフィルタとを具備して成ることから、外部との接続端子の数を減少させることができるとともに、ローパスフィルタにより弾性表面波フィルタ素子の通過帯域より高周波帯域の減衰量を大きくとれることにより、無線装置の送信側に要求されるパワーアンプにより発生する通過帯域の2倍あるいは3倍の高調波を広帯域にわたって減衰させることができ、基体の内部に損失の少ないローパスフィルタを実現することができる。

【0056】

例えば、順次積層された第1～第5の誘電体層と、第1の誘電体層の下面に形成された第

10

20

30

40

50

1の接地電極と、第3および第4の誘電体層の上面に形成された第1および第2のストリップラインと、第1の誘電体層および第2の誘電体層2の間に形成された第1および第2の接地容量電極とを具備したものとし、第1および第2のストリップラインの一方端同士を接続して第1のストリップラインの他方端を第1の接地容量電極と電気的に接続し、第2のストリップラインの他方端を第2の接地容量電極と電気的に接続するとともに弾性表面波フィルタ素子の送信出力側に電気的に接続されるローパスフィルタ内蔵基板とすることにより、第1～第5の誘電体層、第1の接地電極ならびに第1および第2の接地容量電極によって接地容量を調整し、また第1および第2のストリップラインによってインダクタンスを調整することにより、所望のローパス特性を有する π 型のローパスフィルタを内蔵した配線基板を得ることができる。

10

【0057】

また、ローパスフィルタ内蔵配線基板の入力端子および出力端子の数を1つずつにすることができ、このローパスフィルタ内蔵配線基板を他の基板に2次実装する場合に必要なとされる端子数を少なくできるため、基体の大きさが端子の数に制限されることがなくなり、ローパスフィルタ内蔵配線基板の小型化が容易になるとともに、端子間の距離を離すことができるようになり端子間のアイソレーションも向上させることができる。また、端子1つ当たりの端子面積を大きくすることができるため、実装信頼性を向上させることができる。

【0058】

また、ローパスフィルタを弾性表面波フィルタ素子の送信出力側に電気的に接続することにより、ローパスフィルタの位相が変わる特性を利用することにより、移相器の代わりとすることができるので、弾性表面波フィルタの位相が調整できるとともに、新たに移相器を設ける必要がなくなる。

20

【0059】

また、弾性表面波フィルタ素子の通過帯域より遮断周波数の高いローパスフィルタを弾性表面波フィルタ素子の送信出力側に電気的に接続することにより、弾性表面波フィルタ素子の通過帯域より高周波域で広帯域に十分な減衰量をとれないという従来の複合フィルタにおける問題点を補い、高周波帯域で十分に高い減衰量を得ることができ、例えばパワーアンプの通過帯域の2倍あるいは3倍の高調波も効果的に減衰させることができる。また、上記のようなローパスフィルタを基体の内部に内蔵したことにより、部品点数の減少を図ることができる。

30

【0060】

また、本発明のローパスフィルタ内蔵配線基板によれば、ローパスフィルタを、インダクタンスを生じる2つのストリップラインと、接地容量を形成する接地電極および2つの接地容量電極とを有し、2つのストリップラインの一方端同士が貫通導体で接続され、2つのストリップラインの他方端と2つの接地容量電極とがそれぞれ接続され、2つのストリップラインの一方の他方端が弾性表面波フィルタ素子の送信側入力端子に接続されており、接地電極および接地容量電極はキャビティの底面より下面側に配置されているとともに、2つのストリップラインはキャビティの下方部以外の部位に配置されていることから、接地電極および2つの接地容量電極と2つのストリップラインとの距離を離すことができ、2つのストリップラインの浮遊容量を減らすことができるとともに、接地電極および接地容量電極と2つのストリップラインによるインダクタンスとの相互作用を減らすことができるため、低損失なローパスフィルタを構成することができる。また、ローパスフィルタにおいて比較的大きな面積を必要とする接地容量をキャビティの底面より下面側に配置することにより、ローパスフィルタ内蔵配線基板の内部で最も面積を広くとれる部分に配置することとなるので、大きな接地容量を形成するために新たに誘電体層の層数を増やしたり、接地電極と接地容量電極との間の誘電体層を極端に薄くしたりする必要がなくなる。

40

【0061】

また、弾性表面波フィルタ素子の受信入力側に電気的に接続される、信号の位相を調整

50

する移相器として機能する位相調整用ストリップラインを基体の内部に内蔵したものとした場合は、弾性表面波フィルタ素子の受信側の位相のみならず、弾性表面波フィルタ素子の受信側の位相を適切に調整できるものとなり、より自由度が高い設計が可能となる。また、この位相調整用ストリップラインをキャビティの底面より基体の下面側に配置すると、比較的長い位相調整用ストリップラインを基体を不必要に大きくすることなく内蔵できるようになる。

【0062】

また、本発明のローパスフィルタ内蔵配線基板によれば、2つのストリップラインを接地電極および接地容量電極よりも基体の上面側に配置したものとした場合は、ストリップラインによるインダクタンスの浮遊容量をより減らすことができるとともに、ストリップラインと接地電極および接地容量電極との距離をより離すことができ接地電極および接地容量電極とインダクタンスとの相互作用を減らすことができるため、より低損失なローパスフィルタを構成することができる。

【0063】

また、本発明のローパスフィルタ内蔵配線基板によれば、2つのストリップラインと位相調整用ストリップラインとを基体のキャビティを挟んで対向する部位にそれぞれ配置したものとした場合は、ストリップラインと位相調整用ストリップラインとの距離を十分に離すことができ、ローパスフィルタと移相器との間のアイソレーションを向上させることができるため、より低損失なローパスフィルタを構成することができる。

【0064】

以上により、本発明によれば、ローパスフィルタを積層体から成る基体の内部に構成し、弾性表面波フィルタの送信出力側にこのローパスフィルタを接続することにより、外部との接続端子の数を減少させるとともに、ローパスフィルタにより弾性表面波フィルタの通過帯域より高周波帯域の減衰量を大きくとれることにより、無線装置の送信側に要求されるパワーアンプにより発生する通過帯域の2倍あるいは3倍の高調波を広帯域にわたって減衰させることができるとともに、基体の内部に損失の少ないローパスフィルタを実現することができるローパスフィルタ内蔵配線基板を提供することができた。

【図面の簡単な説明】

【図1】本発明のローパスフィルタ内蔵多層基板の実施の形態の一例を示す分解斜視図である。

【図2】図1に示すローパスフィルタ内蔵多層基板の例の等価回路図である。

【図3】図1に示すローパスフィルタ内蔵多層基板の例におけるローパスフィルタの周波数特性を示す線図である。

【図4】本発明のローパスフィルタ内蔵多層基板の実施の形態の他の例を示す分解斜視図である。

【図5】図4に示すローパスフィルタ内蔵多層基板の例の等価回路図である。

【図6】図4に示すローパスフィルタ内蔵多層基板の例におけるローパスフィルタの周波数特性を示す線図である。

【図7】本発明のローパスフィルタ内蔵多層基板の実施の形態のさらに他の例を示す分解斜視図である。

【図8】図7に示すローパスフィルタ内蔵多層基板の例の等価回路図である。

【図9】図7に示すローパスフィルタ内蔵多層基板の例におけるローパスフィルタの周波数特性を示す線図である。

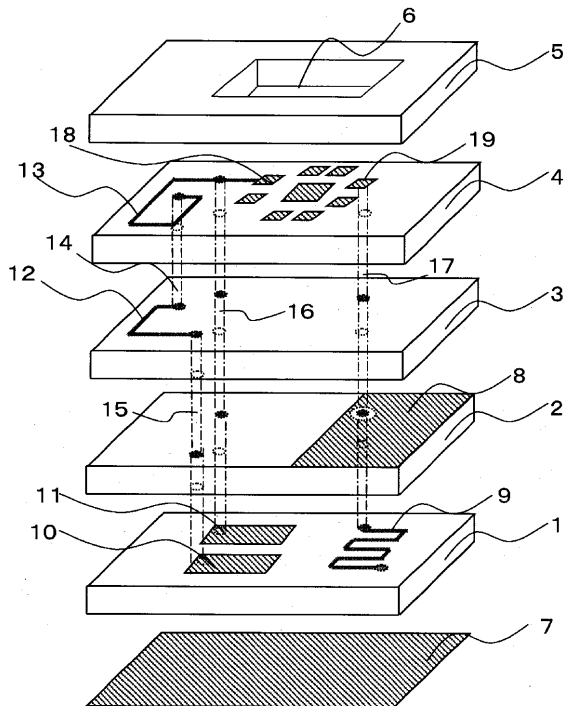
【符号の説明】

- 1、1 a、1 b・・・第1の誘電体層
- 2、2 a、2 b・・・第2の誘電体層
- 3、3 a、3 b・・・第3の誘電体層
- 4、4 a、4 b・・・第4の誘電体層
- 5、5 a、5 b・・・第5の誘電体層
- 6、6 a、6 b・・・キャビティ

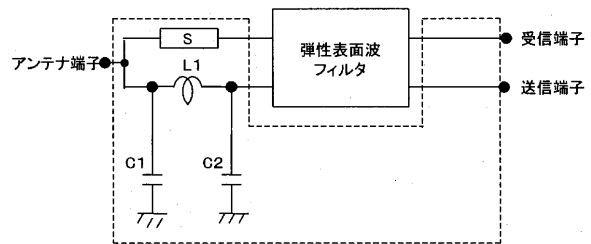
- 7、7 a、7 b 第 1 の接地電極
- 8、8 a、8 b 第 2 の接地電極
- 9、9 a、9 b 位相調整用ストリップライン
- 10、10 a、10 b 第 1 の接地容量電極
- 11、11 a、11 b 第 2 の接地容量電極
- 12、12 a、12 b 第 1 のストリップライン
- 13、13 a、13 b 第 2 のストリップライン
- 14、14 a、14 b 第 1 の貫通導体
- 15、15 a、15 b 第 2 の貫通導体
- 16、16 a、16 b 第 3 の貫通導体
- 17、17 a 第 4 の貫通導体
- 18、18 a、18 b 弾性表面波フィルタ素子の送信出力側に電氣的に接続される
送信側入力端子
- 19、19 a、19 b 弾性表面波フィルタ素子の受信入力側に電氣的に接続される
受信側出力端子
- 20 a、20 b 容量電極

10

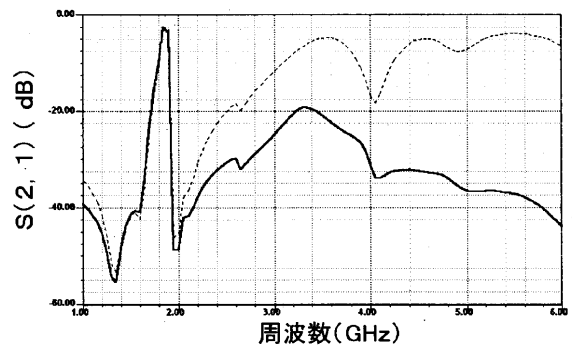
【図 1】



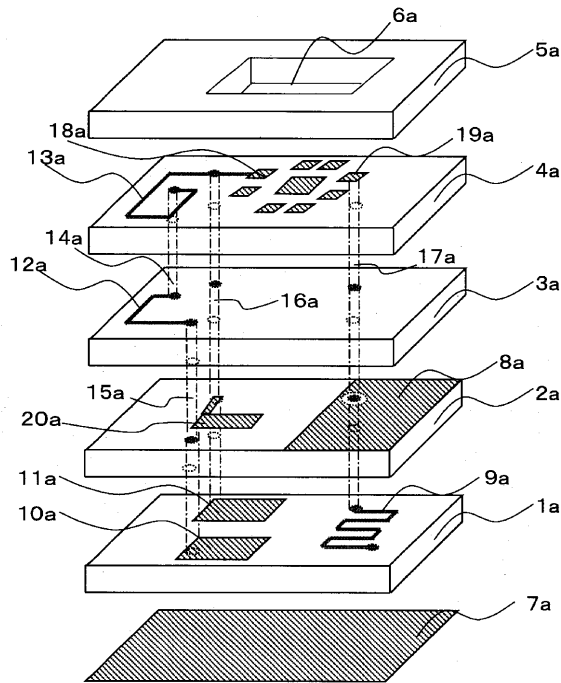
【図 2】



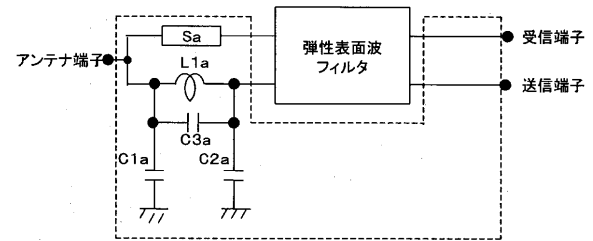
【図 3】



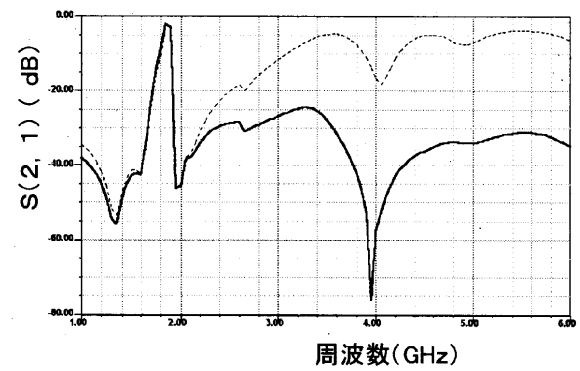
【図 4】



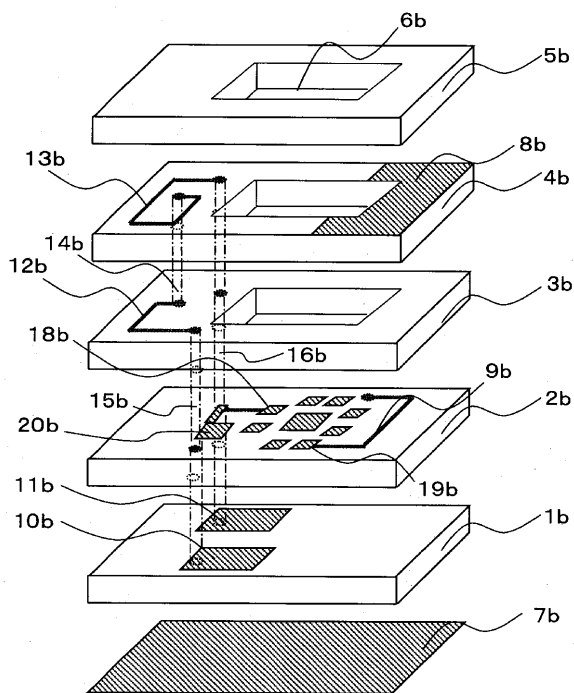
【図 5】



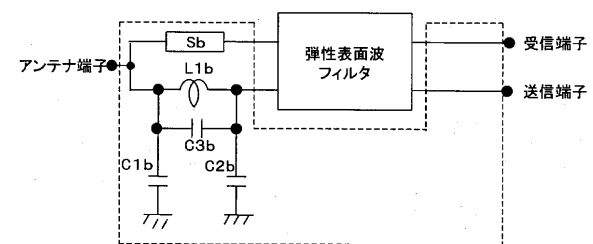
【図 6】



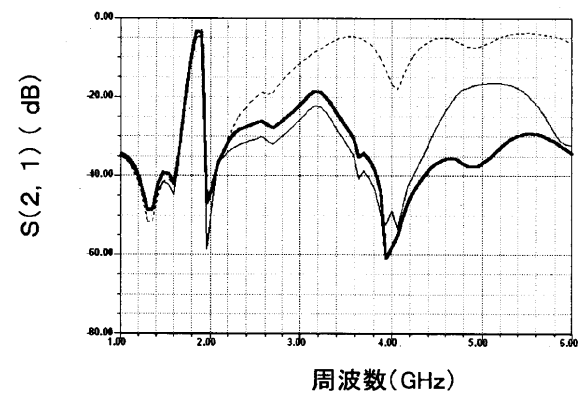
【図 7】



【図 8】



【図 9】



フロントページの続き

- (56)参考文献 特開2001-339273(JP,A)
特開平08-191230(JP,A)
特開2000-101388(JP,A)
特許第4000072(JP,B2)
特許第4150273(JP,B2)
特開平06-350307(JP,A)
特開2001-127504(JP,A)
特開2002-043977(JP,A)
特開2002-111316(JP,A)
特開2002-111317(JP,A)
特開2003-198325(JP,A)
特開2004-282175(JP,A)
特開2004-289195(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03H3/007-H03H3/10、H03H9/00-9/76、H03H1/00-3/00、H03H5/00-7/13、H03H7/30-7/54