



(12) 发明专利

(10) 授权公告号 CN 102792285 B

(45) 授权公告日 2016. 03. 09

(21) 申请号 201180010468. 3

(22) 申请日 2011. 02. 08

(30) 优先权数据

1004294. 3 2010. 03. 15 GB

(85) PCT国际申请进入国家阶段日

2012. 08. 21

(86) PCT国际申请的申请数据

PCT/GB2011/050210 2011. 02. 08

(87) PCT国际申请的公布数据

WO2011/114120 EN 2011. 09. 22

(73) 专利权人 ARM 有限公司

地址 英国剑桥

(72) 发明人 理查德·罗伊·格里森思怀特

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

代理人 宋鹤

(51) Int. Cl.

G06F 12/109(2016. 01)

(56) 对比文件

US 2007106875 A1, 2007. 05. 10,

US 2005015378 A1, 2005. 01. 20,

US 4763250 A, 1988. 08. 09,

US 2009024824 A1, 2009. 01. 22,

EP 1182570 A2, 2002. 02. 27,

CN 101031893 A, 2007. 09. 05,

审查员 李中兴

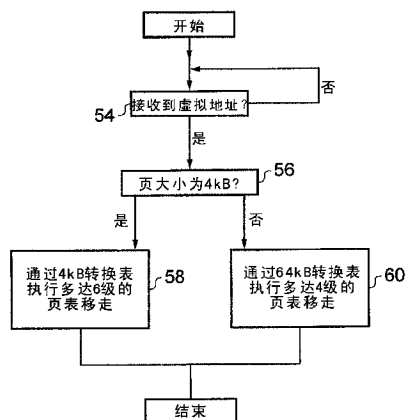
权利要求书2页 说明书5页 附图4页

(54) 发明名称

用于处理数据的装置和方法

(57) 摘要

内存地址转换电路 (14) 使用储存在转换表 (28、32、36、38、40、42) 层级中的转换数据, 执行由上而下页表移走操作以将虚拟内存地址 VA 转换为物理内存地址 PA。页大小变量 S 被用于控制内存地址转换电路 (14) 以使用物理内存地址、虚拟内存地址及转换表的不同大小 S 的页进行操作。这些不同大小可全部为 4kB 或全部为 64kB。该系统可支持多个虚拟机运行环境。如同相关联超管理器 (62) 设定其页大小一样, 这些虚拟机运行环境可独立地设定其自身的页大小变量。



1. 一种用于处理数据的装置,其包含:

内存地址转换电路,该内存地址转换电路被配置为使用储存在转换表层级中的转换数据执行由上而下页表移走操作,以将虚拟内存地址转换为物理内存地址;其中

所述转换数据指定虚拟内存地址的 $2^N$ 个连续字节的页与相应物理内存地址的 $2^N$ 个连续字节的页之间的转换,其中N为正整数;

所述转换表层级包含大小为 $2^N$ 个连续字节的转换表,以使得完整转换表被储存在物理内存的一页中;并且

所述内存地址转换电路响应于指定N的当前值的页大小变量,控制所述内存地址转换电路以使用选定大小的物理内存地址、虚拟内存地址及转换表的页来进行操作,

其中,所述虚拟地址中的从所述虚拟地址的最高有效位端起扩展的预定部分被固定转换为所述物理地址的相应部分而无需页表移走。

2. 如权利要求1所述的装置,包含处理器,所述处理器被配置为运行提供多个虚拟机运行环境的程序指令,对于这多个虚拟机运行环境中的每一者的页大小变量被配置为独立地被设定。

3. 如权利要求2所述的装置,其中,所述虚拟机运行环境中的每一者具有储存在虚拟机转换表层级中的虚拟机转换数据,并且在地址转换期间所述内存地址转换电路对虚拟机转换表的每一访问需要所述内存地址转换电路的另一地址转换来识别物理地址,并且所述另一地址转换使用被配置为独立于用于所述多个虚拟机运行环境的页大小变量而被设定的页大小变量。

4. 如前述权利要求中的任一项所述的装置,其中,页大小变量的不同值指定 $2^X$ 字节的物理页大小及 $2^Y$ 字节的物理页大小,其中,X及Y为正整数并且X小于Y且所述转换数据包括连续性提示数据,所述连续性提示数据用于指定 $2^X$ 字节大小的 $2^{Y-X}$ 个物理页连续地位于物理地址空间中。

5. 如权利要求1-3中任一项所述的装置,其中,所述页大小变量指定N的值为12及16中的一者。

6. 如权利要求4所述的装置,其中,所述页大小变量指定N的值为12及16中的一者。

7. 一种用于处理数据的装置,其包含:

内存地址转换构件,该内存地址转换构件用于使用储存在转换表层级中的转换数据执行由上而下页表移走操作,以将虚拟内存地址转换为物理内存地址;其中

所述转换数据指定虚拟内存地址的 $2^N$ 个连续字节的页与相应物理内存地址的 $2^N$ 个连续字节的页之间的转换,其中N为正整数;

所述转换表层级包含大小为 $2^N$ 个连续字节的转换表,以使得完整转换表被储存在物理内存的一页中;并且

所述内存地址转换构件响应于指定N的当前值的一页大小变量,控制所述内存地址转换电路以使用选定大小的之物理内存地址、虚拟内存地址及转换表的页来进行操作,

其中,所述虚拟地址中的从所述虚拟地址的最高有效位端起扩展的预定部分被固定转换为所述物理地址的相应部分而无需页表移走。

8. 一种处理数据的方法,其包含以下步骤:

使用储存在转换表层级中的转换数据执行由上而下页表移走操作,以将虚拟内存地址

转换为物理内存地址 ;其中

所述转换数据指定虚拟内存地址的  $2^N$  个连续字节的页与相应物理内存地址的  $2^N$  个连续字节的页之间的转换,其中 N 为正整数 ;

所述转换表层级包含大小为  $2^N$  个连续字节的转换表,以使得完整转换表被储存在物理内存的一页中 ;以及

响应于指定的 N 的当前值的页大小变量,使用选定大小的物理内存地址、虚拟内存地址及转换表的页来进行操作,

其中,所述虚拟地址中的从所述虚拟地址的最高有效位端起扩展的预定部分被固定转换为所述物理地址的相应部分而无需页表移走。

9. 如权利要求 8 所述的方法,包含提供多个虚拟机运行环境,对于这多个虚拟机运行环境中的每一者的页大小变量独立地被设定。

10. 如权利要求 9 所述的方法,其中,所述虚拟机运行环境中的每一者具有储存在虚拟机转换表层级中的虚拟机转换数据,并且在地址转换期间所述内存地址转换电路对虚拟机转换表的每一访问需要另一地址转换来识别物理地址,并且所述另一地址转换使用独立于用于所述多个虚拟机运行环境的页大小变量而被设定的页大小变量。

11. 如权利要求 8 至 10 中任一项所述的方法,其中,页大小变量的不同值指定  $2^X$  字节的物理页大小及  $2^Y$  字节的物理页大小,其中, X 及 Y 为正整数并且 X 小于 Y 并且所述转换资料包括连续性提示数据,所述连续性提示数据用于指定  $2^X$  字节大小的  $2^{Y-X}$  个物理页连续地位于物理地址空间中。

12. 如权利要求 8 至 10 中任一项所述的方法,其中,所述页大小变量指定 N 的值为 12 及 16 中的一者。

13. 如权利要求 11 所述的方法,其中,所述页大小变量指定 N 的值为 12 及 16 中的一者。

## 用于处理数据的装置和方法

### 技术领域

[0001] 本发明涉及数据处理系统的领域。更具体而言,本发明涉及用于在数据处理系统中将虚拟内存(memory)地址转换为物理内存地址的内存地址转换机构。

### 背景技术

[0002] 已知提供了具有诸如内存管理单元的内存地址转换电路的数据处理系统,该内存地址转换电路用以将由处理器产生的虚拟地址转换为物理地址以便访问内存系统。执行该所需转换的一种方法为使用转换表。这些转换表可被配置为转换表层级,该层级的每一级将虚拟地址的一部分编入对表的索引中,以寻找至表的另一级的指针,或提供目标物理地址的描述符。由上而下页表移走操作被执行,在该操作中,执行了对页表的不同级之一系列索引化查找,直至全部有虚拟地址已完全转换为目标物理地址为止。“由上而下”的意义为表的第一级将虚拟地址的最高有效位编入对该表的索引。

[0003] 在许多系统中,通常将地址空间分成 4kB 页并以此页大小的粒度(granularity)执行地址转换。此外,页表(转换表)也被配置为具有 4kB 大小,以便有效适合被分配以储存这些页表的内存的页中。

[0004] 存在相当数量的软件,这些软件显式或隐式地依赖于分成 4kB 页的内存地址空间。若页大小变化,则此类软件可能不可正确地操作。

[0005] US-A-2007/0106875 公开了用于内存管理的系统、方法和设备。一种方法实施例包括提供能够支持可变页大小的操作系统。该方法包括提供虚拟内存地址、将虚拟内存地址转换为虚拟内存页,并且通过使用深度和/或次序对应于操作系统和/或硬件支持的页大小的多级页表将虚拟内存页映射到物理内存页。

[0006] US-A-2007/0106875 公开了用于从虚拟地址确定物理地址的方法,其中,虚拟地址和物理地址之间的映射规则被实现为具有压缩节点的层级树结构。首先,映射规则中包括的压缩指示符被读取,虚拟地址中与所考虑的节点等级相关联的一部分被读取。使用此压缩指示符和虚拟地址的这部分,所考虑的节点等级的节点列表的入口被确定。所确定的入口被读取,基于此,如果所考虑的节点等级已经是在层级上最低的节点等级,则物理地址可被直接确定。如果存在更高节点等级要被处理,前面的针对较低层级等级的压缩节点确定物理地址的步骤被重复,直到达到在层级上最低的节点等级为止。

### 发明内容

[0007] 本发明的一方面提供一种用于处理数据的装置,其包含:

[0008] 内存地址转换电路,其被配置为使用储存在转换表层级结构中的转换数据,执行由上而下页表移走操作,以将虚拟内存地址转换为物理内存地址;其中

[0009] 转换数据指定虚拟内存地址的  $2^N$  个连续字节的页与相应物理内存地址的  $2^N$  个连续字节的页之间的转换,其中 N 为正整数;

[0010] 转换表层级结构包含大小为  $2^N$  个连续字节的转换表,以使得完整转换表被储存在

物理内存的一页中；

[0011] 内存地址转换电路响应于指定 N 的当前值的页大小变量，控制内存址转换电路以使用选定大小的物理内存地址、虚拟内存地址及转换表的页来进行操作；并且

[0012] 所述虚拟地址中的从所述虚拟地址的最高有效位端起扩展的预定部分被固定转换为所述物理地址的相应部分而无需页表移走。

[0013] 本技术认识到，利用现提供的内存空间大小的显著增加（例如，更大的内存容量及从 32 位地址至 64 位地址的变化），利用 4kB 内存页对内存控制提供了在实践中并非经常需要的粒度等级。此外，本技术认识到，为了使用具有更大物理地址的 4kB 页，在支持由上而下页表移走操作的页表层级结构中需要更多页表级。举例而言，若每一级页表能够将虚拟地址的九位转换为物理地址的九位，则将 64 位虚拟地址转换为 64 位实体地址可能占用多达六级之页表移走。此引入了不希望的延迟增加。本技术认识到这些问题，并通过假定物理内存及虚拟内存的页大小与转换表（页表）大小可在不同的值之间切换，并且内存地址转换电路适合以当前选定的内存页及转换表大小执行所需由上而下页表移走操作，来解决这些问题。这些转换表仍可在内存页中有效适合并且更大的转换表允许增加每一页表级将虚拟地址的位转换为物理地址的位的位数。这减少了在转换中需要访问的页表级数，因此减少了相关的延迟。

[0014] 应了解，若并非期望所有内存地址空间供使用，则可通过将自所需虚拟地址的最高有效位端起扩展的该虚拟地址的一部分配置为固定值（通常全部为 0 或全部为 1）来减少所需要的页表移走级数，因此避免需要执行最高级的转换表移走。因此，若内存地址提供 64 位内存地址空间，则在实际实施例中可以为仅需要此地址空间的 48 位，并因此需要虚拟地址空间的靠上 16 位全部为 0 或全部为 1，否则将发生内存转换错误。

[0015] 本技术可在具有运行提供多个虚拟机运行环境的程序指令的处理器系统中使用。这些虚拟机运行环境可具有独立设定的页大小变量，以使得在相同硬件上操作并使用相同内存地址转换电路的不同虚拟机运行环境可具有不同页大小。

[0016] 当使用提供虚拟机运行环境的系统时，虚拟机将其自身的转换数据储存在虚拟机转换表层级结构中，并且内存地址转换电路对虚拟机转换表的每一访问需要内存地址转换电路进行另一地址转换来识别基础物理地址。因此，若通过虚拟机转换表的页表移走为四级移走，则通过虚拟机转换表层级结构的每一级移走自身将需要执行多个页表移走来识别物理地址（例如，执行其它四级页表移走来识别下一虚拟机转换表的物理地址），由此快速增加了每当激活由上而下页表移走时所需的页表转换的总级数。因此，准许使用更大的页表并因此即使对于大内存地址空间而言也能减少需要执行的页表移走级数的本技术在被应用于提供虚拟机运行环境的系统时具有显著优势。

[0017] 用于另一地址转换的页大小变量（其与对虚拟机转换表的每一访问相关）可使用独立于多个虚拟机运行环境的页大小变量而设定的页大小变量。

[0018] 在本发明的一些实施例中，提示数据可与较小页大小相关联以指示彼此连续地挨着位于虚拟内存内的多个这些较小页也彼此连续地挨着位于物理内存内，因此全部这些较小页可通过更大大小的页的单个虚拟至物理地址转换而被表示。当连续性提示数据在允许缓存虚拟地址至物理地址转换的机构识别这样的连续页何时出现并将所涉及的转换标记为具有有效的较大页大小的机构中，从而节省那些转换缓存机构（例如，转换后缓缓

冲器)的储存容量中的空间。在这样的实施例中,若所述有效的较大页大小对应于可由页大小变量选择的较大的不同大小的页,则尤其理想。

[0019] 已发现实践中希望提供包括 4kB 及 64kB(即对应于  $2^{12}$  及  $2^{16}$ ) 的页表大小。

[0020] 本发明的另一方面提供一种用于处理数据之装置,其包含:

[0021] 内存地址转换构件,用以使用储存在转换表侧记结构中的转换数据执行由上而下页表移走操作,以将虚拟内存地址转换为物理内存地址;其中

[0022] 转换数据指定虚拟内存地址的  $2^N$  个连续字节的页与物理内存地址的相应  $2^N$  个连续字节的页之间的转换,其中 N 为正整数;

[0023] 转换表层级结构包含大小为  $2^N$  个连续字节的转换表,以使得完整转换表被储存物理内存的一页中;

[0024] 内存地址转换构件响应于指定 N 的当前值的页大小变量,控制内存地址转换电路以使用选定大小的物理内存地址、虚拟内存地址及转换表的页来进行操作;并且

[0025] 所述虚拟地址中的从所述虚拟地址的最高有效位端起扩展的预定部分被固定转换为所述物理地址的相应部分而无需页表移走。

[0026] 本发明的另一方面提供一种用于处理数据之方法,其包含以下步骤:

[0027] 利用储存在转换表层级结构中的转换数据执行由上而下页表移走操作,以将虚拟内存地址转换为物理内存地址;其中

[0028] 转换数据指定虚拟内存地址的  $2^N$  个连续字节的页与物理内存地址的相应  $2^N$  个连续字节的页之间的转换,其中 N 为正整数;

[0029] 转换表层级机构包含大小为  $2^N$  个连续字节的转换表,以使得完整转换表被储存在物理内存的一页中;

[0030] 响应于指定 N 的当前值的页大小变量,使用选定大小的物理内存地址、虚拟内存地址及转换表的页来进行操作;并且

[0031] 其中,所述虚拟地址中的从所述虚拟地址的最高有效位端起扩展的预定部分被固定转换为所述物理地址的相应部分而无需页表移走。

## 附图说明

[0032] 现在将参考附图通过示例来描述本发明的实施例,在附图中:

[0033] 图 1 示意地图示数据处理系统,该数据处理系统包括耦接至内存的处理器,其中该处理器包括内存地址转换电路;

[0034] 图 2 示意地图示利用 4kB 转换表及 64 位地址的由上而下页表移走操作(up down page table walk operation);

[0035] 图 3 示意地图示利用 64kB 转换表及 64 位内存地址的由上而下页表移走操作;

[0036] 图 4 为示意地图示该内存地址转换电路在接收到要转换的虚拟地址后的操作的流程图;以及

[0037] 图 5 示意地图示具有不同页大小的多个虚拟机运行环境的提供。

## 具体实施方式

[0038] 图 1 图示意地图示数据处理系统 2,数据处理系统 2 包含耦接至内存 6 的处理器

4。该处理器 4 包括数据处理核心 8、高速缓存 10、加载储存单元 (LSU) 12 及内存管理单元 (MMU) 14 (内存地址转换电路)。内存 6 储存转换表 16 (也称为页表) 及物理寻址页的数据 18。

[0039] 当运行程序指令时, 数据处理核心 8 产生虚拟地址 VA, 虚拟地址 VA 由内存管理单元 14 转换为物理地址 PA。内存管理单元 14 也可具有其它功能, 诸如取决于特权的等级或与当前处理或内存页相关联的其它属性, 而控制对内存的 (一个或多个) 特定页的访问。内存管理单元 14 包括转换后援缓冲器 (TLB) 20, 转换后援缓冲器 (TLB) 20 储存用于将最近使用的虚拟地址转换为物理地址的转换数据的高速缓存。当虚拟地址需要转换且所需转换信息未储存在转换后援缓冲器 20 内时, 则内存管理单元 14 触发由上而下页表移走操作。此页表移走操作的起始点为进入转换表的入口点的内存地址。此入口点被储存在内存管理单元 14 内的转换表基址寄存器 (TTBR) 22 中。

[0040] 内存管理单元 14 还包括转换表基址控制寄存器 (TTBCR) 24, 转换表基址控制寄存器可由处理核心 8 写入, 且内存管理单元 14 包括储存页大小变量 S 的页大小字段 (IS) 26。移走此页大小变量 S 控制当内存管理单元 14 执行由上而下页表移走操作时的物理内存的页、虚拟内存的页及转换表的大小。转换表基址控制寄存器 24 还可被用于切换储存在转换表基址寄存器 22 中的值, 由此将不同层级的转换表切换为使用及不使用。这些不同层级的页表中的每一者可具有与其自身相关联的页大小变量。因此, 例如, 支持多个虚拟运行环境的系统可具有指定 4kB 页大小及转换表大小的一组转换表以及具有 64kB 页大小及转换表大小的另一组转换表。

[0041] 图 2 示意地图示六级由上而下页表移走, 当页大小变量指定页大小及转换表大小为 4kB 时, 在转换后援缓冲器 20 中发生失误后, 即由内存管理单元 14 执行该由上而下页表移走。转换表基址寄存器 22 储存指向最高级转换表 28 的起始位置的地址。虚拟地址的最高有效七位用于提供对此转换表的索引, 并识别指向第二级转换表 32 的起始地址的指针 30。虚拟地址的随后九位接着用于对第二级表 32 的索引, 以识别指向第三级表 36 的起始地址的指针 34。此处理继续, 虚拟地址接下来的九位部分索引至第四级转换表 38、第五级转换表 40 及第六级转换表 42。当最终索引操作进行至第六级表 42 时, 所识别的入口 44 储存对应于要转换的虚拟地址的物理地址的最高有效 52 位, 其中虚拟地址的最低有效 12 位用以形成将产生的物理地址的最低有效 12 位。由于虚拟地址的最低有效 12 位未转换, 此对应于所执行的转换粒度, 并因此对应于其间进行了转换的虚拟内存及物理内存的页大小。在该状况下, 物理内存页的页大小及虚拟内存页的页大小为 4kB。可以是最高次序页表在大小上较小, 以提供与总内存地址空间的整体大小匹配的映射。

[0042] 图 2 中图示的由上而下页表移走操作所恢复的转换数据被缓存在转换后援缓冲器 20 中, 以使得当该转换数据保存在转换后援缓冲器 20 中时, 若对相同虚拟地址页进行另一内存访问, 则不必执行另一页表移走。

[0043] 此外, 第六级表 42 的入口 44 中存在连续性提示数据 46。此提示数据指示对应于虚拟内存的连续页的物理内存页是否也以 64kB 的块连续位于物理内存中。若是, 则对应于已执行的此转换而缓存回转换后援缓冲器 20 中的数据可被标示为指示所涉及的转换数据应用于 16 个连续虚拟页。这节省了转换后援缓冲器 20 中的储存空间。

[0044] 图 3 示意地图示当页大小变量 S 指定物理内存地址的页、虚拟内存地址的页及转

换表全部具有 64kB 的大小时所执行的四级由上而下页表移走操作。图 3 的由上而下页表移走操作在原理上与在图 2 中及上文论述的由上而下页表移走操作相似,除了在该状况下转换表具有 64kB 的大小之外。此更大大小的页表使得更大数量的指针 48 能够储存在每一转换表中,并因此使得每一转换表能够访问要转换的虚拟地址的更多位。因此,第二、第三及第四级页表访问操作可分别消耗虚拟地址的 13 位,并因此所需页表移走的级数可减少至四级以便执行完全的 64 位虚拟内存地址至物理内存地址的转换。应进一步注意,物理内存地址的页及虚拟内存地址的页在大小上的增加导致虚拟地址的最低有效 16 位不被转换,因为这是内存页大小粒度。此更大的粒度降低了需要转换为物理地址位的虚拟地址位的数目,并且有助于减少所需页表移走的级数。

[0045] 图 2 及图 3 中还图示缩短的起始点 50 及起始点 52。转换表基址控制寄存器 24 针对特定转换表组可指示:自虚拟地址的最高有效位端开始的虚拟地址部分必须全部为 0 或全部为 1,否则将发生内存错误。在该状况下,由于虚拟地址的这些最高有效位将由内存管理单元 14 核对是否为固定值(诸如全部为 0 或全部为 1),所以不必执行更高级的由上而下页表移走操作。在不需要完全 64 位虚拟地址空间的情形下,这以减少与这些页表移走操作相关联的延时(latency)的方式减少了页表移走的级数。

[0046] 图 4 为示意地图示内存管理单元 14 的一个操作视图的流程图。在步骤 54,内存管理单元等待要接收以用于转换的虚拟地址。当已接收到这样的虚拟地址时,步骤 56 判断转换表基址寄存器 22 在转换表基址控制寄存器 24 控制下所指向的当前活动转换表层级是否为具有 4kB 大小的层级。这可从页大小变量 S 读出。如此确定的页大小用来将内存管理单元 14 配置为在步骤 58 通过 4kB 转换表执行多达六级的页表移走,或在步骤 60 通过 64kB 转换表执行多达四级的页表移走。一旦所需页表已根据其转换表大小及内存页大小经过由上而下页表移走,则物理地址将产生。

[0047] 应了解,图 4 的流程图已简化,并且在实践中,可执行诸如判断所需转换信息是否已储存在转换后援缓冲器 20 中的其它操作以及诸如判断对虚拟地址的访问请求是否具有适当等级的许可的其他操作。

[0048] 图 5 示意地图示操作多个虚拟机运行环境的系统。在此系统中,超管理器(hypervisor)62 负责向第一来客操作系统 64 及第二来客操作系统 66 提供虚拟机运行环境。这些来客操作系统中的每一者则管理其各自的应用程序 68、70、72、74、76 并与这些应用程序协作。超管理器 62 可以用一组转换表及其自身的页大小变量进行操作。不同虚拟机可具有其自身的页大小变量,该页大小变量独立于任何其它虚拟机及超管理器 62 而被设定。因此,图 5 中的第二来客操作系统 66 可为支持 4kB 页大小所需的旧有来客操作系统,因为其应用程序 72、74、76 采用此页大小。相反地,第一来客操作系统 64 及超管理器 62 可以用对应于 64kB 的内存页大小及转换表大小的页大小变量进行操作。这是更适合于更大地址空间(诸如可由 64 位地址寻址的那些地址空间)的页大小及转换表大小。



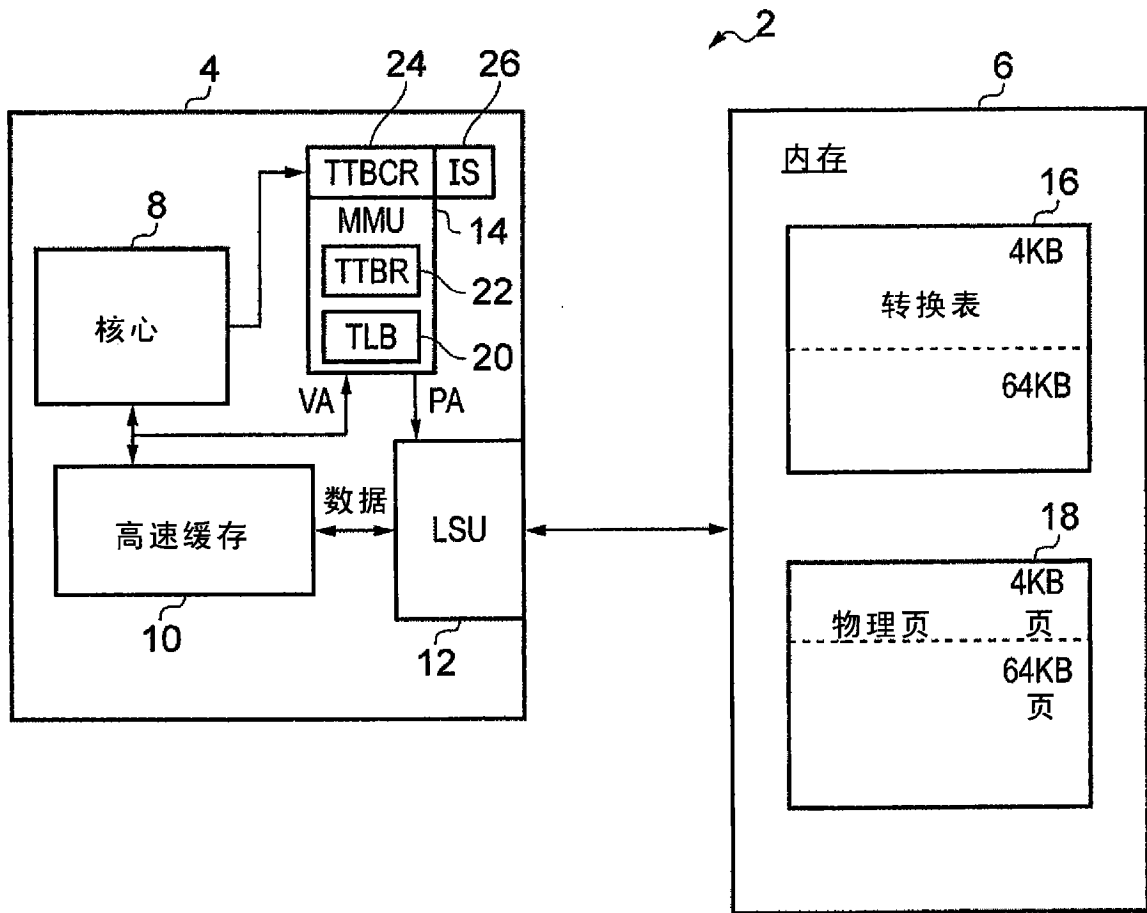


图 1

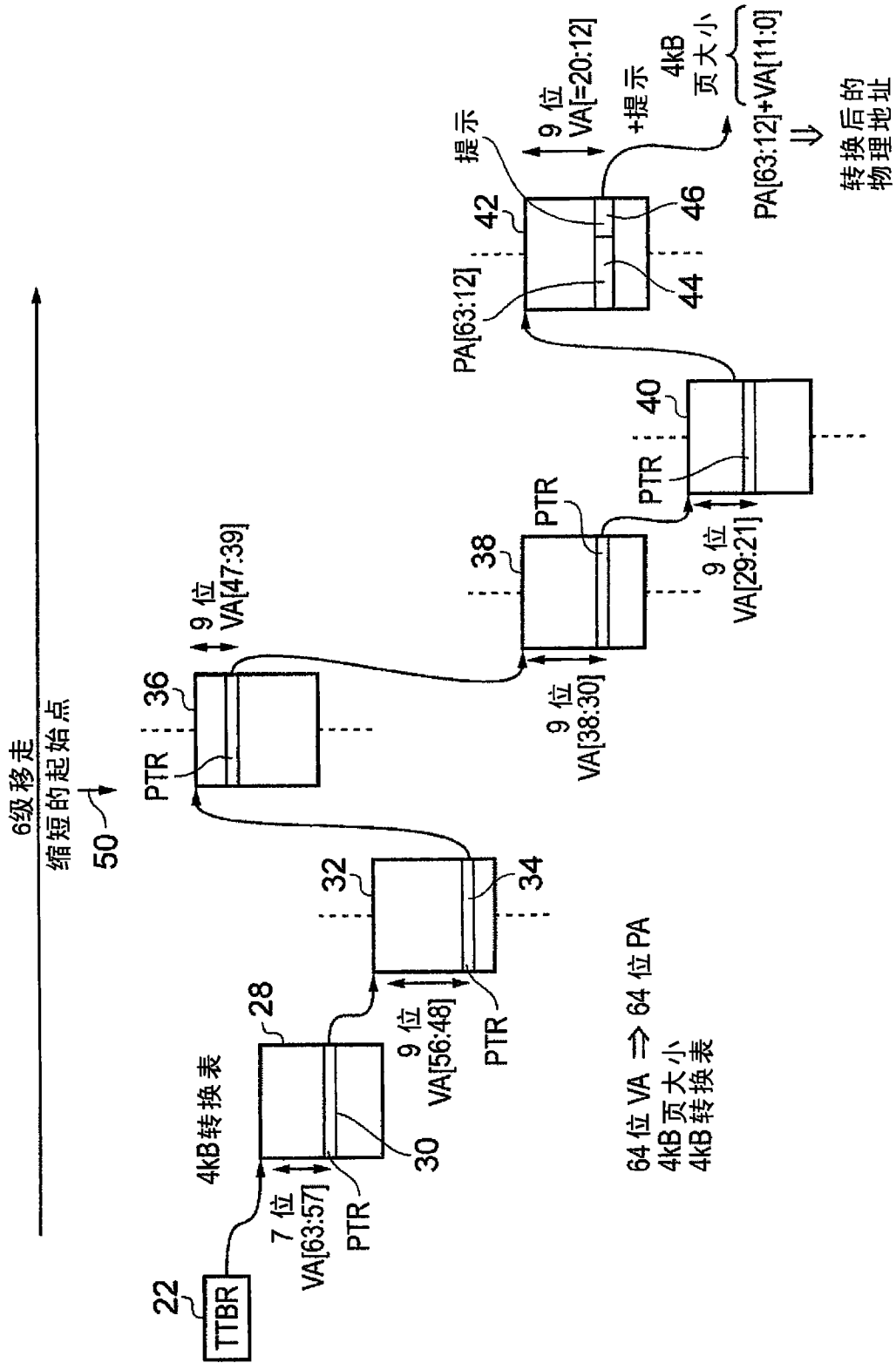


图 2

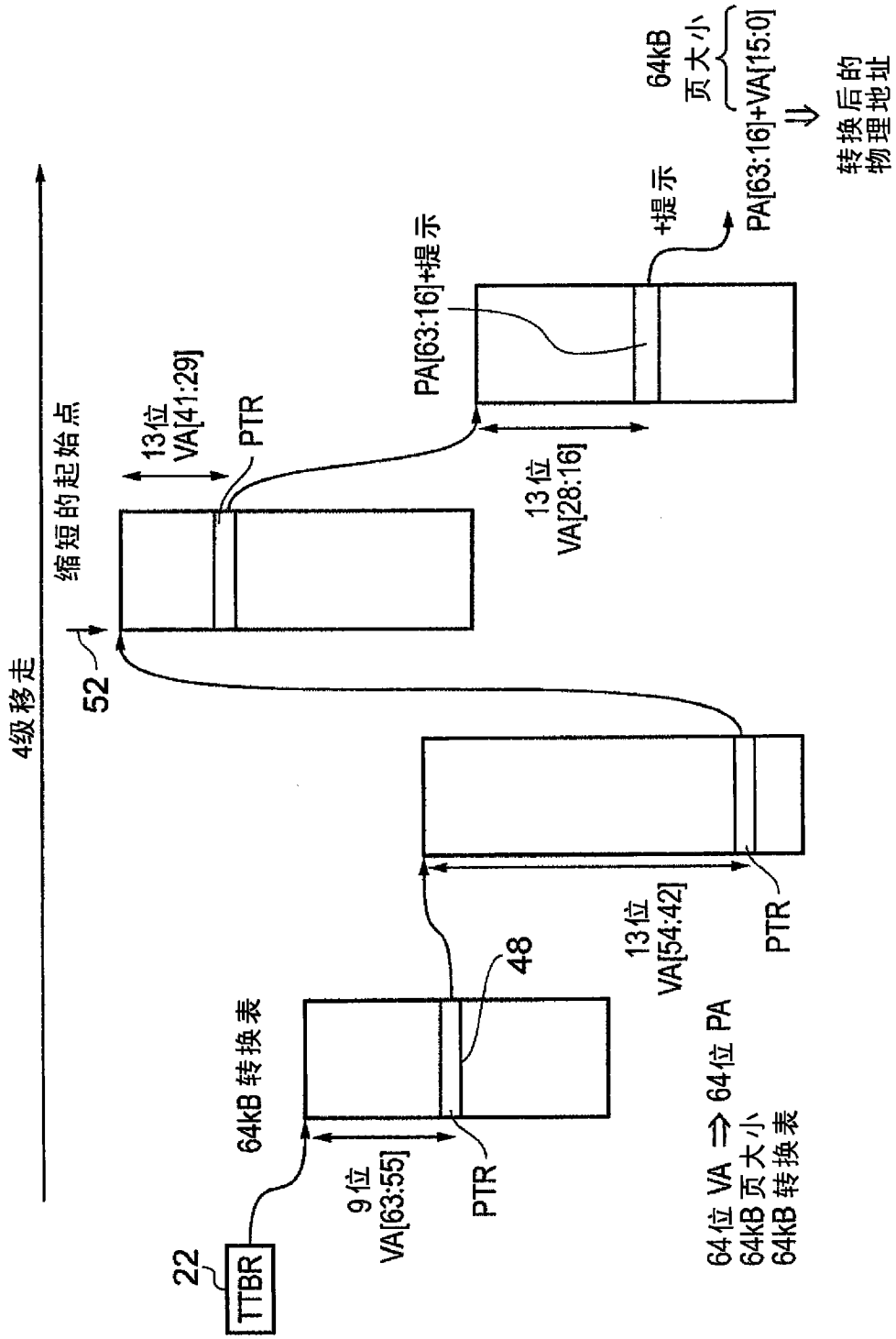


图 3

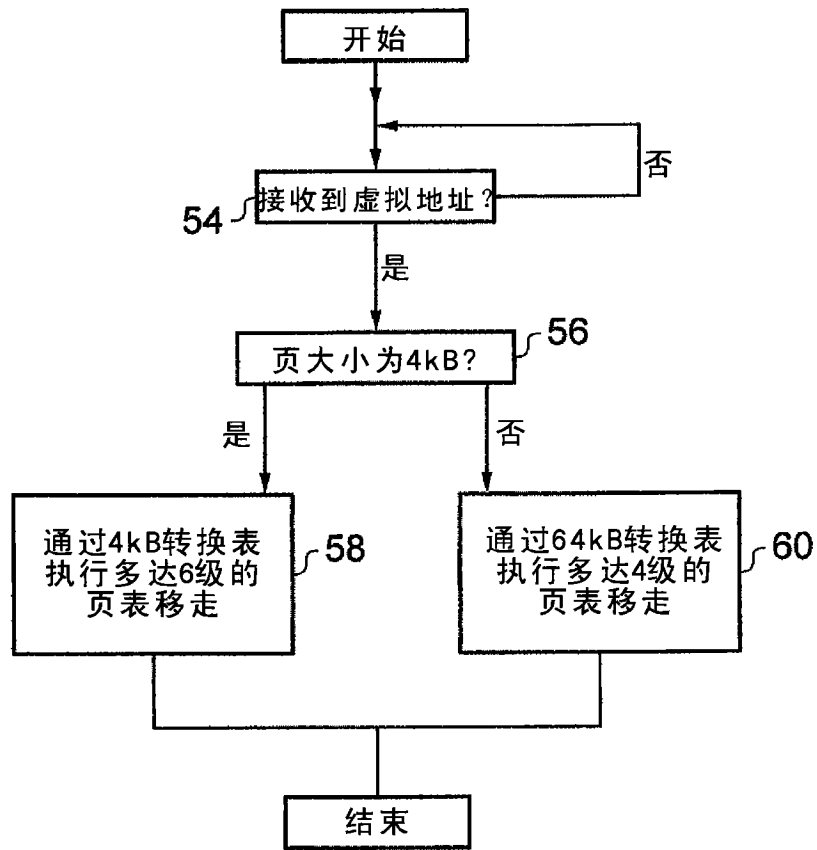


图 4

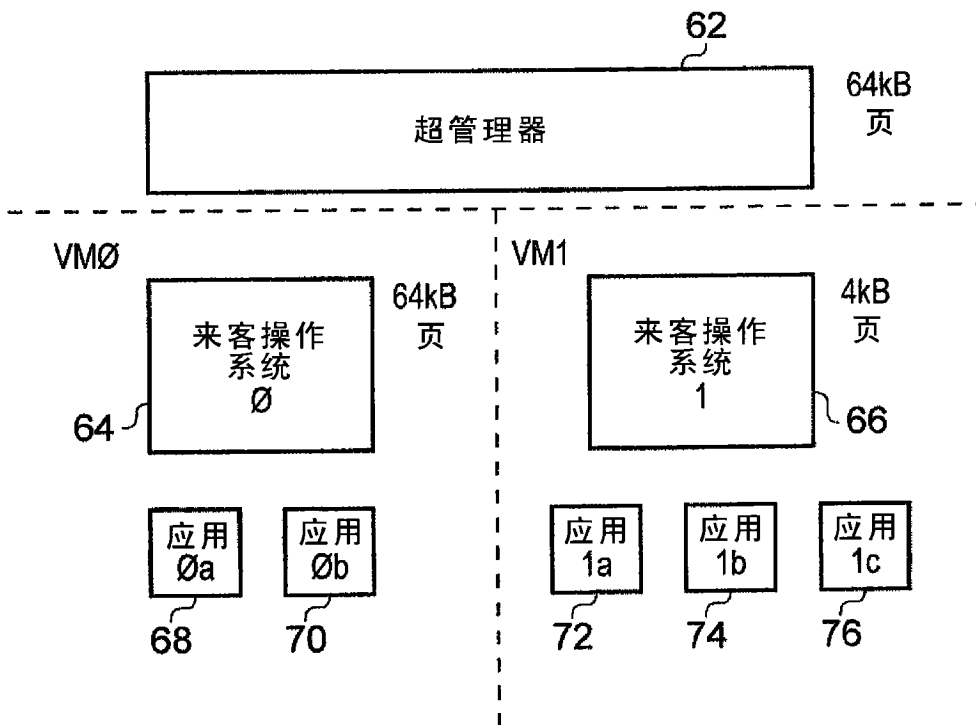


图 5