

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第6640687号
(P6640687)

(45) 発行日 令和2年2月5日(2020.2.5)

(24) 登録日 令和2年1月7日(2020.1.7)

(51) Int.Cl.	F I
H O 1 L 21/338 (2006.01)	H O 1 L 29/80 Q
H O 1 L 29/812 (2006.01)	H O 1 L 29/80 H
H O 1 L 29/778 (2006.01)	H O 1 L 29/78 6 1 8 B
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 9 A
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 3 0 1 B
請求項の数 8 (全 19 頁) 最終頁に続く	

(21) 出願番号	特願2016-177019 (P2016-177019)	(73) 特許権者	000003078
(22) 出願日	平成28年9月9日(2016.9.9)		株式会社東芝
(65) 公開番号	特開2018-41932 (P2018-41932A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成30年3月15日(2018.3.15)	(73) 特許権者	317011920
審査請求日	平成30年9月14日(2018.9.14)		東芝デバイス&ストレージ株式会社
			東京都港区芝浦一丁目1番1号
		(74) 代理人	100119035
			弁理士 池上 徹真
		(74) 代理人	100141036
			弁理士 須藤 章
		(74) 代理人	100088487
			弁理士 松山 允之
		(72) 発明者	斉藤 泰伸
			東京都港区芝浦一丁目1番1号 株式会社
			東芝内
			最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

第1の窒化物半導体層と、
前記第1の窒化物半導体層の上に設けられ、前記第1の窒化物半導体層よりもバンドギャップの大きい第2の窒化物半導体層と、
前記第1の窒化物半導体層の上に設けられたゲート電極と、
前記第1の窒化物半導体層に電氣的に接続された第1の電極と、
前記第1の電極との間に前記ゲート電極が位置し、前記第1の窒化物半導体層に電氣的に接続された第2の電極と、
前記ゲート電極と前記第2の電極との間に設けられ、前記第1の窒化物半導体層との間に前記第2の窒化物半導体層が位置し、シリコンに対する酸素の原子比(O / S i) が 1 . 5 0 以上 1 . 8 5 以下の酸化シリコンを含む第1の絶縁層と、
前記第1の絶縁層と前記第2の電極との間に設けられ、前記第1の窒化物半導体層との間に前記第2の窒化物半導体層が位置し、シリコンに対する酸素の原子比が前記第1の絶縁層よりも大きい酸化シリコンを含む第2の絶縁層と、
を備える半導体装置。

【請求項2】

前記第2の窒化物半導体層との間に前記ゲート電極及び前記第1の絶縁層が位置し、前記第1の電極に電氣的に接続された第3の電極を、更に備える請求項1記載の半導体装置。

【請求項 3】

前記第 2 の窒化物半導体層と前記第 3 の電極との間に設けられ、前記第 2 の電極の側の端部が前記ゲート電極と前記第 3 の電極の前記第 2 の電極の側の端部との間に位置し、前記ゲート電極に電氣的に接続された第 4 の電極を、更に備える請求項 2 記載の半導体装置。

【請求項 4】

前記第 2 の窒化物半導体層と前記第 4 の電極との間に設けられ、シリコンに対する酸素の原子比 (O / Si) が 1.50 以上 1.85 以下の酸化シリコンを含む第 3 の絶縁層を、更に備える請求項 3 記載の半導体装置。

【請求項 5】

第 1 の窒化物半導体層と、
前記第 1 の窒化物半導体層の上に設けられ、前記第 1 の窒化物半導体層よりもバンドギャップの大きい第 2 の窒化物半導体層と、
前記第 1 の窒化物半導体層の上に設けられたゲート電極と、
前記第 1 の窒化物半導体層に電氣的に接続された第 1 の電極と、
前記第 1 の電極との間に前記ゲート電極が位置し、前記第 1 の窒化物半導体層に電氣的に接続された第 2 の電極と、
前記ゲート電極と前記第 2 の電極との間に設けられ、前記第 1 の窒化物半導体層との間に前記第 2 の窒化物半導体層が位置し、窒素を含む酸化シリコンを含む第 1 の絶縁層と、
前記第 1 の絶縁層と前記第 2 の電極との間に設けられ、前記第 1 の絶縁層に含まれる酸化シリコンよりも窒素密度が低い酸化シリコンを含む第 2 の絶縁層と、
を備える半導体装置。

【請求項 6】

前記第 2 の窒化物半導体層との間に前記ゲート電極及び前記第 1 の絶縁層が位置し、前記第 1 の電極に電氣的に接続された第 3 の電極を、更に備える請求項 5 記載の半導体装置。

【請求項 7】

第 1 の窒化物半導体層と、
前記第 1 の窒化物半導体層の上に設けられ、前記第 1 の窒化物半導体層よりもバンドギャップの大きい第 2 の窒化物半導体層と、
前記第 1 の窒化物半導体層の上に設けられたゲート電極と、
前記第 1 の窒化物半導体層に電氣的に接続された第 1 の電極と、
前記第 1 の電極との間に前記ゲート電極が位置し、前記第 1 の窒化物半導体層に電氣的に接続された第 2 の電極と、
前記ゲート電極と前記第 2 の電極との間に設けられ、前記第 1 の窒化物半導体層との間に前記第 2 の窒化物半導体層が位置し、正電荷を含む第 1 の絶縁層と、
前記第 1 の絶縁層と前記第 2 の電極との間に設けられ、前記第 1 の窒化物半導体層との間に前記第 2 の窒化物半導体層が位置し、正電荷密度が前記第 1 の絶縁層よりも低い第 2 の絶縁層と、
を備える半導体装置。

【請求項 8】

前記第 2 の窒化物半導体層との間に前記ゲート電極及び前記第 1 の絶縁層が位置し、前記第 1 の電極に電氣的に接続された第 3 の電極を、更に備える請求項 7 記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置に関する。

【背景技術】

【0002】

III-V族半導体を用いた高電子移動度トランジスタ(High Electron Mobility Transistor: HEMT)は、チャネル層に2次元電子ガス(2 Dimensional Electron Gas: 2DEG)が形成される。2次元電子ガスにより、低いオン抵抗と速いスイッチング速度が実現される。

【0003】

HEMTのオフ状態では、ソース電極とドレイン電極との間に高電圧が印加され、ドレイン電極に電子が流れ込む。その際、一部の電子が半導体と絶縁層との界面又は絶縁層中にトラップされ負の固定電荷となる。この負の固定電荷により、オン状態においてもチャネルの空乏化が生じ、オン抵抗の増大を引き起こすおそれがある。この現象は電流コラプスと称される。

10

【0004】

電子のトラップを防止し、電流コラプスを抑制することが望まれる。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2014-3222号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明が解決しようとする課題は、電流コラプスの抑制が可能な半導体装置を提供することにある。

20

【課題を解決するための手段】

【0007】

本発明の一態様の半導体装置は、第1の窒化物半導体層と、前記第1の窒化物半導体層の上に設けられ、前記第1の窒化物半導体層よりもバンドギャップの大きい第2の窒化物半導体層と、前記第1の窒化物半導体層の上に設けられたゲート電極と、前記第1の窒化物半導体層に電気的に接続された第1の電極と、前記第1の電極との間に前記ゲート電極が位置し、前記第1の窒化物半導体層に電気的に接続された第2の電極と、前記ゲート電極と前記第2の電極との間に設けられ、前記第1の窒化物半導体層との間に前記第2の窒化物半導体層が位置し、シリコンに対する酸素の原子比(O/Si)が1.50以上1.85以下の酸化シリコンを含む第1の絶縁層と、前記第1の絶縁層と前記第2の電極との間に設けられ、前記第1の窒化物半導体層との間に前記第2の窒化物半導体層が位置し、シリコンに対する酸素の原子比が前記第1の絶縁層よりも大きい酸化シリコンを含む第2の絶縁層と、を備える。

30

【図面の簡単な説明】

【0008】

【図1】第1の実施形態の半導体装置の模式断面図。

【図2】第1の実施形態の半導体装置の作用及び効果の説明図。

【図3】第1の実施形態の半導体装置の作用及び効果の説明図。

【図4】第2の実施形態の半導体装置の模式断面図。

40

【図5】第3の実施形態の半導体装置の模式断面図。

【図6】第4の実施形態の半導体装置の模式断面図。

【図7】第5の実施形態の半導体装置の模式断面図。

【図8】第6の実施形態の半導体装置の模式断面図。

【図9】第7の実施形態の半導体装置の模式断面図。

【図10】第8の実施形態の半導体装置の模式断面図。

【発明を実施するための形態】

【0009】

本明細書中、同一又は類似する部材については、同一の符号を付し、重複する説明を省略する場合がある。

50

【0010】

本明細書中、「アンドープ」とは、不純物濃度が $1 \times 10^{15} \text{ cm}^{-3}$ 以下であることを意味する。

【0011】

本明細書中、部品等の位置関係を示すために、図面の上方方向を「上」、図面の下方方向を「下」と記述する。本明細書中、「上」、「下」の概念は、必ずしも重力の向きとの関係を示す用語ではない。

【0012】

(第1の実施形態)

本実施形態の半導体装置は、第1の窒化物半導体層と、第1の窒化物半導体層の上に設けられ、第1の窒化物半導体層よりもバンドギャップの大きい第2の窒化物半導体層と、第1の窒化物半導体層の上に設けられたゲート電極と、第1の窒化物半導体層に電氣的に接続された第1の電極と、第1の電極との間にゲート電極が位置し、第1の窒化物半導体層に電氣的に接続された第2の電極と、ゲート電極と第2の電極との間に設けられ、第1の窒化物半導体層との間に第2の窒化物半導体層が位置し、シリコンに対する酸素の原子比 (O/Si) が 1.50 以上 1.85 以下の酸化シリコンを含む第1の絶縁層と、を備える。

10

【0013】

図1は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、III-V族半導体を用いたHEMTである。

20

【0014】

図1に示すように、HEMT100(半導体装置)は、基板10、バッファ層12、チャネル層14(第1の窒化物半導体層)、バリア層16(第2の窒化物半導体層)、ゲート絶縁層20、ゲート電極22、第1の絶縁層24、ソース電極26(第1の電極)、ドレイン電極28(第2の電極)、ソースフィールドプレート電極30(第3の電極)を備える。

【0015】

基板10は、例えば、表面の面方位が(111)のシリコンである。シリコン以外にも、例えば、サファイアや炭化珪素を適用することも可能である。

【0016】

バッファ層12は、基板10上に設けられる。バッファ層12は、基板10とチャネル層14との間の格子不整合を緩和する機能を備える。バッファ層12は、例えば、窒化アルミニウム、窒化アルミニウムガリウムで形成される。

30

【0017】

チャネル層14は、バッファ層12上に設けられる。チャネル層14は電子走行層とも称される。

【0018】

チャネル層14は、例えば、アンドープの $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$) である。より具体的には、例えば、アンドープの窒化ガリウム (GaN) である。チャネル層14の厚さは、例えば、 $0.1 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下である。

40

【0019】

バリア層16は、チャネル層14上に設けられる。バリア層16は電子供給層とも称される。バリア層16のバンドギャップは、チャネル層14のバンドギャップよりも大きい。

【0020】

バンドギャップの大きいバリア層16は、チャネル層14と格子定数が異なるため歪み、分極する。この分極による内部電界により、チャネル層14のバンドが押し下げられ、反転層として2DEGが形成される。

【0021】

バリア層16は、例えば、アンドープの $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 < y < 1$, $x < y$) で

50

ある。バリア層 16 は、例えば、アンドープの窒化アルミニウムガリウムである。より具体的には、例えば、アンドープの $Al_{0.2}Ga_{0.8}N$ である。バリア層 16 の厚さは、例えば、20 nm 以上 50 nm 以下である。

【0022】

チャネル層 14 とバリア層 16 との間は、ヘテロ接合界面となる。チャネル層 14 には、ヘテロ接合界面の分極電荷によって、2DEG が形成される。2DEG は高い電子移動度を有し、デバイス動作中の低オン抵抗と高速スイッチングを可能にする。

【0023】

ゲート絶縁層 20 は、バリア層 16 上に設けられる。ゲート絶縁層 20 は、バリア層 16 に接して設けられる。ゲート絶縁層 20 は、バリア層 16 とゲート電極 22 との間に設けられる。ゲート絶縁層 20 は、HEMT 100 のゲートリーク電流を抑制する。

【0024】

ゲート絶縁層 20 は、例えば、窒化シリコンである。ゲート絶縁層 20 の厚さは、例えば、4 nm 以上 20 nm 以下である。

【0025】

ゲート電極 22 は、ゲート絶縁層 20 上に設けられる。ゲート電極 22 は、ソース電極 26 とドレイン電極 28 との間に設けられる。

【0026】

ゲート電極 22 は、例えば、金属電極である。ゲート電極 22 は、例えば、白金 (Pt) / 金 (Au) の積層構造である。白金 (Pt) / 金 (Au) の厚さは、例えば、50 nm / 500 nm である。

【0027】

ソース電極 26 とドレイン電極 28 は、バリア層 16 上に設けられる。ソース電極 26 とドレイン電極 28 は、例えば、金属電極である。ソース電極 26 とドレイン電極 28 は、例えば、チタン (Ti) / アルミニウム (Al) / ニッケル (Ni) / 金 (Au) の積層構造である。チタン (Ti) / アルミニウム (Al) / ニッケル (Ni) / 金 (Au) の厚さは、例えば、25 nm / 300 nm / 50 nm / 50 nm である。

【0028】

ソース電極 26 及びドレイン電極 28 は、例えば、バリア層 16 に接する。ソース電極 26 及びドレイン電極 28 とバリア層 16 との間は、オーミックコンタクトであることが望ましい。ソース電極 26 及びドレイン電極 28 は、バリア層 16 を介してチャネル層 14 に電氣的に接続される。ソース電極 26 及びドレイン電極 28 が、チャネル層 14 に接する構造とすることも可能である。

【0029】

ソース電極 26 とドレイン電極 28 との距離は、例えば、5 μm 以上 30 μm 以下である。

【0030】

第 1 の絶縁層 24 は、ゲート電極 22 上に設けられる。第 1 の絶縁層 24 の少なくとも一部は、ゲート電極 22 とドレイン電極 28 との間に設けられる。第 1 の絶縁層 24 の少なくとも一部は、ゲート絶縁層 20 上に設けられる。

【0031】

第 1 の絶縁層 24 は、酸化シリコン層である。第 1 の絶縁層 24 は、酸化シリコンを含む。第 1 の絶縁層 24 の主成分は酸化シリコンである。副成分として、その他の材料を含んでいても構わない。

【0032】

第 1 の絶縁層 24 に含まれる酸化シリコンは、シリコンに対する酸素の原子比 (O / Si) が 1.50 以上 1.85 以下である。第 1 の絶縁層 24 に含まれる酸化シリコンは、シリコンに対する酸素の原子比が、化学量論的組成である 2 よりも小さい。第 1 の絶縁層 24 に含まれる酸化シリコンは、酸素が欠損している。

【0033】

10

20

30

40

50

第1の絶縁層24である酸化シリコン層は、酸素が欠損することにより、正電荷を層中に含む。第1の絶縁層24である酸化シリコン層は、正の固定電荷を層中に含む。第1の絶縁層24である酸化シリコン層は、正に帯電している。

【0034】

第1の絶縁層24である酸化シリコン層は、例えば、プラズマCVD (Chemical Vapor Deposition) 法により形成される。例えば、シリコンのソースガスに対して、酸素のソースガスの流量を低減することで、酸素が欠損した酸化シリコン層を形成することが可能である。

【0035】

なお、第1の絶縁層24に含まれる酸化シリコンの、シリコンに対する酸素の原子比は、例えば、SIMS (Secondary Ion Mass Spectrometry) による測定から計算により求めることが可能である。また、 μ AES (Micro Auger Electron Spectroscopy) による測定から求めることも可能である。

10

【0036】

ソースフィールドプレート電極30は、第1の絶縁層24上に設けられる。ソースフィールドプレート電極30と、バリア層16との間に、ゲート電極22及び第1の絶縁層24が位置する。

【0037】

ソースフィールドプレート電極30は、ソース電極26と電氣的に接続される。ソースフィールドプレート電極30は、ソース電極26と物理的に接続される。ソースフィールドプレート電極30は、ソース電極26と同電位である。

20

【0038】

ソースフィールドプレート電極30は、ソース電極26とドレイン電極28との間の電界強度を緩和させる。したがって、HEMT100の電流コラプスを抑制する。また、ソースフィールドプレート電極30は、HEMT100のオフ耐圧を向上させる。

【0039】

ソースフィールドプレート電極30は、例えば、金属電極である。ソースフィールドプレート電極30は、例えば、チタン (Ti) / アルミニウム (Al) / ニッケル (Ni) / 金 (Au) の積層構造である。

30

【0040】

次に、本実施形態の半導体装置の作用及び効果について説明する。

【0041】

図2、図3は本実施形態の半導体装置の作用及び効果の説明図である。図2は比較形態のHEMTのバンド図、図3は本実施形態のHEMT100のバンド図である。

【0042】

比較形態のHEMTは、シリコンに対する酸素の原子比が、化学量論的組成である2の酸化シリコンの絶縁層をゲート絶縁層上に備える。言い換えれば、帯電していない絶縁層をゲート絶縁層上に備える。

【0043】

40

図2(a)はストレス印加前の比較形態のHEMTのバンド図である。バリア層(図2中のAlGaN)とゲート絶縁層(図2中の絶縁層)との間の界面準位(図2中の×印)には、電子はトラップされていない。

【0044】

図2(b)はストレス印加後の比較形態のHEMTのバンド図である。すなわち、オフ状態のHEMTのソース電極とドレイン電極との間に高電圧を印加した後のバンド図である。

【0045】

ソース電極とドレイン電極との間に高電圧により、電子がドレイン電極に流れ込む。バリア層とゲート絶縁層との間の界面準位に電子の一部がトラップされる。

50

【 0 0 4 6 】

界面準位にトラップされた電子は、負の固定電荷となる。この負の固定電荷により、オン状態においてもチャネルの空乏化が生じ、2DEGの密度が低下する。したがって、オン抵抗が増大する。言い換えれば、電流コラプスが生じる。

【 0 0 4 7 】

図3(a)はストレス印加前の本実施形態のHEMTのバンド図である。本実施形態のHEMT100は、ゲート絶縁層上の絶縁層中に正の固定電荷を含む。この正の固定電荷によりバンドが押し下げられる。したがって、バリア層(図3中のAlGaIn)とゲート絶縁層(図3中の絶縁層)との間の界面準位(図3中の×印)に、あらかじめ電子をトラップしておくことが可能となる。界面準位にトラップされた電子は、負の固定電荷となる。

10

【 0 0 4 8 】

ゲート絶縁層と絶縁層との界面の負の固定電荷は、絶縁層中の正の固定電荷とチャージバランスがとられている。したがって、負の固定電荷によりチャネルの空乏化が生じ、2DEGの密度が低下することはない。

【 0 0 4 9 】

図3(b)はストレス印加後の本実施形態のHEMT100のバンド図である。本実施形態のHEMT100では、バリア層とゲート絶縁層との間の界面準位は、あらかじめ電子で埋まっている。したがって、ストレスを印加しても、更に、電子が界面準位にトラップされることはない。よって、電流コラプスを抑制することが可能となる。

20

【 0 0 5 0 】

絶縁層中の正電荷(正の固定電荷)の面密度は、電流コラプスを抑制する観点から、 $1.4 \times 10^{12} \text{ cm}^{-2}$ 以上であることが望ましい。

【 0 0 5 1 】

本実施形態の第1の絶縁層24に含まれる酸化シリコンは、シリコンに対する酸素の原子比(O/Si)が1.50以上1.85以下である。上記範囲を上回ると正の固定電荷量が少なくなりすぎ、電流コラプスの抑制が不十分となるおそれがある。また、上記範囲を下回ると第1の絶縁層24の膜質が低下し、HEMT100の信頼性が低下するおそれがある。

【 0 0 5 2 】

ゲート絶縁層20は、窒化シリコンであることが望ましい。ゲート絶縁層20を窒化シリコンとすることにより、HEMT100製造時のバリア層16の酸化を抑制することができる。また、ゲート絶縁層20を窒化シリコンとすることにより、HEMT100製造時のバリア層16の窒素抜けを抑制することができる。したがって、バリア層16とゲート絶縁層20との界面近傍のトラップ準位を低減することが可能となる。

30

【 0 0 5 3 】

以上、本実施形態によれば、電流コラプスの抑制が可能なHEMTが提供される。

【 0 0 5 4 】

(第2の実施形態)

本実施形態の半導体装置は、第1の絶縁層と第2の電極との間に設けられ、第1の窒化物半導体層との間に第2の窒化物半導体層が位置し、シリコンに対する酸素の原子比が第1の絶縁層よりも大きい酸化シリコンを含む第2の絶縁層を、更に備える以外は第1の実施形態と同様である。以下、第1の実施形態と重複する内容については、一部記述を省略する。

40

【 0 0 5 5 】

図4は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、III-V族半導体を用いたHEMTである。

【 0 0 5 6 】

図4に示すように、HEMT200(半導体装置)は、基板10、バッファ層12、チャネル層14(第1の窒化物半導体層)、バリア層16(第2の窒化物半導体層)、ゲー

50

ト絶縁層 20、ゲート電極 22、第 1 の絶縁層 24、ソース電極 26（第 1 の電極）、ドレイン電極 28（第 2 の電極）、ソースフィールドプレート電極 30（第 3 の電極）、第 2 の絶縁層 32 を備える。

【0057】

第 1 の絶縁層 24 は、ゲート電極 22 のドレイン電極 28 側の端部とソースフィールドプレート電極 30 のドレイン電極 28 側の端部との間に設けられる。第 1 の絶縁層 24 は、ゲート電極 22 とドレイン電極 28 との間、かつ、ソースフィールドプレート電極 30 とバリア層 16 に挟まれた領域のみに設けられる。

【0058】

第 2 の絶縁層 32 は、第 1 の絶縁層 24 とドレイン電極 28 との間に設けられる。また、第 2 の絶縁層 32 は、第 1 の絶縁層 24 とソース電極 26 との間に設けられる。第 1 の絶縁層 24 の少なくとも一部は、ゲート絶縁層 20 上に設けられる。

10

【0059】

第 2 の絶縁層 32 は、酸化シリコン層である。第 2 の絶縁層 32 は、酸化シリコンを含む。第 2 の絶縁層 32 の主成分は酸化シリコンである。副成分として、その他の材料を含んでいても構わない。

【0060】

第 2 の絶縁層 32 に含まれる酸化シリコンは、シリコンに対する酸素の原子比（O/Si）が第 1 の絶縁層 24 よりも大きい。第 2 の絶縁層 32 に含まれる酸化シリコンのシリコンに対する酸素の原子比は、例えば、1.9 以上である。第 2 の絶縁層 32 の酸素欠損は、第 1 の絶縁層 24 の酸素欠損よりも少ない。

20

【0061】

第 2 の絶縁層 32 の正電荷密度は、第 1 の絶縁層 24 の正電荷密度よりも低い。

【0062】

H E M T 200 のオフ状態において、高い電界が集中し電子のトラップが生じやすい箇所は、ゲート電極 22 のドレイン電極 28 側の端部近傍、及び、ソースフィールドプレート電極 30 のドレイン電極 28 側の端部近傍となる。本実施形態では、ゲート電極 22 とドレイン電極 28 との間のフィールドプレート電極 30 の下のみ、言い換えれば、ゲート電極 22 のドレイン電極 28 側の領域のみに正の固定電荷を備える第 1 の絶縁層 24 を設けることで、効果的に電流コラプスを抑制することが可能である。

30

【0063】

酸化シリコン中の酸素欠損の量が多くなると酸化シリコンの膜質が悪くなるおそれがある。酸化シリコンの膜質が悪くなると外部からの水の侵入などによりデバイスの信頼性が低下するおそれがある。

【0064】

本実施形態の H E M T 200 では、酸化シリコンなどに比べ、透水性の低い金属で形成されたフィールドプレート電極 30 の下のみ酸素欠損の多い第 1 の絶縁層 24 を設ける。したがって、信頼性の低下が抑制される。

【0065】

以上、本実施形態によれば、第 1 の実施形態同様、電流コラプスの抑制が可能な H E M T が提供される。さらに、信頼性の低下の抑制が可能な H E M T が提供される。

40

【0066】

（第 3 の実施形態）

本実施形態の半導体装置は、第 2 の窒化物半導体層と第 3 の電極との間に設けられ、第 2 の電極側の端部がゲート電極と第 3 の電極の第 2 の電極側の端部との間に位置し、ゲート電極に電気的に接続された第 4 の電極を、更に備える以外は第 2 の実施形態と同様である。以下、第 2 の実施形態と重複する内容については、一部記述を省略する。

【0067】

図 5 は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、I I I - V 族半導体を用いた H E M T である。

50

【 0 0 6 8 】

図 5 に示すように、H E M T 3 0 0 (半導体装置)は、基板 1 0、バッファ層 1 2、チャネル層 1 4 (第 1 の窒化物半導体層)、バリア層 1 6 (第 2 の窒化物半導体層)、ゲート絶縁層 2 0、ゲート電極 2 2、第 1 の絶縁層 2 4、ソース電極 2 6 (第 1 の電極)、ドレイン電極 2 8 (第 2 の電極)、ソースフィールドプレート電極 3 0 (第 4 の電極)、第 2 の絶縁層 3 2、ゲートフィールドプレート電極 3 4 を備える。

【 0 0 6 9 】

ゲートフィールドプレート電極 3 4 は、バリア層 1 6 とソースフィールドプレート電極 3 0 との間に設けられる。ゲートフィールドプレート電極 3 4 のドレイン電極 2 8 側の端部は、ゲート電極 2 2 とソースフィールドプレート電極 3 0 のドレイン電極 2 8 側の端部との間に位置する。

10

【 0 0 7 0 】

ゲートフィールドプレート電極 3 4 は、ゲート電極 2 2 と電氣的に接続される。ゲートフィールドプレート電極 3 4 は、ゲート電極 2 2 と物理的に接続される。ゲートフィールドプレート電極 3 4 は、ゲート電極 2 2 と同電位である。

【 0 0 7 1 】

ゲートフィールドプレート電極 3 4 は、ソース電極 2 6 とドレイン電極 2 8 との間の電界強度を緩和させる。したがって、H E M T 3 0 0 の電流コラプスを抑制する。また、ゲートフィールドプレート電極 3 4 は、H E M T 3 0 0 のオフ耐圧を向上させる。

【 0 0 7 2 】

ゲートフィールドプレート電極 3 4 は、例えば、金属電極である。ソースフィールドプレート電極 3 0 は、例えば、白金 (P t) / 金 (A u) の積層構造である。

20

【 0 0 7 3 】

本実施形態の H E M T 3 0 0 では、ゲートフィールドプレート電極 3 4 を設けることにより、第 2 の実施形態と比較して、さらに電流コラプスが抑制される。また、H E M T 3 0 0 のオフ耐圧が向上する。

【 0 0 7 4 】

以上、本実施形態によれば、第 2 の実施形態同様、電流コラプスの抑制が可能な H E M T が提供される。さらに、電流コラプスが抑制され、オフ耐圧の向上した H E M T が提供される。

30

【 0 0 7 5 】

(第 4 の実施形態)

本実施形態の半導体装置は、第 2 の窒化物半導体層と第 4 の電極との間に設けられ、シリコンに対する酸素の原子比 (O / S i) が 1 . 5 0 以上 1 . 8 5 以下の酸化シリコンを含む第 3 の絶縁層を、更に備える以外は第 3 の実施形態と同様である。以下、第 3 の実施形態と重複する内容については、一部記述を省略する。

【 0 0 7 6 】

図 6 は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、I I I - V 族半導体を用いた H E M T である。

【 0 0 7 7 】

図 6 に示すように、H E M T 4 0 0 (半導体装置)は、基板 1 0、バッファ層 1 2、チャネル層 1 4 (第 1 の窒化物半導体層)、バリア層 1 6 (第 2 の窒化物半導体層)、ゲート絶縁層 2 0、ゲート電極 2 2、第 1 の絶縁層 2 4、ソース電極 2 6 (第 1 の電極)、ドレイン電極 2 8 (第 2 の電極)、ソースフィールドプレート電極 3 0 (第 4 の電極)、第 2 の絶縁層 3 2、ゲートフィールドプレート電極 3 4、第 4 の絶縁層 3 6 を備える。

40

【 0 0 7 8 】

第 4 の絶縁層 3 6 は、バリア層 1 6 とゲートフィールドプレート電極 3 4 との間に設けられる。第 4 の絶縁層 3 6 は、ゲート絶縁層 2 0 上に設けられる。第 4 の絶縁層 3 6 は、ゲート電極 2 2 と第 1 の絶縁層 2 4 との間に設けられる。

【 0 0 7 9 】

50

第4の絶縁層36は、酸化シリコン層である。第4の絶縁層36は、酸化シリコンを含む。第4の絶縁層36の主成分は酸化シリコンである。副成分として、その他の材料を含んでいても構わない。

【0080】

第4の絶縁層36に含まれる酸化シリコンは、シリコンに対する酸素の原子比(O/Si)が1.50以上1.85以下である。第4の絶縁層36に含まれる酸化シリコンは、シリコンに対する酸素の原子比が、化学量論的組成である2よりも小さい。第4の絶縁層36に含まれる酸化シリコンは、酸素が欠損している。

【0081】

第4の絶縁層36である酸化シリコン層は、正電荷を層中に含む。第4の絶縁層36である酸化シリコン層は、正の固定電荷を層中に含む。第4の絶縁層36である酸化シリコン層は、正に帯電している。

10

【0082】

第4の絶縁層36である酸化シリコン層は、例えば、プラズマCVD法により形成される。例えば、シリコンのソースガスに対して、酸素のソースガスの流量を低減することで、酸素が欠損した酸化シリコン層を形成することが可能である。

【0083】

なお、第4の絶縁層36に含まれる酸化シリコンの、シリコンに対する酸素の原子比は、例えば、SIMSによる測定から計算により求めることが可能である。

【0084】

20

HEMT400のオフ状態において、高い電界が集中し電子のトラップが生じやすい箇所は、ゲート電極22のドレイン電極28側の端部近傍、ソースフィールドプレート電極30のドレイン電極28側の端部近傍、及び、ゲートフィールドプレート電極34のドレイン電極28側の端部近傍となる。

【0085】

本実施形態のHEMT400では、ゲートフィールドプレート電極34の下に正の固定電荷を含む第4の絶縁層36を更に備える。したがって、第3の実施形態と比較して、さらに電流コラプスが抑制される。

【0086】

以上、本実施形態によれば、第3の実施形態同様、電流コラプスの抑制が可能なHEMTが提供される。また、第3の実施形態と比較して、更に電流コラプスが抑制されたHEMTが提供される。

30

【0087】

(第5の実施形態)

本実施形態の半導体装置は、第2の窒化物半導体層とゲート電極との間に設けられ、窒素を含む酸化シリコンを含むゲート絶縁層を、更に備える以外は第1の実施形態と同様である。以下、第1の実施形態と重複する内容については、一部記述を省略する。

【0088】

図7は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、III-V族半導体を用いたHEMTである。

40

【0089】

図7に示すように、HEMT500(半導体装置)は、基板10、バッファ層12、チャネル層14(第1の窒化物半導体層)、バリア層16(第2の窒化物半導体層)、ゲート絶縁層20、ゲート電極22、第1の絶縁層24、ソース電極26(第1の電極)、ドレイン電極28(第2の電極)、ソースフィールドプレート電極30(第3の電極)を備える。

【0090】

ゲート絶縁層20は、第1の絶縁膜20aと第2の絶縁膜20bとの積層構造である。

【0091】

第1の絶縁膜20aは、例えば、窒化シリコンである。

50

【0092】

第2の絶縁膜20bは、窒素を含む酸化シリコン膜である。第2の絶縁膜20bは、窒素を含む酸化シリコンを含む。第2の絶縁膜20bに含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)は、例えば、0.1以上0.8以下である。

【0093】

第2の絶縁膜20bである窒素を含む酸化シリコン膜は、窒素を含むことにより、正電荷を膜中に含む。第2の絶縁膜20bである窒素を含む酸化シリコン膜は、正の固定電荷を膜中に含む。第2の絶縁膜20bである窒素を含む酸化シリコン膜は、正に帯電している。

【0094】

窒素を含む酸化シリコン膜は、例えば、酸化シリコン膜の形成後、アンモニア(NH₃)雰囲気中で熱処理することで形成できる。

【0095】

なお、第2の絶縁膜20bに含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)は、例えば、SIMSによる測定から計算により求めることが可能である。

【0096】

本実施形態のHEMT500では、正の固定電荷を有する第2の絶縁膜20bにより、バリア層16とゲート絶縁層20との間の界面準位があらかじめ電子で埋められる。したがって、第1の実施形態に比べ、更に電流コラプスが抑制される。

【0097】

また、ゲート電極22直下のバリア層16とゲート絶縁層20との間の界面準位も、あらかじめ電子で埋められる。したがって、ゲート電極22直下での電子のトラップによるHEMT500の閾値電圧変動も抑制される。

【0098】

第2の絶縁膜20bに含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)は、0.1以上0.8以下であることが望ましく、0.3以上0.6以下であることがより望ましい。上記範囲を下回ると、十分な電流コラプスの抑制効果及び閾値変動の抑制効果が得られないおそれがある。上記範囲を上回ると、ゲートリーク電流が許容範囲を超えるおそれがある。

【0099】

以上、本実施形態によれば、第1の実施形態同様、電流コラプスの抑制が可能なHEMTが提供される。さらに、閾値電圧変動の抑制が可能なHEMTが提供される。

【0100】

(第6の実施形態)

本実施形態の半導体装置は、第2の窒化物半導体層とゲート電極との間に設けられたp型の第3の窒化物半導体層を、更に備える以外は第1の実施形態と同様である。以下、第1の実施形態と重複する内容については、一部記述を省略する。

【0101】

図8は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、III-V族半導体を用いたHEMTである。

【0102】

図8に示すように、HEMT600(半導体装置)は、基板10、バッファ層12、チャネル層14(第1の窒化物半導体層)、バリア層16(第2の窒化物半導体層)、ゲート絶縁層20、ゲート電極22、第1の絶縁層24、ソース電極26(第1の電極)、ドレイン電極28(第2の電極)、ソースフィールドプレート電極30(第3の電極)、p型層40(第3の窒化物半導体層)を備える。

【0103】

p型層40は、バリア層16とゲート電極22との間に設けられる。p型層40は、バリア層16に接して設けられる。

【0104】

p 型層 40 は、例えば、p 型の窒化ガリウム (GaN) である。

【0105】

本実施形態の HEMT 600 は、p 型層 40 を有する接合ゲート構造の HEMT である。p 型層 40 を有することで、ノーマリー・オフ特性を実現できる。ノーマリー・オフ特性は、ゲート電極に電圧を印加しない状態では、ソース・ドレイン間に電流が流れない特性である。

【0106】

以上、本実施形態によれば、第 1 の実施形態同様、電流コラプスの抑制が可能な HEMT が提供される。さらに、ノーマリー・オフ特性を実現できる HEMT が提供される。

【0107】

(第 7 の実施形態)

本実施形態の半導体装置は、第 1 の窒化物半導体層と、第 1 の窒化物半導体層の上に設けられ、第 1 の窒化物半導体層よりもバンドギャップの大きい第 2 の窒化物半導体層と、第 1 の窒化物半導体層の上に設けられたゲート電極と、第 1 の窒化物半導体層に電氣的に接続された第 1 の電極と、第 1 の電極との間にゲート電極が位置し、第 1 の窒化物半導体層に電氣的に接続された第 2 の電極と、ゲート電極と第 2 の電極との間に設けられ、第 1 の窒化物半導体層との間に第 2 の窒化物半導体層が位置し、窒素を含む酸化シリコンを含む第 1 の絶縁層と、第 1 の絶縁層と第 2 の電極との間に設けられ、第 1 の絶縁層に含まれる酸化シリコンよりも窒素密度が低い酸化シリコンを含む第 2 の絶縁層と、を備える。

【0108】

本実施形態の半導体装置は、第 1 の絶縁層の材料が異なる以外は第 2 の実施形態と同様である。以下、第 2 の実施形態と重複する内容については、一部記述を省略する。

【0109】

図 9 は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、III-V 族半導体を用いた HEMT である。

【0110】

図 9 に示すように、HEMT 700 (半導体装置) は、基板 10、バッファ層 12、チャネル層 14 (第 1 の窒化物半導体層)、バリア層 16 (第 2 の窒化物半導体層)、ゲート絶縁層 20、ゲート電極 22、第 1 の絶縁層 24、ソース電極 26 (第 1 の電極)、ドレイン電極 28 (第 2 の電極)、ソースフィールドプレート電極 30 (第 3 の電極)、第 2 の絶縁層 32 を備える。

【0111】

第 1 の絶縁層 24 は、ゲート電極 22 のドレイン電極 28 側の端部とソースフィールドプレート電極 30 のドレイン電極 28 側の端部との間に設けられる。第 1 の絶縁層 24 は、ゲート電極 22 とドレイン電極 28 との間、かつ、ソースフィールドプレート電極 30 とバリア層 16 に挟まれた領域のみに設けられる。

【0112】

第 1 の絶縁層 24 は、酸化シリコン層である。第 1 の絶縁層 24 は、酸化シリコンを含む。第 1 の絶縁層 24 の主成分は酸化シリコンである。副成分として、その他の材料を含んでいても構わない。

【0113】

第 1 の絶縁層 24 は、窒素を含む酸化シリコン層である。第 1 の絶縁層 24 は、窒素を含む酸化シリコンを含む。第 1 の絶縁層 24 に含まれる酸化シリコン中の酸素に対する窒素の原子比 (N/O) は、例えば、0.1 以上 0.8 以下である。

【0114】

第 1 の絶縁層 24 である窒素を含む酸化シリコン層は、窒素を含むことにより、正電荷を層中に含む。第 1 の絶縁層 24 である窒素を含む酸化シリコン層は、正の固定電荷を層中に含む。第 1 の絶縁層 24 である窒素を含む酸化シリコン層は、正に帯電している。

【0115】

第 2 の絶縁層 32 は、第 1 の絶縁層 24 とドレイン電極 28 との間に設けられる。また

10

20

30

40

50

、第2の絶縁層32は、第1の絶縁層24とソース電極26との間に設けられる。第1の絶縁層24の少なくとも一部は、ゲート絶縁層20上に設けられる。

【0116】

第2の絶縁層32は、酸化シリコン層である。第2の絶縁層32は、酸化シリコンを含む。第2の絶縁層32の主成分は酸化シリコンである。副成分として、その他の材料を含んでいても構わない。

【0117】

第2の絶縁層32に含まれる酸化シリコンは、窒素密度が第1の絶縁層24に含まれる酸化シリコンよりも低い。言い換えれば、第2の絶縁層32に含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)が、第1の絶縁層24に含まれる酸化シリコンよりも低い。第2の絶縁層32に含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)は、例えば、0以上0.1未満である。

10

【0118】

第2の絶縁層32の正電荷密度は、第1の絶縁層24の正電荷密度よりも低い。

【0119】

なお、第1の絶縁層24、第2の絶縁層32に含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)は、例えば、SIMSによる測定から計算により求めることが可能である。また、第1の絶縁層24、第2の絶縁層32に含まれる酸化シリコン中の窒素密度は、SIMSによる測定で求めることが可能である。また、第1の絶縁層24、第2の絶縁層32に含まれる酸化シリコン中の窒素密度の大小関係は、例えば、電子エネルギー損失分光法(EELS)により測定することが可能である。

20

【0120】

本実施形態のHEMT700は、第2の実施形態同様、第1の絶縁層24が正の固定電荷を層中に含むことにより、電流コラプスの抑制が可能となる。しかし、窒素を含む酸化シリコンは、リーク電流が大きくなるため、絶縁層に適用するとHEMT700の待機電流や消費電力などのデバイス特性が低下するおそれがある。

【0121】

HEMT700のオフ状態で、高い電界が集中し電子のトラップが生じやすい箇所は、ゲート電極22のドレイン電極28側の端部近傍、及び、ソースフィールドプレート電極30のドレイン電極28側の端部近傍である。本実施形態のHEMT700は、それらの箇所に近い領域に、選択的に正の固定電荷を備える第1の絶縁層24を設ける。したがって、他のデバイス特性を低下させずに、効果的に電流コラプスを抑制することが可能である。

30

【0122】

第1の絶縁層24に含まれる酸化シリコン中の酸素に対する窒素の原子比(N/O)は、0.1以上0.8以下であることが望ましく、0.3以上0.6以下であることがより望ましい。上記範囲を下回ると、十分な電流コラプスの抑制効果及び閾値変動の抑制効果が得られないおそれがある。上記範囲を上回ると、絶縁層のリーク電流が許容範囲を超えるおそれがある。

【0123】

以上、本実施形態によれば、第2の実施形態同様、電流コラプスの抑制が可能なHEMTが提供される。さらに、デバイス特性の低下の抑制が可能なHEMTが提供される。

40

【0124】

(第8の実施形態)

本実施形態の半導体装置は、第2の窒化物半導体層とゲート電極との間に設けられ、窒素を含む酸化シリコンを含むゲート絶縁層を、更に備える以外は第7の実施形態と同様である。以下、第7の実施形態と重複する内容については、一部記述を省略する。

【0125】

図10は、本実施形態の半導体装置の模式断面図である。本実施形態の半導体装置は、III-V族半導体を用いたHEMTである。

50

【 0 1 2 6 】

図 1 0 に示すように、H E M T 8 0 0 (半 導 体 装 置) は、基 板 1 0、バ ッ フ ァ 層 1 2、チャネル層 1 4 (第 1 の 窒 化 物 半 導 体 層)、バ リ ア 層 1 6 (第 2 の 窒 化 物 半 導 体 層)、ゲート絶縁層 2 0、ゲート電極 2 2、第 1 の 絶 縁 層 2 4、ソ ー ス 電 極 2 6 (第 1 の 電 極)、ドレイン電極 2 8 (第 2 の 電 極)、ソ ー ス フ ィ ー ル ド プ レ ー ト 電 極 3 0 (第 3 の 電 極)、第 2 の 絶 縁 層 3 2 を 備 える。

【 0 1 2 7 】

ゲート絶縁層 2 0 は、第 1 の 絶 縁 膜 2 0 a と 第 2 の 絶 縁 膜 2 0 b と の 積 層 構 造 で あ る。

【 0 1 2 8 】

第 1 の 絶 縁 膜 2 0 a は、例 え ば、窒 化 シ リ コ ン で あ る。

10

【 0 1 2 9 】

第 2 の 絶 縁 膜 2 0 b は、窒 素 を 含 む 酸 化 シ リ コ ン 膜 で あ る。第 2 の 絶 縁 膜 2 0 b は、窒素を含む酸化シリコンを含む。第 2 の 絶 縁 膜 2 0 b に 含 ま れ る 酸 化 シ リ コ ン 中 の 酸 素 に 対 する 窒 素 の 原 子 比 (N / O) は、例 え ば、0 . 1 以 上 0 . 8 以 下 で あ る。

【 0 1 3 0 】

第 2 の 絶 縁 膜 2 0 b で あ る 窒 素 を 含 む 酸 化 シ リ コ ン 膜 は、窒 素 を 含 む こ と に よ り、正電荷を膜中に含む。第 2 の 絶 縁 膜 2 0 b で あ る 窒 素 を 含 む 酸 化 シ リ コ ン 膜 は、正の固定電荷を膜中に含む。第 2 の 絶 縁 膜 2 0 b で あ る 窒 素 を 含 む 酸 化 シ リ コ ン 膜 は、正に帯電している。

【 0 1 3 1 】

20

窒素を含む酸化シリコン膜は、例 え ば、酸 化 シ リ コ ン 膜 の 形 成 後、ア ン モ ニ ア (N H ₃) 雰 囲 気 中 で 熱 処 理 す る こ と で 形 成 で き る。

【 0 1 3 2 】

な お、第 2 の 絶 縁 膜 2 0 b に 含 ま れ る 酸 化 シ リ コ ン 中 の 酸 素 に 対 する 窒 素 の 原 子 比 (N / O) は、例 え ば、S I M S に よ る 測 定 か ら 計 算 に よ り 求 め る こ と が 可 能 で あ る。

【 0 1 3 3 】

本 実 施 形 態 の H E M T 8 0 0 で は、正の固定電荷を有する第 2 の 絶 縁 膜 2 0 b に よ り、バ リ ア 層 1 6 と ゲ ー ト 絶 縁 層 2 0 と の 間 の 界 面 準 位 が あ ら か じ め 電 子 で 埋 め ら れ る。し た が っ て、第 1 の 実 施 形 態 に 比 べ、更 に 電 流 コ ラ プ ス が 抑 制 さ れ る。

【 0 1 3 4 】

30

ま た、ゲ ー ト 電 極 2 2 直 下 の バ リ ア 層 1 6 と ゲ ー ト 絶 縁 層 2 0 と の 間 の 界 面 準 位 も、あ ら か じ め 電 子 で 埋 め ら れ る。し た が っ て、ゲ ー ト 電 極 2 2 直 下 で の 電 子 の ト ラ ッ プ に よ る H E M T 8 0 0 の 閾 値 電 圧 変 動 も 抑 制 さ れ る。

【 0 1 3 5 】

第 2 の 絶 縁 膜 2 0 b に 含 ま れ る 酸 化 シ リ コ ン 中 の 酸 素 に 対 する 窒 素 の 原 子 比 (N / O) は、0 . 1 以 上 0 . 8 以 下 で あ る こ と が 望 ま し く、0 . 3 以 上 0 . 6 以 下 で あ る こ と が よ り 望 ま し い。上 記 範 囲 を 下 回 る と、十 分 な 電 流 コ ラ プ ス の 抑 制 効 果 及 び 閾 値 変 動 の 抑 制 効 果 が 得 ら れ な い お そ れ が あ る。上 記 範 囲 を 上 回 る と、ゲ ー ト リ ー ク 電 流 が 許 容 範 囲 を 超 え る お そ れ が あ る。

【 0 1 3 6 】

40

以 上、本 実 施 形 態 に よ れ ば、第 7 の 実 施 形 態 同 様、電 流 コ ラ プ ス の 抑 制 が 可 能 な H E M T が 提 供 さ れ る。さ ら に、閾 値 電 圧 変 動 の 抑 制 が 可 能 な H E M T が 提 供 さ れ る。

【 0 1 3 7 】

第 2 の 実 施 形 態 で は、正 電 荷 を 含 む 絶 縁 層 と し て、シ リ コ ン に 対 す る 酸 素 の 原 子 比 (O / S i) が 1 . 5 0 以 上 1 . 8 5 以 下 の 酸 化 シ リ コ ン 層 の 場 合 を 説 明 し た。第 7 の 実 施 の 形 態 で は、正 電 荷 を 含 む 絶 縁 層 と し て、窒 素 を 含 む 酸 化 シ リ コ ン 層 の 場 合 を 説 明 し た。こ れ ら の 材 料 に か へ て、他 の 正 電 荷 を 含 む 絶 縁 層 を 適 用 す る こ と も 可 能 で あ る。正 電 荷 を 含 む 絶 縁 層 で あ る か 否 か は、絶 縁 層 の 材 料 か ら 判 定 す る こ と が 可 能 で あ る。

【 0 1 3 8 】

第 1 な い し 第 8 の 実 施 形 態 で は、窒 化 物 半 導 体 層 の 材 料 と し て 窒 化 ガ リ ウ ム や 窒 化 ア ル

50

ミニウムガリウムを例に説明したが、例えば、インジウム（In）を含有する窒化インジウムガリウム、窒化インジウムアルミニウム、窒化インジウムアルミニウムガリウムを適用することも可能である。また、窒化物半導体層の材料として窒化アルミニウムを適用することも可能である。

【0139】

また、第1ないし第8の実施形態では、バリア層16として、アンドープの窒化アルミニウムガリウムを例に説明したが、例えば、n型の窒化アルミニウムガリウムを適用することも可能である。

【0140】

第1ないし第8の実施形態では、バリア層16と第1の絶縁層24との間にゲート絶縁層20を有する場合を例に説明したが、第1の絶縁層24がバリア層16に直接接する構成とすることも可能である。

10

【0141】

第1ないし第8の実施形態では、HEMTの構造としてゲート絶縁層を有するプレーナゲート構造のHEMT、又は、p型層を有する接合ゲート構造のHEMTを例に説明したが、ショットキーゲート構造のHEMT、チャネル層又はバリア層に設けられたリセス内にゲート電極を有するリセスゲート構造のHEMTなど、その他の構造のHEMTに本発明を適用することも可能である。

【0142】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。例えば、一実施形態の構成要素を他の実施形態の構成要素と置き換え又は変更してもよい。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

20

【符号の説明】

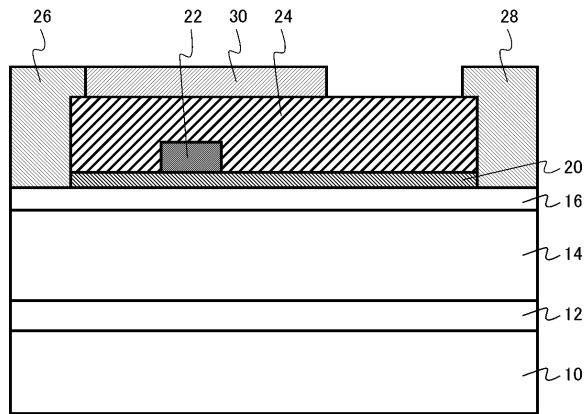
【0143】

- 14 チャネル層（第1の窒化物半導体層）
- 16 バリア層（第2の窒化物半導体層）
- 20 ゲート絶縁層
- 22 ゲート電極
- 24 第1の絶縁層
- 26 ソース電極（第1の電極）
- 28 ドレイン電極（第2の電極）
- 30 ソースフィールドプレート電極（第3の電極）
- 32 第2の絶縁層
- 34 ゲートフィールドプレート電極（第4の電極）
- 36 第3の絶縁層
- 100 HEMT（半導体装置）
- 200 HEMT（半導体装置）
- 300 HEMT（半導体装置）
- 400 HEMT（半導体装置）
- 500 HEMT（半導体装置）
- 600 HEMT（半導体装置）
- 700 HEMT（半導体装置）
- 800 HEMT（半導体装置）

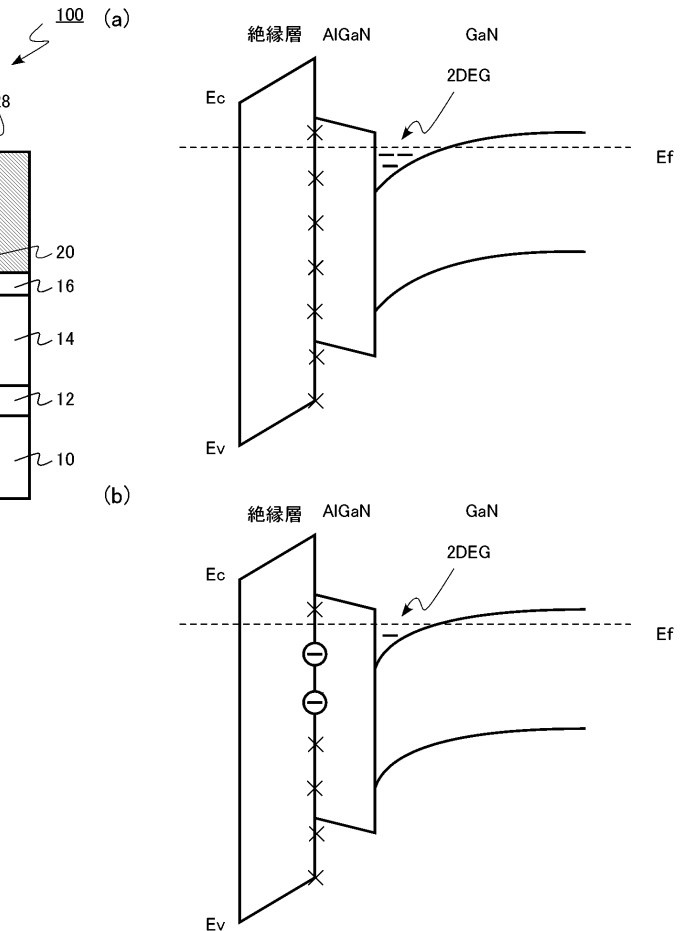
30

40

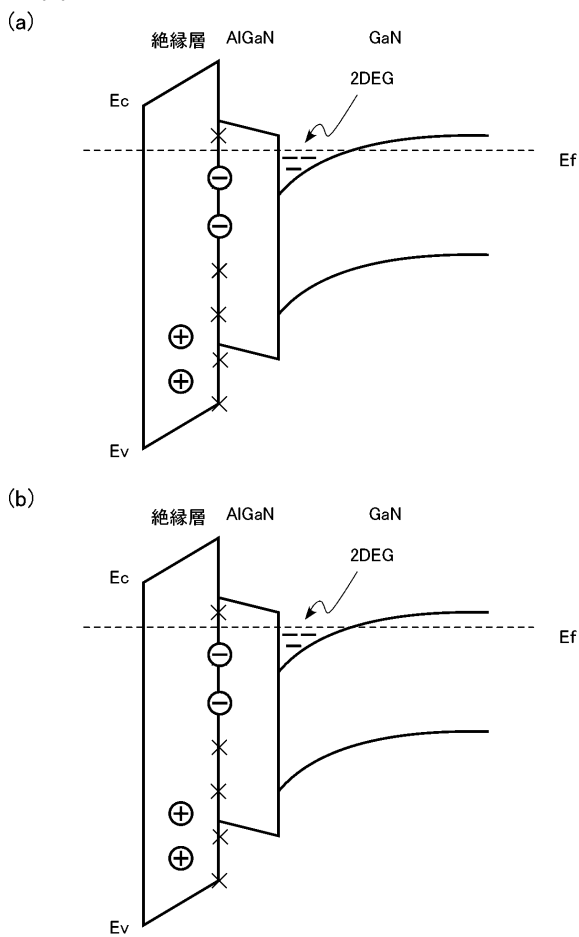
【図 1】



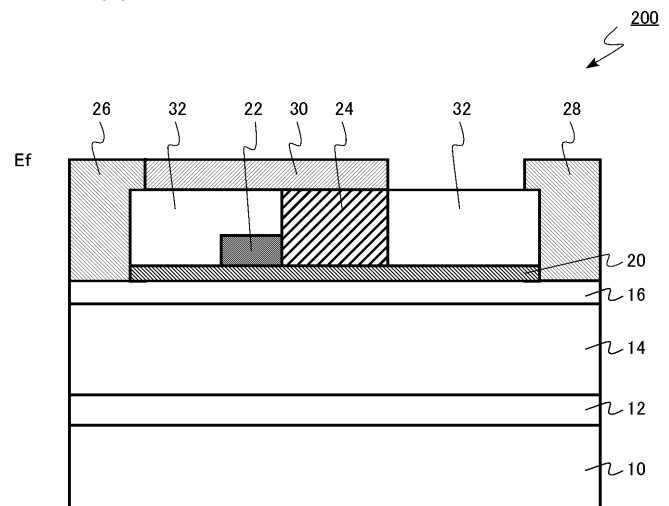
【図 2】



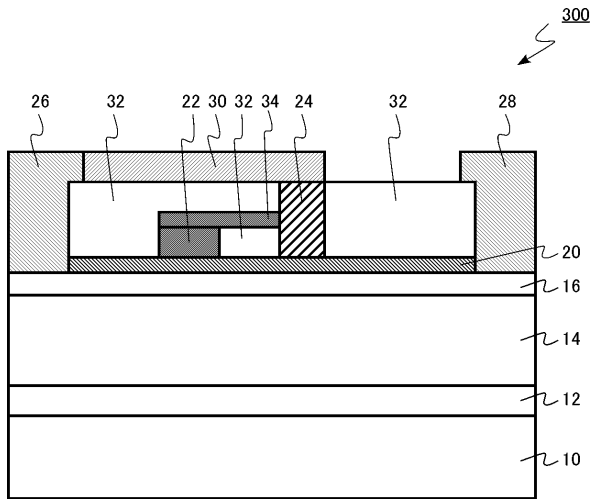
【図 3】



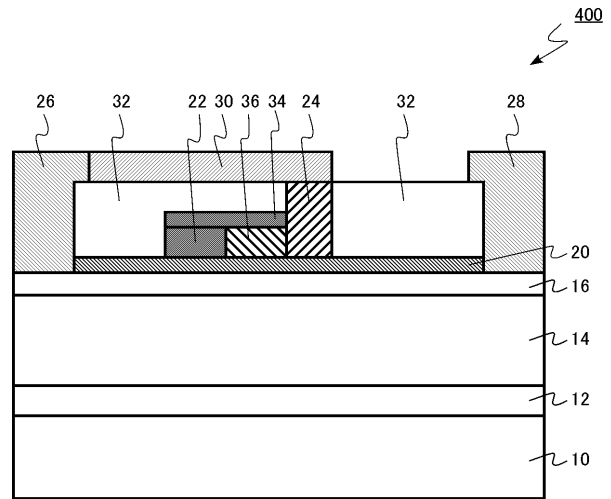
【図 4】



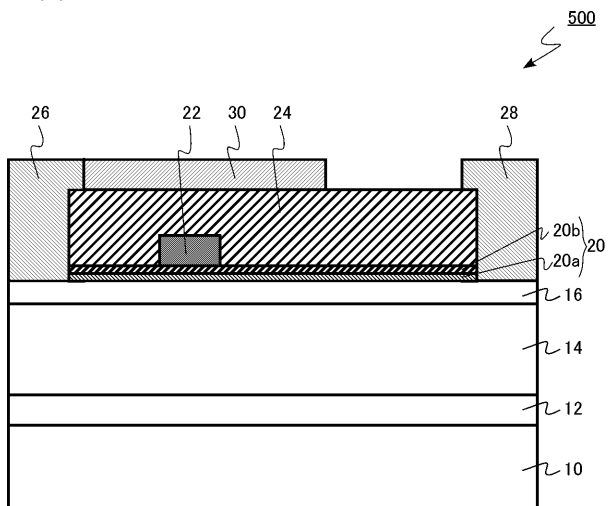
【図 5】



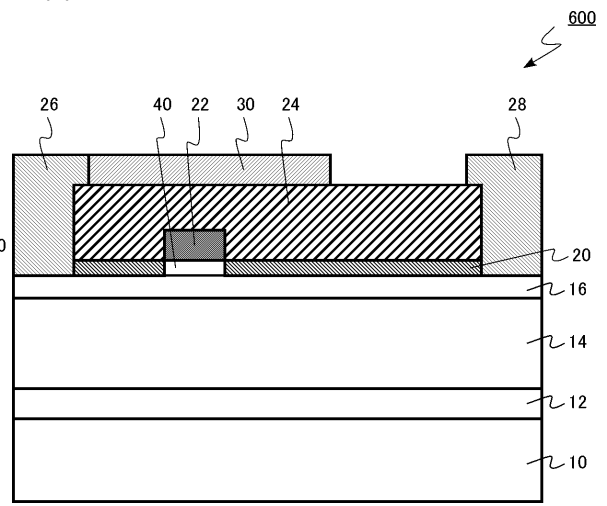
【図 6】



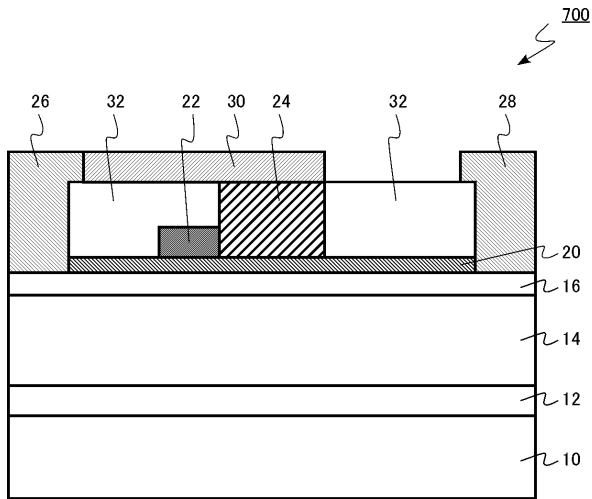
【図 7】



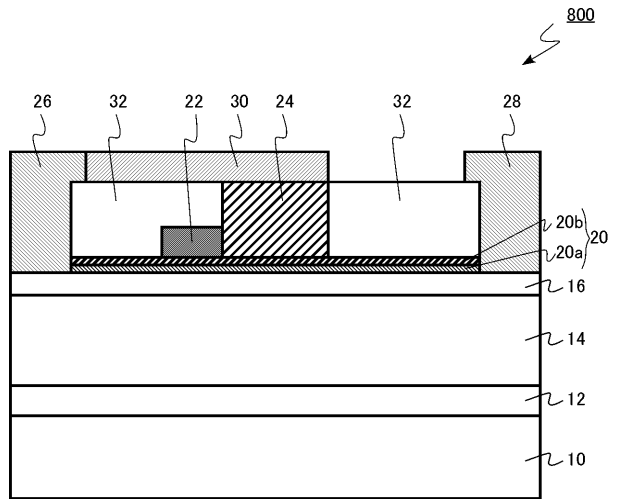
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl.		F I		
H 0 1 L	29/78	(2006.01)	H 0 1 L	29/06 3 0 1 F
H 0 1 L	29/06	(2006.01)	H 0 1 L	29/80 C
H 0 1 L	21/337	(2006.01)		
H 0 1 L	29/808	(2006.01)		

(72)発明者 大麻 浩平
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 菊地 拓雄
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 片岡 淳司
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 白石 達也
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 吉岡 啓
東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 佐喜 和朗
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 恩田 和彦

(56)参考文献 特開2006-278812(JP,A)
特開2008-112949(JP,A)
特開2016-119463(JP,A)
特開2004-214471(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 3 3 8
H 0 1 L 2 1 / 3 3 6
H 0 1 L 2 1 / 3 3 7
H 0 1 L 2 9 / 0 6
H 0 1 L 2 9 / 7 7 8
H 0 1 L 2 9 / 7 8
H 0 1 L 2 9 / 7 8 6
H 0 1 L 2 9 / 8 0 8
H 0 1 L 2 9 / 8 1 2