

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 8 月 3 日 (03.08.2017)



(10) 国际公布号
WO 2017/128464 A1

(51) 国际专利分类号:
G09G 3/3233 (2016.01)

(21) 国际申请号: PCT/CN2016/074528

(22) 国际申请日: 2016 年 2 月 25 日 (25.02.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610067869.7 2016 年 1 月 29 日 (29.01.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 韩佰祥 (HAN, Baixiang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA,

[见续页]

(54) Title: PIXEL COMPENSATION CIRCUIT AND METHOD

(54) 发明名称: 像素补偿电路及方法

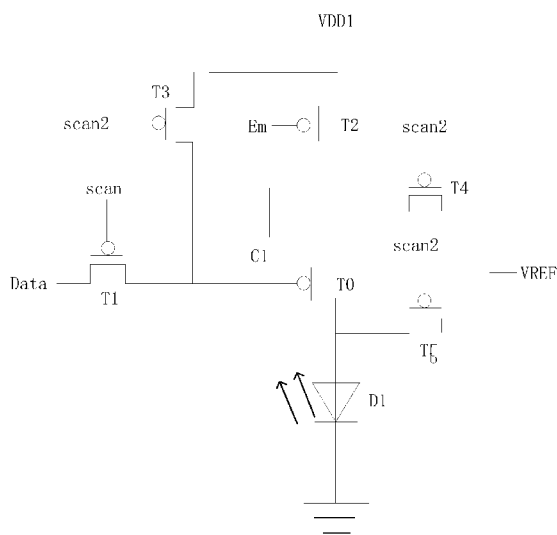


图 1

(57) Abstract: A pixel compensation circuit and method. The pixel compensation circuit comprises a first controllable switch (T1), a second controllable switch (T2), a third controllable switch (T3), a fourth controllable switch (T4), a fifth controllable switch (T5), and a driving switch (T0). The control end of the first controllable switch (T1) and the control end of the third controllable switch (T3) are respectively connected to a first scan line (scan) and a second scan line (scan2); the first end of the first controllable switch (T1) is connected to a data line (Data) and the second end thereof is connected to the control end of the driving switch (T0); the anode of an organic light-emitting diode (D1) is connected to the second end of the driving switch (T0) and the cathode thereof is grounded; the control end of the second controllable switch (T2) is connected to a light-emitting control end (Em), the first end thereof is connected to a voltage end (VDD1), and the second end thereof is connected to the first end of the driving switch (T0); the first end of the third controllable switch (T3) is connected to the first

end of the second controllable switch (T2) and the second end thereof is connected to the control end of the driving switch (T0); the control end of the fourth controllable switch (T4) and the control end of the fifth controllable switch (T5) are connected to the second scan line (scan2); the first end of the fourth controllable switch (T4) is connected to the first end of the driving switch (T0), and the second end thereof is connected to a reference voltage end (VREF); the first end of the fifth controllable switch (T5) is connected to the second end of the driving switch (T0) and the second end thereof is connected to the reference voltage end (VREF); the control end of the driving switch (T0) is connected to the first end thereof by means of a storage capacitor (C1) to recover from a threshold voltage shift, thereby achieving uniform display brightness of a panel.

(57) 摘要:

[见续页]



WO 2017/128464 A1



RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG,

CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种像素补偿电路及方法。像素补偿电路包括第一可控开关 (T1)、第二可控开关 (T2)、第三可控开关 (T3)、第四可控开关 (T4)、第五可控开关 (T5) 和驱动开关 (T0)。第一可控开关 (T1) 和第三可控开关 (T3) 的控制端分别连接第一扫描线 (scan) 及第二扫描线 (scan2)，第一可控开关 (T1) 的第一端连数据线 (Data)，第二端连驱动开关 (T0) 的控制端；有机发光二极管 (D1) 的阳极连驱动开关 (T0) 的第二端，阴极接地；第二可控开关 (T2) 的控制端连发光控制端 (Em)，第一端连电压端 (VDD1)，第二端连驱动开关 (T0) 的第一端；第三可控开关 (T3) 的第一端连第二可控开关 (T2) 的第一端，第二端连驱动开关 (T0) 的控制端；第四可控开关 (T4) 及第五可控开关 (T5) 的控制端连第二扫描线 (scan2)，第四可控开关 (T4) 的第一端连驱动开关 (T0) 的第一端，第二端连参考电压端 (VREF)；第五可控开关 (T5) 的第一端连驱动开关 (T0) 的第二端，第二端连参考电压端 (VREF)；驱动开关 (T0) 的控制端经存储电容 (C1) 连第一端，以对阈值电压漂移进行恢复，实现面板亮度显示均匀。

说明书

发明名称：像素补偿电路及方法

[1] 【技术领域】

[2] 本发明涉及显示技术领域，特别是涉及一种像素补偿电路及方法。

[3] 【背景技术】

[4] 目前的有机发光二极管（Organic Light Emitting diode，OLED）显示器具有体积小、结构简单、自主发光、亮度高、可视角度大、响应时间短等优点，吸引了广泛的注意。

[5] 现有的有机发光二极管显示器中有一个晶体管作为驱动晶体管用于控制通过有机发光二极管的电流，目前的驱动晶体管在使用过程中如氧化物半导体中的光照、源漏电极电压应力作用等因素，都可能导致阈值电压漂移，所述阈值电压的正向或负向漂移都会使得在相同数据信号下有不同的电流通过有机发光二极管，导致有机发光二极管器件劣化，进而引起面板亮度显示不均匀。

[6] 【发明内容】

[7] 本发明主要解决的技术问题是提供一种像素补偿电路及方法，以对阈值电压漂移进行恢复，实现面板亮度显示均匀。

[8] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种像素补偿电路，包括：

[9] 第一可控开关，所述第一可控开关包括控制端、第一端及第二端，所述第一可控开关的控制端连接一第一扫描线，所述第一可控开关的第一端连接一数据线；

[10] 驱动开关，所述驱动开关包括控制端、第一端及第二端，所述驱动开关的控制端连接所述第一可控开关的第二端；

[11] 有机发光二极管，所述有机发光二极管包括阳极及阴极，所述有机发光二极管的阳极连接所述驱动开关的第二端，所述有机发光二极管的阴极接地；

[12] 第二可控开关，所述第二可控开关包括控制端、第一端及第二端，所述第二可控开关的控制端连接一发光控制端，所述第二可控开关的第一端连接一电压端

，所述第二可控开关的第二端连接所述驱动开关的第一端；

[13] 第三可控开关，所述第三可控开关包括控制端、第一端及第二端，所述第三可控开关的控制端连接一第二扫描线，所述第三可控开关的第一端连接所述第二可控开关的第一端，所述第三可控开关的第二端连接所述驱动开关的控制端；

[14] 第四可控开关，所述第四可控开关包括控制端、第一端及第二端，所述第四可控开关的控制端连接所述第二扫描线，所述第四可控开关的第一端连接所述驱动开关的第一端，所述第四可控开关的第二端连接一参考电压端；

[15] 第五可控开关，所述第五可控开关包括控制端、第一端及第二端，所述第五可控开关的控制端连接所述第二扫描线，所述第五可控开关的第一端连接所述驱动开关的第二端，所述第五可控开关的第二端连接所述参考电压端；及

[16] 存储电容，所述存储电容包括第一端及第二端，所述存储电容的第一端连接所述驱动开关的控制端，所述存储电容的第二端连接所述驱动开关的第一端。

[17] 其中，所述驱动开关、所述第一可控开关至所述第五可控开关均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关、第一可控开关至所述第五可控开关的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。

[18] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种像素补偿电路，包括：

[19] 第一可控开关，所述第一可控开关包括控制端、第一端及第二端，所述第一可控开关的控制端连接一第一扫描线，所述第一可控开关的第一端连接一数据线；

[20] 驱动开关，所述驱动开关包括控制端、第一端及第二端，所述驱动开关的控制端连接所述第一可控开关的第二端；

[21] 有机发光二极管，所述有机发光二极管包括阳极及阴极，所述有机发光二极管的阳极连接所述驱动开关的第二端，所述有机发光二极管的阴极接地；

[22] 第二可控开关，所述第二可控开关包括控制端、第一端及第二端，所述第二可控开关的控制端连接一发光控制端，所述第二可控开关的第一端连接一电压端，所述第二可控开关的第二端连接所述驱动开关的第一端；

- [23] 第三可控开关，所述第三可控开关包括控制端、第一端及第二端，所述第三可控开关的控制端连接一第二扫描线，所述第三可控开关的第一端连接所述第二可控开关的第一端，所述第三可控开关的第二端连接所述驱动开关的控制端；
- [24] 第四可控开关，所述第四可控开关包括控制端、第一端及第二端，所述第四可控开关的控制端连接所述第二扫描线，所述第四可控开关的第一端连接所述驱动开关的第一端，所述第四可控开关的第二端连接一参考电压端；
- [25] 第五可控开关，所述第五可控开关包括控制端、第一端及第二端，所述第五可控开关的控制端连接所述第二扫描线，所述第五可控开关的第一端连接所述驱动开关的第二端，所述第五可控开关的第二端连接所述参考电压端；及
- [26] 存储电容，所述存储电容包括第一端及第二端，所述存储电容的第一端连接所述驱动开关的控制端，所述存储电容的第二端连接所述驱动开关的第二端。
- [27] 其中，所述驱动开关、所述第一可控开关至所述第五可控开关均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关、第一可控开关至所述第五可控开关的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。
- [28] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种像素补偿方法，包括：
- [29] 在编程/驱动发光阶段，第二扫描线输出高电平信号，第三可控开关、第四可控开关及第五可控开关均截止，第一扫描线及发光控制线均出低电平信号，驱动开关、第一及第二可控开关均导通，所述第一扫描线逐行开启写入数据信息，有机发光二极管发光；及
- [30] 在电性恢复阶段，所述第二扫描线输出低电平信号，所述驱动开关、所述第三可控开关、所述第四可控开关及所述第五可控开关均导通，所述第一扫描线及所述发光控制线均输出高电平信号，所述第一可控开关及所述第二可控开关均截止，此时所述驱动开关控制端的电压等于电压端输出的电压，所述驱动开关的第一端及第二端的电压均等于参考电压端输出的负参考电压，所述驱动开关进行电性恢复，同时所述驱动开关的第一端的负参考电压对所述有机发光二极管进行电性恢复。

[31] 其中，所述驱动开关、所述第一可控开关至所述第五可控开关均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关、第一可控开关至所述第五可控开关的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。

[32] 本发明的有益效果是：区别于现有技术的情况，本发明的所述像素补偿电路及方法通过使用多个晶体管对所述驱动开关及所述有机发光二极管的阈值电压漂移进行恢复，以此实现面板亮度显示均匀。

[33] **【附图说明】**

[34] 图1是本发明的像素补偿电路的第一实施例的结构示意图；

[35] 图2是本发明的像素补偿电路的第二实施例的结构示意图；

[36] 图3是本发明的像素补偿电路的波形图；

[37] 图4是本发明的扫描驱动电路的示意图；

[38] 图5是本发明的平面显示装置的示意图。

[39] **【具体实施方式】**

[40] 请参阅图1，是本发明的像素补偿电路的第一实施例的结构示意图。如图1所示，本发明的像素补偿电路包括第一可控开关T1，所述第一可控开关T1包括控制端、第一端及第二端，所述第一可控开关T1的控制端连接一第一扫描线scan，所述第一可控开关T1的第一端连接一数据线Data；

[41] 驱动开关T0，所述驱动开关T0包括控制端、第一端及第二端，所述驱动开关T0的控制端连接所述第一可控开关T1的第二端；

[42] 有机发光二极管D1，所述有机发光二极管D1包括阳极及阴极，所述有机发光二极管D1的阳极连接所述驱动开关T0的第二端，所述有机发光二极管D1的阴极接地；

[43] 第二可控开关T2，所述第二可控开关T2包括控制端、第一端及第二端，所述第二可控开关T2的控制端连接一发光控制端Em，所述第二可控开关T2的第一端连接一电压端VDD1，所述第二可控开关T2的第二端连接所述驱动开关T0的第一端；

[44] 第三可控开关T3，所述第三可控开关T3包括控制端、第一端及第二端，所述第

三可控开关T3的控制端连接一第二扫描线scan2，所述第三可控开关T3的第一端连接所述第二可控开关T2的第一端，所述第三可控开关T3的第二端连接所述驱动开关T0的控制端；

[45] 第四可控开关T4，所述第四可控开关T4包括控制端、第一端及第二端，所述第四可控开关T4的控制端连接所述第二扫描线scan2，所述第四可控开关T4的第一端连接所述驱动开关T0的第一端，所述第四可控开关T4的第二端连接一参考电压端VREF；

[46] 第五可控开关T5，所述第五可控开关T5包括控制端、第一端及第二端，所述第五可控开关T5的控制端连接所述第二扫描线scan2，所述第五可控开关T5的第一端连接所述驱动开关T0的第二端，所述第五可控开关T5的第二端连接所述参考电压端VREF；及

[47] 所述存储电容C1，所述存储电容C1包括第一端及第二端，所述存储电容C1的第一端连接所述驱动开关T0的控制端，所述存储电容C1的第二端连接所述驱动开关T0的第一端。

[48] 在本实施例中，所述驱动开关T0、所述第一可控开关至所述第五可控开关T1-T5均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关T0、第一可控开关至所述第五可控开关T1-T5的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。

[49] 请参阅图2，是本发明的像素补偿电路的第二实施例的结构示意图。所述像素补偿电路的第二实施例与第一实施例的区别之处在于：所述存储电容C1包括第一端及第二端，所述存储电容C1的第一端连接所述驱动开关T0的控制端，所述存储电容C1的第二端连接所述驱动开关T0的第二端。

[50] 请参阅图3，是本发明所述像素补偿电路的波形图。根据图1至图3获得所述像素补偿电路的工作原理如下（即所述像素补偿方法）：

[51] 在编程/驱动发光阶段，第二扫描线scan2输出高电平信号，第三可控开关T3、第四可控开关T4及第五可控开关T5均截止，第一扫描线scan及发光控制线Em均出低电平信号，驱动开关T0、第一及第二可控开关T1及T2均导通，所述第一扫

描线scan逐行开启写入数据信息，有机发光二极管D1发光；及

- [52] 在电性恢复阶段，所述第二扫描线scan2输出低电平信号，所述驱动开关T0、所述第三可控开关T3、所述第四可控开关T4及所述第五可控开关T5均导通，所述第一扫描线scan及所述发光控制线Em均输出高电平信号，所述第一可控开关T1及所述第二可控开关T2均截止，此时所述驱动开关T0控制端的电压等于电压端VDD1输出的电压VDD，所述驱动开关T0的第一端及第二端的电压均等于参考电压端VREF输出的负参考电压Vref，所述驱动开关T0进行电性恢复，同时所述驱动开关T0的第一端的负参考电压对所述有机发光二极管D1进行电性恢复。
- [53] 因此，所述像素补偿电路对阈值电压漂移进行恢复，实现面板亮度显示均匀。
- [54] 请参阅图4，为本发明一种扫描驱动电路的示意图。所述扫描驱动电路中包括上述像素补偿电路中的任何一个，用于对所述扫描驱动电路中的阈值电压漂移进行恢复，实现面板亮度显示均匀。
- [55] 请参阅图5，为本发明一种平面显示装置的示意图。所述平面显示装置例如可为OLED或LCD，其包括前述任一个扫描驱动电路及像素补偿电路，所述具有像素补偿电路的扫描驱动电路设置在所述平面显示装置的周边，例如设置在平面显示装置的两端。
- [56] 所述像素补偿电路及方法通过使用多个晶体管对所述驱动开关及所述有机发光二极管的阈值电压漂移进行恢复，以此实现面板亮度显示均匀。
- [57] 以上仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

[权利要求 1]

一种像素补偿电路，其中，所述像素补偿电路包括：

第一可控开关，所述第一可控开关包括控制端、第一端及第二端，所述第一可控开关的控制端连接一第一扫描线，所述第一可控开关的第一端连接一数据线；

驱动开关，所述驱动开关包括控制端、第一端及第二端，所述驱动开关的控制端连接所述第一可控开关的第二端；

有机发光二极管，所述有机发光二极管包括阳极及阴极，所述有机发光二极管的阳极连接所述驱动开关的第二端，所述有机发光二极管的阴极接地；

第二可控开关，所述第二可控开关包括控制端、第一端及第二端，所述第二可控开关的控制端连接一发光控制端，所述第二可控开关的第一端连接一电压端，所述第二可控开关的第二端连接所述驱动开关的第一端；

第三可控开关，所述第三可控开关包括控制端、第一端及第二端，所述第三可控开关的控制端连接一第二扫描线，所述第三可控开关的第一端连接所述第二可控开关的第一端，所述第三可控开关的第二端连接所述驱动开关的控制端；

第四可控开关，所述第四可控开关包括控制端、第一端及第二端，所述第四可控开关的控制端连接所述第二扫描线，所述第四可控开关的第一端连接所述驱动开关的第一端，所述第四可控开关的第二端连接一参考电压端；

第五可控开关，所述第五可控开关包括控制端、第一端及第二端，所述第五可控开关的控制端连接所述第二扫描线，所述第五可控开关的第一端连接所述驱动开关的第二端，所述第五可控开关的第二端连接所述参考电压端；及

存储电容，所述存储电容包括第一端及第二端，所述存储电容的第一端连接所述驱动开关的控制端，所述存储电容的第二端连接

所述驱动开关的第一端。

[权利要求 2] 根据权利要求1所述的像素补偿电路，其中，所述驱动开关、所述第一可控开关至所述第五可控开关均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关、第一可控开关至所述第五可控开关的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。

[权利要求 3] 一种像素补偿电路，其中，所述像素补偿电路包括：
第一可控开关，所述第一可控开关包括控制端、第一端及第二端，所述第一可控开关的控制端连接一第一扫描线，所述第一可控开关的第一端连接一数据线；
驱动开关，所述驱动开关包括控制端、第一端及第二端，所述驱动开关的控制端连接所述第一可控开关的第二端；
有机发光二极管，所述有机发光二极管包括阳极及阴极，所述有机发光二极管的阳极连接所述驱动开关的第二端，所述有机发光二极管的阴极接地；
第二可控开关，所述第二可控开关包括控制端、第一端及第二端，所述第二可控开关的控制端连接一发光控制端，所述第二可控开关的第一端连接一电压端，所述第二可控开关的第二端连接所述驱动开关的第一端；
第三可控开关，所述第三可控开关包括控制端、第一端及第二端，所述第三可控开关的控制端连接一第二扫描线，所述第三可控开关的第一端连接所述第二可控开关的第一端，所述第三可控开关的第二端连接所述驱动开关的控制端；
第四可控开关，所述第四可控开关包括控制端、第一端及第二端，所述第四可控开关的控制端连接所述第二扫描线，所述第四可控开关的第一端连接所述驱动开关的第一端，所述第四可控开关的第二端连接一参考电压端；

第五可控开关，所述第五可控开关包括控制端、第一端及第二端，所述第五可控开关的控制端连接所述第二扫描线，所述第五可控开关的第一端连接所述驱动开关的第二端，所述第五可控开关的第二端连接所述参考电压端；及

存储电容，所述存储电容包括第一端及第二端，所述存储电容的第一端连接所述驱动开关的控制端，所述存储电容的第二端连接所述驱动开关的第二端。

[权利要求 4] 根据权利要求3所述的像素补偿电路，其中，所述驱动开关、所述第一可控开关至所述第五可控开关均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关、第一可控开关至所述第五可控开关的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。

[权利要求 5] 一种像素补偿方法，其中，所述像素补偿方法包括：
在编程/驱动发光阶段，第二扫描线输出高电平信号，第三可控开关、第四可控开关及第五可控开关均截止，第一扫描线及发光控制线均出低电平信号，驱动开关、第一及第二可控开关均导通，所述第一扫描线逐行开启写入数据信息，有机发光二极管发光；
及
在电性恢复阶段，所述第二扫描线输出低电平信号，所述驱动开关、所述第三可控开关、所述第四可控开关及所述第五可控开关均导通，所述第一扫描线及所述发光控制线均输出高电平信号，所述第一可控开关及所述第二可控开关均截止，此时所述驱动开关控制端的电压等于电压端输出的电压，所述驱动开关的第一端及第二端的电压均等于参考电压端输出的负参考电压，所述驱动开关进行电性恢复，同时所述驱动开关的第一端的负参考电压对所述有机发光二极管进行电性恢复。

[权利要求 6] 根据权利要求5所述的像素补偿方法，其中，所述驱动开关、所述

第一可控开关至所述第五可控开关均为PMOS型薄膜晶体管或均为NMOS型薄膜晶体管或为PMOS型薄膜晶体管与NMOS型薄膜晶体管的组合，所述驱动开关、第一可控开关至所述第五可控开关的控制端、第一端及第二端分别对应所述薄膜晶体管的栅极、漏极及源极。

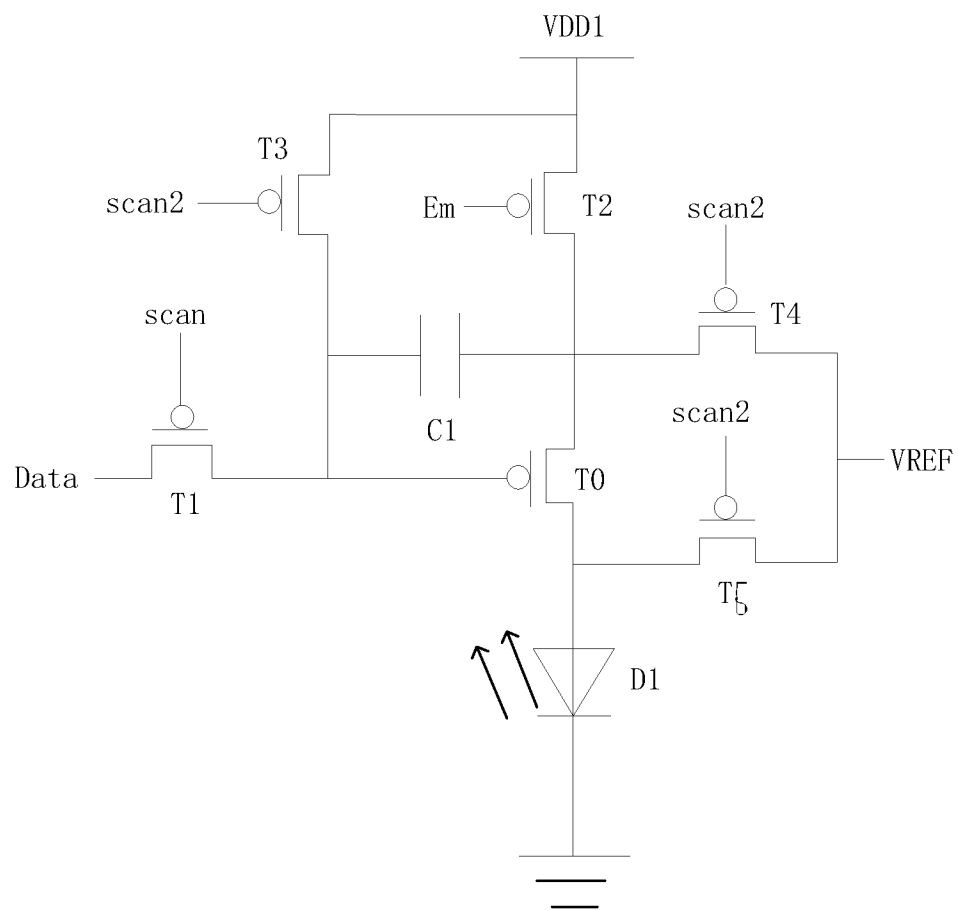


图 1



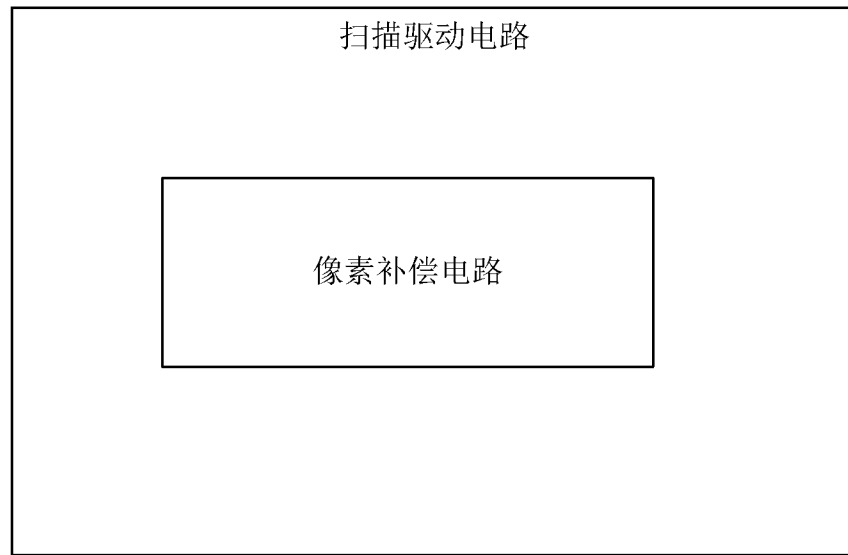


图 4



图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/074528

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3233 (2016.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNABS, CNTXT: electroluminescence, light emitting diode, ?led, threshold, migration, drift, aging, drive, fifth, five, transistor, switch, +tft, +fet, mos+, recovery, reset, source electrode, drain electrode, two ends, bipolar;

VEN, WOTXT, USTXT, EPTXT: el, ?led, threshold, drift+, aging, driv+, five, fifth, +tft, +fet, mos+, switch+, transistor?, reset+, recover+, initial+, renew+, source, drain, two, second+, double, end?, terminal?, electrode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 103021338 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 03 April 2013 (03.04.2013), the whole document	1-6
A	CN 104269133 A (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.), 07 January 2015 (07.01.2015), the whole document	1-6
A	CN 102047310 A (IGNIS INNOVATION INC.), 04 May 2011 (04.05.2011), the whole document	1-6
A	CN 103996379 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 20 August 2014 (20.08.2014), the whole document	1-6

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 27 October 2016 (27.10.2016)	Date of mailing of the international search report 03 November 2016 (03.11.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WANG, Zhihua Telephone No.: (86-10) 62085784

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/074528

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103021338 A	03 April 2013	CN 103021338 B	05 August 2015
CN 104269133 A	07 January 2015	CN 104269133 B	06 July 2016
		US 20160260377 A1	08 September 2016
		WO 2016045256 A1	31 March 2016
CN 102047310 A	04 May 2011	US 8299984 B2	30 October 2012
		JP 5467660 B2	09 April 2014
		JP 2011520138 A	14 July 2011
		CA 2660596 A1	22 June 2009
		WO 2009127064 A1	22 October 2009
		EP 2281288 A1	09 February 2011
		US 2009262101 A1	22 October 2009
		TW 200951922 A	16 December 2009
CN 103996379 A	20 August 2014	WO 2015192399 A1	23 December 2015
		US 20160240136 A1	18 August 2016
		CN 103996379 B	04 May 2016

A. 主题的分类 G09G 3/3233 (2016. 01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G3 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, CNABS, CNTXT: 电致发光, 发光二极管, ?led, 阈值, 偏移, 漂移, 老化, 驱动, 第五, 五个, 第5, 5个, 晶体管, 开关, +tft, +fet, mos+, 回复, 复位, 重置, 恢复, 源极, 漏极, 两端, 两极 VEN, WOTXT, USTXT, EPTXT: el, ?led, threshold, drift+, aging, driv+, five, fifth, +tft, +fet, mos+, switch+, transistor?, reset+, recover+, initial+, renew+, source, drain, two, second+, double, end?, terminal?, electrode		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 103021338 A (北京京东方光电科技有限公司) 2013年 4月 3日 (2013 - 04 - 03) 全文	1-6
A	CN 104269133 A (合肥鑫晟光电科技有限公司 等) 2015年 1月 7日 (2015 - 01 - 07) 全文	1-6
A	CN 102047310 A (伊格尼斯创新公司) 2011年 5月 4日 (2011 - 05 - 04) 全文	1-6
A	CN 103996379 A (深圳市华星光电技术有限公司) 2014年 8月 20日 (2014 - 08 - 20) 全文	1-6
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2016年 10月 27日		国际检索报告邮寄日期 2016年 11月 3日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		受权官员 王治华 电话号码 (86-10) 62085784

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/074528

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103021338	A	2013年 4月 3日	CN	103021338	B	2015年 8月 5日
CN	104269133	A	2015年 1月 7日	CN	104269133	B	2016年 7月 6日
				US	20160260377	A1	2016年 9月 8日
				WO	2016045256	A1	2016年 3月 31日
CN	102047310	A	2011年 5月 4日	US	8299984	B2	2012年 10月 30日
				JP	5467660	B2	2014年 4月 9日
				JP	2011520138	A	2011年 7月 14日
				CA	2660596	A1	2009年 6月 22日
				WO	2009127064	A1	2009年 10月 22日
				EP	2281288	A1	2011年 2月 9日
				US	2009262101	A1	2009年 10月 22日
				TW	200951922	A	2009年 12月 16日
CN	103996379	A	2014年 8月 20日	WO	2015192399	A1	2015年 12月 23日
				US	20160240136	A1	2016年 8月 18日
				CN	103996379	B	2016年 5月 4日