

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年6月1日(2006.6.1)

【公開番号】特開2000-299337(P2000-299337A)

【公開日】平成12年10月24日(2000.10.24)

【出願番号】特願平11-105586

【国際特許分類】

H 01 L 21/60 (2006.01)
H 01 L 23/52 (2006.01)
H 01 L 21/3205 (2006.01)

【F I】

H 01 L	21/92	6 0 2 H
H 01 L	21/88	T
H 01 L	21/92	6 0 3 D
H 01 L	21/92	6 0 4 M

【手続補正書】

【提出日】平成18年4月12日(2006.4.12)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】半導体基板上に形成された電極上に、複数の導電性金属層を積層してなるバリアメタルを介して突起電極が接合されてなる構成とされた半導体装置において、

前記バリアメタルを構成する複数の前記導電性金属層の内、前記突起電極と接する最上部に位置する最上部導電性金属層が、該最上部導電性金属層より下部に位置する前記導電性金属層の側面部を被覆する構成としたことを特徴とする半導体装置。

【請求項2】請求項1記載の半導体装置において、

前記バリアメタルは、

前記電極上に形成されており、前記電極との接合性の良好な材質よりなる单一または複数の導電性金属被膜により形成された第1の導電性金属層と、

前記最上部導電性金属層を構成し、前記突起電極との接合性の良好な材質よりなる单一または複数の導電性金属被膜により形成された第3の導電性金属層と、

前記第1及び第3の導電性金属層の双方に対し接合性の良好な材質によりなる单一または複数の導電性金属被膜により形成されており、前記第1の導電性金属層と第3の導電性金属層との間に介装される第2の導電性金属層とを積層した構成とされており、

かつ、前記第3の導電性金属層の材質は、前記突起電極の材質に対し耐拡散性を有する材質か、または耐酸化性を有する材質が選定されていることを特徴とする半導体装置。

【請求項3】請求項2記載の半導体装置において、

前記第1の導電性金属層は、

チタン(Ti)、クロム(Cr)、及びタンクスチタン(W)のいずれか一の金属からなる導電性金属被膜からか、または、チタン(Ti)、クロム(Cr)、及びタンクスチタン(W)のいずれか一の金属を含む合金からなる導電性金属被膜により構成されていることを特徴とする半導体装置。

【請求項4】請求項2または3記載の半導体装置において、

前記第2の導電性金属層は、

銅(Cu)、ニッケル(Ni)、及びパラジウム(Pd)のいずれか一の金属からなる

導電性金属被膜からか、または、銅(C u)、ニッケル(N i)、及びパラジウム(P d)のいずれか一の金属を含む合金からなる導電性金属被膜により構成されていることを特徴とする半導体装置。

【請求項 5】 請求項 1 乃至 4 のいずれかに記載の半導体装置において、
前記突起電極は、

錫(S n)、鉛(P b)、及び銀(A g)のいずれか一の金属からなる導電性金属被膜からか、または、錫(S n)、鉛(P b)、及び銀(A g)のいずれか一の金属を含む合金からなる導電性金属被膜により構成されていることを特徴とする半導体装置。

【請求項 6】 半導体基板上に形成された電極上に、複数の導電性金属層を積層することによりバリアメタルを形成するバリアメタル形成工程と、

該バリアメタル形成工程の終了後に、形成された前記バリアメタル上に突起電極を形成する突起電極形成工程とを有する半導体装置の製造方法において、

前記バリアメタル形成工程は、

前記電極と電気的に接続するよう、前記半導体基板上の略全面に前記電極との接合性の良好な材質よりなる单一または複数の第 1 の導電性金属被膜を形成する第 1 の金属被膜形成工程と、

前記第 1 の導電性金属被膜上に、前記第 1 の導電性金属被膜との接合性の良好な材質よりなる单一または複数の第 2 の導電性金属被膜を形成する第 2 の金属被膜形成工程と、

前記第 2 の導電性金属被膜のみパターニング処理することにより、少なくとも前記電極の形成領域を含む面積を有した第 2 の導電性金属層を形成する第 2 の導電性金属層形成工程と、

前記第 2 の導電性金属層形成工程の終了後、少なくとも前記第 2 の導電性金属層を覆うよう、前記第 2 の導電性金属被膜及び前記突起電極との接合性が良好な材質よりなる单一または複数の第 3 の導電性金属層を形成する第 3 の導電性金属層形成工程と、

前記第 3 の導電性金属層形成工程の終了後、前記第 1 の導電性金属被膜を前記第 3 の導電性金属層をマスクとして除去することにより、第 1 の導電性金属層を形成する第 1 の導電性金属層形成工程と

を有することを特徴とする半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

【課題を解決するための手段】

上記の課題を解決するために本発明では、次に述べる各手段を講じたことを特徴とするものである。

請求項 1 記載の発明は、

半導体基板上に形成された電極上に、複数の導電性金属層を積層してなるバリアメタルを介して突起電極が接合されてなる構成とされた半導体装置において、

前記バリアメタルを構成する複数の前記導電性金属層の内、前記突起電極と接する最上部に位置する最上部導電性金属層が、該最上部導電性金属層より下部に位置する前記導電性金属層の側面部を被覆する構成としたことを特徴とするものである。