

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成 19 年 12 月 20 日 (2007.12.20)

【公表番号】特表 2007-522550 (P2007-522550A)

【公表日】平成 19 年 8 月 9 日 (2007.8.9)

【年通号数】公開・登録公報 2007-030

【出願番号】特願 2006-551090 (P2006-551090)

【国際特許分類】

G 0 6 F 13/28 (2006.01)

G 0 6 F 11/22 (2006.01)

G 0 6 F 13/00 (2006.01)

【F I】

G 0 6 F 13/28 3 1 0 D

G 0 6 F 11/22 3 7 0 E

G 0 6 F 13/00 3 0 1 J

【手続補正書】

【提出日】平成 19 年 10 月 26 日 (2007.10.26)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

通信バス (12) と、

前記通信バスに接続され、複数の情報チャンネルを制御するダイレクトメモリアクセス (DMA) 装置 (16) であって、各情報チャンネルがチャンネル転送を介してシステム内のソースから送り先に情報を転送するダイレクトメモリアクセス装置 (16) と、

前記ダイレクトメモリアクセス装置 (16) に接続されるデバッグ制御回路網 (70) であって、そのデバッグ制御回路網は、チャンネル毎にプログラム化されることにより、前記ダイレクトメモリアクセス装置の操作パラメータに関するデバッグメッセージを選択的に提供するデバッグ制御回路網 (70) と

を備えるシステム (10)。

【請求項 2】

請求項 1 記載のシステムにおいて、

前記ダイレクトメモリアクセス装置 (16) の操作パラメータは、転送境界が生じたか否かと定期的状態情報とのうちの少なくとも一つに関する情報を含むシステム。

【請求項 3】

請求項 2 記載のシステムにおいて、

前記デバッグ制御回路網 (70) は、更に、前記ダイレクトメモリアクセス装置 (16) がチャンネル転送リクエストを受信した後にチャンネル転送を開始する前記ダイレクトメモリアクセス装置 (16) のシステムディレイに関する待機時間情報を含む少なくとも一つのデバッグメッセージを提供するシステム。

【請求項 4】

システムのリアルタイムデバッグサポート方法であって、

通信バス (12) を提供するステップと、

ダイレクトメモリアクセス (DMA) 装置 (16) を前記通信バス (12) に接続するステップであって、前記ダイレクトメモリアクセス装置 (16) が複数の情報チャンネル

を制御し、各情報チャンネルがチャンネル転送を介してシステム内のソースから送り先に情報を転送するステップと、

デバッグ制御回路網(70)を前記ダイレクトメモリアクセス装置(16)に接続するステップであって、そのデバッグ制御回路網は、チャンネル毎にプログラム化されることにより、前記ダイレクトメモリアクセス装置(16)の操作パラメータに関するデバッグメッセージを選択的に提供するステップと

を備える方法。

【請求項5】

請求項4記載の方法は、更に、

転送境界が生じたか否かと定期的状態情報とのうちの少なくとも一つに関する情報として前記ダイレクトメモリアクセス装置(16)の操作パラメータを実行するステップを備える方法。