

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 17 年 5 月 26 日 (2005.5.26)

【公開番号】特開 2000-261306 (P2000-261306A)

【公開日】平成 12 年 9 月 22 日 (2000.9.22)

【出願番号】特願 平 11-60081

【国際特許分類第 7 版】

H 0 3 K 19/0185

H 0 3 K 17/10

H 0 3 K 17/687

H 0 3 K 17/693

H 0 3 K 19/0948

【F I】

H 0 3 K 19/00 1 0 1 D

H 0 3 K 17/10

H 0 3 K 17/693 D

H 0 3 K 17/687 F

H 0 3 K 19/094 B

【手続補正書】

【提出日】平成 16 年 7 月 21 日 (2004.7.21)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

所定の高電位電源 - 低電位電源間で動作する論理回路と、この論理回路の出力を相補信号でトランスファ制御する第 1 導電型の第 1 の MOS トランジスタ及び第 2 導電型の第 2 の MOS トランジスタを含むスイッチ回路とを具備し、

前記論理回路は、前記第 1 の MOS トランジスタを含む第 1 の電流経路と接続された第 1 のノードと、前記第 2 の MOS トランジスタを含む第 2 の電流経路と接続された第 2 のノードと、前記第 1 のノードと前記第 2 のノードとの間に挿入された常時導通状態の第 1 のバリア MOS トランジスタを具備する第 3 の電流経路と、を含み、

前記スイッチ回路の前記第 1、第 2 の電流経路の少なくとも 1 つは、前記第 1 の電流経路または前記第 2 の電流経路にそれぞれ含まれる前記第 1、第 2 の MOS トランジスタの少なくとも 1 つと同じ導電型の常時導通状態の第 2 のバリア MOS トランジスタを含む、ことを特徴とする MOS 型半導体集積回路。

【請求項 2】

前記第 1 のバリア MOS トランジスタが前記第 2 導電型であり、前記第 2 のバリア MOS トランジスタが前記第 1 導電型であることを特徴とする請求項 1 記載の MOS 型半導体集積回路。

【請求項 3】

前記第 1 のバリア MOS トランジスタが前記第 1 導電型であり、前記第 2 のバリア MOS トランジスタが前記第 2 導電型であることを特徴とする請求項 1 記載の MOS 型半導体集積回路。

【請求項 4】

前記論理回路の前記第 1 のノードと前記第 2 のノード間に挿入された前記第 3 の電流経

路は、前記第 1 のバリア MOS トランジスタと直列接続された常時導通状態の第 3 のバリア MOS トランジスタにより構成され、前記第 1 のバリア MOS トランジスタは前記第 1 導電型であり、前記第 3 のバリア MOS トランジスタは前記第 2 導電型であり、

前記スイッチ回路の前記第 1 の電流経路は前記第 1 の MOS トランジスタと直列接続された前記第 2 のバリア MOS トランジスタを含み、前記第 2 の電流経路は前記第 2 の MOS トランジスタと直列接続された第 4 のバリア MOS トランジスタを含み、前記第 2 のバリア MOS トランジスタは前記第 1 導電型であり、前記第 4 のバリア MOS トランジスタは前記第 2 導電型である、

ことを特徴とする請求項 1 記載の MOS 型半導体集積回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

【課題を解決するための手段】

本発明の MOS 型半導体集積回路は、所定の高電位電源 - 低電位電源間で動作する論理回路と、この論理回路の出力を相補信号でトランスファ制御する第 1 導電型の第 1 の MOS トランジスタ及び第 2 導電型の第 2 の MOS トランジスタを含むスイッチ回路とを具備し、前記論理回路は、前記第 1 の MOS トランジスタを含む第 1 の電流経路と接続された第 1 のノードと、前記第 2 の MOS トランジスタを含む第 2 の電流経路と接続された第 2 のノードと、前記第 1 のノードと前記第 2 のノードとの間に挿入された常時導通状態の第 1 のバリア MOS トランジスタを具備する第 3 の電流経路と、を含み、前記スイッチ回路の前記第 1、第 2 の電流経路の少なくとも 1 つは、前記第 1 の電流経路または前記第 2 の電流経路にそれぞれ含まれる前記第 1、第 2 の MOS トランジスタの少なくとも 1 つと同じ導電型の常時導通状態の第 2 のバリア MOS トランジスタを含む、ことを特徴とする。