



(12) 发明专利申请

(10) 申请公布号 CN 105259676 A

(43) 申请公布日 2016. 01. 20

(21) 申请号 201510796890. 6

(22) 申请日 2015. 11. 18

(71) 申请人 厦门天马微电子有限公司

地址 361101 福建省厦门市火炬高新区翔安
产业区翔安西路 6999 号

申请人 天马微电子股份有限公司

(72) 发明人 杨育青 王磊

(74) 专利代理机构 北京品源专利代理有限公司

11332

代理人 孟金喆 胡彬

(51) Int. Cl.

G02F 1/01(2006. 01)

G09G 3/34(2006. 01)

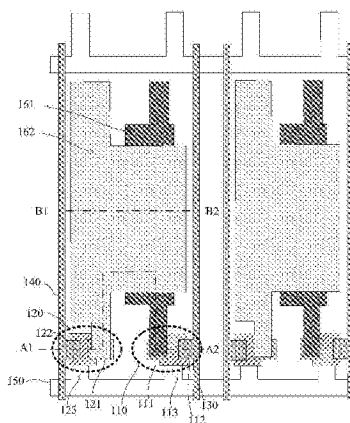
权利要求书2页 说明书6页 附图9页

(54) 发明名称

一种阵列基板、显示面板以及阵列基板的制作方法

(57) 摘要

本发明公开了一种阵列基板、显示面板以及阵列基板的制作方法。该阵列基板,包括:多个像素单元;每个像素单元两侧分别设置有第一数据线和第二数据线;每个所述像素单元包括第一薄膜晶体管、第二薄膜晶体管、透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层;其中,所述第一薄膜晶体管的输出端与所述透明参考层电连接,输入端与对应的所述第一数据线电连接,控制端与对应的所述扫描线电连接;所述第二薄膜晶体管的输出端与所述非透明形变层电连接,输入端与对应的所述第二数据线电连接,控制端与对应的所述扫描线电连接。利用本发明所述的阵列基板制作的显示面板结构简单,生产成本低。



1. 一种阵列基板,其特征在于,包括:
多个像素单元;
每个像素单元两侧分别设置有第一数据线和第二数据线;
每个所述像素单元包括第一薄膜晶体管、第二薄膜晶体管、透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层;
其中,所述第一薄膜晶体管的输出端与所述透明参考层电连接,输入端与对应的所述第一数据线电连接,控制端与对应的扫描线电连接;所述第二薄膜晶体管的输出端与所述非透明形变层电连接,输入端与对应的所述第二数据线电连接,控制端与对应的所述扫描线电连接;所述非透明形变层根据其与所述透明参考层的电压差发生弹性形变,以改变所述非透明形变层对所述透明参考层的覆盖面积。
2. 根据权利要求1所述的阵列基板,其特征在于,在所述第一薄膜晶体管、所述第二薄膜晶体管以及第一数据线和第二数据线所在膜层与所述透明参考层之间还设置有绝缘层;所述第一薄膜晶体管的输出端通过绝缘层过孔与所述透明参考层电连接,所述第二薄膜晶体管的输出端通过绝缘层过孔与所述非透明形变层电连接。
3. 根据权利要求1所述的阵列基板,其特征在于,在所述第一薄膜晶体管、所述第二薄膜晶体管以及第一数据线和第二数据线所在膜层与所述透明参考层之间还设置有平坦化层;所述第一薄膜晶体管的输出端通过平坦化层过孔与所述透明参考层电连接,所述第二薄膜晶体管的输出端通过平坦化层过孔与所述非透明形变层电连接。
4. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括:
保护层,所述保护层覆盖所述非透明形变层的部分区域,用于将所述非透明形变层固定于所述阵列基板上。
5. 根据权利要求4所述的阵列基板,其特征在于,所述阵列基板还包括:
多条参考电位线,所述透明参考层和所述非透明形变层与所述参考电位线绝缘且部分交叠,或所述透明参考层和所述保护层与所述参考电位线绝缘且部分交叠。
6. 根据权利要求5所述的阵列基板,其特征在于,所述参考电位线与所述扫描线在同一制作工艺中,由同种材料制成。
7. 根据权利要求4所述的阵列基板,其特征在于,所述保护层为金属材料。
8. 一种显示面板,其特征在于,包括:
彩膜基板以及权利要求1-7中任一所述的阵列基板,所述阵列基板与所述彩膜基板相对设置。
9. 根据权利要求8所述显示面板,其特征在于,还包括:
支撑部件,所述支撑部件位于所述阵列基板与所述彩膜基板之间,当所述非透明形变层发生最大形变时,所述支撑部件的厚度大于所述形变层最高点与所述阵列基板近邻彩膜基板一侧的距离。
10. 根据权利要求9所述显示面板,其特征在于,还包括:
设置于所述彩膜基板背离所述阵列基板一侧的防静电透明导电层。
11. 一种阵列基板的制作方法,其特征在于,包括:
形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线;

在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层；

其中,所述第一薄膜晶体管的输出端与所述透明参考层电连接,输入端与对应的所述第一数据线电连接,控制端与对应的扫描线电连接;所述第二薄膜晶体管的输出端与所述非透明形变层电连接,输入端与对应的所述第二数据线电连接,控制端与对应的所述扫描线电连接;所述非透明形变层根据其与所述透明参考层的电压差发生弹性形变,以改变所述非透明形变层对所述透明参考层的覆盖面积。

12. 根据权利要求 11 所述的方法,其特征在于,在形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线之后,在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层之前,还包括:

在所述第一薄膜晶体管、所述第二薄膜晶体管以及第一数据线和第二数据线所在膜层上方形成绝缘层,并形成绝缘层过孔暴露所述第一薄膜晶体管的输出端和所述第二薄膜晶体管的输出端;所述第一薄膜晶体管的输出端通过绝缘层过孔与所述透明参考层电连接,所述第二薄膜晶体管的输出端通过绝缘层过孔与所述非透明形变层电连接。

13. 根据权利要求 11 所述的方法,其特征在于,在形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线之后,在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层之前,还包括:

在所述第一薄膜晶体管、所述第二薄膜晶体管以及第一数据线和第二数据线所在膜层上方形成平坦化层,并形成平坦化层过孔暴露所述第一薄膜晶体管的输出端和所述第二薄膜晶体管的输出端;所述第一薄膜晶体管的输出端通过平坦化层过孔与所述透明参考层电连接,所述第二薄膜晶体管的输出端通过平坦化层过孔与所述非透明形变层电连接。

14. 根据权利要求 11 所述的方法,其特征在于,在形成所述非透明形变层之后,还包括:

形成保护层,所述保护层覆盖所述非透明形变层的部分区域,用于将所述非透明形变层固定于所述阵列基板上。

15. 根据权利要求 14 所述的方法,其特征在于,还包括:

形成多条参考电位线,所述透明参考层和所述非透明形变层与所述参考电位线绝缘且部分交叠,或者所述透明参考层和和所述保护层与所述参考电位线绝缘且部分交叠。

一种阵列基板、显示面板以及阵列基板的制作方法

技术领域

[0001] 本发明实施例涉及显示技术领域,尤其涉及一种阵列基板、显示面板以及阵列基板的制作方法。

背景技术

[0002] 显示装置由于具有能够将信息直观地展现给人们,使得人与人之间信息的传递与交流更加方便快捷的优点,广泛应用于人们的工作生活中。

[0003] 随着显示技术的不断发展,显示装置从诞生至今经历了显示画面从黑白到彩色,从模糊到清晰,从体积庞大厚重到轻薄的发展历程,显示装置的性能也在不断地提升。但当今主流的各种显示装置,例如LCD(Liquid Crystal Display)液晶显示器等,还是普遍存在结构复杂、制作工艺繁琐以及成本高等问题,

发明内容

[0004] 本发明提供一种阵列基板、显示面板以及阵列基板的制作方法,以解决现有技术中显示装置结构复杂、制备工艺繁琐以及成本高的问题。

[0005] 第一方面,本发明实施例提供了一种阵列基板,包括:

[0006] 多个像素单元;

[0007] 每个像素单元两侧分别设置有第一数据线和第二数据线;

[0008] 每个所述像素单元包括第一薄膜晶体管、第二薄膜晶体管、透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层;

[0009] 其中,所述第一薄膜晶体管的输出端与所述透明参考层电连接,输入端与对应的所述第一数据线电连接,控制端与对应的扫描线电连接;所述第二薄膜晶体管的输出端与所述非透明形变层电连接,输入端与对应的所述第二数据线电连接,控制端与对应的所述扫描线电连接;所述非透明形变层根据其与所述透明参考层的电压差发生弹性形变,以改变所述非透明形变层对所述透明参考层的覆盖面积。

[0010] 第二方面,本发明实施例还提供了一种显示面板,包括:

[0011] 彩膜基板以及第一方面任一所述的阵列基板,所述阵列基板与所述彩膜基板相对设置。

[0012] 第三方面,本发明实施例还提供了一种阵列基板的制作方法,包括:

[0013] 形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线;

[0014] 在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层;

[0015] 其中,所述第一薄膜晶体管的输出端与所述透明参考层电连接,输入端与对应的所述第一数据线电连接,控制端与对应的扫描线电连接;所述第二薄膜晶体管的输出端与所述非透明形变层电连接,输入端与对应的所述第二数据线电连接,控制端与对应的所述

扫描线电连接；所述非透明形变层根据其与所述透明参考层的电压差发生弹性形变，以改变所述非透明形变层对所述透明参考层的覆盖面积。

[0016] 本发明通过在阵列基板的每个像素单元中设置非透明形变层以及透明参考层，通过第一数据线、第二数据线以及扫描线共同控制所述非透明形变层以及透明参考层的电压，从而控制所述形变层发生不同程度的形变，以此达到控制阵列基板出光率的目的，这样无需液晶材料即可对实现图像显示的控制，相对于现有技术中的显示装置来说结构简单，不仅简化了生产工艺，还降低了生产成本。

附图说明

- [0017] 图 1 为本发明实施例提供的一种阵列基板的俯视结构示意图；
[0018] 图 2 为本发明实施例提供的沿图 1 中 A1-A2 方向的剖面结构示意图；
[0019] 图 3 为本发明实施例提供的沿图 1 中 B1-B2 方向的剖面结构示意图；
[0020] 图 4 为本发明实施例提供的又一种阵列基板的俯视结构示意图；
[0021] 图 5 为本发明实施例提供的沿图 4 中 D1-D2 方向的剖面结构示意图；
[0022] 图 6 为本发明实施例提供的沿图 4 中 E1-E2 方向的剖面结构示意图；
[0023] 图 7 为本发明实施例提供的又一种阵列基板的结构示意图；
[0024] 图 8 为本发明实施例提供的又一种阵列基板的俯视结构示意图；
[0025] 图 9 为图 8 所示的阵列基板的原理示意图；
[0026] 图 10 为本发明实施例提供的又一种阵列基板的俯视结构示意图；
[0027] 图 11 为本发明实施例提供的一种显示面板的结构示意图；
[0028] 图 12 为本发明实施例提供的阵列基板的制作方法的流程示意图。

具体实施方式

[0029] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释本发明，而非对本发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与本发明相关的部分而非全部结构。

[0030] 图 1 为本发明实施例提供的一种阵列基板的俯视结构示意图，图 2 为本发明实施例提供的沿图 1 中 A1-A2 方向的剖面结构示意图，图 3 为本发明实施例提供的沿图 1 中 B1-B2 方向的剖面结构示意图。如图 1-图 3 所示，本发明实施例提供的阵列基板，主要包括以下结构：

[0031] 多个像素单元（图中未标出）、第一数据线 130、第二数据线 140 和扫描线 150。

[0032] 其中，每个所述像素单元包括：第一薄膜晶体管 110、第二薄膜晶体管 120、透明参考层 161 以及位于所述透明参考层 161 上方且与所述透明参考层 161 绝缘的非透明形变层 162；所述第一数据线 130 与第二数据线 140 设置在每个所述像素单元的两侧，具体地可以是每个像素单元分别对应设置一条第一数据线 130 和一条第二数据线 140。

[0033] 其中，第一薄膜晶体管 110 的输出端 111 与透明参考层 161 电连接，输入端 112 与对应的第一数据线 130 电连接，控制端 113 与对应的扫描线 150 电连接；第二薄膜晶体管的输出端 121 与非透明形变层 162 电连接，输入端 122 与对应的第二数据线 140 电连接，控制端 123 与对应的扫描线 150 电连接；非透明形变层 162 根据其与所述透明参考层 161 的电压差

发生弹性形变,以改变非透明形变层 162 对透明参考层 161 的覆盖面积。如图 1 所示,相邻两个像素单元之间间隔一第一数据线 130 和一第二数据线 140,每个像素单元分别由其两侧的第一数据线 130 和第二数据线 140 控制。

[0034] 本实施例提供的阵列基板的工作原理如下:

[0035] 参见图 1,扫描线 150 为每行的第一薄膜晶体管 110 的控制端 113 以及第二薄膜晶体管 120 的控制端 123 提供扫描信号,使该行的第一薄膜晶体管 110 以及第二薄膜晶体管 120 打开。第一数据线 130 向第一薄膜晶体管 110 的输入端 112,第二数据线 140 向第二薄膜晶体管 120 的输入端 122 提供数据信号;由于所述第一薄膜晶体管 110 的输出端 111 与透明参考层 161 电连接,第二薄膜晶体管 120 的输出端 121 与非透明形变层 162 电连接,所以通过第一数据线 130 和第二数据线 140 输入的数据信号控制所述透明参考层 161 与所述非透明形变层 162 之间的电压差;通过非透明形变层 162 的电压以及透明参考层 161 的电压的极性和电压值的大小控制非透明形变层 162 形变与否以及形变的程度。具体的,例如当第一数据线 130 和第二数据线 140 输入的数据信号极性相同时,所述透明参考层 161 与所述非透明形变层 162 的极性相同,非透明形变层 162 发生向上翻转的弹性形变(如图 2 或图 3 中虚线所示),光线能够通过。通过第一数据线 130 和第二数据线 140 输入的数据信号控制非透明形变层 162 的电压以及透明参考层 161 之间的电压差,控制非透明形变层 162 向上翻转程度,从而控制光线的通过率。当第一数据线 130 和第二数据线 140 输入的数据信号极性相反时,所述透明参考层 161 与所述非透明形变层 162 的极性相反,非透明形变层 162 不发生形变,完全覆盖在绝缘层表面,光线不能通过,因此,本发明实施例提供的阵列基板可实现对光线透过率的调节。

[0036] 本发明实施例通过在阵列基板的每个像素单元中设置非透明形变层 162 以及透明参考层 161,通过第一数据线 130、第二数据线 140 以及扫描线 150 共同控制非透明形变层 162 以及透明参考层 161 的电压,控制非透明形变层 162 与透明参考层 161 二者之间的电压差以及二者各自的电压极性,进而能够控制非透明形变层 162 的形变程度,非透明形变层 162 对透明参考层 161 的覆盖面积随形变程度而变化,以此控制光线的透过率,实现不同的灰度的图像显示,相对于现有技术中的显示器结构简单,不仅简化了生产工艺,还降低了生产成本。

[0037] 优选的,参见图 2,上述实施例提供的阵列基板,在第一薄膜晶体管 110、第二薄膜晶体管 120 以及第一数据线和第二数据线所在膜层与所述透明参考层 161 之间还设置有绝缘层 170;第一薄膜晶体管的输出端 111 通过绝缘层过孔 171 与透明参考层 161 电连接,第二薄膜晶体管的输出端 121 通过绝缘层过孔 171 与非透明形变层 162 电连接。

[0038] 进一步的,优选的,所述绝缘层 170 设置为平坦化层 170,第一薄膜晶体管的输出端 111 通过平坦化层过孔 171 与透明参考层 161 电连接,第二薄膜晶体管的输出端 121 通过平坦化层过孔 171 与非透明形变层 162 电连接。平坦层 170 可以使得透明参考层 161 处于平坦的平面上,从而透明参考层 161 与非透明形变层 162 之间的相对距离大小在水平方向上分布更均匀,从而位于平坦层上的透明参考层 161 以及位于透明参考层 161 上并与透明参考层 161 绝缘的非透明形变层 162 之间的电压分布更加均匀,可以更有效地控制非透明形变层 162 进行形变。

[0039] 图 4 为本发明实施例提供的又一种阵列基板的俯视结构示意图,图 5 为本发明实

施例提供的沿图 4 中 D1-D2 方向的剖面结构示意图,图 6 为本发明实施例提供的沿图 4 中 E1-E2 方向的剖面结构示意图。需要说明的是,为描述方便,以下各实施例中与上述实施例相同的结构仍然沿用相同的附图标记。参见图 4、图 5 以及图 6,所述阵列基板包括:多个像素单元,每个所述像素单元包括第一薄膜晶体管 110、第二薄膜晶体管 120、透明参考层 161 以及位于所述透明参考层 161 上方且与所述透明参考层 161 绝缘的非透明形变层 162;分别设置在每个像素单元两侧的第一数据线 130 和第二数据线 140。其中,第一薄膜晶体管 110 的输出端 111 与透明参考层 161 电连接,输入端 112 与对应的第一数据线 130 电连接,控制端 113 与对应的扫描线 150 电连接;第二薄膜晶体管 120 的输出端 121 与非透明形变层 162 电连接,输入端 122 与对应的第二数据线 140 电连接,控制端 123 与对应的扫描线 150 电连接。

[0040] 与上述实施例不同的是,图 4、图 5 以及图 6 所示的阵列基板还包括:

[0041] 保护层 180,所述保护层 180 覆盖所述非透明形变层 162 的部分区域,用于将所述非透明形变层 162 固定于所述阵列基板上。使得所述非透明形变层 162 与所述阵列基板连接更加稳固,防止非透明形变层 162 从所述阵列基板上脱离。可选的,所述保护层 180 还可以是将所述非透明形变层 162 与所述第二薄膜晶体管 120 的输出端 121 电连接处同样进行覆盖,这样设置的好处是,可以使得非透明形变层 162 在发生形变时,仍能够保证所述非透明形变层 162 和第二薄膜晶体管的输出端 121 有效地实现电连接。可选的,保护层 180 可以为粘性高的非金属材料,还可以为导电的金属材料,例如铜、铝等。

[0042] 可选的,参见图 7,当所述保护层 180 为金属材料时,所述非透明形变层 162 可以是所述保护层 180 与所述第二薄膜晶体管 120 的输出端 121 实现电连接。

[0043] 图 8 为本发明实施例提供的又一种阵列基板的俯视结构示意图,图 9 为图 8 所示阵列基板的原理示意图。参见图 8 和图 9,上述实施例中阵列基板包括:多个像素单元,每个所述像素单元包括第一薄膜晶体管 110、第二薄膜晶体管 120、透明参考层 161 及位于所述透明参考层 161 上方且与所述透明参考层 161 绝缘的非透明形变层 162;分别设置在每个像素单元两侧的第一数据线 130 和第二数据线 140;以及扫描线 150。

[0044] 与上述实施例不同的是,图 8 和图 9 所示的阵列基板还可以包括:

[0045] 多条参考电位线 190,可以是所述透明参考层 161 和所述非透明形变层 162 与所述参考电位线 190 绝缘且部分交叠。透明参考层 161 和非透明形变层 162 分别与参考电位线 190 形成电容 C1 和 C2,以维持透明参考层 161 的电压以及非透明形变层 162 上的电压,从而上述电压可持续保持到下次更新画面。

[0046] 图 10 为本发明实施例提供的又一种阵列基板的俯视结构示意图,如图 10 所示,所述阵列基板包括:多个像素单元,每个所述像素单元包括第一薄膜晶体管 110、第二薄膜晶体管 120、透明参考层 161 以及位于所述透明参考层 161 上方且与所述透明参考层 161 绝缘的非透明形变层 162;分别设置在每个像素单元两侧的第一数据线 130 和第二数据线 140;扫描线 150;覆盖所述非透明形变层 162 部分区域的保护层 180;以及参考电位线 190。

[0047] 与上述实施例不同的是,所述透明参考层 161 和所述保护层 180 分别与所述参考电位线 190 绝缘且部分交叠,保护层 180 与非透明形变层 162 电连接。本发明实施例提供的阵列基板的工作原理同上所述,当阵列基板处于工作状态时,透明参考层 161 与参考电位线 190 形成电容,以维持透明参考层 161 的电压;非透明形变层 162 通过保护层 180 与参

考电位线 190 形成电容,以维持非透明形变层 162 上的电压,从而在透明参考层 161 和非透明形变层 162 之间形成电压差。

[0048] 需要说明的是,上述第一薄膜晶体管 110 以及第二薄膜晶体管 120 可为 a-Si 非晶硅结构、低温多晶硅结构,或氧化物半导体结构。

[0049] 进一步的,在上述实施例的基础上,优选的,参考电位线 190 与扫描线 150 在同一制作工艺中,由同种材料制成,这样设计的好处是在阵列基板的生产过程中,可以减少工艺步骤,只需要同一步骤就可以实现参考电位线 190 与扫描线 150 的制作,减少了生产成本。

[0050] 图 11 为本发明实施例提供的一种显示面板的结构示意图。如图 11 所示,本发明实施例提供的一种显示面板,包括:

[0051] 彩膜基板 11 以及上述实施例中任一的阵列基板 12,阵列基板 12 与彩膜基板 11 相对设置。

[0052] 进一步的,显示面板还包括:

[0053] 支撑部件 13,支撑部件 13 位于阵列基板与彩膜基板 11 之间,当非透明形变层 162 发生最大形变时,支撑部件 13 的厚度大于形变层最高点与阵列基板 12 近邻彩膜基板 11 一侧的距离。支撑部件 13 的形状可以为圆柱结构、或立方体结构、或球体结构、或椎体结构、或棱台结构,在此不作具体限定。

[0054] 需要说明的是,本发明实施例提供的显示面板还可以是包括其他用于支持显示面板正常工作的器件,本发明实施例提供的显示面板由于采用了上述阵列基板 12,因此同样具有上述阵列基板 12 的有益效果。

[0055] 优选的,上述实施例中显示面板,还包括:

[0056] 设置于彩膜基板 11 背离阵列基板 12 一侧的防静电透明导电层(图中未示出),用于防止静电。防静电透明导电层可以为 ITO(Indium Tin Oxide,氧化铟锡)层。

[0057] 图 12 为本发明实施例提供的阵列基板的制作方法的流程示意图。如图 12 所示,本实施例提供的阵列基板的制作方法,主要包括以下步骤:

[0058] S11:形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线。

[0059] S12:在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层。

[0060] 其中,所述第一薄膜晶体管的输出端与所述透明参考层电连接,输入端与对应的所述第一数据线电连接,控制端与对应的扫描线电连接;所述第二薄膜晶体管的输出端与所述非透明形变层电连接,输入端与对应的所述第二数据线电连接,控制端与对应的所述扫描线电连接;所述非透明形变层根据其与所述透明参考层的电压差发生弹性形变,以改变所述非透明形变层对所述透明参考层的覆盖面积。

[0061] 可选的,在形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线之后,在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层之前,还可以包括:

[0062] 在所述第一薄膜晶体管、所述第二薄膜晶体管以及第一数据线和第二数据线所在膜层上方形成绝缘层,并形成绝缘层过孔暴露所述第一薄膜晶体管的输出端和所述第二薄

膜晶体管的输出端；所述第一薄膜晶体管的输出端通过绝缘层过孔与所述透明参考层电连接，所述第二薄膜晶体管的输出端通过绝缘层过孔与所述非透明形变层电连接。

[0063] 优选的，上述实施例中，在形成多个像素单元中每个像素单元的第一薄膜晶体管、第二薄膜晶体管、以及位于每个像素单元两侧的第一数据线和第二数据线之后，在每个像素单元中依次形成透明参考层以及位于所述透明参考层上方且与所述透明参考层绝缘的非透明形变层之前，还可以包括：

[0064] 在所述第一薄膜晶体管、所述第二薄膜晶体管以及第一数据线和第二数据线所在膜层上方形成平坦化层，并形成平坦化层过孔暴露所述第一薄膜晶体管的输出端和所述第二薄膜晶体管的输出端；所述第一薄膜晶体管的输出端通过平坦化层过孔与所述透明参考层电连接，所述第二薄膜晶体管的输出端通过平坦化层过孔与所述非透明形变层电连接。

[0065] 可选的，上述实施例中，在形成所述非透明形变层之后，还可以包括：

[0066] 形成保护层，所述保护层覆盖所述非透明形变层的部分区域，用于将所述非透明形变层固定于所述阵列基板上。

[0067] 可选的，上述实施例中，还可以包括：

[0068] 形成多条参考电位线，所述透明参考层和所述非透明形变层与所述参考电位线绝缘且部分交叠，或者所述透明参考层和所述保护层与所述参考电位线绝缘且部分交叠。可选的，所述参考电位线可以是和扫描线同时形成，这样设计的好处是可以减少工艺步骤，提高生产效率。

[0069] 注意，上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解，本发明不限于这里所述的特定实施例，对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此，虽然通过以上实施例对本发明进行了较为详细的说明，但是本发明不仅仅限于以上实施例，在不脱离本发明构思的情况下，还可以包括更多其他等效实施例，而本发明的范围由所附的权利要求范围决定。

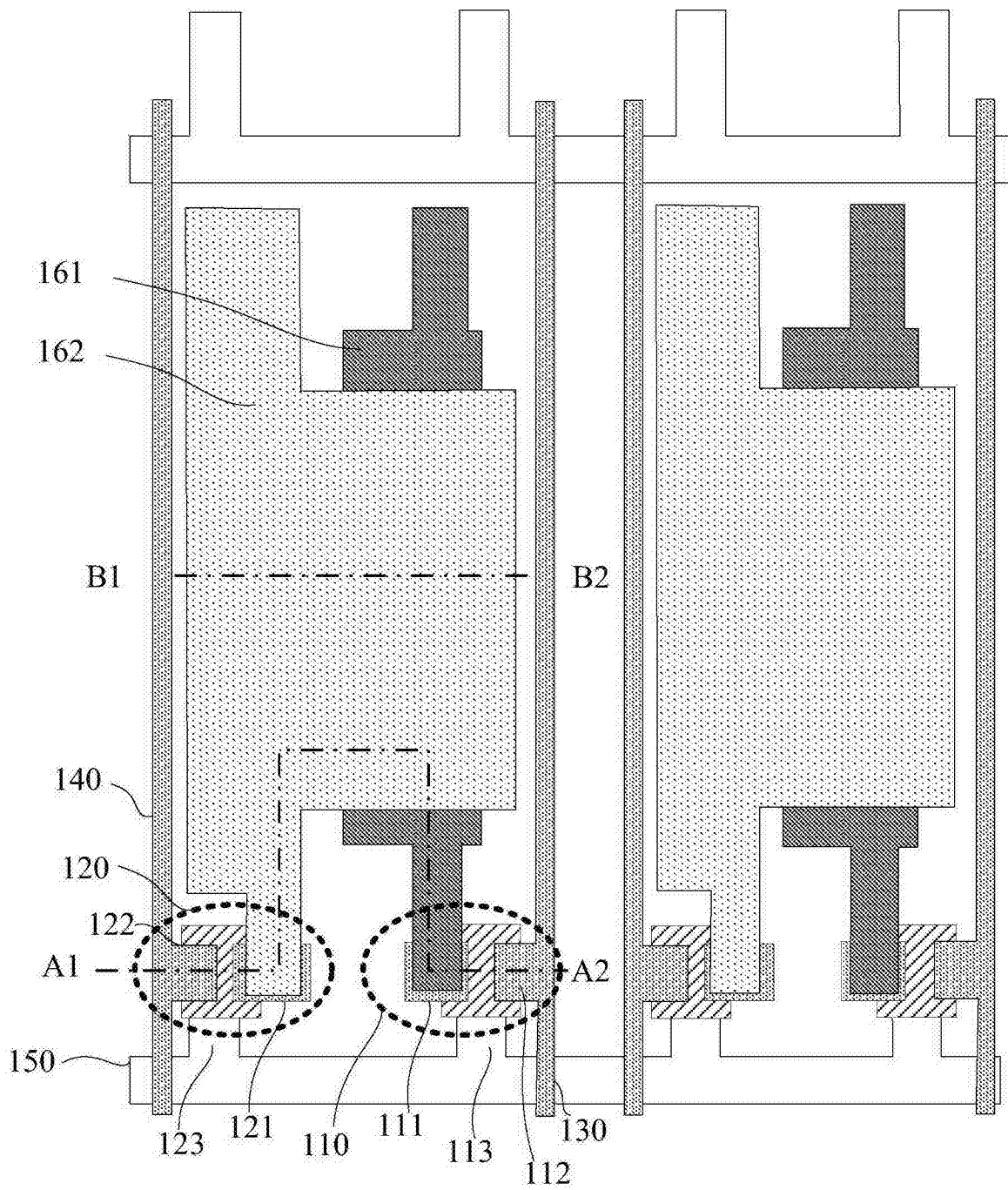


图 1

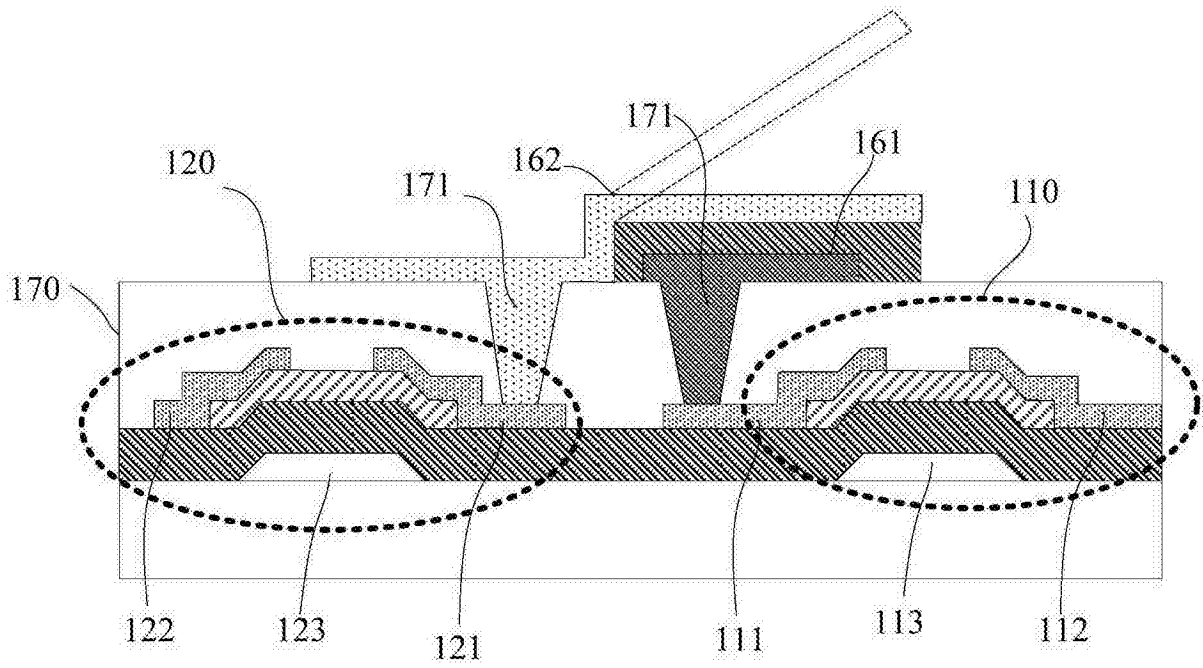


图 2

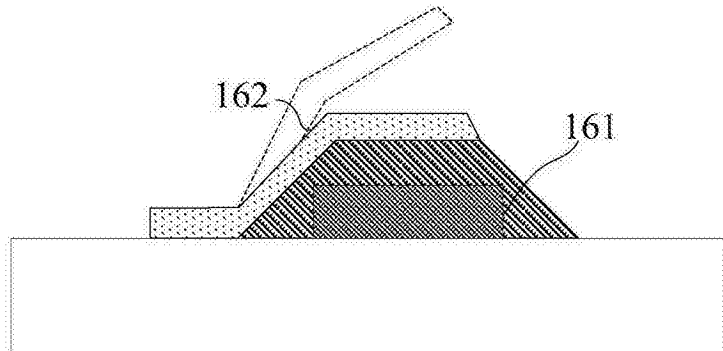


图 3

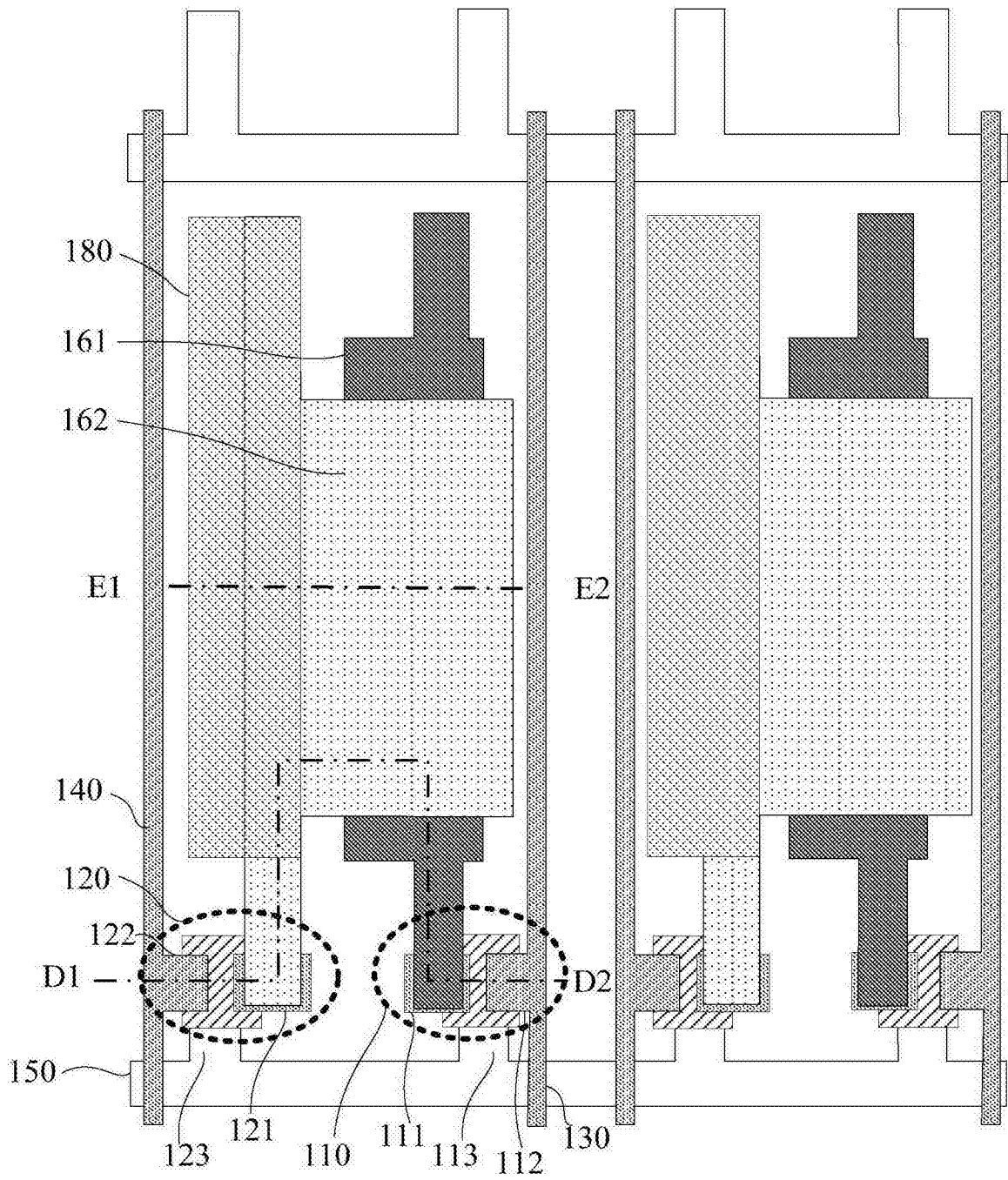


图 4

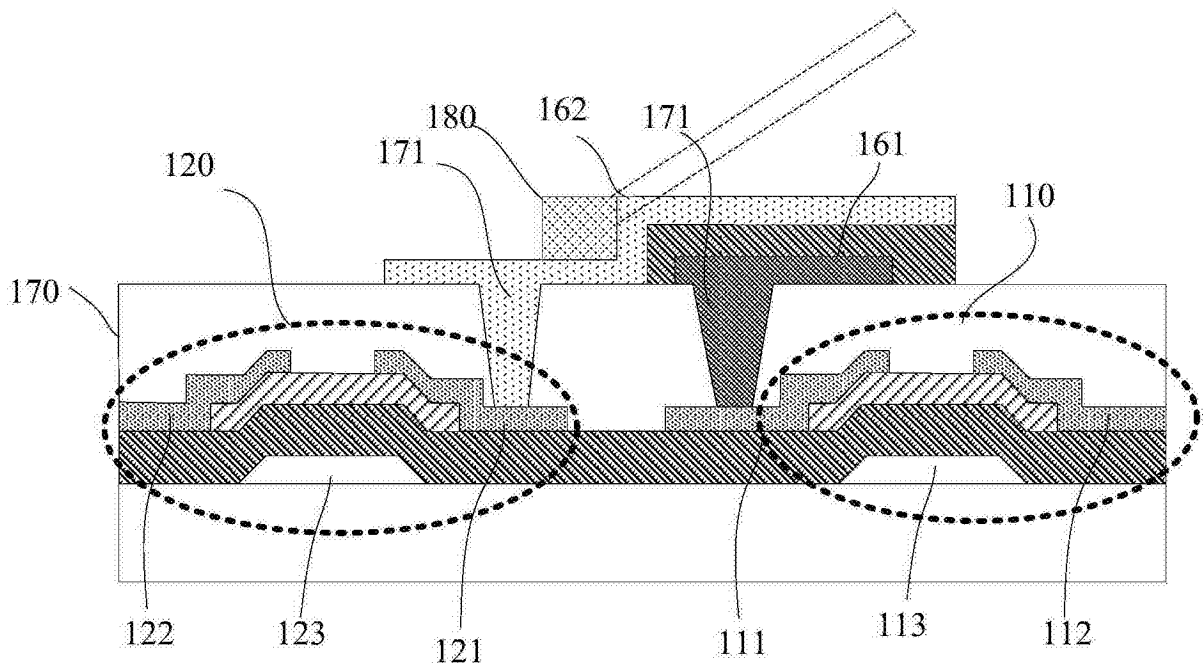


图 5

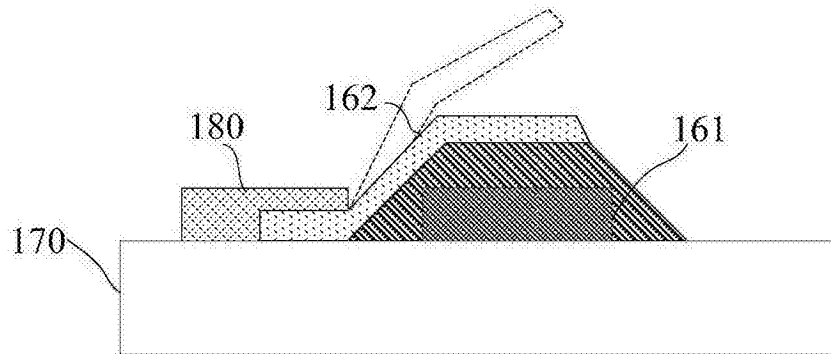


图 6

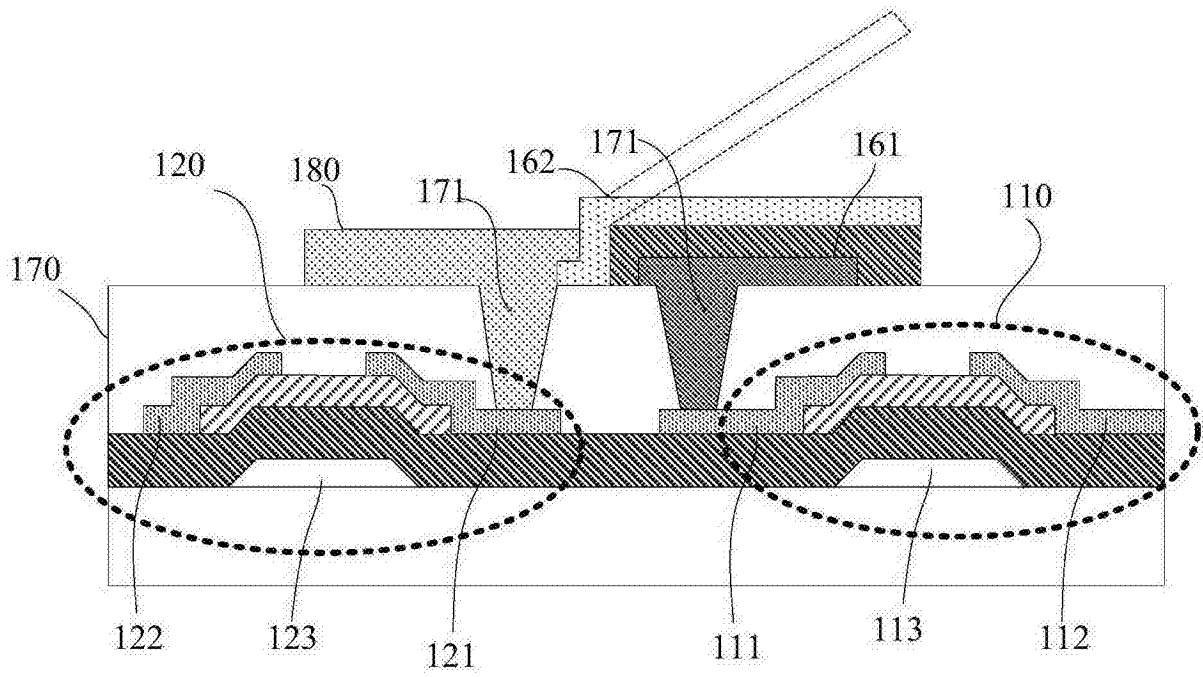


图 7

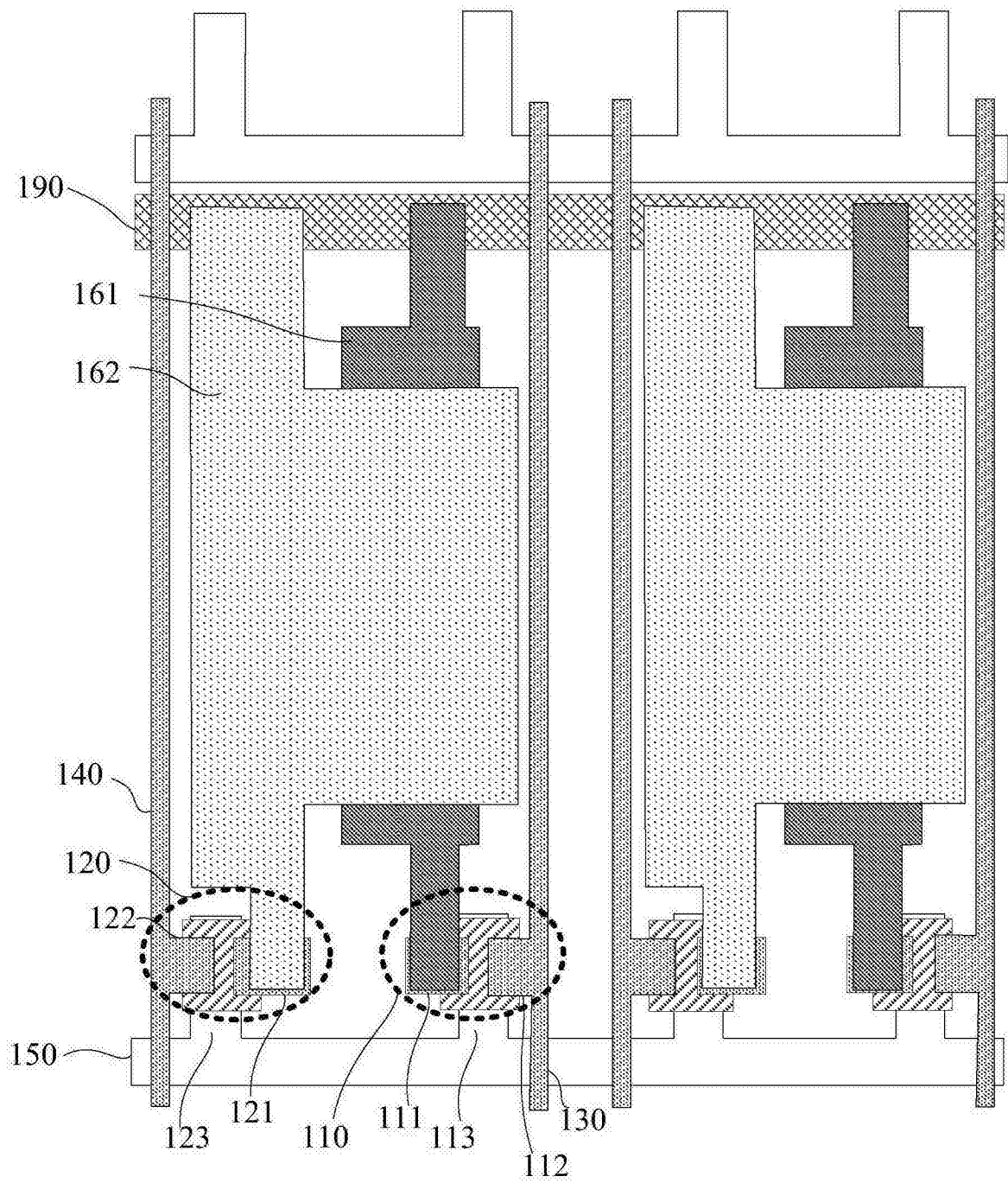


图 8

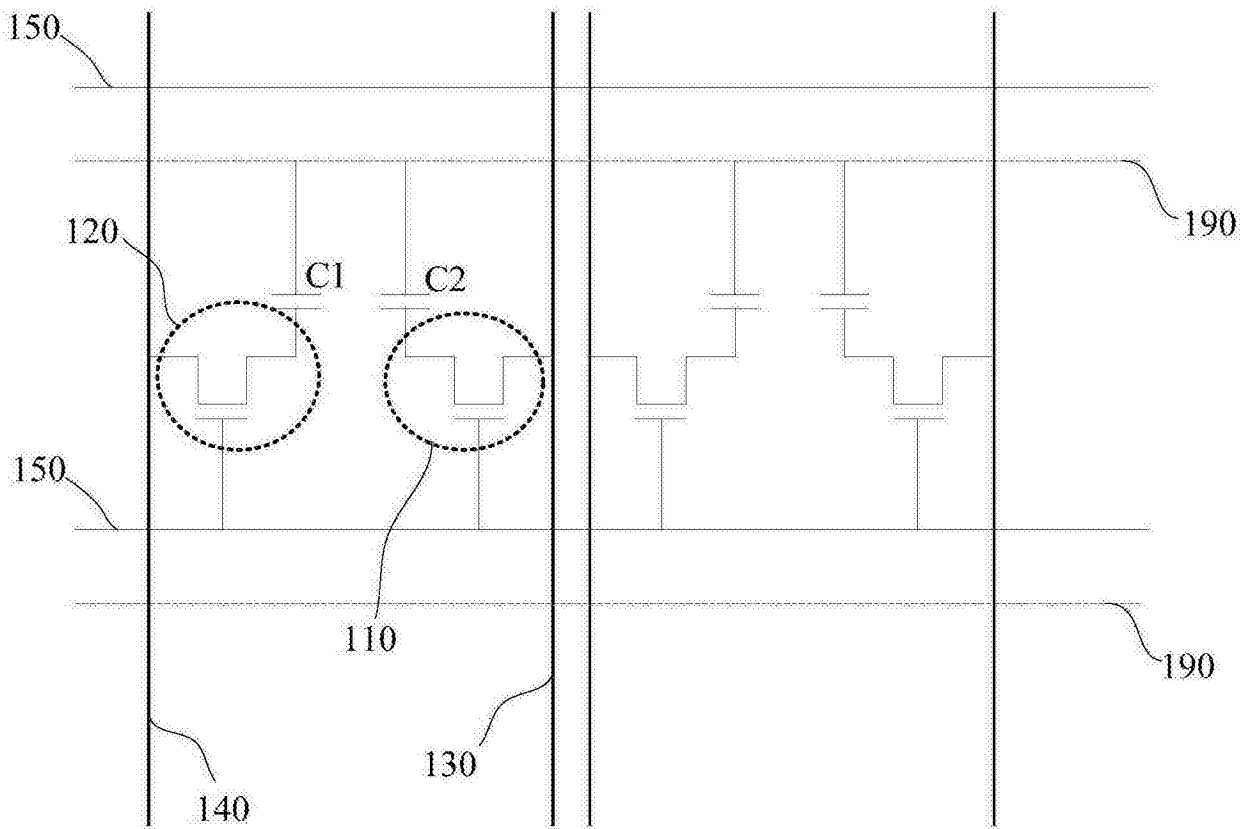


图 9

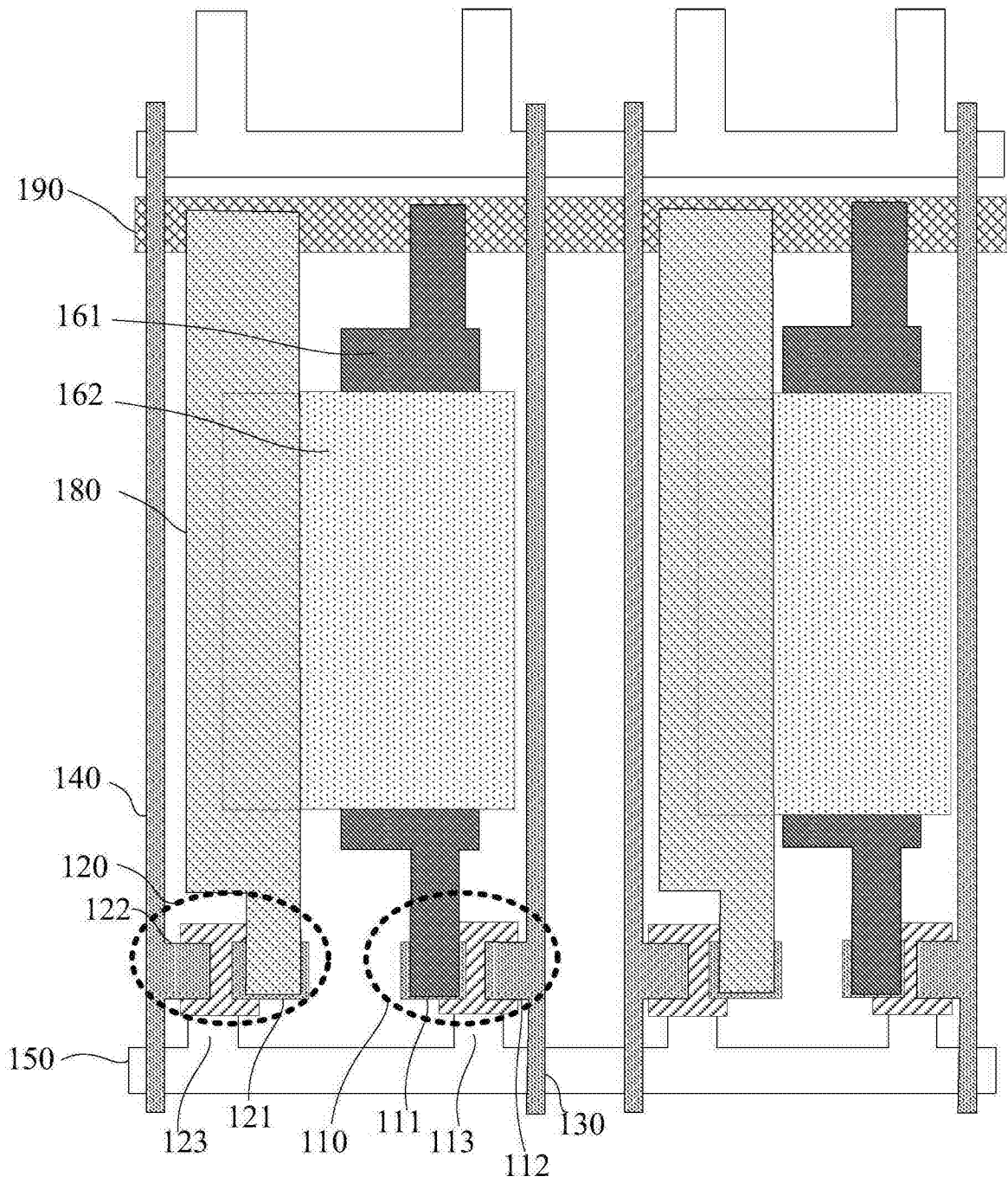


图 10

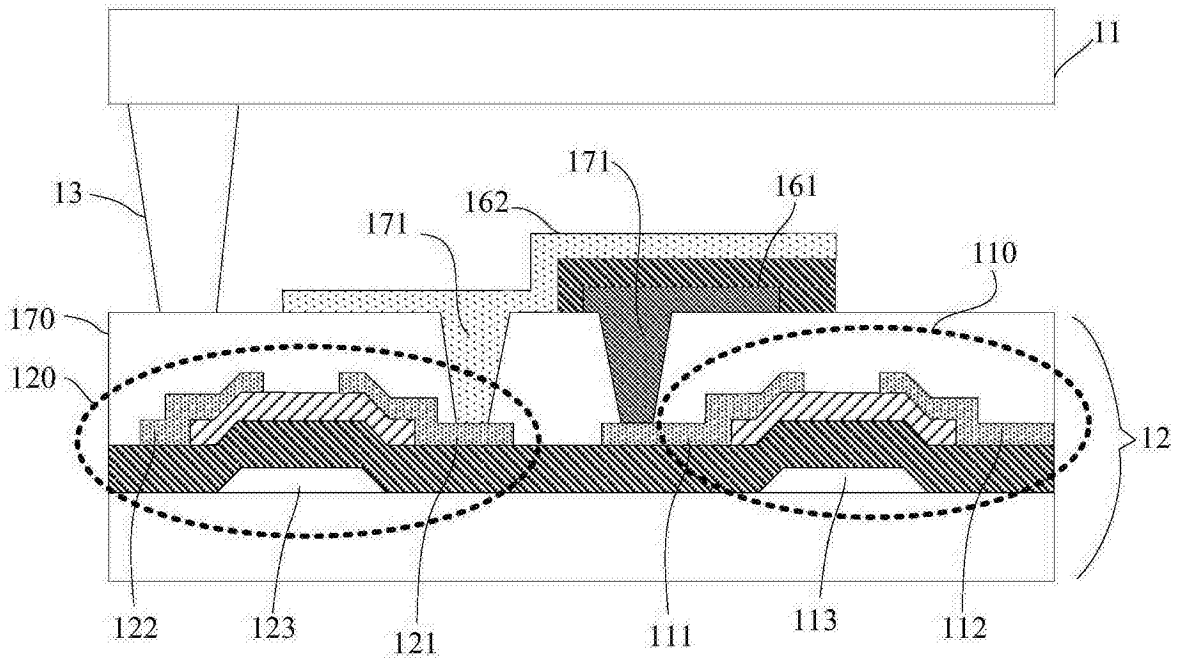


图 11

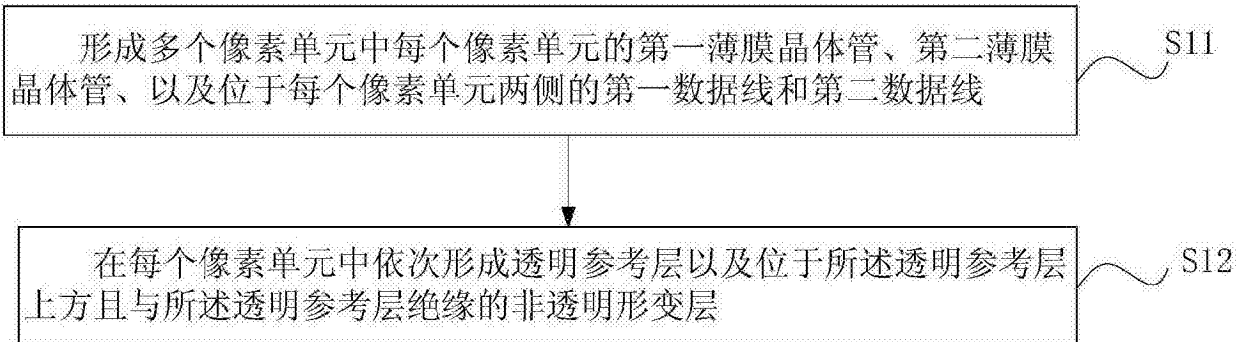


图 12