

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02013/076830

発行日 平成27年4月27日 (2015. 4. 27)

(43) 国際公開日 平成25年5月30日 (2013. 5. 30)

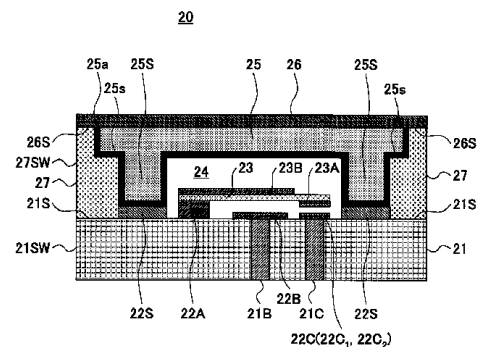
(51) Int.Cl.	F I	テーマコード (参考)
H01L 23/02 (2006.01)	H01L 23/02 C	3C081
H01L 23/10 (2006.01)	H01L 23/02 J	
B81B 7/02 (2006.01)	H01L 23/10 B	
B81B 3/00 (2006.01)	B81B 7/02	
B81C 3/00 (2006.01)	B81B 3/00	
審査請求 有 予備審査請求 未請求 (全 34 頁) 最終頁に続く		

出願番号	特願2013-545705 (P2013-545705)	(71) 出願人	000005223
(21) 国際出願番号	PCT/JP2011/076962		富士通株式会社
(22) 国際出願日	平成23年11月22日 (2011. 11. 22)		神奈川県川崎市中原区上小田中4丁目1番1号
(81) 指定国	AP (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN	(74) 代理人	100107766 弁理士 伊東 忠重
		(74) 代理人	100070150 弁理士 伊東 忠彦
		(74) 代理人	100192636 弁理士 加藤 隆夫
		(72) 発明者	島内 岳明 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		Fターム (参考)	3C081 AA11 BA30 BA43 BA48 BA53 BA54 BA72 CA05 CA15 CA30 CA32 CA42 DA22 EA23 EA24

(54) 【発明の名称】 電子部品およびその製造方法

(57) 【要約】

電子部品は、基板と、前記基板上に形成された素子と、前記基板上において前記素子を囲む側壁部材と、前記側壁部材上に配設され、前記側壁部材と共に、前記基板上において前記素子を囲む空間を画成する蓋部材と、前記側壁部材の外側に設けられ、前記側壁部材および蓋部材を前記基板の表面に接合し、前記空間を封止する封止部材と、を備える。



【特許請求の範囲】**【請求項 1】**

基板と、
前記基板上に形成された素子と、
前記基板上において前記素子を囲む側壁部材と、
前記側壁部材上に配設され、前記側壁部材と共に、前記基板上において前記素子を囲む空間を画成する蓋部材と、
前記側壁部材の外側に設けられ、前記側壁部材および蓋部材を前記基板の表面に接合し、前記空間を封止する封止部材と、
を備えたことを特徴とする電子部品。

10

【請求項 2】

前記基板は外周を側壁面で画成されており、前記封止部材は、前記基板の側壁面を延長した面に一致する側壁面により外周を画成されていることを特徴とする請求項 1 記載の電子部品。

【請求項 3】

前記蓋部材と前記側壁部材とは一体の部材よりなり、前記側壁部材は前記基板の表面において前記素子を囲むシールリングに接合されていることを特徴とする請求項 1 記載の電子部品。

【請求項 4】

前記蓋部材は平板状の部材であり、前記側壁部材上に接合されていることを特徴とする請求項 1 記載の電子部品。

20

【請求項 5】

前記側壁部材は、前記基板上において前記素子を囲むシールリングの一部を構成することを特徴とする請求項 4 記載の電子部品。

【請求項 6】

前記側壁部材は、前記蓋部材の外周を画成する側壁面から後退した位置にある側壁面により外周を画成され、前記蓋部材の側壁面と前記側壁部材の側壁面との間には段差部が形成され、前記段差部は前記封止部材により充填されていることを特徴とする請求項 1 記載の電子部品。

【請求項 7】

前記蓋部材は平板状の部材であって前記側壁部材上に接合されており、前記蓋部材上には、前記基板の外周に一致する形状の外周を有するシールド部材が形成されており、前記蓋部材は、前記シールド部材の外周を画成する側壁面から後退した位置にある側壁面により外周を画成され、前記側壁部材の外周を画成する側壁面は、前記シールド部材の外周を画成する側壁面および前記蓋部材の外周を画成する側壁面のいずれに対しても後退した位置に形成されて段差部を形成し、前記段差部は前記封止部材により充填されていることを特徴とする請求項 1 記載の電子部品。

30

【請求項 8】

前記蓋部材は平板状の部材であって前記側壁部材上に接合されており、前記蓋部材上には、前記基板の外周に一致する形状の外周を有するシールド部材が形成されており、前記側壁部材は、前記シールド部材の外周を画成する側壁面から後退した位置にある側壁面により外周を画成され、前記蓋部材の外周を画成する側壁面は、前記シールド部材の外周を画成する側壁面および前記側壁部材の外周を画成する側壁面のいずれに対しても後退した位置に形成されて段差部を形成し、前記段差部は前記封止部材により充填されていることを特徴とする請求項 1 記載の電子部品。

40

【請求項 9】

前記蓋部材および前記側壁部材は前記封止部材と、チタン層を含む密着層を介して接することを特徴とする請求項 1 記載の電子部品。

【請求項 10】

前記側壁部材は、前記基板上において前記素子を囲む金属よりなるシールリングと、前

50

記密着層を介して接合することを特徴とする請求項 9 記載の電子部品。

【請求項 1 1】

前記密着層は前記蓋部材のうち、前記空間において前記基板に対面する部分には形成されないことを特徴とする請求項 9 記載の電子部品。

【請求項 1 2】

前記素子は、可動部材を構成する電極を備えた可変容量素子であることを特徴とする請求項 1 1 記載の電子部品。

【請求項 1 3】

前記封止部材は、ハンダまたは樹脂であることを特徴とする請求項 1 記載の電子部品。

【請求項 1 4】

ウェハ上に複数の素子を行列状に形成する工程と、

前記複数の素子にそれぞれ対応した複数の蓋部材が行列状に形成され、それぞれの蓋部材が対応する素子を囲む側壁部を含み、また隣接する蓋部材どうしが溝部で相互に隔てられ、かつ隣接する蓋部材どうしが前記溝部を架橋する架橋部により相互に結合した状態で形成されたキャップ基板を作製する工程と、

前記キャップ基板を前記ウェハ上に、それぞれの蓋部材において側壁部が対応する素子を囲むように載置する工程と、

前記キャップ基板上に流動状態の封止層を担持したシールド基板を押圧し、前記溝部を介して、前記それぞれの素子を囲む側壁部の外側に圧入し、固化させることにより、前記シールド基板の下方において隣接する側壁部の間を封止部材で充填する工程と、

前記シールド基板、前記キャップ基板および前記ウェハを前記溝部に沿って切断し、前記複数の素子を個々の電子部品に分離させる工程と、

を含むことを特徴とする電子部品の製造方法。

【請求項 1 5】

前記ウェハ上に複数の素子を行列状に形成する工程は、前記ウェハの表面に、前記複数の素子を囲んで複数のシールリングを形成する工程を含み、

前記キャップ基板を載置する工程は、前記側壁部が、対応する素子を囲むシールリングに係合するように実行されることを特徴とする請求項 1 3 記載の電子部品の製造方法。

【請求項 1 6】

ウェハ上に複数の素子を行列状に形成する工程と、

前記ウェハ上に、前記複数の素子をそれぞれ囲むように、前記ウェハの表面から屹立する複数の側壁部材をシールリングとして形成する工程と、

前記複数の素子にそれぞれ対応した複数の蓋部材が行列状に形成され、隣接する蓋部材どうしが溝部で相互に隔てられ、かつ隣接する蓋部材どうしが前記溝部を架橋する架橋部により相互に結合した状態で形成されたキャップ基板を作製する工程と、

前記キャップ基板を前記ウェハ上に、それぞれの蓋部材が対応する素子を覆い、また対応する側壁部材に係合するように載置する工程と、

前記キャップ基板上に流動状態の封止層を担持したシールド基板を押圧し、前記溝部を介して、前記それぞれの素子を囲む側壁部材の外側に圧入し、固化させることにより、前記シールド基板の下方において隣接する側壁部材の間を封止部材で充填する工程と、

前記シールド基板、前記キャップ基板および前記ウェハを前記溝部に沿って切断し、前記複数の素子を個々の電子部品に分離させる工程と、

を含むことを特徴とする電子部品の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

以下に説明する実施形態は、電子部品およびその製造方法に関する。

【背景技術】

【0002】

ウェハレベルパッケージ技術は、半導体ウェハ上に形成された多数の素子を、半導体ウ

10

20

30

40

50

ェハを個々のチップに分割する前に一括して封止する技術であり、費用が安く、また得られる電子素子を大略、個々のチップのサイズに形成できることから、小型の半導体装置の製造に広く使われている。

【0003】

一方、最近では、ウェハ上に可動部を有するスイッチや容量可変キャパシタ、水晶振動子などの電子部品を一括して形成する試みがなされている。そこで、このような電子部品素子の製造においても、これらウェハ上に上記電子部品に対応して形成された電子部品素子を、ウェハレベルパッケージ技術により封止し、電子部品の小型化と製造費用の低減を図りたいとの要望がある。

【発明の開示】

10

【発明が解決しようとする課題】

【0004】

例えば電子部品が可動部を有するものである場合、電子部品に対応してウェハ上に形成された素子を封止しようとする、当該素子を覆う蓋部材をウェハ上に、前記蓋部材が前記ウェハ上において前記素子を囲む空間を画成するように封止するのが望ましい。

【0005】

例えば特許文献1においては素子がウェハ表面の凹部に形成され、蓋部材を前記ウェハの表面にロウ材を介して接合することにより、前記素子を封止する方法が開示されている。また特許文献2においては、蓋部材がウェハ上に素子を囲んで形成された外周壁部材の上面にロウ材層を介して接合され、これにより前記素子の封止がなされている。

20

【0006】

このように蓋部材をウェハ表面、あるいはウェハ表面上に形成された外周壁部材の上面にロウ材層を介して接合する場合には、ロウ材層を溶融させる必要があり、また溶融したロウ材層が基板表面や蓋部材表面の凹凸を吸収することで確実な封止が得られるように、蓋部材を軽く押圧するのが好ましい。しかし、溶融したロウ材層を圧迫すると、ロウ材が前記素子を囲む空間に流れ出す、あるいは押し出されてしまうおそれがある。流れ出したロウ材が素子に接触すると、電気的な不良を引き起こすのみならず、特に可動部を有する素子の場合、前記可動部の動作が妨げられてしまう。

【0007】

そこで、このような従来の構成では、前記空間の寸法を、このようなロウ材の流入を考慮して必要以上に大きく設定する必要があり、電子部品の寸法の増大を招いていた。

30

【特許文献1】特開平11-340350号公報

【特許文献2】特開2006-74291号公報

【課題を解決するための手段】

【0008】

一の側面によれば電子部品は、基板と、前記基板上に形成された素子と、前記基板上において前記素子を囲む側壁部材と、前記側壁部材上に配設され、前記側壁部材と共に、前記基板上において前記素子を囲む空間を画成する蓋部材と、前記側壁部材の外側に設けられ、前記側壁部材および蓋部材を前記基板の表面に接合し、前記空間を封止する封止部材と、を備える。

40

【0009】

他の側面によれば電子部品の製造方法は、ウェハ上に複数の素子を行列状に形成する工程と、前記複数の素子にそれぞれ対応した複数の蓋部材が行列状に形成され、それぞれの蓋部材が対応する素子を囲む側壁部を含み、また隣接する蓋部材どうしが溝部で相互に隔てられ、かつ隣接する蓋部材どうしが前記溝部を架橋する架橋部により相互に結合した状態で形成されたキャップ基板を作製する工程と、前記キャップ基板を前記ウェハ上に、それぞれの蓋部材において側壁部が対応する素子を囲むように載置する工程と、前記キャップ基板上に流動状態の封止層を担持したシールド基板を押圧し、前記溝部を介して、前記それぞれの素子を囲む側壁部の外側に圧入し、固化させることにより、前記シールド基板の下方において隣接する側壁部の間を封止部材で充填する工程と、前記シールド基板、前

50

記キャップ基板および前記ウェハを前記溝部に沿って切断し、前記複数の素子を個々の電子部品に分離させる工程と、を含む。

【0010】

他の側面によれば電子部品の製造方法は、ウェハ上に複数の素子を行列状に形成する工程と、前記ウェハ上に、前記複数の素子をそれぞれ囲むように、前記ウェハの表面から屹立する複数の側壁部材をシールリングとして形成する工程と、前記複数の素子にそれぞれ対応した複数の蓋部材が行列状に形成され、隣接する蓋部材どうしが溝部で相互に隔てられ、かつ隣接する蓋部材どうしが前記溝部を架橋する架橋部により相互に結合した状態で形成されたキャップ基板を作製する工程と、前記キャップ基板を前記ウェハ上に、それぞれの蓋部材が対応する素子を覆い、また対応する側壁部材に係合するように載置する工程と、前記キャップ基板上に流動状態の封止層を担持したシールド基板を押圧し、前記溝部を介して、前記それぞれの素子を囲む側壁部材の外側に圧入し、固化させることにより、前記シールド基板の下方において隣接する側壁部材の間を封止部材で充填する工程と、前記シールド基板、前記キャップ基板および前記ウェハを前記溝部に沿って切断し、前記複数の素子を個々の電子部品に分離させる工程と、を含む。

10

【発明の効果】

【0011】

基板上の素子を蓋部材および側壁部材で囲み、側壁部材の外側において当該側壁部材および蓋部材を封止部材により基板表面に結合し素子を封止することにより、封止部材の素子が形成されている空間へのはみ出しを回避することが可能となる。

20

【図面の簡単な説明】

【0012】

【図1】第1の実施形態によるMEMSスイッチの構成を示す断面図である。

【図2】図1のMEMSスイッチが多数形成されるウェハを示す平面図である。

【図3】図1のMEMSスイッチの本体部を示す斜視図である。

【図4A】図1のMEMSスイッチの第1の動作状態を示す図である。

【図4B】図1のMEMSスイッチの第2の動作状態を示す図である。

【図5A】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その1）である。

【図5B】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その2）である。

30

【図5C】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その3）である。

【図5D】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その4）である。

【図5E】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その5）である。

【図5F】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その6）である。

【図5G】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その7）である。

40

【図5H】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その8）である。

【図5I】図1のMEMSスイッチの本体部の形成工程を説明する工程断面図（その9）である。

【図6】第1の実施形態によるウェハレベルパッケージングの概要を示す分解斜視図である。

【図7】MEMSスイッチが形成されたウェハ表面を示す平面図である。

【図8A】キャップ基板の上面を示す平面図である。

【図8B】キャップ基板の下面を示す平面図である。

50

【図 9 A】第 1 の実施形態によるウェハレベルパッケージングを示す工程断面図（その 1）である。

【図 9 B】第 1 の実施形態によるウェハレベルパッケージングを示す工程断面図（その 2）である。

【図 9 C】第 1 の実施形態によるウェハレベルパッケージングを示す工程断面図（その 3）である。

【図 9 D】第 1 の実施形態によるウェハレベルパッケージングを示す工程断面図（その 4）である。

【図 10 A】第 1 の実施形態によるウェハレベルパッケージングを示す別の工程断面図（その 1）である。

10

【図 10 B】第 1 の実施形態によるウェハレベルパッケージングを示す別の工程断面図（その 2）である。

【図 10 C】第 1 の実施形態によるウェハレベルパッケージングを示す別の工程断面図（その 3）である。

【図 10 D】第 1 の実施形態によるウェハレベルパッケージングを示す別の工程断面図（その 4）である。

【図 11 A】第 1 の実施形態におけるキャップ基板の形成工程を示す断面図（その 1）である。

【図 11 B】第 1 の実施形態におけるキャップ基板の形成工程を示す断面図（その 2）である。

20

【図 11 C】第 1 の実施形態におけるキャップ基板の形成工程を示す断面図（その 3）である。

【図 11 D】第 1 の実施形態におけるキャップ基板の形成工程を示す断面図（その 4）である。

【図 11 E】第 1 の実施形態におけるキャップ基板の形成工程を示す断面図（その 5）である。

【図 12】第 1 の実施形態の一変形例による MEMS スイッチを示す断面図である。

【図 13】第 1 の実施形態の他の変形例による MEMS スイッチを示す断面図である。

【図 14】第 2 の実施形態による可変容量素子の構成を示す断面図である。

【図 15】図 14 の可変容量素子の本体部を示す斜視図である。

30

【図 16 A】図 14 の可変容量素子の第 1 の動作状態を示す図である。

【図 16 B】図 14 の可変容量素子の第 2 の動作状態を示す図である。

【図 16 C】図 14 の可変容量素子の等価回路図である。

【図 17 A】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 1）である。

【図 17 B】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 2）である。

【図 17 C】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 3）である。

【図 17 D】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 4）である。

40

【図 17 E】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 5）である。

【図 17 F】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 6）である。

【図 17 G】図 14 の可変容量素子の本体部の形成工程を説明する工程断面図（その 7）である。

【図 18 A】第 2 の実施形態におけるキャップ基板の形成工程を説明する工程断面図（その 1）である。

【図 18 B】第 2 の実施形態におけるキャップ基板の形成工程を説明する工程断面図（そ

50

の 2) である。

【図 19】第 2 の実施形態の一変形例による可変容量素子を示す断面図である。

【図 20】第 1 の実施形態の他の変形例による可変容量素子を示す断面図である。

【符号の説明】

【0013】

10 ウェハ

10A, 10B, 10C 素子領域

10L スクライブライン

20 MEMSスイッチ

21 基板

21A~21C, 21B₁, 21B₂ 貫通ビアプラグ

21S 基板表面

21SW 基板側壁面

22A 支柱

22B 駆動電極パターン

22C, 22C₁, 22C₂, 23A 接点

22D 電極パターン

22S シールリング

220, 420 直流電圧源

23 カンチレバー

23B 上部電極パターン

23W ボンディングワイヤ

24 作動空間

25 蓋部材

25S 側壁部材

25a 密着層

250 キャップ基板

250A, 250B 架橋部

250L スリット部

250V 空間

26 シールド層

26S シールド層下面

260 シールド基板

27 封止部材

27SW 封止部材側壁面

270 封止材層

31, 45 レジスト膜

31A, 31B, 45A, 45C レジスト開口部

【発明を実施するための最良の形態】

【0014】

[第 1 の実施形態]

[第 1 の実施形態]

図 1 は、第 1 の実施形態による電子部品 20 の例を示す断面図、図 2 は図 1 の電子部品 20 が切り出されるウェハ 10 を示す平面図である。

【0015】

まず図 2 の平面図を参照するに、前記ウェハ 10 は例えば正方形の平面形状を有しており、前記ウェハ 10 上には、前記電子部品 20 にそれぞれ対応する複数の電子部品要素 10A, 10B, 10C・・・が、スクライブライン 10L により隔てられて、行列状に形成されている。図 1 の電子部品 20 は、例えば前記ウェハ 10 上に形成された電子部品要素 10A, 10B, 10C・・・のいずれかを、前記スクライブライン 10L に沿ってダ

10

20

30

40

50

イシングすることにより得られたものである。前記ウェハは例えば低温焼成セラミック（L T C C）などより構成されるが、ガラスや樹脂、シリコン基板などより構成することも可能である。

【0016】

次に図1の断面図を参照するに、図示の例では電子部品20はMEMS（micro-electromechanical system）スイッチであり、低温焼成セラミックよりなり前記ウェハ10に対応する基板21上に形成されており、前記基板21の表面21S上には銅（Cu）などよりなる支柱22Aを介して、先端部に接点23Aを担持するカンチレバー23が形成されている。また前記基板21の表面21S上には、前記接点23Aに対応する接点22Cが形成され、さらに前記カンチレバー23を静電気力で駆動するために駆動電極パターン22Bが形成されている。後で説明するように、前記接点22Cは実際には二つの接点22C₁，22C₂より構成されており、前記カンチレバー23が駆動電極パターン22Bに吸引されて前記接点23Aが接点22C₁，22C₂にコンタクトした場合、例えば前記接点22C₁に入来した高周波信号が、前記接点23Aを導通して接点22C₂から出力される。以下における図1の断面図の説明では、前記接点22Cは前記接点22C₁，22C₂を包含するものとする。

【0017】

前記カンチレバー23は、例えばシリコン酸化膜などより形成され、その上に上部電極パターン23Bを担持している。そこで、前記駆動電極パターン22Bと上部電極パターン23Bの間に駆動電圧を印加することにより、前記カンチレバー23は、前記駆動電極パターン22Bと上部電極パターン23Bの間に生じた電磁力による駆動され、その結果、前記接点23Aが前記接点22Cにコンタクトしたり離れたりする。

【0018】

また図1の断面には図示されないが、前記基板21の表面21S上には、前記カンチレバー23上の上部電極パターン23Bにボンディングワイヤを介して給電するための電極パターン22Dが形成されている。図1のMEMSスイッチ20本体のより詳細な説明は、後で図3の斜視図を参照しながら行う。

【0019】

前記基板21中にはさらに、前記電極パターン22B，22Cにそれぞれ対応して貫通ビアプラグ21B，21Cがそれぞれ形成されている。図1の断面には図示されないが、同様な貫通ビアプラグが、前記基板21中に、前記電極パターン22Dに対応して形成されている。

【0020】

一例によれば、前記貫通ビアプラグ21B，21C、支柱22A、上部電極パターン23Bは例えば銅（Cu）より構成され、前記駆動電極パターン22B，接点22C，23Aは例えば金（Au）などの耐酸化性金属により構成される。

【0021】

さらに前記基板21の表面21S上には、前記支柱22Aおよび電極パターン22B，22D、カンチレバー23および接点22Cを連続的に囲んで、例えば金（Au）よりなる、あるいは金／チタン（Au／Ti）積層構造、あるいは金／クロム（Au／Cr）積層構造を有するシールリング22Sが環状に形成されている。

【0022】

前記シールリング22S上には、例えばシリコンよりなり、側壁部材25Sと蓋部材25Cとを一体的に有する蓋部材25が、前記基板21の上面21S上に、前記支柱22A、電極パターン22B～22Dおよびカンチレバー23、さらに前記接点22Cなどが収納される作動空間24を画成するように載置される。図示の実施形態では前記蓋部材25は、その上面、すなわち前記基板21とは反対の側の面を除いて全面に、例えば金／チタンあるいは金／クロム積層構造の密着層25aが形成されており、前記側壁部材25Sは、前記蓋部材25を前記基板21上に載置することにより、対応するシールリング22Sに、かかる密着層25aを介して接合されている。また前記蓋部材25には、その上面に

、例えば鉄ニッケル合金などよりなるシールド層 2 6 が接合されている。

【0023】

さらに前記側壁部材 2 5 S の外側には、前記基板 2 1 の上面 2 1 S と前記シールド層 2 6 の下面 2 6 S の間の空間を充填して、また前記側壁部材 2 5 S の側壁面を覆う密着層 2 5 a に接して、例えばスズビスマス系のはんだよりなる封止部材 2 7 が形成されている。図示の例では、前記側壁部材 2 5 S には、前記基板 2 1 の上面 2 1 S に対面する面 2 5 s よりなる段差部がさらに形成され、前記封止部材 2 7 は前記蓋部材 2 5 の側壁部材 2 5 S の側壁面のみならず、かかる段差部にも接合していることに注意すべきである。その結果、前記シールド層 2 6 および前記蓋部材 2 5 は前記封止部材 2 7 により、前記基板 2 1 の上面 2 1 S にしっかりと接合される。

10

【0024】

また本実施形態では、後で詳細に説明するように、ウェハレベルパッケージングに引き続き実行されるダイシング工程が行われる結果、前記封止部材 2 7 は、前記基板 2 1 の側壁面 2 1 S W を延長した側壁面 2 7 S W により画成されていることに注意すべきである。

【0025】

本実施形態によれば、前記封止部材 2 7 は、前記作動空間 2 4 から見て前記側壁部材 2 5 S の外側に形成されるため、例えば蓋部材 2 5 および基板 2 1 に対する接合、あるいは前記シールド層 2 6 および基板 2 1 に対する接合を促進すべく、例えば前記封止部材 2 7 が溶融した状態で前記蓋部材 2 5 を基板 2 1 に対して押圧しても、溶融した封止部材 2 7 が前記作動空間 2 4 に流入することはなく、前記シールリング 2 2 S と蓋部材 2 5 との間に直接に、また前記封止部材 2 7 を介しても、密接で強固な接合を実現でき、さらに前記作動空間 2 4 の大きさを必要以上に大きく設定する必要がないという、好ましい特徴を得ることが出来る。

20

【0026】

図 3 は、前記 MEMS スイッチ 2 0 の本体部を、前記蓋部材 2 5 およびシールド層 2 6 , 封止部材 2 7 を除去した状態でより詳細に示す斜視図である。

【0027】

図 3 を参照するに、前記基板 2 1 の上面 2 1 S 上には前記支柱 2 2 A の近傍に前記電極パターン 2 2 D が形成されており、前記電極パターン 2 2 D は前記カンチレバー 2 3 上の上部電極パターン 2 3 B にボンディングワイヤ 2 3 W により接続されているのがわかる。また先に説明したように前記基板 2 1 中には、前記電極パターン 2 2 D に対応して図示していない貫通電極が、前記貫通電極パターン 2 1 B , 2 1 C と同様に形成されている。

30

【0028】

図 3 の構成では、前記接点 2 2 C に対応して二つの接点 2 2 C₁ および 2 2 C₂ が形成されており、図 4 A に示すように前記電極パターン 2 2 B と 2 3 B の間に駆動電圧が印加されていない状態では前記二つの接点 2 2 C₁ および 2 2 C₂ は電氣的に非導通であるのに対し、前記電極パターン 2 2 B と 2 3 B の間に直流電源 2 2 0 から直流の駆動電圧が印加されている図 4 B の状態では前記接点 2 2 C₁ および 2 2 C₂ とは前記接点 2 3 A を介して導通し、例えば前記接点 2 2 C₁ の入力端子に入来した高周波信号が接点 2 2 C₂ へと出力される。

40

【0029】

以下、図 1 の MEMS スイッチ 2 0 の製造方法を説明する。

【0030】

最初に、前記 MEMS スイッチ 2 0 の本体部の製造について、図 5 A ~ 図 5 I を参照しながら簡単に説明する。

【0031】

図 5 A を参照するに、最初に図 2 のウェハ 1 0 の各々の素子領域 1 0 A , 1 0 B , 1 0 C . . . において、前記ウェハ 1 0 に対応する基板 2 1 の表面 2 1 S 上に、シールリング 2 2 S および駆動電極パターン 2 2 B 、さらに接点 2 2 C₁ , 2 2 C₂ が、例えば金膜の堆積およびパターニングにより、例えば 1 μm の厚さに形成される。ここで前記シールリ

50

ング 2 2 S は例えば各々 $1\,500\,\mu\text{m} \times 1\,000\,\mu\text{m}$ の寸法の素子領域を画成するスクライプライン 1 0 L に沿って、例えば $1\,50\,\mu\text{m}$ の幅で形成されており、先にも述べたように当該素子領域に形成される支柱 2 2 A や電極パターン 2 2 B、2 2 D、接点 2 2 C₁、2 2 C₂ などの構造を連続して囲むように環状に形成される。

【0032】

例えば前記シールリング 2 2 S および駆動電極パターン 2 2 B、さらに接点 2 2 C₁、2 2 C₂ は、図示は省略するが、前記基板 2 1、すなわちウェハ 1 0 の表面に薄い金膜をシード層として形成し、その上にそれぞれの電極パターンに対応したレジスト開口部を有するレジスト膜を形成し、前記レジスト膜をマスクとした電解メッキ法などにより形成することができる。

10

【0033】

次に図 5 B に示すように前記基板 2 1 上に、前記表面 2 1 S 上の構造を覆って、レジスト膜 3 1 が形成され、さらに図 5 C に示すように前記レジスト膜 3 1 中に、前記支柱 2 2 A に対応して前記表面 2 1 S を露出する開口部 3 1 A が形成される。

【0034】

さらに前記開口部 3 1 A において銅層を例えば電解メッキ法により堆積することにより、前記支柱 2 2 A が図 5 D に示すように、例えば $8\,\mu\text{m}$ の高さに形成される。ここで、前記支柱 2 2 A、2 2 C を電解メッキにより形成するにあたっては、先に図 5 A の工程で前記ウェハ 1 0 の表面に形成してあった金膜を、メッキシード層として使うことができる。

【0035】

20

さらに前記レジスト膜 3 1 中には前記接点 2 2 C₁、2 2 C₂ に対応して図 5 E に示すように前記接点 2 3 A のための開口部 3 1 B が所定の例えば $2\,\mu\text{m}$ の深さに形成され、さらに図 5 F に示すように前記開口部 3 1 B を充填して金パターンが、前記接点 2 3 A として、 $2\,\mu\text{m}$ の厚さに形成される。

【0036】

さらに図 5 G に示すように前記レジスト膜 3 1 上に、前記支柱 2 2 A から接点 2 3 A まで延在するように、例えば厚さが $5\,\mu\text{m}$ のシリコン酸化膜により、前記カンチレバー 2 3 が形成され、さらに前記カンチレバー 2 3 上に、図 5 H に示すように例えば厚さが $0.5\,\mu\text{m}$ の銅パターンにより、前記上部電極パターン 2 3 B を形成する。

【0037】

30

さらに図 5 I に示すように前記レジスト膜 3 1 を溶媒などに溶解させることにより、あるいは酸素雰囲気中でのアッシングにより除去し、前記上部電極パターン 2 3 B を図 5 I の断面には示されていない電極パターン 2 2 D に、ボンディングワイヤ 2 2 W により、先に図 3 で説明したように接続することにより、MEMS スイッチ 2 0 が形成される。

【0038】

また図 5 I の工程では、先に図 5 A の工程で前記ウェハ 1 0 の表面に形成されたまま残っている薄いメッキシード層が、ウェットエッチングなどにより除去される。メッキシード層は極めて薄いため、このようにウェットエッチングを行っても、前記素子領域に形成された構造は、実質的な影響を受けない。

【0039】

40

このようにして図 5 A ～図 5 I の工程により、前記図 2 のウェハ 1 0 上のすべての素子領域 1 0 A、1 0 B、1 0 C・・・において、前記図 3 の斜視図に示す MEMS スイッチ 2 0 の本体部が形成される。

【0040】

なお前記基板 2 1 中には、図 5 A の工程の段階で、前記貫通ビアプラグ 2 1 B、2 1 C などはすでに形成されているものとする。

【0041】

次に、このようなウェハ 1 0 に対して行われる第 1 の実施形態によるウェハレベルパッケージングについて、まず概要を図 6 の分解斜視図を参照しながら説明する。

【0042】

50

図 6 を参照するに、前記ウェハ 10 上にはそれぞれの素子領域に前記図 3 の斜視図に示した MEMS スイッチ 20 が、スクライプライン 10 L により相互に隔てられて行列状に形成されており、前記ウェハ 10 上には、前記蓋部材 25 を、前記ウェハ 10 上の素子領域に対応して行列状に結合して形成したキャップ基板 250 が接合され、さらに前記キャップ基板 250 の上方から、下面に溶融はんだなどの封止剤層 270 を担持したシールド基板 260 が押圧される。

【0043】

前記キャップ基板 250 には、前記ウェハ 10 上のスクライプライン 10 L に対応したスリット部 250 L が、前記蓋部材 25 を囲むように縦横に形成されており、前記シールド基板 260 を前記キャップ基板 250 に上方から押圧すると前記封止剤層 270 は前記スリット部 250 L から前記キャップ基板 250 の下に流入し、前記ウェハ 10 上に形成されている前記図 1 の断面構造を有する多数の MEMS スイッチ 20 の間の空間を充填する。

10

【0044】

図 7 は、図 6 の分解斜視図におけるウェハ 10 を示す平面図である。

【0045】

図 7 を参照するに、前記ウェハ 10 上には、前記図 2 の平面図に対応して素子領域 10 A, 10 B, 10 C・・・が、縦横に延在する幅が例えば 110 μm のスクライプライン 10 L により画成されており、前記複数の素子領域 10 A, 10 B, 10 C・・・にはシールリング 22 S に囲まれて、前記図 3 の斜視図に示した MEMS スイッチ 20 の本体部が形成されている。

20

【0046】

図 8 A は、前記図 6 の分解斜視図におけるキャップ基板 250 を上面、すなわち図 6 におけるシールド基板 260 の側から見た平面図、図 8 B は前記キャップ基板 250 を下面、すなわち図 6 におけるウェハ 10 の側から見た平面図である。前記ウェハ 10 を前記スクライプライン 10 L に沿って切断することにより、図 1 における基板 21 が形成される。

【0047】

図 8 A の平面図を参照するに、前記キャップ基板 250 を構成するシリコン基板中には、前記ウェハ 10 のスクライプライン 10 L に対応してスリット 250 L が縦横に延在し、個々の蓋部材 25 を画成しており、また個々の蓋部材 25 は隣接する蓋部材 25 に、リブ状の架橋部 250 A, 250 B により、機械的に結合されている。このうち架橋部 250 A は一つの蓋部材 25 を、行方向あるいは列方向に隣接する蓋部材 25 に結合し、架橋部 250 B は一つの蓋部材 25 を斜め方向に隣接する蓋部材 25 に結合する。

30

【0048】

また図 8 B の平面図を参照するに、キャップ基板 250 を構成する前記シリコン基板の下面には、前記図 1 の作動空間 24 に対応する凹部を囲んで、各々の素子領域に側壁部材 25 S が凸パターンの形で環状に形成されているのがわかる。

【0049】

このようなキャップ基板 250 の製造方法については、後で図 11 A～図 11 D を参照しながら説明する。

40

【0050】

次に、本実施形態によるウェハレベルパッケージングのより詳細な説明を、図 9 A～図 9 D および図 10 A～図 10 D の工程断面図を参照しながら行う。ただし図 9 A～図 9 D は図 8 A 中、線 A-A' に沿った断面図であり、図 10 A～図 10 D は図 8 A 中、線 B-B' に沿った断面図である。

【0051】

図 9 A および図 10 A を参照するに、前記キャップ基板 250 の下面には前記密着層 25 a が形成され、前記キャップ基板 250 は、前記ウェハ 10 上に、前記側壁部材 25 S が前記密着層 25 a を介して前記シールリング 22 S にコンタクトするように配設され、

50

さらに例えば280℃の温度に加熱しながら前記ウェハ10に対して前記キャップ基板250を例えば1MPaの圧力で押圧することにより、前記側壁部材25Sが前記シールリング22Sに、前記側壁部材25Sおよび前記シールリング22Sの表面に多少の凹凸があったとしても、前記密着層25aを介して確実に接合される。前記側壁部材25Sが各々の素子領域10A、10B、10C・・・においてそれぞれのシールリング22Sと接合する結果、前記各々の素子領域10A、10B、10C・・・には、前記側壁部材25Sにより囲まれて、前記作動空間24が画成されている。なお以下の説明では、当該素子領域に隣接する素子領域については、作動空間24のみを図示し、MEMSスイッチ20本体の図示は省略する。

【0052】

次に図9Bおよび図10Bに示すように、前記図9Aの構造上に、下面にハンダ層270を担持したシールド基板260を配設し、さらに図9Cおよび図10Cに示すように、前記ハンダ層270を、例えば窒素などの不活性雰囲気中において溶融させ、さらに前記シールド基板260を矢印の方向に押圧することにより、前記溶融ハンダ層270を前記スリット250Lから、前記スクライブライン10Lに対応して、一の素子領域と隣接する素子領域の間においてそれぞれの側壁部材25Sと25Sの間に形成される空間250Vに押し出す。前記空間250Vは図8Bの平面図からわかるように前記ウェハ10上において連結しており、前記空間250Vを充填していた窒素ガスや、余分の溶融ハンダは、前記空間250Vを通して前記ウェハ10の外部へと排出され、前記空間250Vは前記溶融ハンダ層270により充填される。

【0053】

図9Cおよび図10Cの状態では、前記側壁部材25Sがそれぞれの素子領域において、対応するシールリング22Sに接合されている結果、前記作動空間24は窒素ガスなどの不活性ガスが充填された状態で密閉されており、前記シールド基板260を押圧しても、前記溶融ハンダ層270が作動空間24に流入することはない。このため本実施形態では、前記作動空間24を、それぞれの素子領域におけるカンチレバー23などの寸法に対して、溶融ハンダ層270の流入を勘案して過大に設定する必要がなく、MEMSスイッチ20を小型に形成することが可能となる。

【0054】

さらに前記溶融ハンダ層270を固化させた後、図9Dおよび図10Dに示すように前記ウェハ10をスクライブライン10Lに沿って、例えばダイシングブレード31を矢印で示すように作用させることにより、前記ウェハ10は個々の素子領域に分割され、先に図1で説明したMEMSスイッチ20が得られる。

【0055】

さらに図11A～図11Dは、前記キャップ基板250の製造方法を説明する工程断面図である。

【0056】

図11Aを参照するに、例えば前記ウェハ10に対応して正方形形状に形成されたシリコン基板250S上に、図8Bの平面図に示された側壁部材25Sに対応してレジストパターンR1が形成され、図11Bに示すように前記シリコン基板250Sを、前記レジストパターンR1をマスクに、前記作動空間24の高さに対応する所定の深さ、例えば50μmまで、エッチングする。かかるエッチングの結果、前記シリコン基板250Sには前記側壁部材25Sが形成され、また一の素子領域を画成する側壁部材25Sと隣接する素子領域を画成する側壁部材25Sとの間に前記空間250Vが形成される。

【0057】

さらに図11Cに示すように前記図11Bの状態のシリコン基板250Sを上下反転させ、さらに上面に、前記スリット250Lに対応したレジスト開口部R3Aを有するレジストパターンR3を形成し、さらに前記レジストパターンR3をマスクに前記シリコン基板250をエッチングすることにより、図11Dに示すように、前記空間250Vに連通して前記スリット250Lを形成する。

【0058】

なお基板250Sの上下反転無しで、空間250Vを形成した面からの加工も可能である

さらに図11Eに示すように前記図11Dの状態のシリコン基板250Sを上下反転させ、前記側壁部材25Sが形成されている側の面に前記密着層25aを、例えば0.5μmの膜厚で形成することにより、前記キャップ基板250が形成される。

【0059】

このように本実施形態では前記キャップ基板250をシリコン基板250Sより形成しており、これに伴い蓋部材25もシリコンより構成されるが、本実施形態はかかる特定の材料に限定されるものではなく、前記キャップ基板250および蓋部材25は、シリコン以外にガラスや金属、セラミックなどより構成することも可能である。

【0060】

図12は、本実施形態の一変形例によるMEMSスイッチ20Aの構成を示す断面図である。ただし図12中、先の実施形態に対応する部分には同一の参照符号を付し、説明を省略する。

【0061】

図12を参照するに、本実施形態では前記シールリング22Sの代わりに、前記作動空間24の高さに対応する高さを有するシールリング32Sを、例えば銅の電解メッキなどにより形成し、その上に、平板状の蓋部材35を接合することにより、前記作動空間24を画成している。前記平板状の蓋部材35は例えばシリコンよりなり、シリコンよりなる前記蓋部材35と同様の構成を有しているが、前記側壁部25Sを欠いており、平坦な下面を有している。

【0062】

前記蓋部材35の下面および側壁面には前記密着層25aが形成されており、前記蓋部材35は、側壁部材を構成するシールリング32Sの外側において、ハンダなどの封止部材27を介して前記基板21の表面21Sに強固に接合される。

【0063】

図12の例では前記シールド層26が前記基板21の外形に対応した外形を有しており、前記蓋部材35の外周を画成する側壁面は前記シールド層26の外周を画成する側壁面から後退して形成されており、また前記シールリング32Sの外周を画成する側壁面は、前記蓋部材の側壁面からさらに後退した位置に形成されているため、図12の構成では、図中に囲んでしめしたように二つの段差部が形成される。図12の実施形態では、上記二つの段差部は、いずれも前記封止部27を構成するハンダにより充填されており、その結果、前記蓋部材35は前記基板21の表面に強固に結合される。

【0064】

図12の構成は、先に図6で説明したウェハレベルパッケージングの際に、前記キャップ基板250として、図8Bの平面図において前記側壁部材25Sを形成していない、下面が平坦な基板を使って、前記図9A～図9Dおよび図10A～図10Dのプロセスを実行することにより、同様に形成することができる。

【0065】

図13は、本実施形態の他の変形例によるMEMSスイッチ20Bの構成を示す断面図である。ただし図13中、先の実施形態に対応する部分には同一の参照符号を付し、説明を省略する。

【0066】

図13の変形例では、前記蓋部材35の外周を画成する側壁面が、前記基板21の外周と一致するシールド層26の外周を画成する側壁面およびシールリングを兼用する前記側壁部材32Sの外周を画成する側壁面のいずれよりも後退した位置に形成されていることに注意すべきである。

【0067】

かかる構成の結果、図 1 3 の変形例では、図中に囲んで示したように封止部材 2 7 により充填された段差部が形成され、前記シールド層 2 6 が前記基板 2 1 に前記封止部材 2 7 により強固に結合される。その結果、図 1 3 の変形例においても、前記蓋部材 3 5 は前記基板 1 1 に強固に結合される。

【0068】

また図 1 3 の構成では、前記蓋部材 3 5 の寸法が縮小され、MEMS スイッチ 2 0 B をさらに小型化することが可能である。

〔第 2 の実施形態〕

図 1 4 は、第 2 の実施形態による可変容量素子 4 0 の構成を示す断面図、図 1 5 は前記図 1 4 の可変容量素子 4 0 の本体部の構成を示す斜視図である。図 1 4 の断面図は、図 1 5 の斜視図中、線 C - C' に沿った断面を示している。図中、先に説明した部分に対応する部分には同一の参照符号を付し、説明を省略する。

【0069】

図 1 4 の断面図を参照するに、本実施形態では前記ウェハ 1 0 の一つの素子領域に対応する基板 2 1 上に、前記支柱 2 2 A および電極パターン 2 2 C の代わりに金よりなる接地電極パターン 4 2 A、4 2 C がそれぞれ形成され、前記接地電極パターン 4 2 A、4 2 C 上に銅よりなる支柱 4 1 A、4 1 C がそれぞれ、例えば $2\ \mu\text{m}$ の高さに形成されている。また前記支柱 4 1 A および 4 1 C の間には、金膜よりなるエアブリッジ構造の上部電極パターン 4 2 が、例えば $1\ \mu\text{m}$ の膜厚で形成されており、さらに前記基板 2 1 上、前記接地電極パターン 4 2 A と 4 2 C の間には、前記上部電極 4 2 に対向して下部電極パターン 4 2 B が形成されている。

【0070】

図 1 4 の構成では、前記上部電極パターン 4 2 は対向する下部電極パターン 4 2 B に対して変位可能に設けられており、前記上部電極パターン 4 2 と下部電極パターン 4 2 B とは可変容量素子を構成する。その際、前記上部電極パターン 4 2 と下部電極パターン 4 2 B とが短絡することがないように、前記下部電極パターン 4 2 B 上にはシリコン酸化膜などよりなるキャパシタ誘電体膜 4 3 が形成されている。

【0071】

図 1 5 の斜視図を参照するに、前記シールリング 2 2 S が先の実施形態と同様に基板 2 1 上の素子領域を画成しており、前記下部電極パターン 4 2 B が前記基板 2 1 の表面 2 1 S 上を、高周波信号入力側 (RFin) から高周波信号出力側 (RFout) まで、前記上部電極パターン 4 2 の下を延在しているのがわかる。また前記基板 2 1 中には、図 1 4 の断面図中に示したビアプラグ 2 1 B₁ および 2 1 B₂ が、それぞれ前記入力側および出力側に対応して形成されている。また前記シールリング 2 2 S および電極パターン 4 2 A、4 2 C は、それぞれ前記基板 2 1 中に形成された貫通ビアプラグ 2 1 A および 2 1 C を介して接地されている (GND)。かかる構成により、前記可変容量素子 4 0 は、図 1 6 C に示すように、前記下部電極パターン 4 2 B よりなる高周波伝送路に、前記上部電極パターン 4 2 と下部電極パターン 4 2 B の間に形成されるキャパシタンス Ccap が接続された構成の素子を形成する。

【0072】

図 1 6 A および図 1 6 B は、前記可変容量素子 4 0 の動作を説明する図である。

【0073】

図 1 6 A を参照するに、前記下部電極パターン 4 2 B に外部の直流電圧源から直流電圧が印加されていない場合には、両者の間に静電気力が生じることはなく、前記上部電極パターン 4 2 と下部電極パターン 4 2 B は離間しており、前記キャパシタンス Ccap は第 1 の値 C₁ をとる。

【0074】

これに対し図 1 6 B に示すように前記上部電極パターン 4 2 と下部電極パターン 4 2 B の間に直流電圧を、直流電圧源 4 2 0 からシャントキャパシタなどを含む高周波遮断回路

10

20

30

40

50

4 1 を介して印加した場合、前記上部電極パターン 4 2 は前記下部電極パターン 4 2 B に静電気力により吸引され、最も極端な場合、前記下部電極パターン 4 2 B に、前記キャパシタンス誘電体膜 4 3 を介してコンタクトする。このような状態では、前記キャパシタンス C_{cap} は、前記第 1 の値 C_1 よりも大きな第 2 の値 C_2 を有する。

【0075】

このように本実施形態における可変容量素子 4 0 では、前記上部電極 4 2 と下部電極 4 2 B の間に直流電圧を印加することにより、図 1 6 C の等価回路図に示されるように、前記下部電極パターン 4 2 B が構成する高周波信号の伝送路に接続されたキャパシタの容量を変化させることができる。

【0076】

本実施形態では、図 1 4 の断面図に示すように、Au/Ti 積層構造を有する密着層 2 5 a が前記蓋部材 2 5 のうち、前記作動空間 2 4 中において前記基板 2 1 に対向する部分から除去されていることに注意すべきである。かかる構成によれば、前記基板 2 1 上において高周波信号が供給される電極パターンと前記蓋部材 2 5 との間に寄生容量が発生することがなく、可変容量素子 4 0 の動作に対する寄生容量の影響を抑制することができる。

【0077】

以下、図 1 4 の可変容量素子 4 0 の製造方法を説明する。

【0078】

最初に、前記可変容量素子 4 0 の本体部の製造について、図 1 7 A ~ 図 1 7 I を参照しながら簡単に説明する。

【0079】

図 1 7 A を参照するに、最初に図 2 のウェハ 1 0 の各々の素子領域 1 0 A, 1 0 B, 1 0 C ... において、前記ウェハ 1 0 に対応する基板 2 1 の表面 2 1 S 上に、シールリング 2 2 S および接地電極パターン 4 2 A, 4 2 C、および下部電極パターン 4 2 B が、例えば金膜の堆積およびパターニングにより、例えば $1 \mu m$ の厚さに形成される。ここで前記シールリング 2 2 S は先の実施形態の場合と同様に、例えば各々 $1500 \mu m \times 1000 \mu m$ の寸法の素子領域を画成するスクライブライン 1 0 L に沿って、例えば $150 \mu m$ の幅で形成されており、先にも述べたように当該素子領域に形成される電極パターン 4 2 A ~ 4 2 C などの構造を連続して囲むように環状に形成される。

【0080】

本実施形態においても、前記基板 2 1 の表面 2 1 S、従ってウェハ 1 0 の表面には、図示はしないがメッキシード層となる薄い金膜が形成されており、前記シールリング 2 2 S や電極パターン 4 2 A ~ 4 2 C は、前記メッキシード層上に形成され、前記電極パターン 4 2 A ~ 4 2 C にそれぞれ対応したレジスト開口部を有するレジストパターンをマスクとした電解メッキ法により形成される。

【0081】

次に図 1 7 B の工程において前記基板 2 1 上に、シリコン酸化膜などの誘電体膜が形成され、さらにこれを図示しないレジストプロセスによりパターニングすることにより、図 1 7 B に示すように前記下部電極パターン 4 2 B 上に、例えばシリコン酸化膜よりなるキャパシタ絶縁膜 4 3 が形成される。

【0082】

さらに図 1 7 C の工程において前記基板 2 1 上に、前記シールリング 2 2 S および電極パターン 4 2 A ~ 4 2 C を覆うようにレジスト膜 4 5 が形成され、さらに図 1 7 D に示すように前記レジスト膜 4 5 中に、前記接地電極パターン 4 2 A, 4 2 C にそれぞれ対応して、開口部 4 5 A, 4 5 C が、前記接地電極パターン 4 2 A, 4 2 C を露出するように形成される。

【0083】

さらに図 1 7 E の工程において前記レジスト膜 4 5 をマスクに、前記接地電極パターン 4 2 A, 4 2 C 上に銅膜が前記レジスト開口部 4 5 A, 4 5 C を充填するように形成され、これにより前記接地電極パターン 4 2 A 上に銅よりなる支柱 4 1 A が、また前記接地電

10

20

30

40

50

極パターン４２Ｃ上に銅よりなる支柱４１Ｃが、それぞれ電解メッキ法により形成される。なお前記支柱４１Ａ、４１Ｃを電解メッキにより形成するにあたっては、先に図１７Ａの工程で前記ウェハ１０の表面に形成してあった金膜を、メッキシード層として使うことができる。

【００８４】

さらに図１７Ｆの工程において前記レジスト膜４５上に金膜が、例えばスパッタ法などの低温プロセスにより形成され、さらにこれをパターニングすることにより、前記支柱４１Ａと４１Ｃを架橋する上部電極パターン４２が形成される。

【００８５】

さらに図１７Ｆに示すように前記レジスト膜４５を溶媒などに溶解させることにより、あるいは酸素雰囲気中でのアッシングにより除去することにより、図１４の可変容量素子４０が形成される。

10

【００８６】

さらに先に図１７Ａの工程で前記シールリング２２Ｓ、電極パターン２２Ｂ、２２Ｃなどを電解メッキ法で形成していた場合には、前記ウェハ１０の表面に形成されたまま残っているメッキシード層を、前記レジスト膜４５を除去した後、ウェットエッチングなどにより除去する。

【００８７】

このようにして図１７Ａ～図１７Ｇの工程により、前記図２のウェハ１０上のすべての素子領域１０Ａ、１０Ｂ、１０Ｃ・・・において、前記図１５の斜視図に示す可変容量素子４０の本体部が形成される。

20

【００８８】

なお前記基板２１中には、図１７Ａの工程の段階で、前記貫通ビアプラグ２１Ａ～２１Ｃがすでに形成されているものとする。

【００８９】

さらに、このような可変容量素子４０がそれぞれの素子領域１０Ａ、１０Ｂ、１０Ｃ・・・に形成されたウェハ１０に対し、先に図６、図７、図８Ａ～図８Ｂ、図９Ａ～図９Ｄ、図１０Ａ～図１０Ｄで説明したウェハレベルパッケージプロセスを実行することにより、図１４に記載の可変容量素子４０が完成する。

【００９０】

その際、先にも説明したように、本実施形態による可変容量素子４０では、寄生容量を低減するため、シリコンよりなる前記蓋部材２５の下面からは密着層２５ａを除去していることに注意すべきである。

30

【００９１】

このため本実施形態では、前記キャップ基板２５０を先に図１１Ａ～図１１Ｅで説明したプロセスにより作製する際に、さらに図１１Ｅの工程に引き続いて、図１８Ａおよび図１８Ｂの工程を行い、前記キャップ基板２５０のうち、蓋部材２５が前記基板２１上に実装された場合に基板２１の表面２１Ｓに対面する部分から、前記密着層２５ａを除去する。

【００９２】

すなわち図１８Ａの工程において、前記キャップ基板２５０を構成するシリコン基板２５０Ｓ上に、前記スリット部２５０Ｌおよび側壁部材２５Ｓを覆ってレジストパターンＲ４が形成され、さらに前記レジストパターンＲ４をマスクに、前記シリコン基板２５０Ｓ上において露出されている密着層２５ａが、例えばスパッタエッチングやウェットエッチングにより除去される。

40

【００９３】

そこで図１８Ｂに示すようにレジストパターンＲ４を除去することにより、個々の蓋部材２５において前記基板２１に対面する面から前記密着層２５ａが除去された構造が、キャップ基板２５０として得られる。

【００９４】

50

そこでかかるキャップ基板 250 を使うことにより、先に図 14 で説明した構造の可変容量素子 40 を得ることができる。

【0095】

本実施形態においては、前記蓋部材 25、従ってキャップ基板 250 は、シリコンに限定されるものではなく、ガラスやセラミックなどの絶縁材料により形成することも可能である。また前記蓋部材 25、従ってキャップ基板 250 をシリコンにより形成する場合には、比抵抗が $1000\ \Omega\text{cm}$ 以上の、絶縁性のシリコン基板を使うのが好ましい。前記蓋部材 25 としてこのように絶縁性の部材を使うことにより、図 14 の構成の可変容量素子 40 では、蓋部材 25 による寄生容量の効果を低減することができる。

【0096】

図 19 は、本実施形態の一変形例による可変容量素子 40 A の構成を示す断面図である。ただし図 19 中、先の実施形態に対応する部分には同一の参照符号を付し、説明を省略する。

【0097】

図 19 を参照するに、本実施形態では前記シールリング 22 S の代わりに、前記作動空間 24 の高さに対応する高さを有するシールリング 32 S を、前記図 12 の実施形態に対応して例えば銅の電解メッキなどにより形成し、その上に、平板状の蓋部材 35 を接合することにより、前記作動空間 24 を画成している。前記平板状の蓋部材 35 は例えばシリコンよりなり、シリコンよりなる前記蓋部材 35 と同様の構成を有しているが、前記側壁部 25 S を欠いており、平坦な下面を有している。

【0098】

前記蓋部材 35 の下面および側壁面には前記密着層 25 a が形成されており、前記蓋部材 35 は、側壁部材を構成するシールリング 32 S の外側において、ハンダなどの封止部材 27 を介して前記基板 21 の表面 21 S に強固に接合される。

【0099】

図 19 の例でも前記シールド層 26 が前記基板 21 の外形に対応した外形を有しており、前記蓋部材 35 の外周を画成する側壁面は前記シールド層 26 の外周を画成する側壁面から後退して形成されており、また前記シールリング 32 S の外周を画成する側壁面は、前記蓋部材の側壁面からさらに後退した位置に形成されているため、図 19 の構成では、図中に囲んでしめしたように二つの段差部が形成される。図 19 の実施形態では、上記二つの段差部は、いずれも前記封止部 27 を構成するハンダにより充填されており、その結果、前記蓋部材 35 は前記基板 21 の表面に強固に結合される。

【0100】

図 19 の構成は、先に図 6 で説明したウェハレベルパッケージングの際に、前記キャップ基板 250 として、図 8 B の平面図において前記側壁部材 25 S を形成していない、下面が平坦な基板を使って、前記図 9 A ～図 9 D および図 10 A ～図 10 D のプロセスを実行することにより、同様に形成することができる。

【0101】

図 20 は、本実施形態の他の変形例による可変容量素子 40 B の構成を示す断面図である。ただし図 20 中、先の実施形態に対応する部分には同一の参照符号を付し、説明を省略する。

【0102】

図 20 の変形例では、前記蓋部材 35 の外周を画成する側壁面が、前記基板 21 の外周と一致するシールド層 26 の外周を画成する側壁面およびシールリングを兼用する前記側壁部材 32 S の外周を画成する側壁面のいずれよりも後退した位置に形成されていることに注意すべきである。

【0103】

かかる構成の結果、図 20 の変形例では、図中に囲んで示したように封止部材 27 により充填された段差部が形成され、前記シールド層 26 が前記基板 21 に前記封止部材 27 により強固に結合される。その結果、図 13 の変形例においても、前記蓋部材 35 は前記

10

20

30

40

50

【 0 1 0 4 】

【 0 1 0 5 】

【 0 1 0 6 】

10

【 0 1 0 7 】

【 図 1 】

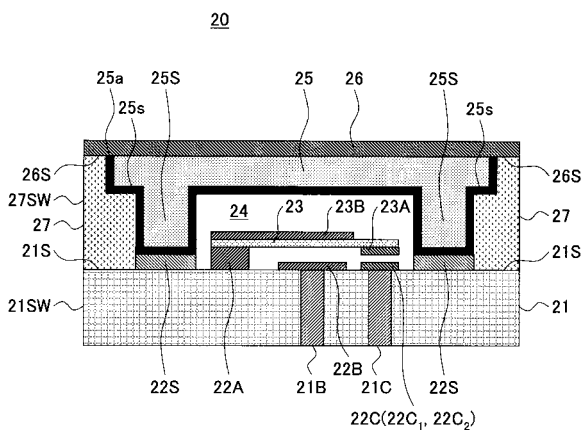
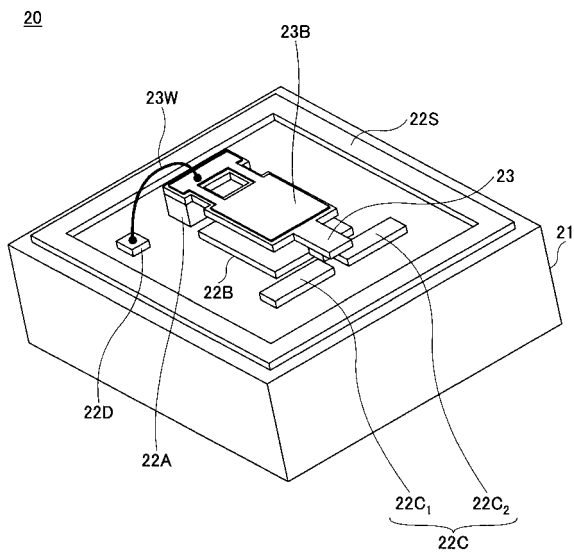
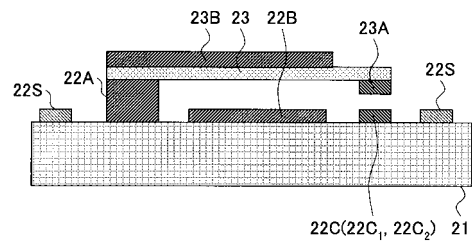


Diagram illustrating a grid structure 10. The grid is composed of multiple rows and columns. The columns are labeled 10A, 10B, 10C, ..., 10L, 10L. The rows are labeled 10L, 10L. The grid is enclosed in a frame 10.

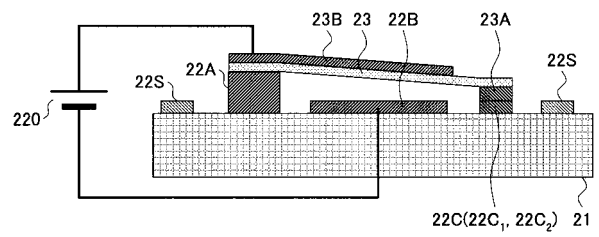
【図 3】



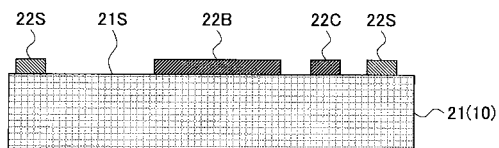
【図 4 A】



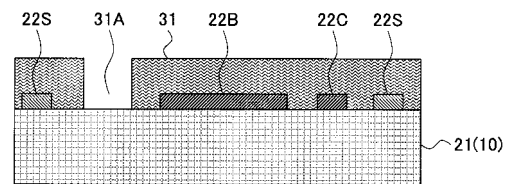
【図 4 B】



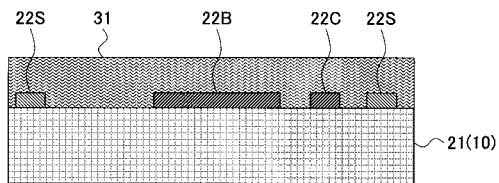
【図 5 A】



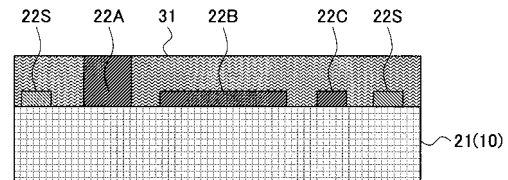
【図 5 C】



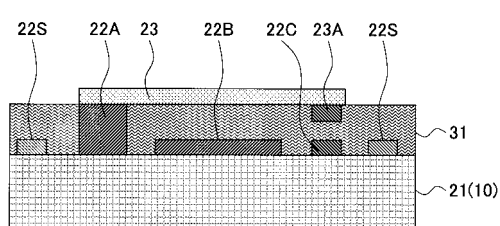
【図 5 B】



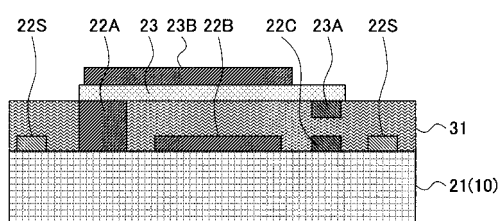
【図 5 D】



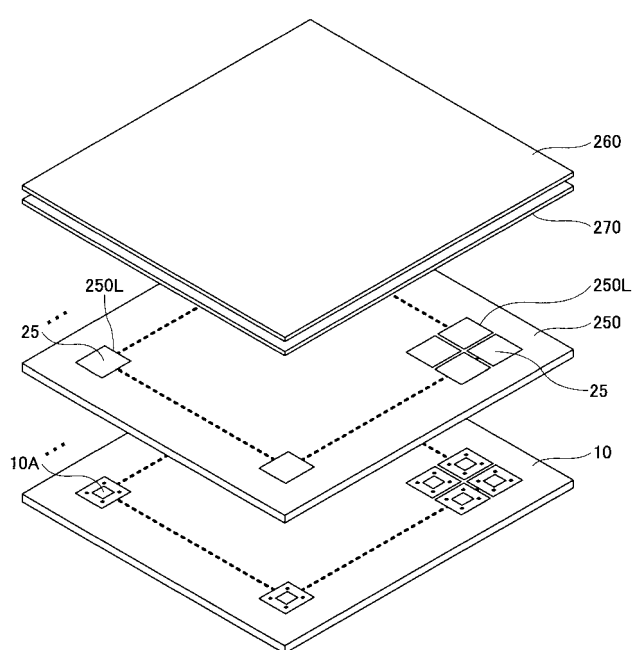
【図 5 G】



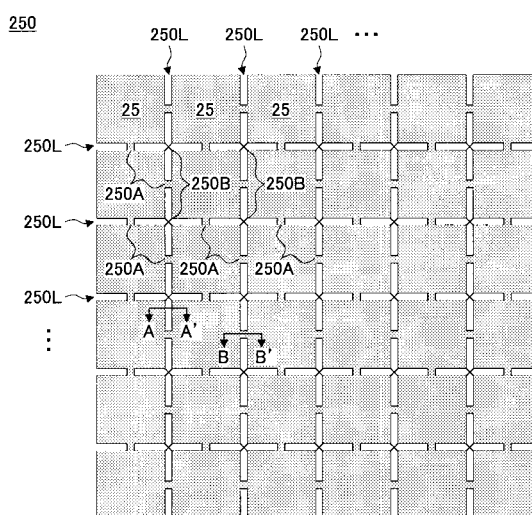
【図 5 H】



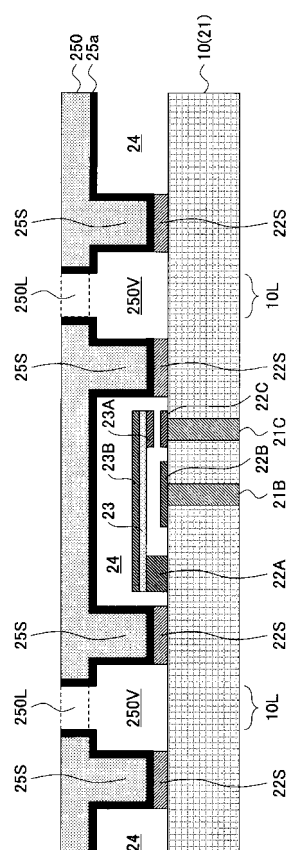
【图 6】



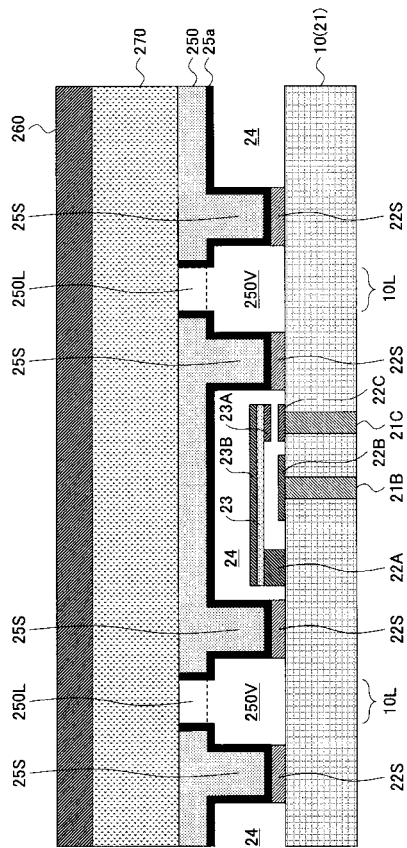
【図 8 A】



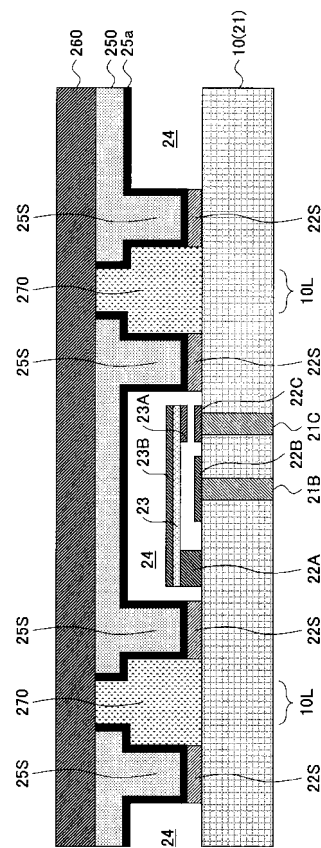
【図 9 A】



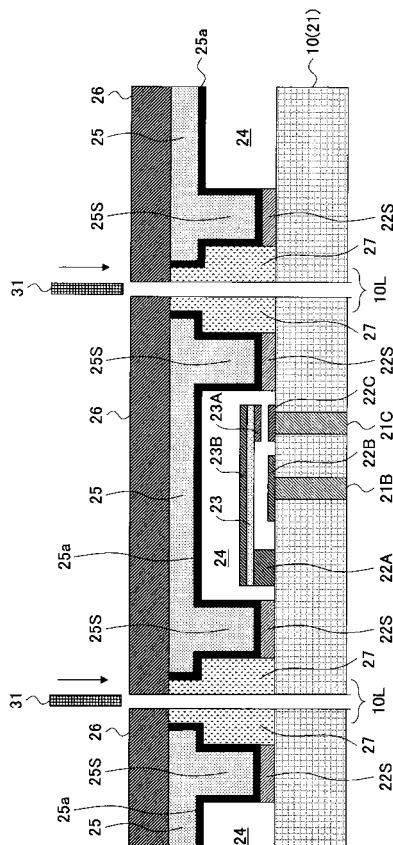
【図 9 B】



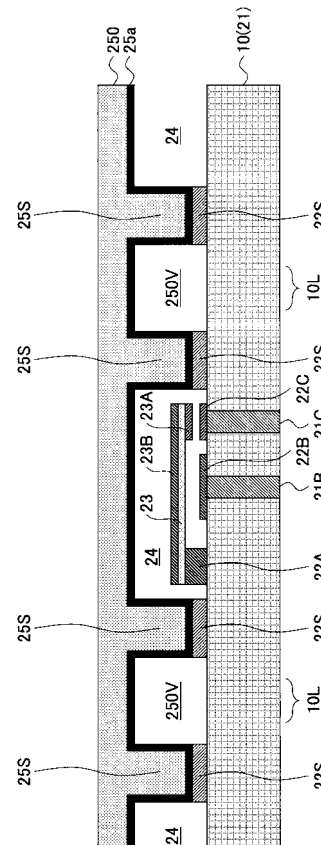
【図 9 C】



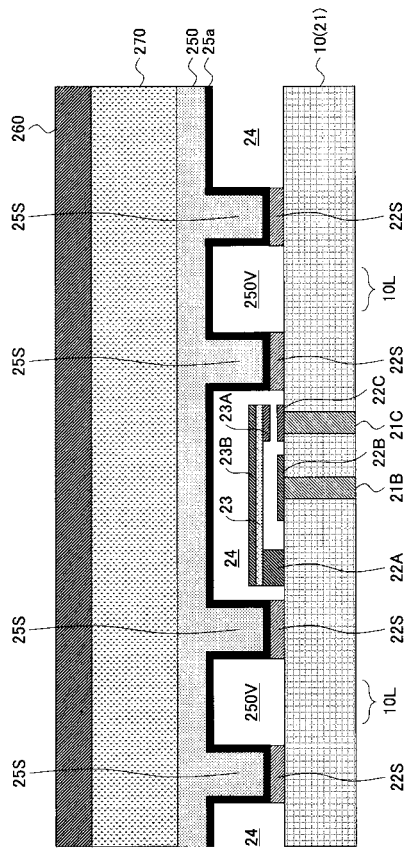
【図 9 D】



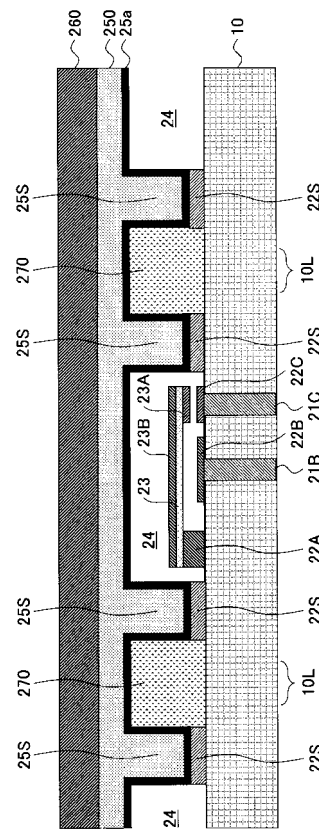
【図 10 A】



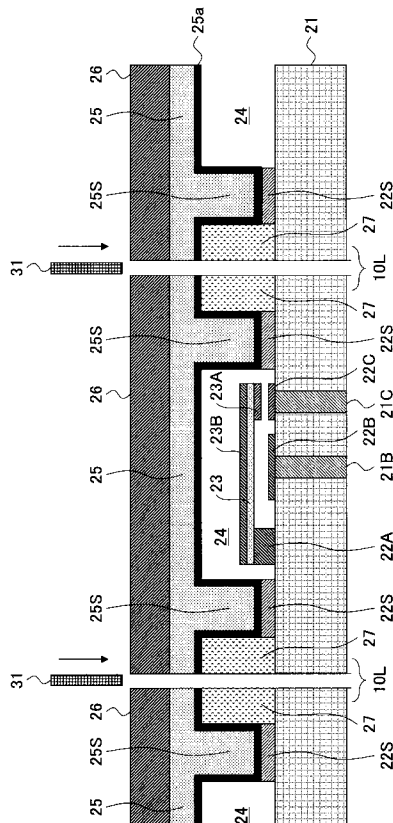
【図 10 B】



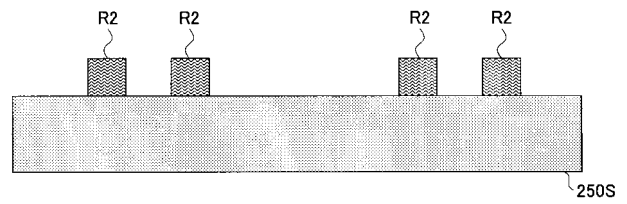
【図 10 C】



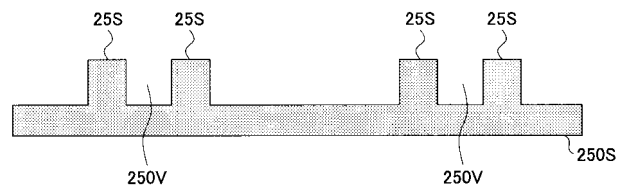
【図 10 D】



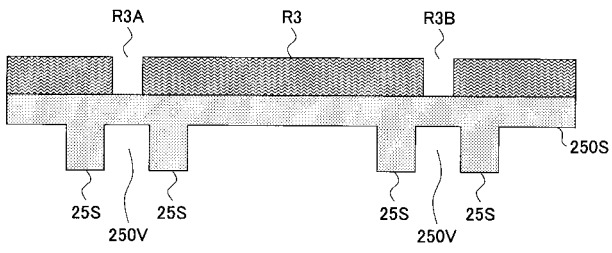
【図 11 A】



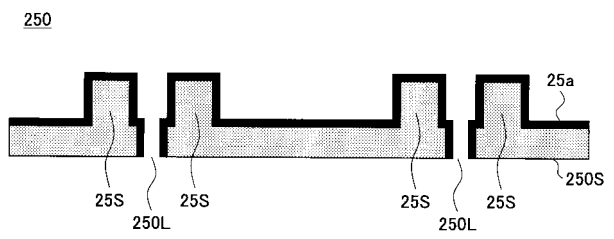
【図 11 B】



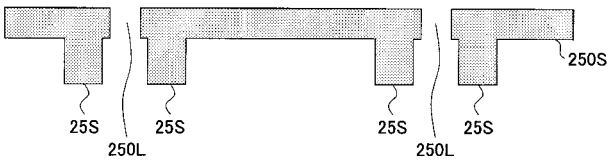
【図 1 1 C】



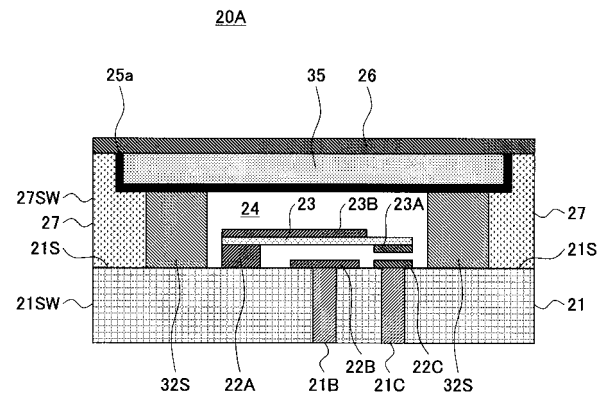
【図 1 1 E】



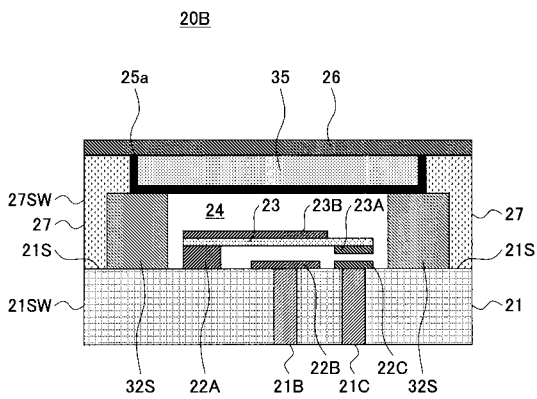
【図 1 1 D】



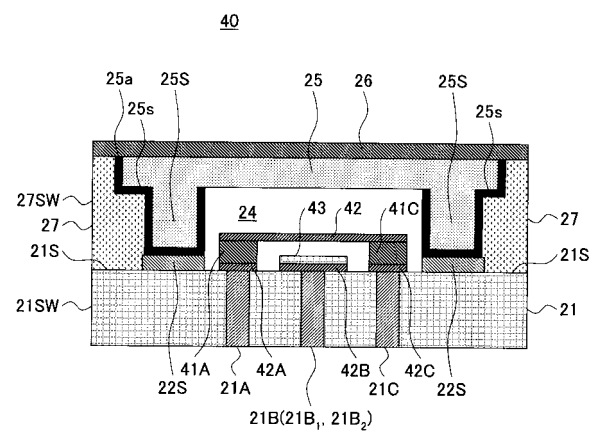
【図 1 2】



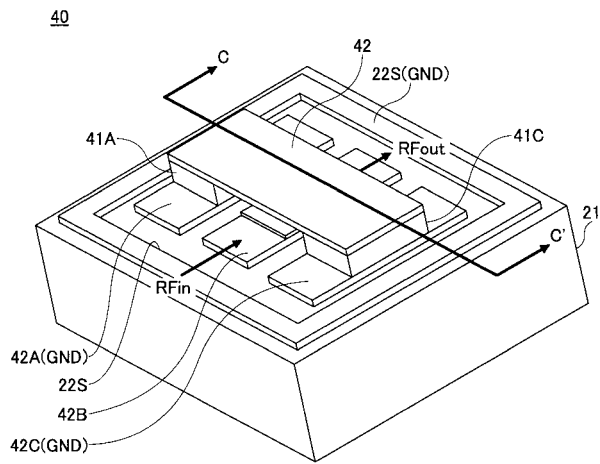
【図 1 3】



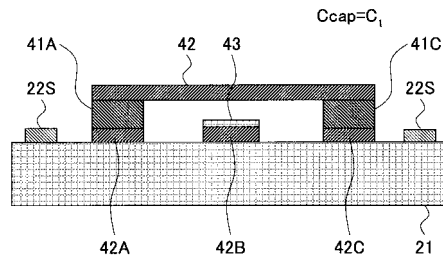
【図 1 4】



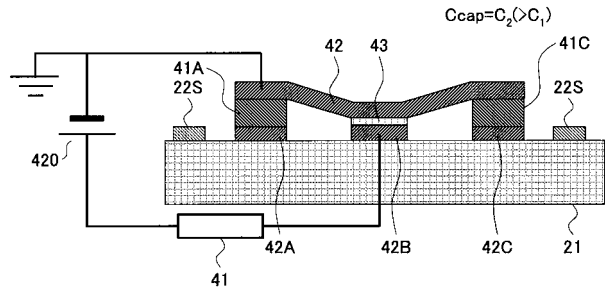
【図 15】



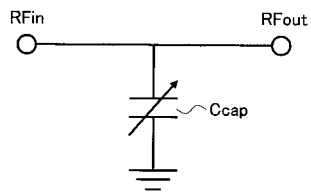
【図 16 A】



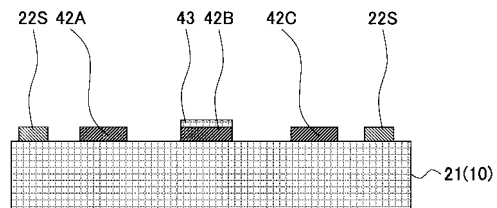
【図 16 B】



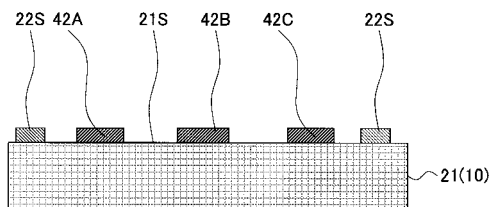
【図 16 C】



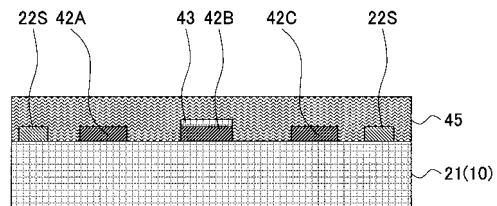
【図 17 B】



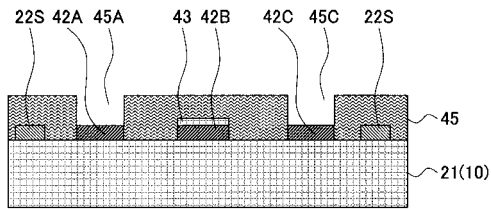
【図 17 A】



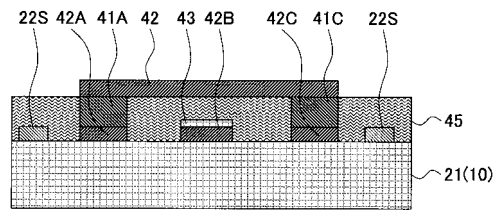
【図 17 C】



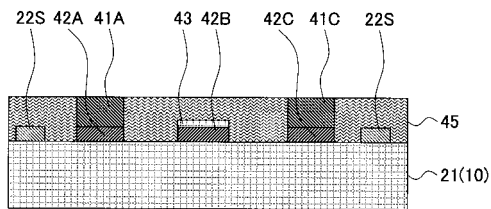
【図 17 D】



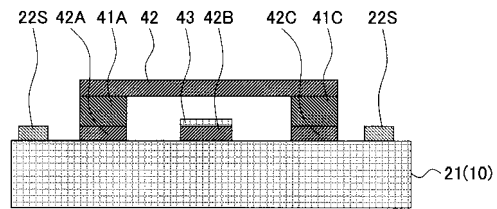
【図 17 F】



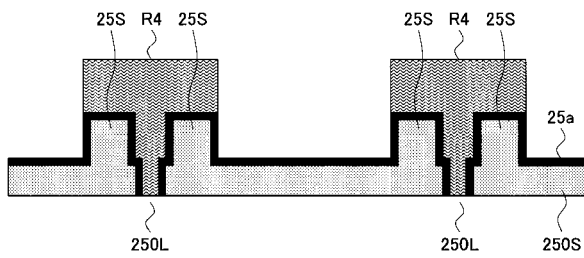
【図 17 E】



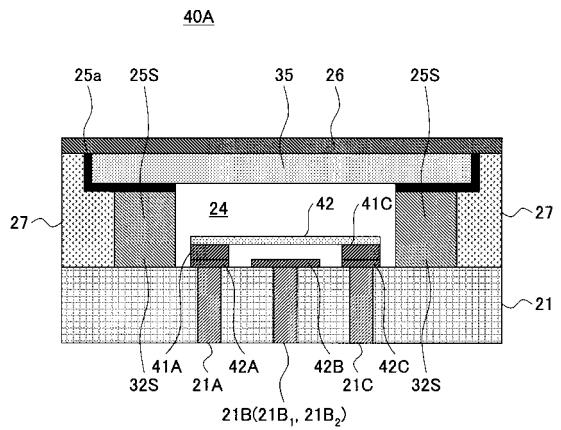
【図 17 G】



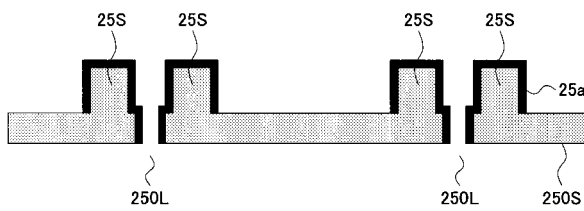
【図 18 A】



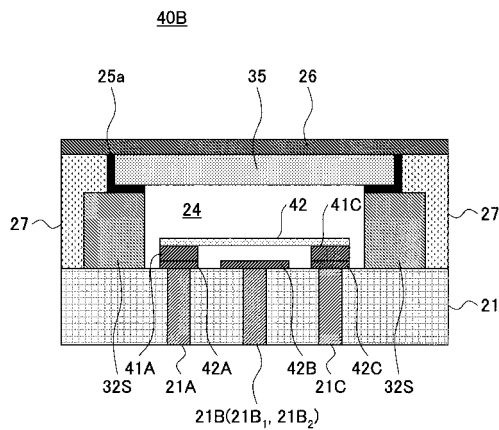
【図 19】



【図 18 B】



【図 20】



【手続補正書】

【提出日】平成26年4月7日(2014.4.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板と、

前記基板上に形成された素子と、

前記基板上において前記素子を囲む側壁部材と、

前記側壁部材上に配設され、前記側壁部材と共に、前記基板上において前記素子を囲む空間を画成する蓋部材と、

前記側壁部材の外側に設けられ、前記側壁部材および蓋部材を前記基板の表面に接合し、前記空間を封止する封止部材と、

を備えたことを特徴とする電子部品。

【請求項 2】

前記基板は外周を側壁面で画成されており、前記封止部材は、前記基板の側壁面を延長した面に一致する側壁面により外周を画成されていることを特徴とする請求項 1 記載の電子部品。

【請求項 3】

前記蓋部材と前記側壁部材とは一体の部材よりなり、前記側壁部材は前記基板の表面において前記素子を囲むシールリングに接合されていることを特徴とする請求項 1 記載の電子部品。

【請求項 4】

前記蓋部材は平板状の部材であり、前記側壁部材上に接合されていることを特徴とする請求項 1 記載の電子部品。

【請求項 5】

前記側壁部材は、前記蓋部材の外周を画成する側壁面から後退した位置にある側壁面により外周を画成され、前記蓋部材の側壁面と前記側壁部材の側壁面との間には段差部が形成され、前記段差部は前記封止部材により充填されていることを特徴とする請求項 1 記載の電子部品。

【請求項 6】

前記蓋部材は平板状の部材であって前記側壁部材上に接合されており、前記蓋部材上には、前記基板の外周に一致する形状の外周を有するシールド部材が形成されており、前記蓋部材は、前記シールド部材の外周を画成する側壁面から後退した位置にある側壁面により外周を画成され、前記側壁部材の外周を画成する側壁面は、前記シールド部材の外周を画成する側壁面および前記蓋部材の外周を画成する側壁面のいずれに対しても後退した位置に形成されて段差部を形成し、前記段差部は前記封止部材により充填されていることを特徴とする請求項 1 記載の電子部品。

【請求項 7】

前記蓋部材は平板状の部材であって前記側壁部材上に接合されており、前記蓋部材上には、前記基板の外周に一致する形状の外周を有するシールド部材が形成されており、前記側壁部材は、前記シールド部材の外周を画成する側壁面から後退した位置にある側壁面により外周を画成され、前記蓋部材の外周を画成する側壁面は、前記シールド部材の外周を画成する側壁面および前記側壁部材の外周を画成する側壁面のいずれに対しても後退した位置に形成されて段差部を形成し、前記段差部は前記封止部材により充填されていることを特徴とする請求項 1 記載の電子部品。

【請求項 8】

前記蓋部材および前記側壁部材は前記封止部材と、チタン層を含む密着層を介して接することを特徴とする請求項 1 記載の電子部品。

【請求項 9】

前記密着層は前記蓋部材のうち、前記空間において前記基板に対面する部分には形成されないことを特徴とする請求項 8 記載の電子部品。

【請求項 10】

ウェハ上に複数の素子を行列状に形成する工程と、

前記複数の素子にそれぞれ対応した複数の蓋部材が行列状に形成され、それぞれの蓋部材が対応する素子を囲む側壁部を含み、また隣接する蓋部材どうしが溝部で相互に隔てられ、かつ隣接する蓋部材どうしが前記溝部を架橋する架橋部により相互に結合した状態で形成されたキャップ基板を作製する工程と、

前記キャップ基板を前記ウェハ上に、それぞれの蓋部材において側壁部が対応する素子を囲むように載置する工程と、

前記キャップ基板上に流動状態の封止層を担持したシールド基板を押圧し、前記溝部を介して、前記それぞれの素子を囲む側壁部の外側に圧入し、固化させることにより、前記シールド基板の下方において隣接する側壁部の間を封止部材で充填する工程と、

前記シールド基板、前記キャップ基板および前記ウェハを前記溝部に沿って切断し、前記複数の素子を個々の電子部品に分離させる工程と、

を含むことを特徴とする電子部品の製造方法。

【請求項 11】

ウェハ上に複数の素子を行列状に形成する工程と、

前記ウェハ上に、前記複数の素子をそれぞれ囲むように、前記ウェハの表面から屹立する複数の側壁部材をシールリングとして形成する工程と、

前記複数の素子にそれぞれ対応した複数の蓋部材が行列状に形成され、隣接する蓋部材どうしが溝部で相互に隔てられ、かつ隣接する蓋部材どうしが前記溝部を架橋する架橋部

により相互に結合した状態で形成されたキャップ基板を作製する工程と、

前記キャップ基板を前記ウェハ上に、それぞれの蓋部材が対応する素子を覆い、また対応する側壁部材に係合するように載置する工程と、

前記キャップ基板上に流動状態の封止層を担持したシールド基板を押圧し、前記溝部を介して、前記それぞれの素子を囲む側壁部材の外側に圧入し、固化させることにより、前記シールド基板の下方において隣接する側壁部材の間を封止部材で充填する工程と、

前記シールド基板、前記キャップ基板および前記ウェハを前記溝部に沿って切断し、前記複数の素子を個々の電子部品に分離させる工程と、

を含むことを特徴とする電子部品の製造方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/076962

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/02 (2006.01) i, B23K1/00 (2006.01) i, B81B3/00 (2006.01) i, B81C3/00 (2006.01) i, H03H9/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L23/02, B23K1/00, B81B3/00, B81C3/00, H03H9/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2007-013573 A (Kyocera Kinseki Corp.), 18 January 2007 (18.01.2007), paragraphs [0017] to [0027]; fig. 1 to 5 (Family: none)	1-2, 4, 6, 13 3, 5, 9-12 7-8, 14-16
X Y A	JP 2002-231919 A (Olympus Optical Co., Ltd.), 16 August 2002 (16.08.2002), paragraphs [0019] to [0029]; fig. 1 to 8 (Family: none)	1-2, 4, 6, 13 3, 5, 9-12 7-8, 14-16
Y	JP 2006-013330 A (Shinko Electric Industries Co., Ltd.), 12 January 2006 (12.01.2006), paragraph [0026]; fig. 1 to 2 & US 2006/0001173 A1 & US 2006/0267210 A1 & EP 1612859 A2 & DE 602005019124 D & KR 10-2006-0048594 A & CN 1716558 A	3, 5, 9-11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 January, 2012 (24.01.12)Date of mailing of the international search report
31 January, 2012 (31.01.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/076962

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-150201 A (Kyocera Corp.), 02 June 1999 (02.06.1999), paragraph [0041]; fig. 3 (Family: none)	3, 5, 9-11
Y	JP 2009-107041 A (Nippon Telegraph and Telephone Corp.), 21 May 2009 (21.05.2009), paragraphs [0014] to [0064]; fig. 1 to 6 (Family: none)	12

国際調査報告		国際出願番号 PCT/J P 2 0 1 1 / 0 7 6 9 6 2									
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H01L23/02 (2006.01)i, B23K1/00 (2006.01)i, B81B3/00 (2006.01)i, B81C3/00 (2006.01)i, H03H9/02 (2006.01)i											
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H01L23/02, B23K1/00, B81B3/00, B81C3/00, H03H9/02											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2012年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2012年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2012年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2012年	日本国実用新案登録公報	1996-2012年	日本国登録実用新案公報	1994-2012年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2012年										
日本国実用新案登録公報	1996-2012年										
日本国登録実用新案公報	1994-2012年										
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X Y A	JP 2007-013573 A（京セラキンセキ株式会社）2007.01.18, 段落【0017】-【0027】，図1-図5（ファミリーなし）	1-2, 4, 6, 13 <u>3, 5, 9-12</u> 7-8, 14-16									
X Y A	JP 2002-231919 A（オリンパス光学工業株式会社）2002.08.16, 段落【0019】-【0029】，図1-図8（ファミリーなし）	1-2, 4, 6, 13 <u>3, 5, 9-12</u> 7-8, 14-16									
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
<table border="0"> <tr> <td> * 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 </td> <td> の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 </td> </tr> </table>				* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献						
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献										
国際調査を完了した日 24.01.2012		国際調査報告の発送日 31.01.2012									
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 山本 雄一 電話番号 03-3581-1101 内線 3471	4 R 3 1 2 3								

国際調査報告		国際出願番号 PCT/JP2011/076962
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-013330 A (新光電気工業株式会社) 2006.01.12, 段落【0026】, 図1-図2 & US 2006/0001173 A1 & US 2006/0267210 A1 & EP 1612859 A2 & DE 602005019124 D & KR 10-2006-0048594 A & CN 1716558 A	3, 5, 9-11
Y	JP 11-150201 A (京セラ株式会社) 1999.06.02, 段落【0041】, 図3 (ファミリーなし)	3, 5, 9-11
Y	JP 2009-107041 A (日本電信電話株式会社) 2009.05.21, 段落【0014】 - 【0064】, 図1-図6 (ファミリーなし)	12

フロントページの続き

(51)Int.Cl.		F I		テーマコード (参考)
H 0 1 G	5/16	(2006.01)	B 8 1 C	3/00
H 0 1 H	59/00	(2006.01)	H 0 1 G	5/16
			H 0 1 H	59/00

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。