(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 114846596 A
(43)申请公布日 2022.08.02

(21)申请号 202080088661.8
(22)申请日 2020.12.17
(30)优先权数据
62/951,849 2019.12.20 US
(85)PCT国际申请进入国家阶段日
2022.06.20
(86)PCT国际申请的申请数据
PCT/US2020/065746 2020.12.17
(87)PCT国际申请的公布数据
WO2021/127272 EN 2021.06.24
(71)申请人 朗姆研究公司
地址 美国加利福尼亚州
(72)发明人 拉维·韦兰基 埃里克·H·伦茨
潘宇
(74)专利代理机构 上海胜康律师事务所 31263
专利代理师 李献忠 张华
(51)Int.Cl.
H01L 21/683(2006.01)
H01L 21/67(2006.01)
H01L 21/687(2006.01)
C23C 16/458(2006.01)
C23C 16/455(2006.01)

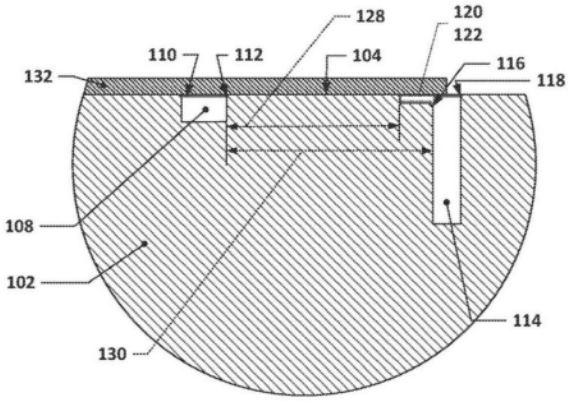
权利要求书3页 说明书13页 附图15页

(54)发明名称

在晶片外周附近具有凹入区域以减轻边缘/中心不均匀性的半导体处理卡盘

(57)摘要

公开了用于在某些处理操作期间支撑半导体晶片的卡盘。卡盘可以包括靠近晶片外周边的具有一个或多个表面的凹入区域，该表面面向晶片但从那里凹入以便不接触晶片周边周围的晶片。这种凹入区域的使用防止了卡盘和晶片之间的直接热传导接触，从而允许晶片在某些工艺条件下实现更均匀的温度分布。这具有使某些处理操作相对于边缘到中心沉积(或蚀刻)层厚度更均匀的进一步效果。



CN 114846596 A

1.一种用于半导体处理的装置,所述装置包括:

基座,其具有:

加热元件;以及

顶板;其中:

所述顶板包括:

衬底支撑表面,其被配置为在将所述半导体晶片放置在所述基座上时支撑半导体晶片;

位于所述基座的中心区域内的一个或多个真空凹槽,每个真空凹槽向上延伸至所述衬底支撑表面并具有外边缘,其中所述顶板的中心轴线穿过所述中心区域;

气体凹槽,其围绕所述基座的所述中心区域延伸并具有内边缘和外边缘;以及

凹入区域,其具有一个或多个凹入表面和定位在所述中心区域和所述气体凹槽的所述内边缘之间的内周边,

其中所述一个或多个凹入表面各自沿所述中心轴线从与所述衬底支撑表面重合的参考平面偏移,使得在所述一个或多个凹入表面与所述参考平面之间存在间隙,并且

其中,对于所述一个或多个真空凹槽中的每个真空凹槽,所述真空凹槽的所述外边缘的与所述内周边最靠近的部分与所述内周边隔开对应的至少第一距离D_1,并且与所述气体凹槽的所述最靠近的部分隔开对应的至少第二距离D_2。

2.如权利要求1所述的装置,其中对于每个真空凹槽,$(D_2-D_1)/D_2=0.4\pm0.1$。

3.如权利要求1所述的装置,其中对于每个真空凹槽,$(D_2-D_1)/D_2=0.25\pm0.05$。

4.如权利要求1所述的装置,其中对于每个真空凹槽,$(D_2-D_1)/D_2=0.15\pm0.05$。

5.如权利要求1至4中任一项所述的装置,其中所述气体凹槽的所述内边缘至少部分地界定所述凹入区域。

6.如权利要求1至4中任一项所述的装置,其中在所述气体凹槽的所述内边缘与所述凹入区域的外周边之间存在径向间隙。

7.如权利要求1至4中任一项所述的装置,其中所述凹入区域的所述一个或多个表面与所述衬底支撑表面之间的间隙小于或等于0.05英寸。

8.如权利要求1至4中任一项所述的装置,其中所述气体凹槽的所述内边缘位于直径为300mm±1mm的圆形区域内,并且所述气体凹槽的所述外边缘位于所述圆形区域的外部。

9.如权利要求1至4中任一项所述的装置,其中所述顶板由铝制成。

10.如权利要求1至4中任一项所述的装置,其中所述顶板由陶瓷制成。

11.如权利要求1至4中任一项所述的装置,进一步包括:

处理腔室;

惰性气体源;以及

真空源,其中:

所述基座位于所述处理腔室内,

所述惰性气体源被配置为使惰性气体可控地流入所述气体凹槽,并且

所述真空源被配置为在所述一个或多个真空凹槽上可控地抽取真空。

12.如权利要求11所述的装置,进一步包括:

喷头,其定位在所述基座上方并配置为将流经其中的气体朝向所述基座分配;以及

一个或多个工艺气体源,其中所述一个或多个工艺气体源各自被配置为使相应的工艺气体可控地流过所述喷头。

13.如权利要求12所述的装置,其中所述一个或多个工艺气体源被配置为可控地流动含金属气体,所述含金属气体还包含选自由氟和氯组成的群组的元素。

14.一种用于在半导体处理期间支撑半导体晶片的卡盘,所述卡盘包括:

衬底支撑表面,其被配置为当所述半导体晶片放置在其上时支撑所述半导体晶片;

位于所述卡盘的中心区域内的一个或多个真空凹槽,每个真空凹槽向上延伸至所述衬底支撑表面并具有外边缘,其中所述卡盘的中心轴线穿过所述中心区域并垂直于所述衬底支撑表面;

气体凹槽,其围绕所述中心区域延伸并具有内边缘和外边缘;以及

凹入区域,其具有一个或多个凹入表面和介于所述中心区域和所述气体凹槽的所述内边缘之间的内周边,

其中所述一个或多个凹入表面各自沿所述中心轴线从与所述衬底支撑表面重合的参考平面偏移,使得在所述一个或多个凹入表面与所述参考平面之间存在间隙,并且

其中环绕所述一个或多个真空凹槽的最小圆形区域与所述内周边隔开第一距离D_1并且与所述气体凹槽的所述最靠近的部分隔开第二距离D_2并且$(D_2-D_1)/D_2=0.3\pm0.2$。

15.一种方法,其包括:

制作顶板,其中所述顶板包含:

衬底支撑表面,其被配置为当所述半导体晶片放置在其上时支撑所述半导体晶片;

位于所述顶板的中心区域内的一个或多个真空凹槽,每个真空凹槽向上延伸至所述衬底支撑表面并具有外边缘,其中所述顶板的中心轴线穿过所述中心区域;

气体凹槽,其围绕所述基座的所述中心区域延伸并具有内边缘和外边缘;以及

凹入区域,其具有一个或多个凹入表面和位于所述中心区域和所述气体凹槽的所述内边缘之间的内周边,

其中所述一个或多个凹入表面各自沿所述中心轴线从与所述衬底支撑表面重合的参考平面偏移,使得在所述一个或多个凹入表面与所述参考平面之间存在间隙,并且

其中,对于所述一个或多个真空凹槽中的每个真空凹槽,所述真空凹槽的所述外边缘的与所述内周边最靠近的部分与所述内周边隔开对应的至少第一距离D_1,并且与所述气体凹槽的所述最靠近的部分隔开对应的至少第二距离D_2。

16.如权利要求15所述的方法,其中,对于每个真空凹槽,$(D_2-D_1)/D_2=0.3\pm0.2$。

17.如权利要求15或权利要求16所述的方法,其中所述凹入区域的所述一个或多个表面与所述参考平面之间的间隙小于或等于0.05英寸。

18.如权利要求15或权利要求16所述的方法,其中所述气体凹槽的所述内边缘位于直径为300mm±1mm的圆形区域内,并且所述气体凹槽的所述外边缘位于所述圆形区域的外部。

19.如权利要求15至18中任一项所述的方法,其中所述顶板的材料是铝。

20.如权利要求15至18中任一项所述的方法,其中所述顶板的材料是陶瓷。

21.如权利要求15至18中任一项所述的方法,其中制造所述顶板进一步包括:

为所述顶板提供材料块,

将所述衬底支撑面机加工成所述顶板，

在所述材料块中形成所述真空凹槽，

在所述材料块中形成所述气体凹槽，以及

在所述材料块中形成所述凹入区域。

22.如权利要求15至18中任一项所述的方法，其中制造所述顶板进一步包括通过铣掉所述材料的环形区域来机加工出所述材料块中的所述凹入区域。

23.如权利要求15至18中任一项所述的方法，其中制造所述顶板进一步包括使用车床来车削所述材料块，以通过使用车床工具切掉材料的环形区域来形成所述凹入区域。

在晶片外周附近具有凹入区域以减轻边缘/中心不均匀性的半导体处理卡盘

通过引用并入

[0001] PCT请求表作为本申请的一部分与本说明书同时提交。在同时提交的PCT请求表中确定的本申请要求其权益或优先权的每个申请通过引用以其整体并入本文并用于所有目的。

背景技术

[0002] 在一些半导体晶片处理技术中,半导体晶片可以在半导体处理腔室内被支撑在卡盘上。在一些这样的腔室中,卡盘可以是包括一个或多个特征的真空卡盘,该特征允许在半导体晶片的背侧抽取真空,从在半导体晶片和卡盘之间产生低压区域并导致半导体处理腔室内的压力将半导体晶片压到卡盘上,从而将半导体晶片夹持到位。

[0003] 另一种卡盘类型是静电卡盘,其使用由嵌入卡盘中的电极产生的静电荷将半导体晶片夹持到卡盘。

[0004] 本文提出了对半导体晶片卡盘的各种改进,这些改进产生了增加的晶片边缘到中心的均匀性。

发明内容

[0005] 本公开涉及用于半导体处理的晶片卡盘的改进。通常常规做法是在半导体处理期间使用卡盘在半导体晶片的下侧(或背侧)的整个跨度上提供支撑。这有助于减轻半导体晶片背侧对工艺气体的潜在暴露,并提供额外的夹持表面。

[0006] 在某些半导体处理操作(例如低氟钨沉积工艺)中,发现沉积操作产生明显边缘偏置的沉积层,即在半导体晶片边缘附近厚度增加的沉积层。例如,在某些情况(例如低氟钨沉积工艺)下,发现半导体晶片边缘附近的沉积层厚度比半导体晶片的中心区域高出八个标准偏差以上。

[0007] 观察到边缘附近增加的沉积厚度似乎与半导体晶片中边缘到中心的温度不均匀性相关。发明人确定,将卡盘修改成具有基本上环形的凹入区域,该区域使半导体晶片的外周通常在物理上不通过与该区域中的卡盘直接接触得以支撑,这将具有有益效果,因为它会防止从卡盘进入半导体晶片外周的直接传导热传递。通过将卡盘修改成具有这样的凹入区域,不均匀性晶片边缘的不均匀性显著降低,例如,相对于半导体晶片的中心区域,从八个标准偏差降低到大约五个半标准偏差。因此,在一种情况下,将凹入区域添加到卡盘导致在标准偏差方面显著提高大约33%。

[0008] 在许多这样的实施方式中,惰性气体(在本文中也可以称为“缓冲气体”)可以从与半导体晶片的外边缘重合的环形区域中的卡盘中的一个或多个通道或端口流过半导体晶片的边缘。在本申请的上下文中,惰性气体将被理解为被认为是非反应性的或另外被认为与用于在具有卡盘的腔室内执行半导体处理操作的任何工艺气体具有可忽略的化学相互作用的任何气体或气体混合物。因此惰性气体可以包括稀有气体,例如氩气或例如氮气。这

种惰性气体流可以起到屏蔽半导体晶片的边缘表面免于暴露于处理气体的作用(并因此防止或减少边缘表面暴露于处理气体),从而防止或减少在处理操作期间发生在边缘表面上的意外沉积和/或蚀刻量。类似地,这种惰性气体也可以屏蔽或帮助屏蔽半导体晶片的背侧。例如,如果使用真空卡盘将半导体晶片夹持就位,可以通过在半导体晶片的背侧上抽取真空将围绕半导体晶片周边的气体抽吸到半导体晶片下方,以便将其夹持就位。通过使惰性气体流过半导体晶片的周边/边缘,可以在半导体晶片下方抽吸的最靠近半导体晶片周边的气体是惰性的,而不是可与半导体晶片反应的工艺气体。

[0009] 在具有用于将半导体晶片固定到卡盘的真空夹持特征的卡盘中,凹入区域的尺寸可以被设计为使得晶片与卡盘接触的最小环形区域存在于凹入区域和最外部的真空夹持特征之间。例如,如果给定真空卡盘的真空夹持特征包括最外部特征,该最外部特征是卡盘表面中的周向通道,该周向通道与真空源流体连接以便在周向通道上抽取真空,则凹入区域的尺寸可以被设计为使得凹入区域的最内边缘和半导体晶片的最外边缘之间的间隙为半导体晶片的最外边缘和周向通道的最外边缘之间的间隙的50%或更小。这样的配置可以保持半导体晶片和围绕周向凹槽的卡盘之间的足够连续的晶片/卡盘接触,以便保持真空夹持功能,同时仍然提供足够大的凹入区域以减少或减轻半导体晶片边缘加热。

[0010] 在一些实施方式中,可以提供一种用于半导体处理的装置。该装置可以包括或者是具有加热元件和顶板的基座。顶板可以包括配置为当半导体晶片被放置在基座上时支撑半导体晶片的衬底支撑表面,一个或多个完全位于基座的中心区域内的真空凹槽,每个真空凹槽向上延伸至衬底支撑表面以及具有外边缘,其中顶板的中心轴线穿过中心区域。顶板还可以包括气体凹槽,该气体凹槽是基本上环形的,围绕基座的中心区域延伸,并且具有内边缘和外边缘以及凹入区域,该凹入区域具有一个或多个凹入表面和定位在中心区域和气体凹槽的内边缘之间的内周边。一个或多个凹入表面可各自沿中心轴线从与衬底支撑表面重合的参考平面偏移,使得一个或多个凹入表面与参考平面之间存在间隙,并且对于一个或多个真空凹槽中的每个真空凹槽,真空凹槽的外边缘的与内周边最靠近的部分可以与内周边隔开对应的第一距离D_1,并且与气体凹槽的最近部分隔开对应的第二距离D_2。

[0011] 在一些实施方式中$(D_2-D_1)/D_2$可以等于0.4±0.1。在一些其他实施方式中,$(D_2-D_1)/D_2$可以等于0.25±0.05。在一些进一步的实施方式中,$(D_2-D_1)/D_2$可以等于0.15±0.05。

[0012] 在一些实施方式中,气体凹槽的内边缘可以至少部分地界定凹入区域。

[0013] 在一些实施方式中,在气体凹槽的内边缘和凹入区域的外周边之间可以存在径向间隙。

[0014] 在一些实施方式中,凹入区域的一个或多个表面与衬底支撑表面之间的间隙可以小于或等于0.05英寸。

[0015] 在一些实施方式中,气体凹槽的内边缘可以在直径为300mm±1mm的圆形区域内,并且气体凹槽的外边缘在圆形区域的外部。

[0016] 在一些实施方式中,顶板由铝制成或可以由陶瓷制成。

[0017] 在该装置的一些实施方式中,该装置还可以包括处理腔室、惰性气体源和真空源。在这样的实施方式中,基座可以位于处理腔室内,惰性气体源可以被配置为使惰性气体可控地流向气体凹槽,并且真空源可以被配置为在一个或多个真空凹槽上可控地抽取真空。

[0018] 在一些这样的实施方式中,该装置还可以包括喷头,该喷头定位在基座上方并且

配置为将流过其中的气体朝向基座分配。这种装置还可以包括一个或多个工艺气体源，该工艺气体源各自被配置为使对应的工艺气体可控地流过喷头。

[0019] 在一些这样的实施方式中，一个或多个工艺气体源可以被配置为可控地流动含金属气体，该含金属气体还包括从由氟和氯组成的组中选择的元素。

[0020] 在一些实施方式中，可以提供一种用于在半导体处理期间支撑半导体晶片的卡盘。卡盘可以包括配置为当半导体晶片放置在其上时支撑半导体晶片的衬底支撑表面；位于卡盘的中心区域内的一个或多个真空凹槽，每个真空凹槽向上延伸到衬底支撑表面并具有外边缘；围绕中心区域延伸并具有内边缘和外边缘的气体凹槽；以及凹入区域，其具有一个或多个凹入表面和介于气体凹槽的中心区域和内边缘之间的内周边。卡盘的中心轴线可以穿过中心区域并且可以垂直于衬底支撑表面。在这样的实施方式中，一个或多个凹入表面可各自沿中心轴线从与衬底支撑表面重合的参考平面偏移，使得一个或多个凹入表面与参考平面之间存在间隙，并且环绕一个或多个真空凹槽的最小圆形区域可以与内周边分隔开第一距离D_1并且与气体凹槽的最近部分分隔开第二距离D_2并且$(D_2-D_1)/D_2=0.3\pm0.2$。

[0021] 在一些实施方式中，可以提供包括制造顶板的方法。顶板可以包括配置为当半导体晶片放置在其上时支撑半导体晶片的衬底支撑表面；位于顶板的中心区域内的一个或多个真空凹槽，每个真空凹槽向上延伸到衬底支撑表面并且具有外边缘；围绕基座的中心区域延伸并具有内边缘和外边缘的气体凹槽；以及凹入区域，其具有一个或多个凹入表面和位于气体凹槽的中心区域和内边缘之间的内周边。顶板的中心轴线可以穿过中心区域。在这样的实施方式中，一个或多个凹入表面可各自沿中心轴线从与衬底支撑表面重合的参考平面偏移，使得一个或多个凹入表面与参考平面之间存在间隙，并且对于一个或多个真空凹槽中的每个真空凹槽，真空凹槽的外边缘的与内周边最靠近的部分可以与内周边分隔开对应的至少第一距离D_1并且与气体凹槽的最近部分分隔开对应的至少第二距离D_2。

[0022] 在一些这样的实施方式中，对于每个真空凹槽，$(D_2-D_1)/D_2=0.3\pm0.2$。

[0023] 在一些实施方式中，凹入区域的一个或多个表面与参考平面之间的间隙可以小于或等于0.05英寸。

[0024] 在一些实施方式中，气体凹槽的内边缘可以在直径为300mm±1mm的圆形区域内，并且气体凹槽的外边缘可以在圆形区域的外部。

[0025] 在一些实施方式中，顶板的材料可以是铝或陶瓷。

[0026] 在一些实施方式中，该方法还可以包括为顶板供应材料块，将衬底支撑表面机加工成顶板，在材料块中形成真空凹槽，在材料块中形成气体凹槽，以及在材料块中形成凹入区域。

[0027] 在一些实施方式中，制造顶板还可以包括通过铣掉材料的环形区域来机加工出材料块中的凹入区域。

[0028] 在一些实施方式中，制造顶板还可以包括使用车床来车削材料块，以通过使用车床工具切掉材料的环形区域来形成凹入区域。

附图说明

[0029] 图1描绘了半导体处理腔室的示意图。

[0030] 图2描绘了用于支撑半导体晶片的卡盘的等距视图。

[0031] 图3-1至图3-3描绘了不同的真空凹槽配置。

[0032] 图4描绘了显示用于卡盘的加热器线圈的截面图。

[0033] 图5-1至图5-3分别描绘了具有凹入区域的示例性卡盘的侧截面图、等距细节剖视图和细节剖视图。

[0034] 图6-1至图6-3分别描绘了具有凹入区域的另一个示例性卡盘的侧截面图、等距细节剖视图和细节剖视图。

[0035] 图7-1至图7-3分别描绘了具有凹入区域的又一示例性卡盘的侧截面图、等距细节剖视图和细节剖视图。

[0036] 图8描绘了在不同处理条件下由不同类型的卡盘支撑的一些示例性半导体晶片的温度图。

[0037] 图9描绘了经受类似半导体工艺但由两种不同类型的卡盘支撑的两个半导体晶片的归一化沉积层厚度的曲线图。

[0038] 图10描绘了经受与图9不同的类似半导体工艺但由两种不同类型的卡盘支撑的另外两个半导体晶片的归一化沉积层厚度的曲线图。

[0039] 图11描绘了四个示例性半导体晶片的归一化沉积层厚度热图。

[0040] 图12描绘了制造如本文所讨论的具有凹入区域的卡盘的方法的流程图。

具体实施方式

[0041] 在以下描述中，阐述了许多具体细节以提供对所呈现的实施方案的透彻理解。可以在没有这些具体细节中的一些或全部的情况下实践本文公开的实施方案。在其他情况下，没有详细描述熟知的过程操作，以免不必要地混淆所公开的实施方案。此外，虽然将结合具体实施方案来描述所公开的实施方案，但应当理解，具体实施方案并不旨在限制所公开的实施方案。

[0042] 在沉积工艺期间，通常希望在整个衬底(例如半导体晶片)上沉积具有均匀厚度的膜(或至少具有小于不均匀性阈值量的膜)。如前所述，膜厚度均匀性可尤其取决于半导体处理操作期间衬底的温度梯度。在某些沉积操作期间，如果衬底具有不均匀的温度，则沉积工艺可在衬底上沉积具有相应不均匀厚度的膜。衬底上的温度梯度的特征通常在于衬底边缘附近的温度较高，而衬底中心附近的温度较低(与衬底边缘附近的温度相比)。这又会导致沉积层的厚度在靠近衬底的边缘处比在衬底的中心处增加。在这种情况下，可以通过借由以下方式在衬底上创建更均匀的温度梯度来实现沉积期间整个衬底的膜厚度均匀性的改进：降低衬底边缘附近的温度同时在很大程度上单独保留衬底中心附近的温度，提高衬底中心附近的衬底温度同时很大程度上单独保留衬底边缘附近的温度，或同时降低衬底边缘附近的衬底温度同时导致衬底中心附近的温度升高。虽然目前的讨论涉及沉积工艺，但一些蚀刻工艺在蚀刻均匀性和温度效应方面可能表现出类似的行为；因此，本文讨论的结构和技术也可适用于解决在蚀刻工艺期间可能产生的类似问题。

[0043] 在沉积工艺期间，衬底被支撑在处理腔室中的加热基座的卡盘的顶板上，并且可以经历通过经由顶板的热传导的热传递、经由被截留在衬底和顶板之间的任何气体的热对流，和/或热辐射。由于大多数衬底在晶片处理操作期间所经历的工艺条件，来自热辐射的热传递量通常显著低于由热传导和热对流热传递机制共同产生的热传递量。为了降低衬底

边缘附近的温度，在加热基座的顶板内设计了凹入特征，以消除通向衬底边缘的直接热传导路径。凹入特征位于支撑衬底的顶板表面下方，并且在衬底正确定位在顶板上(例如，定位在处理操作期间衬底将所在的位置)时可位于衬底边缘附近。当衬底被支撑在具有凹入特征的顶板上时，衬底边缘附近的衬底背侧不与加热的基座接触(或衬底背侧的至少几乎所有最外环形区域不与加热的基座接触)，从而消除通向衬底边缘的直接热传导路径。通过消除到衬底边缘的直接热传导，可以降低衬底边缘附近的温度，从而提高温度梯度的均匀性。改进的温度均匀性可以相应地改进由沉积工艺产生的厚度均匀性。

[0044] 图1描绘了可以在沉积(或蚀刻)工艺期间使用的腔室134的示意图。在腔室134内，可以有基座100。基座100可以具有加热元件101和卡盘102；在一些实施方式中，卡盘可以与基座成一体，而在其他实施方式中，卡盘可以是固定地(通过某种结合)或可移除地(使用例如螺纹紧固件)安装到基座结构其余部分的单独部件。卡盘102的“顶板”可以是分立部件，例如，其结合到一个或多个其他板以形成卡盘，或者可以简单地是卡盘102本身，即，卡盘可以是单板设计。在其他实施方式中，如上所讨论的，卡盘可以是基座的组成部分；在一些这样的实施方式中，顶板也可以是底座的组成部分，即，基座、卡盘和顶板全都可以由名义上相同的结构提供。卡盘102(或顶板)可以具有配置为在沉积操作期间支撑半导体晶片132的顶表面104。基座100可以流体连接到可被配置为向基座100供应惰性气体的气体源139。如前所讨论的，惰性气体可以是可被认为是非反应性的或另外被认为与可用于在腔室134内执行半导体处理操作的任何处理气体具有可忽略的化学相互作用的任何气体或气体混合物。惰性气体可包括惰性气体，例如氩气，或相对非反应性气体，例如氮气，或它们的混合物。在一些实施方式中，基座100也可以流体连接到真空源140，例如真空泵或设施真空供应管线，其可以用于抽取真空并将半导体晶片132固定到卡盘102的顶表面104。在腔室134内，可以有喷头136或其他气体分配系统，其可以流体连接到一个或多个气体源138。在图1所示的实施方案中，有两个气体源138a和138b。流体连接到喷头136的气体源可以被配置为在半导体处理操作期间可控地供应处理气体。

[0045] 图2描绘了基座100的卡盘102。卡盘102具有被配置为支撑半导体晶片132的顶表面104。顶表面104可以具有位于其中的一个或多个真空凹槽108；在图2中，存在流体连接在一起的多个真空凹槽108，包括多个径向真空凹槽108和以中心轴线106为中心的外环形真空凹槽108，它们都彼此流体连通；以及一个或多个真空端口，例如在卡盘102的中间可见的位于中心的真空端口，它们可以与真空源140流体连接。真空凹槽108可以用于在半导体晶片132上抽取真空，从而在沉积(或蚀刻)工艺期间，使其在由基座卡盘102的顶表面104支撑的同时被夹持到位。通过在半导体晶片的背侧上产生真空，可以在半导体晶片的顶侧和半导体晶片的背侧之间产生负压差，即，半导体晶片下方的压力可低于半导体晶片上方的压力(在某些情况下，这种压差可能仅为大约几托，例如<10托)。

[0046] 一般而言，卡盘102的最外侧真空凹槽特征108可以具有从最外部的真空凹槽特征108向外延伸的密封区域，该密封区域提供卡盘102/半导体晶片132接触的不间断区域，从而确保可以可靠地维持半导体晶片132的背侧后面的真空，而不需要过多的气体流向真空源140。应当理解，真空凹槽108的各种图案可以用于提供真空夹持功能。真空凹槽108可以是单个连续的凹槽或可以以多个彼此分开的凹槽为特征，真空凹槽可以环绕或不环绕卡盘102的中心轴线106。图2中描绘了真空凹槽图案的一个示例，其中真空凹槽108由一系列同

心环形真空凹槽108提供，这些同心环形真空凹槽108通过各种近径向真空凹槽108彼此流体互连。应注意的是一个或多个真空凹槽108的最外边缘通常可以限定中心区域1042，在这种情况下为圆形，其包含所有真空凹槽108。中心区域1042通常可以以基座的顶板的中心轴线106为中心。

[0047] 在图2中还可见的是凹入区域120和真空密封区域121，其在内侧上可以由中心区域1042界定，而在外侧上由凹入区域120的最内边缘界定；真空密封区域121可以是顶表面104的一部分，即当半导体晶片132搁置在卡盘102上时与半导体晶片132的下侧接触。

[0048] 图3-1至图3-3描绘了可用于顶表面104上的真空凹槽108的潜在图案的附加示例。在图3-1中，真空凹槽108包括的三个单独的凹槽，它们布置在卡盘的顶表面104的中心周围，但不环绕该中心。图3-2中的示例描绘了以四个真空凹槽108为特征的真空凹槽108图案。图3-3是另一个示例，其中真空凹槽108图案具有环绕顶表面104中心的一个连续图案。该图案不具有环，而是具有在顶表面104的外边缘和中心之间连续蜿蜒的凹槽。应当注意，在图3-1至图3-3中的所有三个示例性成组的真空凹槽108中，示出了中心区域142，对于每个示例性顶表面104，该中心区域142包含所有真空凹槽108。每个顶表面104的中心区域142通常可以被认为是圆形区域(或近圆形区域)，其封闭了用于顶表面104的所有真空凹槽108并且与该真空凹槽108或那些真空凹槽108的最外部分的最外边缘接触。提供上述示例以进一步示出各种实施方案的各方面。提供这些示例是为了举例说明和更清楚地示出各方面，而不是进行限制性。

[0049] 回到图2，卡盘104可以具有气体凹槽114。在这样的实施方式中，气体凹槽114是连续的(或几乎连续的)凹槽，其可以设置为朝向卡盘的顶表面104的外边缘。气体凹槽114的尺寸和位置可以设置成使得当半导体晶片132在沉积工艺之前放置在顶表面104上时，半导体晶片132的边缘可以定位成使得从气体凹槽114中流出的气体与半导体晶片132的边缘接触，例如，气体凹槽114可以直接位于半导体晶片边缘的下方。另外，将观察到凹入区域120通常可以由气体凹槽114的最内边缘界定。一般而言，气体凹槽114可以是基本上环形的，例如，以便围绕整个半导体晶片周边输送惰性气体。在大多数情况下，气体凹槽114可以是单个环形凹槽，其通常具有与半导体晶片相同的标称直径，例如300mm，并且可以是大约一到几毫米宽，例如1mm或2mm宽。

[0050] 气体凹槽114可以流体连接到气体源，例如，气体源139，其可以供应惰性气体。气体凹槽114可以使惰性气体流入处理腔室，使得惰性气体流可以起到屏蔽半导体晶片的边缘表面免于暴露于处理气体的作用，并且可以防止或减少在半导体处理操作期间可能发生在半导体晶片边缘表面处的意外沉积和/或蚀刻量。

[0051] 如关于图1所述，基座100可以包括加热元件101。图4是基座100的截面平面图，其描绘了基座100中的加热元件101的示例。图4显示卡盘下方的基座100的横截面图。加热元件101，其可以例如是电阻加热元件或用于循环加热或冷却液体的液体流动路径，可用于在半导体处理操作期间控制基座100的温度，特别是用于在沉积或蚀刻工艺期间控制顶表面104的温度。基座100的顶表面104一旦被加热元件101加热，就可以在沉积工艺期间加热半导体晶片。这种加热可以主要通过卡盘102和半导体晶片132的接触部分之间产生的热传导的热传递而发生，尽管在卡盘102和半导体晶片132之间也可能经由可能被截留在半导体晶片132和卡盘102之间的任何气体发生额外的不可忽略的传导和/或对流热传递。

[0052] 如前所述，半导体晶片132的径向温度分布在处理期间可能表现出温度差，其中朝向半导体晶片边缘的温度高于朝向半导体晶片中心(或其中心区域142内)的温度。还如前所述，该温度差可能导致沉积层(或蚀刻层)的厚度与半导体晶片的中心相比在靠近半导体晶片的边缘处增加。例如，为了减小半导体晶片132中的温差(从而减小晶片工艺的不均匀性)，可以包括凹入区域120，如图2所示。

[0053] 图2的凹入区域120是卡盘102上具有一个或多个凹入表面的区域(在图2中，存在三个弧形的凹入表面，每个弧形的凹入表面跨越大约120°的弧形并且总体上形成一个基本上环形的凹入区域120)，该凹入表面在顶表面104下方并且可以位于中心区域142外部并且在气体凹槽114内。

[0054] 作为进一步的示例，图5-1显示了卡盘102的横截面图，该卡盘102具有位于顶表面104下方的凹入区域120的示例(作为参考，晶片132显示为搁置在顶表面104上)。图5-2和图5-3显示了图5-1的卡盘102的更详细视图。

[0055] 图5-2显示了图5-1的卡盘102的圆圈部分的等距细节剖视图；卡盘102的真空凹槽108、顶表面104和气体凹槽114都被清晰地描绘出来，真空密封区域121和凹入区域120也是如此。还示出了第一距离128(D_1)和第二距离130(D_2)；第一距离128是中心区域142的最外边缘和凹入区域120的内周边之间的最小距离，并且第二距离130是中心区域142的最外边缘和气体凹槽114的最内边缘之间的最小距离。

[0056] 图5-3描绘了包含真空凹槽108、气体凹槽114和凹入区域120的卡盘102的区域的详细视图。在该实施方案中，半导体晶片132被定位在顶表面104上以便于其外边缘悬垂于气体凹槽114。凹入区120位于真空凹槽108与气体凹槽114之间。真空凹槽108可具有内边缘110及外边缘112；相应地，气体凹槽114可具有内边缘116和外边缘118。

[0057] 凹入区域120通常可以是基本环形区域，其具有由气体凹槽114的内边缘116限定的外周边以及位于最外部的真空凹槽108(或中心区域142)的外边缘112与气体凹槽114的内边缘116之间的内周边。应当理解，例如，凹入区域120可以不是真正的环形区域，例如，可以在内周边和/或外周边上具有一个或多个多边形边缘，可以被分段(例如分段成图2中所示的三个弓形部分)，和/或可以包括一个或多个可以接触半导体晶片132的下侧的凸起部分(例如，凹入区域120可以包括小凸台，该小凸台沿着其外周边定位并且可具有与半导体晶片接触但也比凹入区域的凹入表面的总表面积小得多(例如小两个或更多个数量级)的总上表面积。在后一种布置中，卡盘102和半导体晶片132之间可能仍然存在穿过这些凸台的导电接触路径，但是有限的导电接触面积可提供很少的有效热传递。类似地，在一些实施方式中，气体凹槽的内边缘可以通过薄的周向壁与凹入区域隔开，该薄的周向壁具有非常小的径向厚度，例如，比凹入区域的径向厚度小一个数量级或更多，以便减少可经由这种壁特征到达半导体晶片的热传递量。一般而言，凹入区域可被设计为消除或很大程度上消除凹入区域的内周边之外的晶片/卡盘接触。然而，并不是意图将此概念的小变形排除在覆盖范围之外——特别是，以类似于本文讨论的那些凹入区域的凹入区域为特征，但在凹入区域内包括例如一个或多个小接触面积特征(该小接触面积特征定位成接触由卡盘支撑的半导体晶片)的卡盘仍将被认为在本公开的范围内。

[0058] 如上所述，凹入区域120通常可以被描述为具有基本上环形的形状。凹入区域120还可以表征为具有作为第二距离130的百分比的标称径向厚度或宽度。例如，该百分比可以

表示为$(D_2-D_1)/D_2$并且可以选择为大于或等于0.1(10%)且小于或等于0.5(50%),例如0.4±0.1(40%±10%)、0.25±0.05(25%±5%)或0.15±0.05(15%±5%)。为了便于参考,本文所讨论的凹入区域可被称为是X%底切凹入区域或具有X%底切等的凹入区域,其应理解为指具有为第二距离X%的标称径向厚度或宽度的凹入区域。使用术语"底切"是因为当晶片放置在卡盘上时凹入区域"底切"晶片。

[0059] 在图5-2中,凹入区域120具有的径向宽度是真空凹槽108的最外边缘和气体凹槽114的内边缘之间的距离的15%(0.15),并且是远离顶表面104凹入的,以便在平行于中心轴线106的方向上形成0.015英寸的间隙。注意,凹入区域120没有从顶表面104凹入很大距离,事实上,选择凹入区域120的在0.005英寸至0.050英寸的范围内的深度通常是有益的(类似的深度可以用在本文讨论的其他实施方式中)。此类间隙距离可以起到下列作用:减少半导体晶片132和凹入区域120内的卡盘102之间的直接热传导热传递,同时仍然在很大程度上保留由于经由可能捕获在半导体晶片132和卡盘102之间的气体的对流和/或传导热传递机制而发生的热传递。

[0060] 通过使凹入区域120位于顶表面107下方,凹入区域120可用于在工艺操作期间显著减少或消除卡盘102与半导体晶片边缘附近的半导体晶片132之间的热传导。通过将半导体晶片边缘温度改变为更接近半导体晶片中心温度,半导体晶片边缘处的温度降低可以允许半导体晶片132的热分布变得更加均匀。

[0061] 图6-1至6-3类似于图5-1至5-3,不同之处在于凹入区域120具有的径向宽度是真空凹槽108的最外边缘和气体凹槽114的内边缘之间的距离的25%(0.25)。图7-1至7-3对应地类似于图5-1至5-3,不同之处在于凹入区域120具有的径向宽度是真空凹槽108的最外边缘和气体凹槽114的内边缘之间的距离的40%(0.4)。可以看出,在某些情况下,最外真空凹槽108可以随着凹入区域120的径向宽度增加而在尺寸/径向宽度上增加,以便在真空密封区域121中的半导体晶片上提供更大的夹持力(从而在一定程度上抵消可由真空密封区域121的减小面积提供的增加的泄漏机会)。

[0062] 为了帮助说明在卡盘上包括凹入区域(或"底切")的效果,使用包括底切/凹入区域的卡盘和不包括底切/凹入区域的卡盘进行了几个测试。图8显示了此类测试的结果并描绘了两组两个半导体晶片的温度曲线,其中每组半导体晶片中的半导体晶片在具有不同卡盘的多站处理腔室的不同站同时进行处理。第一组的半导体晶片通过进行低氟钨沉积工艺进行处理,其中每个卡盘被加热到升高的温度,例如在300℃至500℃的范围内,每个晶片上方的处理区域通常保持在大约10托的压强,并且在每个卡盘的真空凹槽上抽真空,使得半导体晶片和卡盘之间的背侧压力低于处理区域的压力。第二组的半导体晶片在类似的条件下进行测试,不同之处在于,在真空凹槽上抽真空,使得半导体晶片和卡盘之间的压力仍然低于处理区域的压力,但高于第一组中对应压力约66%。在每组中,有两个半导体晶片:半导体晶片1使用没有凹入区域的基座进行测试,而半导体晶片2使用带有具有径向宽度的凹入区域的基座进行测试,该径向宽度是真空凹槽的最外边缘和气体凹槽的内边缘之间的距离的40%("40%底切"卡盘或"带有40%底切凹陷区域的卡盘"),如图5-3所示。每个晶片的温度分布是在处理期间通过在半导体晶片中心、沿半导体晶片外边缘的八个等距点以及在晶片中心和半导体晶片外边缘之间的大致中间的另外八个等距点处进行的测量而获得的。指示温度的热图已被归一化为任意无量纲温差标度,以说明与没有底切的卡盘相比,具有

40％底切的整个卡盘上的温度变化减少。因此，举例如下。

[0063] 两组半导体晶片的数据表明，与完全没有凹入区域或底切的卡盘相比，对于在40％底切卡盘上进行处理的晶片，半导体晶片的中心与其各自边缘之间的最大温差大大减小。特别是，观察到对于第一组半导体晶片，与没有凹入区域的卡盘相比，使用40％底切卡盘导致最大边缘/中心温差降低33％(平均边缘/中心温差降低28％)，而与没有凹入区域的卡盘相比，第二组半导体晶片通过使用40％底切卡盘经历了最大边缘/中心温差的49％的降低(以及平均边缘/中心温差44％的降低)。因此，使用40％底切卡盘显著降低了边缘/中心温差，并且在处理期间保持较高压力的背侧氩气环境进一步降低了边缘/中心温差。

[0064] 换言之，可以看出，对于第1组，当使用不具有凹入区域的卡盘时，晶片温度跨越七个温差带，但当使用40％底切卡盘时，晶片温度仅跨越五个温差带。类似地，对于第2组，当使用没有凹入区域的卡盘时，晶片温度跨越五个温差带，但当使用40％底切卡盘时，晶片温度仅跨越三个温差带。由于使用凹入区域而导致的整个晶片(和卡盘)上的温度变化的减少对于获得更高的晶片均匀性而言是显著且非常有益的。

[0065] 图9显示了两个半导体晶片在经历类似沉积工艺之后的归一化沉积层厚度的线扫描；一个半导体晶片由没有凹入区域的卡盘支撑，而另一个半导体晶片由具有25％底切凹入区域的卡盘支撑。虚线表示由没有凹入区域的卡盘支撑的半导体晶片的归一化沉积层厚度，而实线表示由具有25％底切凹入区域的卡盘支撑的半导体晶片的归一化沉积层厚度。两个绘制的沉积层厚度分别基于距每个相应晶片的中心介于-100mm和+100mm之间的平均沉积层厚度进行归一化。在图9中可见，由具有25％底切凹入区域的卡盘支撑的半导体晶片的边缘处的最大归一化沉积层厚度比基线沉积层厚度高大约2.5％，而在由没有凹入区域的卡盘支撑的半导体晶片的边缘处的最大归一化沉积层厚度比基线沉积层厚度高大约5％。因此，与没有凹入区域的卡盘相比，使用具有25％底切凹入区域的卡盘导致边缘区域不均匀性降低50％。

[0066] 图10与图9相似，显示了两个半导体晶片在经历类似的沉积工艺(然而不同于图9所用的工艺)之后的归一化沉积层厚度的线扫描；一个半导体晶片由没有凹入区域的卡盘支撑，而另一个半导体晶片由具有25％底切凹入区域的卡盘支撑。虚线表示由没有凹入区域的卡盘支撑的半导体晶片的归一化沉积层厚度，而实线表示由具有25％底切凹入区域的卡盘支撑的半导体晶片的归一化沉积层厚度。与图9一样，两个绘制的沉积层厚度分别基于距每个相应晶片中心介于-100mm和+100mm之间的平均沉积层厚度进行归一化。在图10中可见，由具有25％底切凹入区域的卡盘支撑的半导体晶片的边缘处的最大归一化沉积层厚度比基线沉积层厚度高大约1.5％到1.8％，而由没有凹入区域的卡盘支撑的半导体晶片边缘处的最大归一化沉积层厚度比基线沉积层厚度高大约3.3％至3.4％。因此，与没有凹入区域的卡盘相比，使用具有25％底切凹入区域的卡盘导致边缘区域不均匀性～50％的降低，类似于图9所示。

[0067] 为了进一步证明使用具有凹入区域的卡盘可以如何提高晶片均匀性，参考图11，该图描绘了四个晶片的晶片沉积层厚度测量“热图”，其归一化沉积层厚度如图9和10所示(每个此类半导体晶片的归一化沉积层厚度图单独显示在每个相应的热图下方)。图11中的热图表示使用不同阴影程度的归一化沉积层厚度的不同值。热图表明，与在处理期间支撑在没有凹入区域的卡盘上的半导体晶片相比，在处理期间支撑在具有凹入区域(例如，25％

底切凹入区域)的卡盘上的半导体晶片的均匀性变化不那么明显。例如,在第一半导体工艺期间,由没有凹入区域的卡盘支撑的半导体晶片所表现出的沉积层厚度显示出2%的标准偏差和6.1%的范围,相比之下,在由具有25%底切凹入区域的卡盘支撑的同时经历相同的第一半导体工艺的半导体晶片的标准偏差为1.4%且范围为5.4%。类似地,在第二半导体工艺期间由没有凹入区域的卡盘支撑的半导体晶片表现出的沉积层厚度显示出1.3%的标准偏差和4.8%的范围,相比之下,在由具有25%的底切凹入区域的卡盘支撑的同时经受相同的第二半导体工艺的半导体晶片的标准偏差为1.0%且范围为3.7%。

[0068] 通常观察到,增加凹入区域的底切百分比导致晶片边缘到中心均匀性的相应增加,使得具有15%底切凹入区域的卡盘与完全没有凹入区域的卡盘相比具有更好的边缘到中心均匀性,具有25%底切凹入区域的卡盘与具有15%底切凹入区域的卡盘相比具有更好的边缘到中心均匀性,并且具有40%底切凹入区域的卡盘与具有25%底切凹入区域的卡盘相比具有更好的边缘到中心均匀性。这种趋势可能会继续,例如直至高达50%的底切凹入区域,例如,尽管对于足够大的底切区域,真空夹持力/效率可能会降低,因为真空密封区域的表面积可能无法提供用于真空夹持到卡盘以正常工作的足够的密封表面积。

[0069] 特别地,应当理解,本公开不仅涉及可用于生产具有改进的边缘到中心层厚度均匀性的沉积层(或蚀刻掉的层)的半导体晶片的卡盘,而且还涉及半导体晶片,在将主题半导体晶片支撑在卡盘(例如本文所述的那些,例如具有如前所述的凹入区域的卡盘)上时产生沉积层(或蚀刻掉的层)。此类半导体晶片在半导体晶片的边缘附近可以表现出最大层厚度,该最大层厚度在半导体晶片的中心区域内(例如在半径为半导体晶片外边缘半径的三分之二的中心区域内)的平均层厚度的3%以内或更少。

[0070] 此外,应当理解,本公开不仅包括具有本文所讨论的凹入区域的卡盘,而且还包括制造这种卡盘的方法。

[0071] 例如,参考回到图2,卡盘102可以由陶瓷或金属材料制成。例如,金属可以是铝、钢、钛、它们的合金或其他金属。可以使用的潜在陶瓷材料可以包括例如碳化硅或氮化硅。应当理解,可以使用多种制造技术中的任何一种来生产卡盘,包括例如减材制造技术,例如铣削、车削或其他机加工或增材制造技术,例如直接金属激光烧结或其他三维打印技术。在一些实施方式中,卡盘可以使用诸如铸造、注塑或其他技术之类的净成形制造工艺形成,然后任选地进行精机加工以获得所需的尺寸公差。

[0072] 图12显示了用于制造具有凹入区域的卡盘的机加工过程的示例。在1202中,提供材料块;该材料可以是陶瓷或金属,例如铝。在1204中,可以机加工顶表面。顶表面可具有平整度要求并且可使用一种或多种不同的机加工过程来制造,例如,机加工之后是研磨或抛光。在1206中,可以将一个或多个真空凹槽机加工到卡盘中。一个或多个真空凹槽可以连接到通孔,当卡盘组装到基座上时,该通孔可以流体连接到真空源,并且可以允许一个或多个真空凹槽在可放置在卡盘顶表面上的半导体晶片的背侧上抽真空。可以使用任何合适的机加工操作来机加工出一个或多个真空凹槽,包括铣削、电子放电机加工、车削(使用车床)等。在1208中,可以将一个或多个气体凹槽机加工到卡盘中。一个或多个气体凹槽可以连接到孔或端口,当卡盘安装在半导体处理腔室中时,该孔或端口可以连接到气体源,该气体源被配置为使惰性气体经由一个或多个气体凹槽流入腔室中。与一个或多个真空凹槽一样,一个或多个气体凹槽可以通过任何合适的机加工过程进行机加工。在1210中,可以使用任

何合适的机加工技术将凹入区域机加工到卡盘中。可以使用任何合适的机加工操作来机加工出凹入区域，包括铣削、电子放电机加工、车削(使用车床)等。机加工顶表面(1204)、机加工出一个或多个真空凹槽(1206)、机加工出一个或多个气体凹槽(1208)和机加工出凹入区域(1210)的操作不一定需要以任何特定顺序发生，并且可以在供应材料块(方块1202)之后以任何顺序进行。

[0073] 在一些实施方式中，可以在卡盘上执行机加工后操作，例如涂层施加(例如在铝卡盘上施加阳极氧化涂层)、烧制操作(例如在窑或其他熔炉中烧制机加工的卡盘生陶瓷版本，以便将机加工的陶瓷烧结成硬化的烧结陶瓷卡盘)等。在增材制造卡盘的情况下，卡盘的整体形状可以逐层形成，其中多次将一个或多个真空凹槽、一个或多个气体凹槽和/或凹入区域形成为一个或多个层的构成部分。在一些增材制造的卡盘中，可以在增材制造步骤完成后任选地执行减材机加工操作，例如，以提供更精确的机加工特征、具有所需平整度的顶表面等。

[0074] 将进一步理解的是，在一些实施方式中，本文所讨论的卡盘可以是可包括控制器的半导体处理系统的一部分。在一些实施方式中，控制器是系统的一部分，该系统可以是上述示例的一部分。这样的系统可以包括半导体处理设备，半导体处理设备包括一个或多个处理工具、一个或多个腔室、用于处理的一个或多个平台、和/或特定处理部件(晶片基座、气体流系统等)。这些系统可以与用于在半导体晶片或衬底的处理之前、期间和之后控制它们的操作的电子器件集成。电子器件可以被称为“控制器”，其可以控制一个或多个系统的各种部件或子部件。根据处理要求和/或系统类型，控制器可以被编程以控制本文公开的任何工艺，包括处理气体的输送、温度设置(例如加热和/或冷却)、压力设置、真空设置、功率设置、射频(RF)产生器设置、RF匹配电路设置、频率设置、流率设置、流体输送设置、位置和操作设置、晶片转移进出工具和其他转移工具和/或与具体系统连接或通过接口连接的装载锁。

[0075] 概括地说，控制器可以定义为电子器件，电子器件具有接收指令、发出指令、控制操作、启用清洁操作、启用端点测量等的各种集成电路、逻辑、存储器和/或软件。集成电路可以包括存储程序指令的固件形式的芯片、数字信号处理器(DSP)、定义为专用集成电路(ASIC)的芯片和/或一个或多个微处理器、或执行程序指令(例如，软件)的微控制器。程序指令可以是以各种单独设置(或程序文件)的形式发送到控制器的指令，单独设置(或程序文件)定义用于在半导体晶片或系统上或针对半导体晶片或系统执行特定工艺的操作参数。在一些实施方案中，操作参数可以是由工艺工程师定义的配方的一部分，以在一或多个(种)层、材料、金属、氧化物、硅、二氧化硅、表面、电路和/或晶片的管芯的制造期间完成一个或多个处理步骤。

[0076] 在一些实施方式中，控制器可以是与系统集成、耦合到系统、以其它方式联网到系统或其组合的计算机的一部分或耦合到该计算机。例如，控制器可以在“云”中或是晶片厂(fab)主机系统的全部或一部分，其可以允许对晶片处理的远程访问。计算机可以实现对系统的远程访问以监视制造操作的当前进展、检查过去制造操作的历史、检查多个制造操作的趋势或性能标准，改变当前处理的参数、设置处理步骤以跟随当前的处理、或者开始新的处理。在一些示例中，远程计算机(例如服务器)可以通过网络(其可以包括本地网络或因特网)向系统提供工艺配方。远程计算机可以包括使得能够输入或编程参数和/或设置的用户

界面，然后将该参数和/或设置从远程计算机发送到系统。在一些示例中，控制器接收数据形式的指令，其指定在一个或多个操作期间要执行的每个处理步骤的参数。应当理解，参数可以特定于要执行的工艺的类型和工具的类型，控制器被配置为与该工具接口或控制该工具。因此，如上所述，控制器可以是例如通过包括联网在一起并朝着共同目的(例如本文所述的工艺和控制)工作的一个或多个分立的控制器而呈分布式。用于这种目的的分布式控制器的示例是在与远程(例如在平台级或作为远程计算机的一部分)的一个或多个集成电路通信的腔室上的一个或多个集成电路，其组合以控制在腔室上的工艺。

[0077] 示例系统可以包括但不限于等离子体蚀刻腔室或模块、沉积腔室或模块、旋转漂洗腔室或模块、金属电镀腔室或模块、清洁腔室或模块、倒角边缘蚀刻腔室或模块、物理气相沉积(PVD)腔室或模块、化学气相沉积(CVD)腔室或模块、原子层沉积(ALD)腔室或模块、原子层蚀刻(ALE)腔室或模块、离子注入腔室或模块、轨道腔室或模块、以及可以与半导体晶片的制造和/或制备相关联或用于半导体晶片的制造和/或制备的任何其它半导体处理系统。

[0078] 如上所述，根据将由工具执行的一个或多个处理步骤，控制器可以与一个或多个其他工具电路或模块、其它工具部件、群集工具、其他工具接口、相邻工具、邻近工具、位于整个工厂中的工具、主计算机、另一控制器、或在将晶片容器往返半导体制造工厂中的工具位置和/或装载口运输的材料运输中使用的工具通信。

[0079] 除非另有说明，否则诸如“约”、“大约”、“基本上”、“标称”等术语，当用于提及数量或类似的可量化特性时，应理解为包含所指定的值或关系±10％以内的值(以及包含指定的实际值或关系)。

[0080] 应当理解，如果在本文中使用，短语“对于一个或多个<项目>的每个<项目>”或“一个或多个<项目>的每个<项目>”包含单项目组和多项目组，即短语“对于……每个”的使用意思是它在编程语言中用于指代被提及的任何项目群中的每个项目。例如，如果提及的项目群是单个项目，则“每个”将仅指该单个项目(尽管字典对“每个”的定义经常将术语定义为“两个或更多个事物中的每一个”)，并不意味着必须存在那些项目中的至少两个。

[0081] 如果有的话，在本公开和权利要求中使用序数指示符，例如，(a)、(b)、(c)……等，应理解为不传达任何特定顺序或次序，除非明确指出这样的顺序或次序。例如，如果存在标记为(i)、(ii)和(iii)的三个步骤，应理解的是，除非另有说明，否则这些步骤可以按任何顺序进行(甚或同时进行，若没有另外的禁忌)。例如，如果步骤(ii)涉及处理在步骤(i)中创建的元素，则步骤(ii)可以被视为发生在步骤(i)之后的某个时间点。类似地，如果步骤(i)涉及处理在步骤(ii)中创建的元素，则应做相反理解。

[0082] 应当理解，前述概念的所有组合(只要此类概念不相互矛盾)被认为是本文公开的发明主题的一部分。特别地，出现在本公开末尾的要求保护的主题的所有组合都被认为是本文公开的发明主题的一部分。还应当理解，本文中明确采用的也可能出现在通过引用并入的任何公开中的术语应赋予与本文公开的特定概念最一致的含义。

[0083] 应进一步理解的是，上述公开虽然集中于一个或多个特定示例实施方式，但不仅限于所讨论的示例，还可以适用于类似的变形和机制，以及这样的类似变体和机制也被认为在本公开的范围内。

[0084] 尽管为了清楚理解的目的已经对前述实施方案进行了一些详细的描述，但是显然

可以在所附权利要求的范围内实施某些改变和修改。应该注意，有许多替代方式来实现本实施方案的过程、系统和装置。因此，本实施方案被认为是说明性的而非限制性的，并且实施方案不限于本文给出的细节。

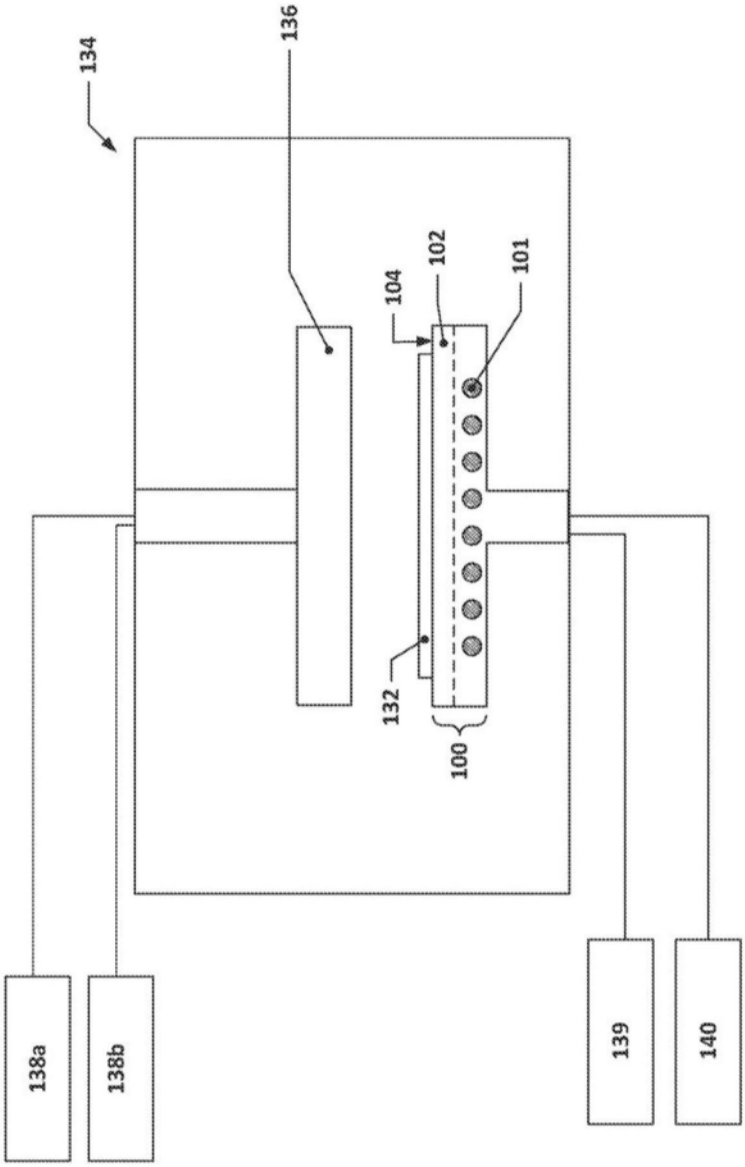


图1

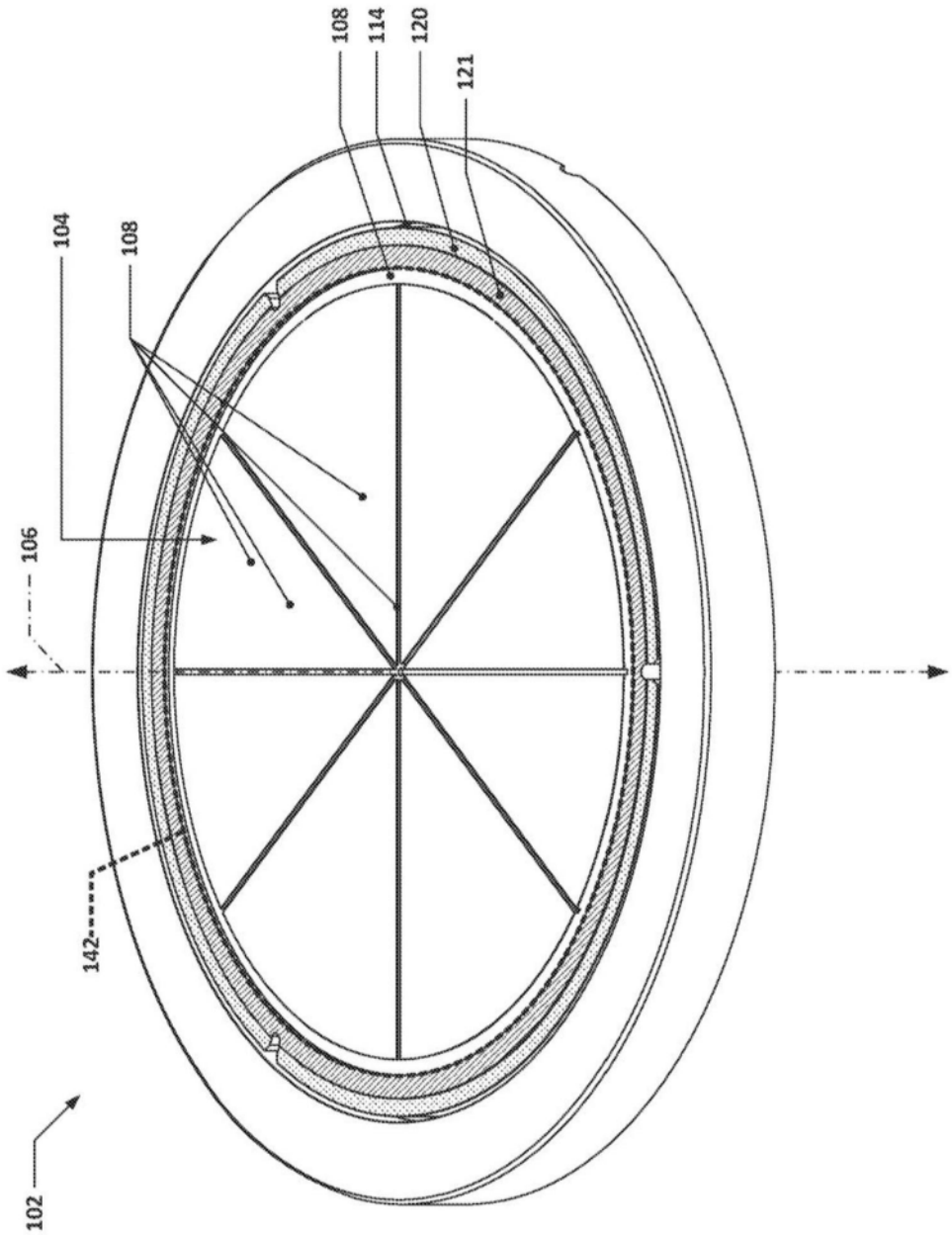


图2

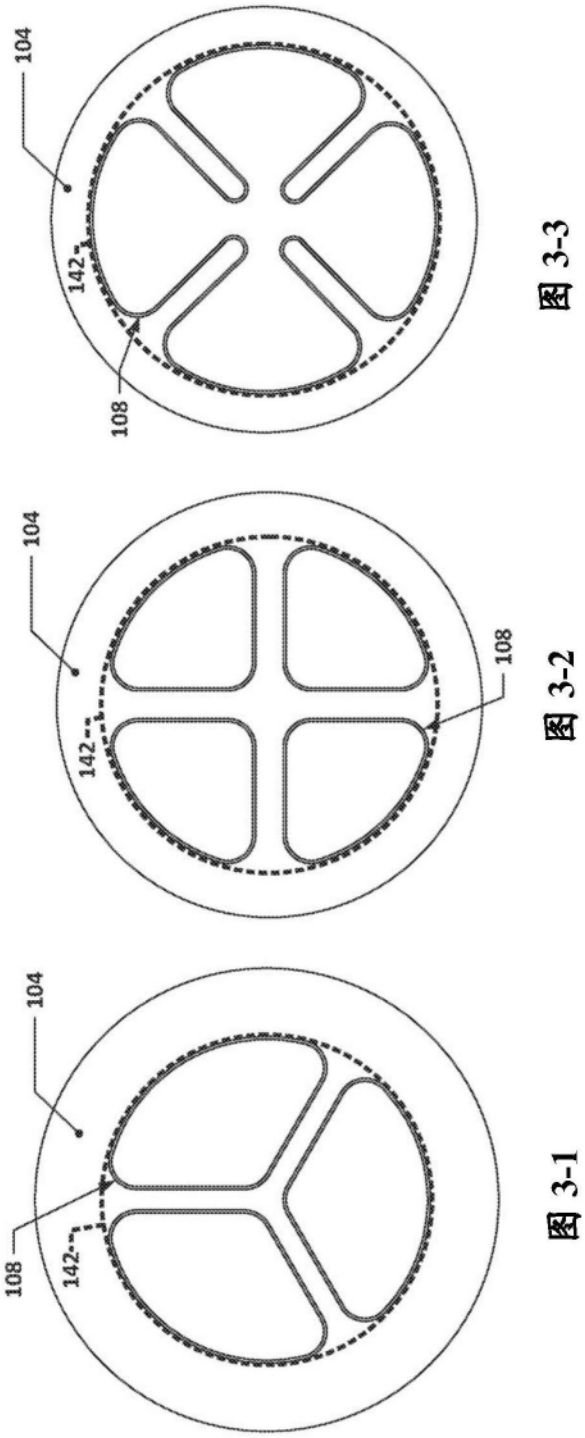


图 3-3

图 3-2

图 3-1

图3

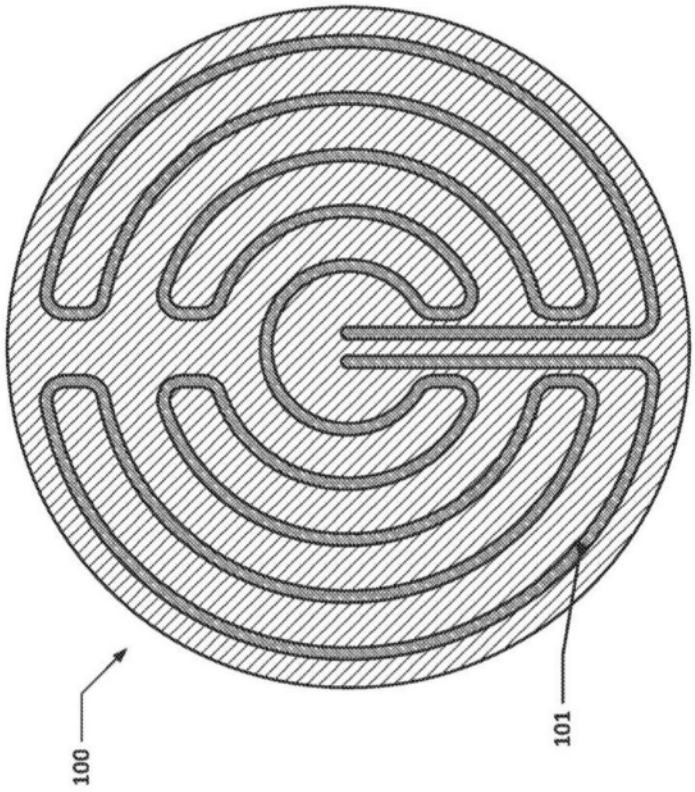


图4

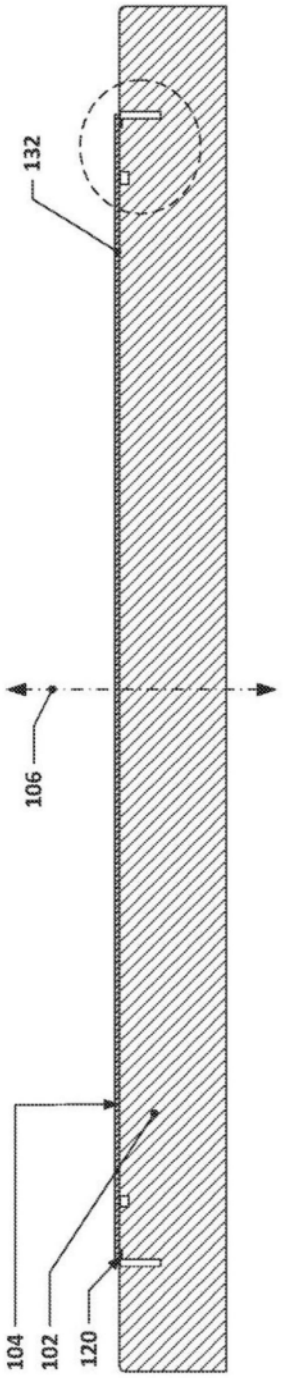


图5-1

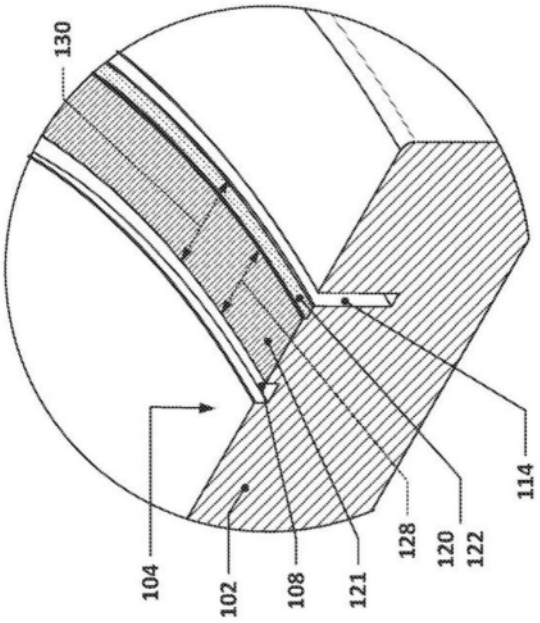

130
114
128
120
122
104
102
108
121

图5-2

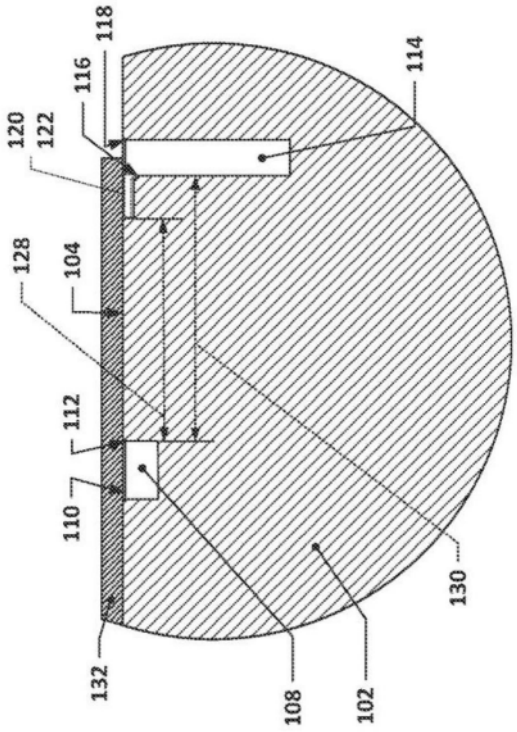

118
116
114
120
122
128
104
112
110
130
132
108
102

图5-3

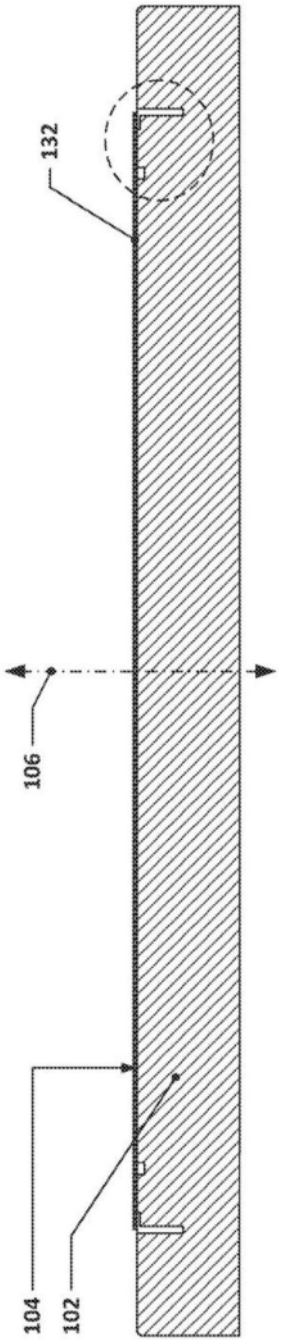


图6-1

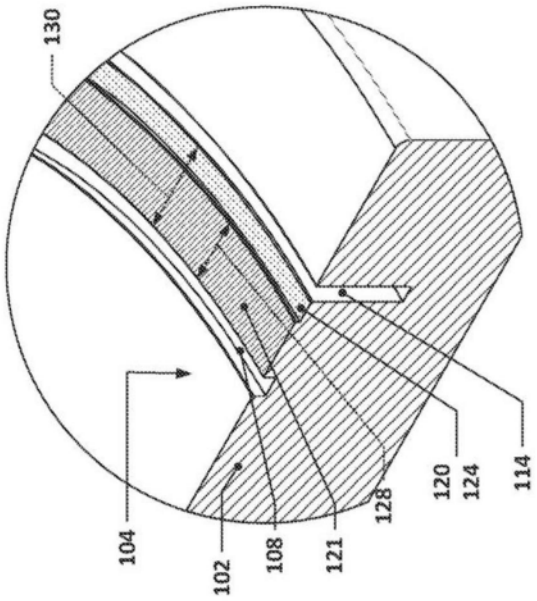

130
104
102
108
121
128
120
124
114

图6-2

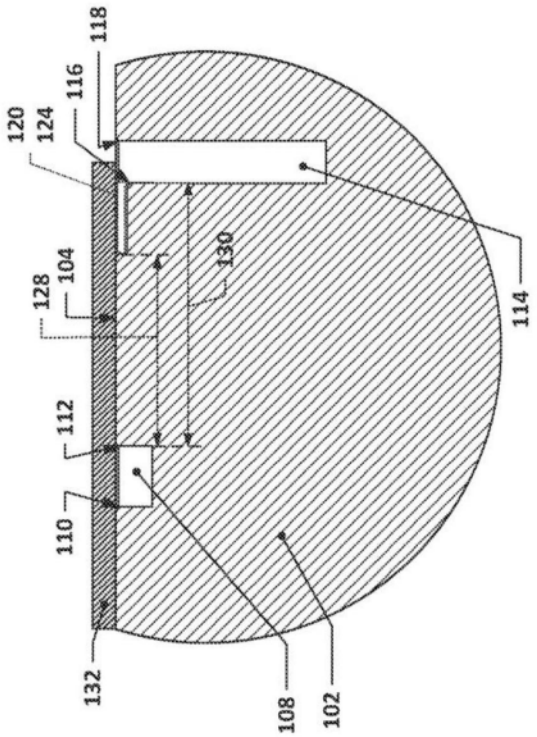

118
116
120
124
130
128
104
114
112
110
132
108
102

图6-3

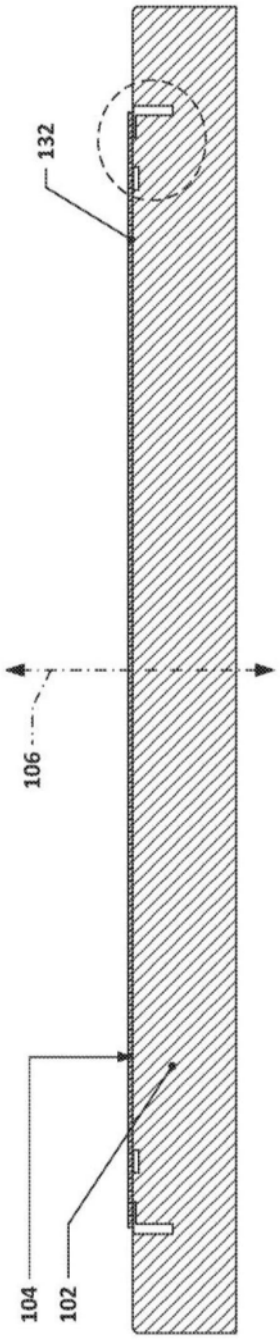


图7-1

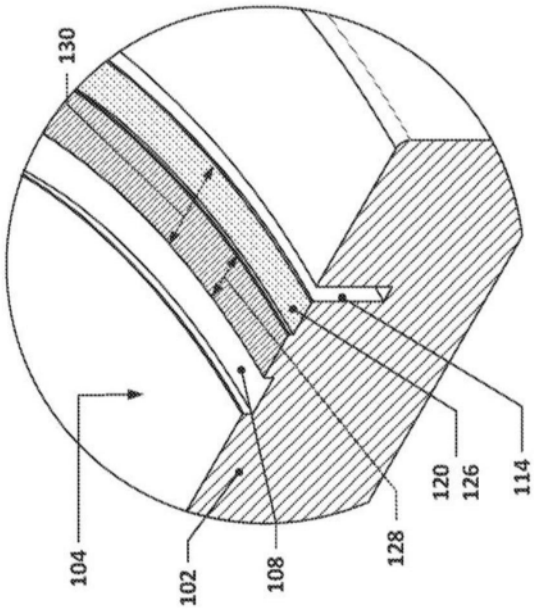

130
104
102
108
128
120
126
114

图7-2

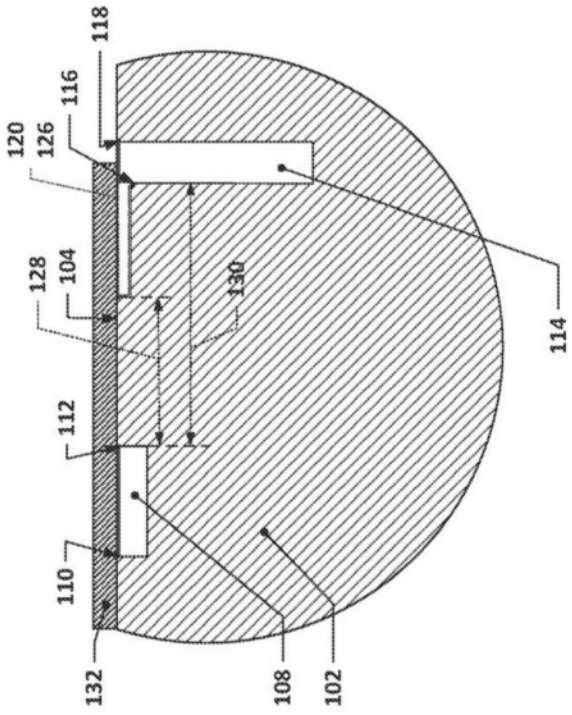

118
116
120
126
128
104
130
114
112
110
132
108
102

图7-3

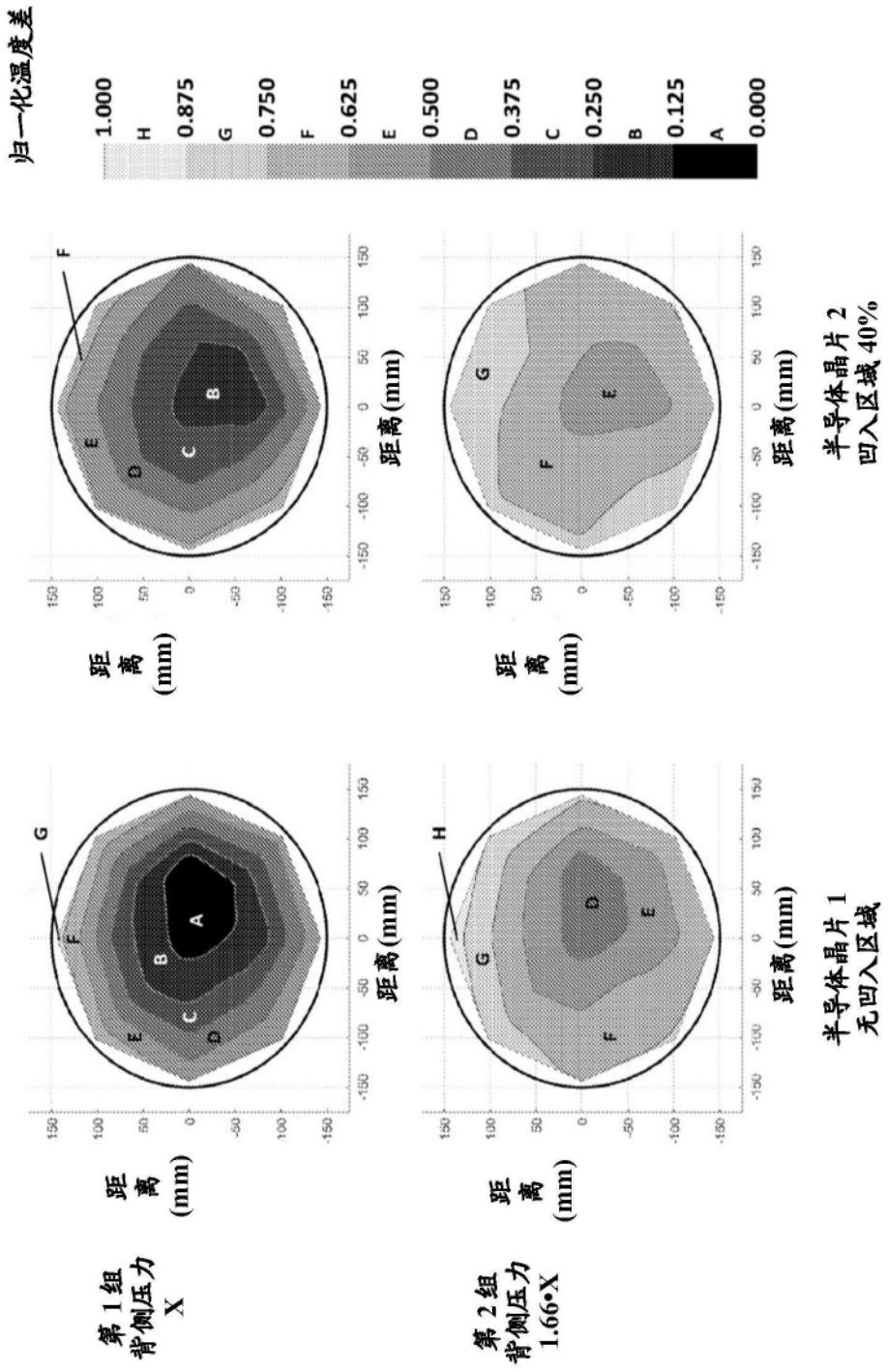

归一化温度差
1.000
0.875
0.750
0.625
0.500
0.375
0.250
0.125
0.000
第1组
背侧压力
X
第2组
背侧压力
1.66•X
距离(mm)
距离(mm)
半导体晶片1
无凹入区域
半导体晶片2
凹入区域40%

图8

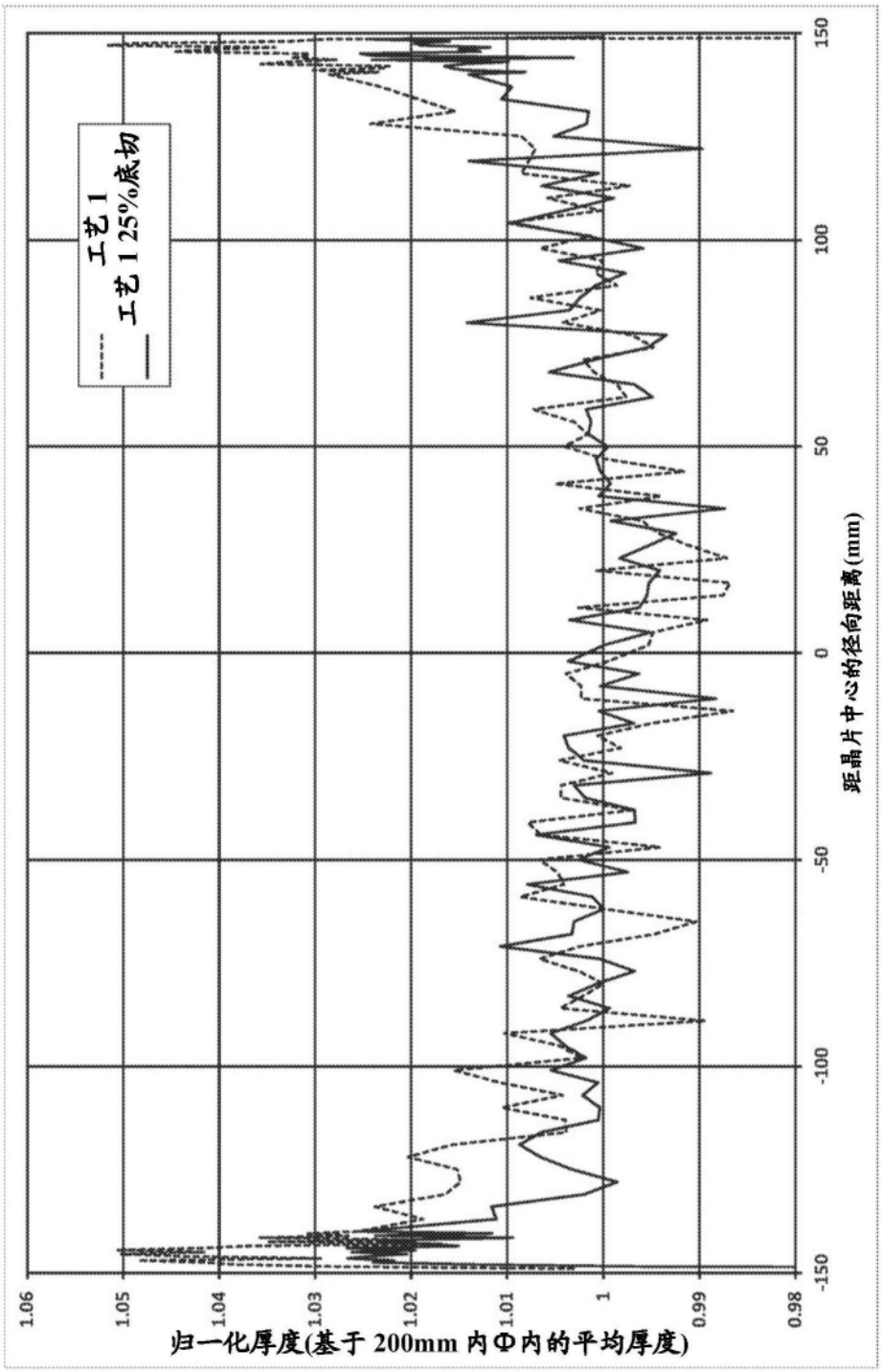

工艺 1
工艺 1 25%底切
150
100
50
0
-50
-100
-150
距晶片中心的径向距离(mm)
1.06
1.05
1.04
1.03
1.02
1.01
1
0.99
0.98
归一化厚度(基于 200mm 内Φ内的平均厚度)

图9

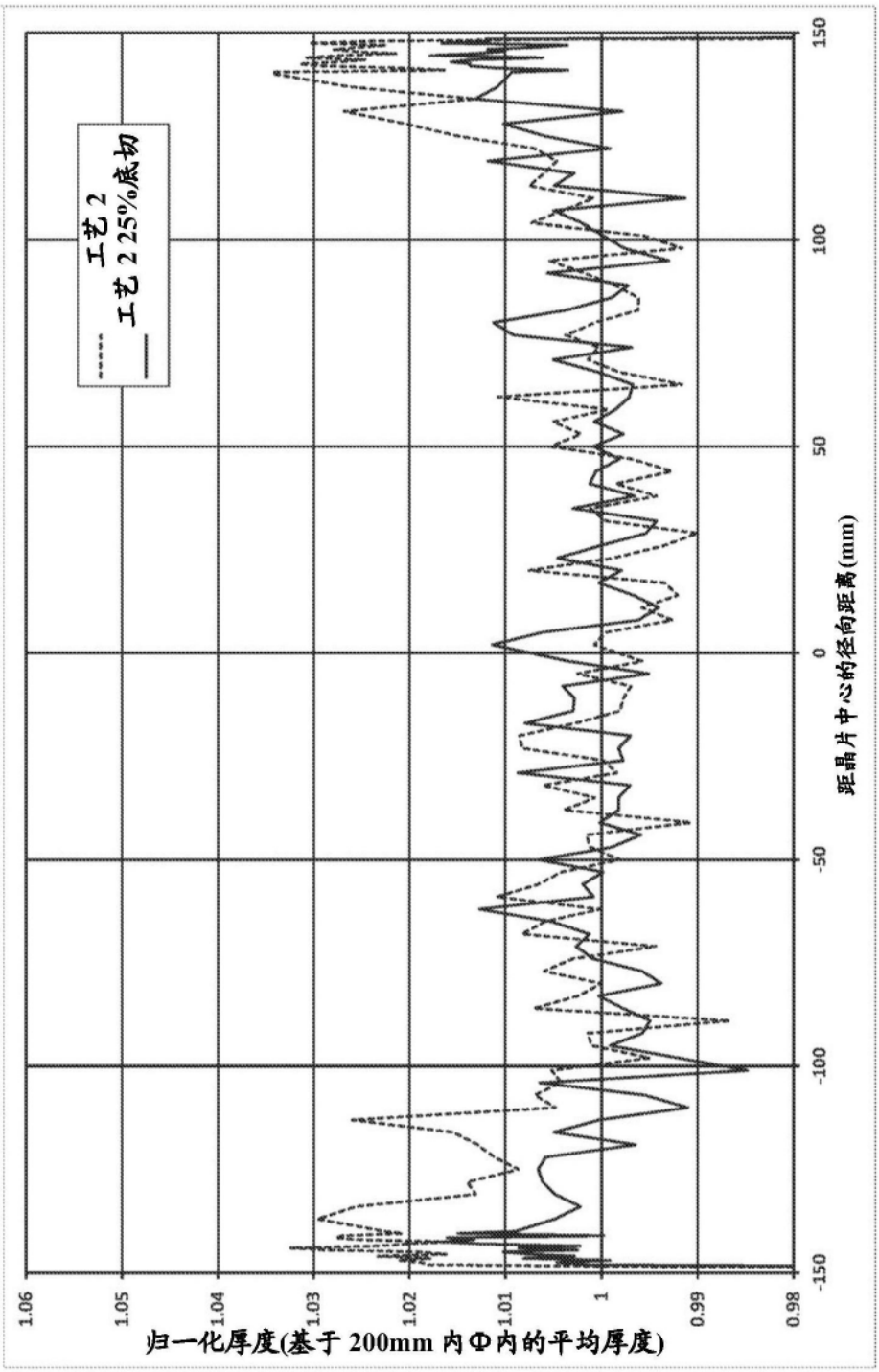

工艺 2
工艺 2 25%底切
150
100
50
0
-50
-100
-150
距晶片中心的径向距离(mm)
1.06
1.05
1.04
1.03
1.02
1.01
1
0.99
0.98
归一化厚度(基于 200mm 内Φ内的平均厚度)

图10

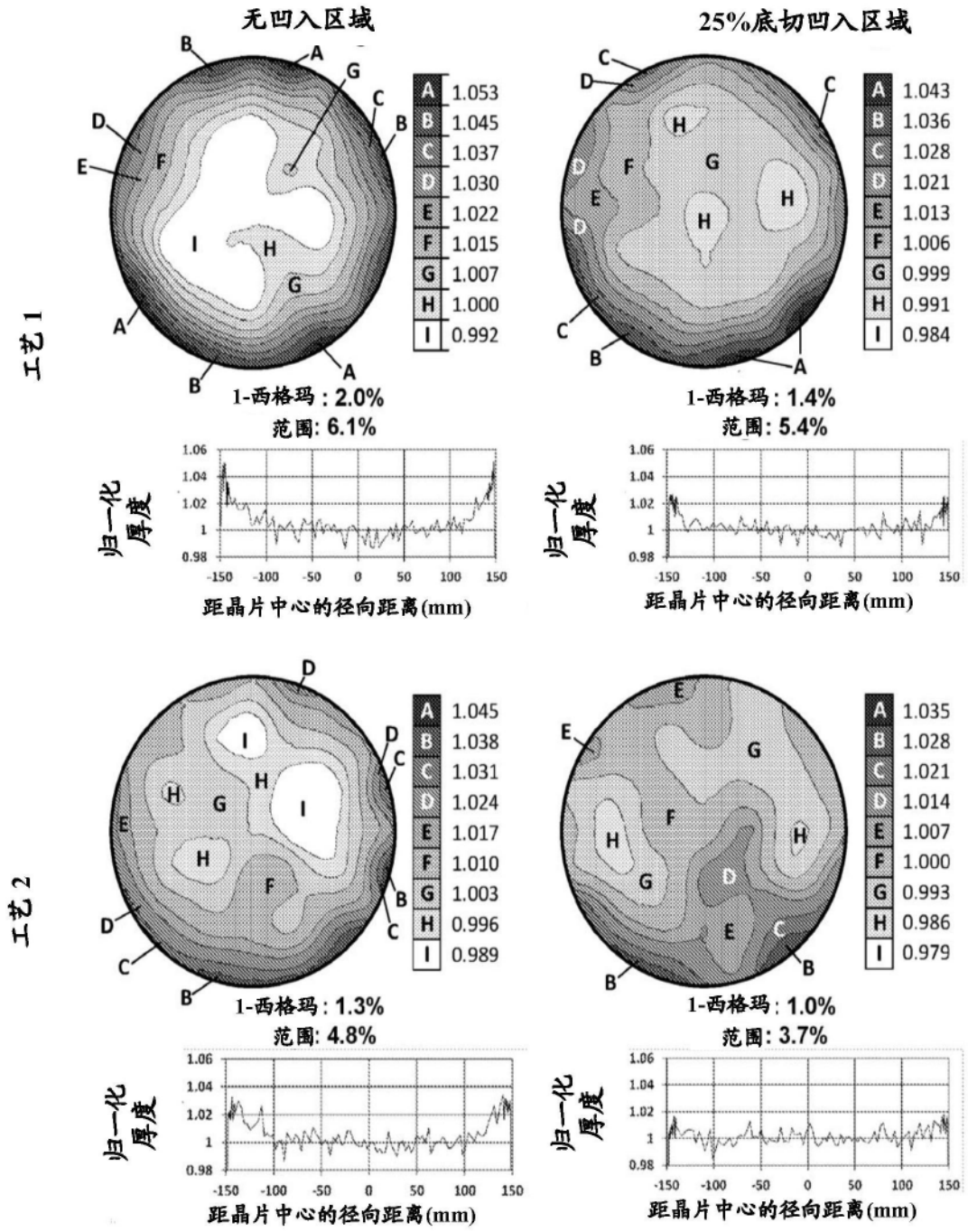

无凹入区域
25%底切凹入区域
工艺1
工艺2
A 1.053
B 1.045
C 1.037
D 1.030
E 1.022
F 1.015
G 1.007
H 1.000
I 0.992
1-西格玛：2.0%
范围：6.1%
1-西格玛：1.4%
范围：5.4%
A 1.043
B 1.036
C 1.028
D 1.021
E 1.013
F 1.006
G 0.999
H 0.991
I 0.984
A 1.045
B 1.038
C 1.031
D 1.024
E 1.017
F 1.010
G 1.003
H 0.996
I 0.989
1-西格玛：1.3%
范围：4.8%
A 1.035
B 1.028
C 1.021
D 1.014
E 1.007
F 1.000
G 0.993
H 0.986
I 0.979
1-西格玛：1.0%
范围：3.7%
归一化厚度
1.06
1.04
1.02
1
0.98
-150 -100 -50 0 50 100 150
距晶片中心的径向距离(mm)

图11

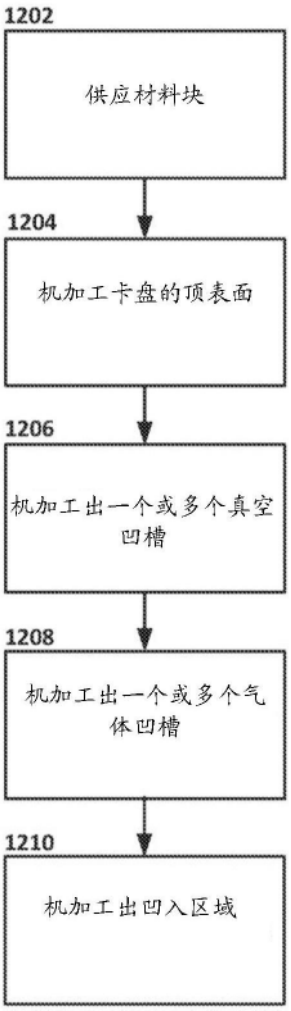

1202
供应材料块
1204
机加工卡盘的顶表面
1206
机加工出一个或多个真空凹槽
1208
机加工出一个或多个气体凹槽
1210
机加工出凹入区域

图12