



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I672006 B

(45)公告日：中華民國 108 (2019) 年 09 月 11 日

(21)申請案號：107134374

(22)申請日：中華民國 107 (2018) 年 09 月 28 日

(51)Int. Cl. : **H03M1/38 (2006.01)**(71)申請人：新唐科技股份有限公司 (中華民國) NUVOTON TECHNOLOGY CORPORATION
(TW)

新竹市新竹科學工業園區研新三路 4 號

(72)發明人：張斯緯 CHANG, SZU WEI (TW)；江哲豪 CHIANG, CHE HAO (TW)；王篤修
WANG, TU HSIU (TW)

(74)代理人：洪澄文

(56)參考文獻：

TW I524678B

EP 1303048A1

US 6731232B1

US 7773024B2

US 8907826B2

US 9013442B2

US 9319059B1

審查人員：范士隆

申請專利範圍項數：10 項 圖式數：6 共 36 頁

(54)名稱

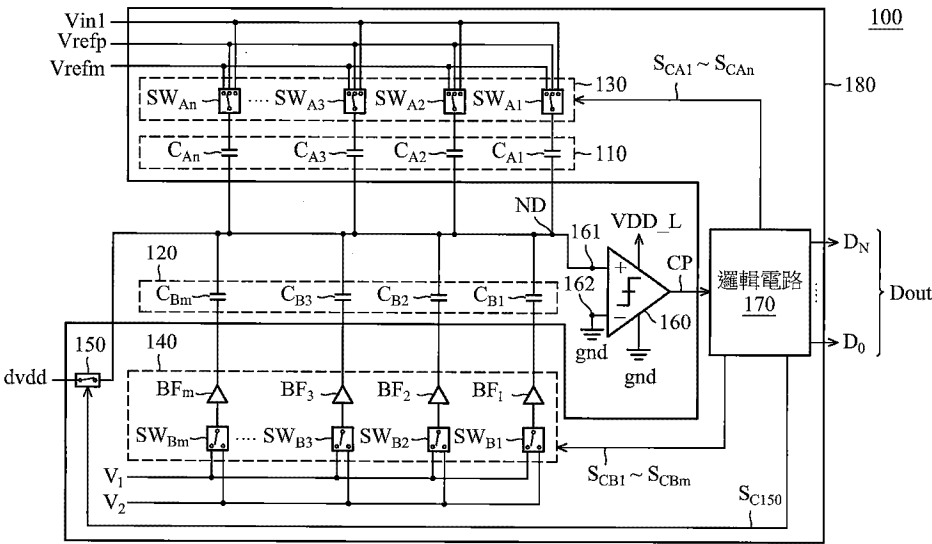
連續漸近式類比數位轉換器及控制方法

(57)摘要

一種連續漸近式類比數位轉換器，包括一第一電容群組、一第二電容群組以及一控制電路。第一及第二電容群組均具有複數電容，並耦接一共同節點。在一取樣模式的一第一期間，控制電路提供一類比信號予第一電容群組，並提供一第一電壓予共同節點以及第二電容群組。在取樣模式的一第二期間，控制電路停止提供第一電壓予共同節點並提供一第二電壓予第二電容群組。在一資料轉換模式下，控制電路依序讀取第一電容群組的所有電容的電壓值。每當控制電路讀取第一電容群組的至少一特定電容的電壓值後，控制電路電性浮接第二電容群組的一電容。

A successive approximation register analog-to-digital converter including a first capacitor group, a second capacitor group and a control circuit is provided. Each of the first and second capacitor groups includes a plurality of capacitor coupling to a common node. In a first period of a sampling mode, the control circuit provides an analog signal to the first capacitor group and provides a first voltage to the common node and the second capacitor group. In a second period of a sampling mode, the control circuit stops providing the first voltage to the common node and provides a second voltage to the second capacitor group. In a data transfer mode, the control circuit reads the voltages stored in the capacitors of the first capacitor group in sequence. Each when the voltage of at least one specific capacitor in the first capacitor group has been read by the control circuit, one capacitor of the second capacitor group is floating.

指定代表圖：



第 1 圖

符號簡單說明：

- 100 . . . 連續漸近式類比數位轉換器
- 110、120 . . . 電容群組
- 130、140、150 . . . 切換電路
- 160 . . . 比較電路
- 170 . . . 邏輯電路
- 180 . . . 控制電路
- ND . . . 共同節點
- Vin1 . . . 類比信號
- Dout . . . 數位信號
- D₀~D_N . . . 位元
- C_{A1}~C_{An}、C_{B1}~C_{Bm} . . . 電容
- Vrefp、Vrefm . . . 參考電壓
- SW_{A1}~SW_{An}、SW_{B1}~SW_{Bm} . . . 開關
- BF₁~BF_m . . . 緩衝器
- dvdd、gnd、VDD_L、V₁、V₂ . . . 電壓
- 161 . . . 非反相輸入端
- 162 . . . 反相輸入端
- CP . . . 比較結果
- S_{CA1}~S_{CAn}、S_{CB1}~S_{CBm}、S_{C150} . . . 控制信號

發明專利說明書

【發明名稱】 連續漸近式類比數位轉換器及控制方法
SUCCESSIVE APPROXIMATION REGISTER
ANALOG-TO-DIGITAL CONVERTER AND
CONTROL METHOD THEREOF

【技術領域】

【0001】 本發明係有關於一種類比數位轉換器，特別是有關於一種連續漸近式類比數位轉換器。

【先前技術】

【0002】 隨著科技的進步，電子產品的種類及功能愈來愈多。在大部分的電子產品中，具有一類比數位轉換器(ADC)，用以將一類比信號轉換成一數位信號，以供其它元件使用。

【發明內容】

【0003】 本發明提供一種連續漸近式類比數位轉換器，用以將一第一類比信號轉換成一數位信號，並包括一第一電容群組、一第二電容群組、一比較電路以及一控制電路。第一電容群組具有複數電容。第二電容群組具有複數電容。第一及第二電容群組的所有電容均耦接共同節點。比較電路具有一第一輸入端以及一第二輸入端，並根據第一及第二輸入端的電壓產生一比較結果。第一輸入端耦接共同節點。控制電路根據比較結果產生數位信號。當控制電路操作在一取樣模式下時，在一第一期間，控制電路提供第一類比信號予第一電容群組的所有電容，並提供一第一電壓予共同節點以及第二電容群組裡的所有電容。在一第二期間，控制電路停止提供第一電壓予共同節點

並提供一第二電壓予第二電容群組裡的所有電容。當控制電路操作在一資料轉換模式下時，控制電路依序讀取第一電容群組的所有電容的電壓值。每當控制電路讀取第一電容群組的至少一特定電容的電壓值後，控制電路電性浮接第二電容群組的一電容。

【0004】 本發明另提供一種控制方法，其適用於一連續漸近式類比數位轉換器。連續漸近式類比數位轉換器具有一第一電容群組、一第二電容群組以及一比較電路。第一及第二電容群組耦接比較電路的一輸入端。在一第一期間，提供一類比信號予該第一電容群組；提供一第一電壓予該第二電容群組及該比較電路的該輸入端。在一第二期間，停止提供該第一電壓予該比較電路的該輸入端；提供一第二電壓予該第二電容群組。在一第三期間，依序讀取該第一電容群組的每一電容的電壓值；每當第一電容群組的至少一特定電容的電壓值被讀取後，電性浮接第二電容群組的一電容。

【圖式簡單說明】

【0005】

第1圖為本發明之連續漸近式類比數位轉換器的一可能示意圖。

第2圖為本發明之連續漸近式類比數位轉換器的另一可能示意圖。

第3圖為本發明之連續漸近式類比數位轉換器的另一可能示意圖。

第4圖為本發明之連續漸近式類比數位轉換器的另一可能

示意圖。

第5A-5E圖為本發明之連續漸近式類比數位轉換器的動作示意圖。

第6圖為本發明之連續漸近式類比數位轉換器的控制方法之流程示意圖。

【實施方式】

【0006】 為讓本發明之目的、特徵和優點能更明顯易懂，下文特舉出實施例，並配合所附圖式，做詳細之說明。本發明說明書提供不同的實施例來說明本發明不同實施方式的技術特徵。其中，實施例中的各元件之配置係為說明之用，並非用以限制本發明。另外，實施例中圖式標號之部分重覆，係為了簡化說明，並非意指不同實施例之間的關聯性。

【0007】 第1圖為本發明之連續漸近式類比數位轉換器的一可能示意圖。連續漸近式類比數位轉換器(Successive Approximation Register Analog-to-Digital Converter；SAR ADC)100用以將一類比信號 V_{in1} 換成一數位信號 D_{out} 。數位信號 D_{out} 係由複數位元 $D_0 \sim D_N$ 所構成。在本實施例中，連續漸近式類比數位轉換器100包括，電容群組110及120、切換電路130、140及150、一比較電路160以及一邏輯電路170。

【0008】 電容群組110具有電容 $C_{A1} \sim C_{An}$ 。電容 $C_{A1} \sim C_{An}$ 共同耦接一共同節點ND。本發明並不限定電容群組110的電容數量。在一可能實施例中，電容群組110的電容數量與數位信號 D_{out} 的位元數量有關。舉例而言，當電容群組110的電容數量愈多時，數位信號 D_{out} 的位元數量愈多。因此，連續漸近式類比數

位轉換器100具有較高的解析度。在本實施例中，電容 $C_{A2} \sim C_{An}$ 之每一者的容值係為電容 C_{A1} 的整數倍。舉例而言，電容 C_{A2} 的容值係為電容 C_{A1} 的2倍，電容 C_{A3} 的容值係為電容 C_{A2} 的2倍。

【0009】 電容群組120具有電容 $C_{B1} \sim C_{Bm}$ 。電容 $C_{B1} \sim C_{Bm}$ 耦接共同節點ND。本發明並不限定電容群組120的電容數量。在一可能實施例中，電容群組120的電容數量等於電容群組110的電容數量。在另一實施例中，電容群組120的電容數量少於電容群組110的電容數量。舉例而言，電容群組120的電容數量係為電容群組110的電容數量的一半。在本實施例中，電容 $C_{B2} \sim C_{Bm}$ 之每一者的容值係為電容 C_{B1} 的整數倍。舉例而言，電容 C_{B2} 的容值係為電容 C_{B1} 的2倍，電容 C_{B3} 的容值係為電容 C_{B2} 的2倍。在其它實施例中，電容群組120的所有電容的容值總和等於電容群組110的所有電容的容值總和。

【0010】 切換電路130耦接電容群組110，並接收類比信號Vin1、參考電壓Vrefp及Vrefm。在本實施例中，切換電路130具有複數開關 $SW_{A1} \sim SW_{An}$ 。開關 $SW_{A1} \sim SW_{An}$ 一對一地耦接電容 $C_{A1} \sim C_{An}$ 。舉例而言，開關 SW_{A1} 耦接電容 C_{A1} ，開關 SW_{An} 耦接電容 C_{An} 。在一可能實施例中，開關 $SW_{A1} \sim SW_{An}$ 之每一者根據相對應的控制信號傳送類比信號Vin1、參考電壓Vrefp或Vrefm予相對應的電容。舉例而言，開關 SW_{A1} 根據控制信號 S_{CA1} 傳送類比信號Vin1、參考電壓Vrefp或Vrefm予電容 C_{A1} 。同樣地，開關 SW_{An} 根據控制信號 S_{CAN} 傳送類比信號Vin1、參考電壓Vrefp或Vrefm予電容 C_{An} 。在一可能實施例中，參考電壓Vrefp高於參考電壓Vrefm。

【0011】 切換電路140耦接電容群組120，並接收電壓 V_1 及 V_2 。在本實施例中，切換電路140具有複數開關 $SW_{B1} \sim SW_{Bm}$ 。開關 $SW_{B1} \sim SW_{Bm}$ 一對一地耦接電容 $C_{B1} \sim C_{Bm}$ 。舉例而言，開關 SW_{B1} 耦接電容 C_{B1} ，開關 SW_{Bm} 耦接電容 C_{Bm} 。開關 $SW_{B1} \sim SW_{Bm}$ 之每一者根據相對應的控制信號傳送電壓 V_1 或 V_2 予相對應的電容。舉例而言，開關 SW_{B1} 根據控制信號 S_{CB1} 傳送電壓 V_1 或 V_2 予電容 C_{B1} ，開關 SW_{Bm} 根據控制信號 S_{CBm} 傳送電壓 V_1 或 V_2 予電容 C_{Bm} 。在其它實施例中，開關 $SW_{B1} \sim SW_{Bm}$ 之每一者可能根據相對應的控制信號停止傳送電壓 V_1 及 V_2 予相對應的電容。以開關 SW_{B1} 為例，當開關 SW_{B1} 根據控制信號 S_{CB1} 停止傳送電壓 V_1 及 V_2 予電容 C_{B1} 時，電容 C_{B1} 為電性浮接(floating)。在一可能實施例中，電壓 V_1 大於電壓 V_2 。在另一可能實施例中，電壓 V_1 小於電壓 V_2 。

【0012】 在一可能實施例中，切換電路140更具有緩衝器 $BF_1 \sim BF_m$ 。緩衝器 $BF_1 \sim BF_m$ 之每一者耦接於一相對應的電容與一相對應的開關之間，用以放大開關 $SW_{B1} \sim SW_{Bm}$ 所輸出的電壓。舉例而言，緩衝器 BF_1 耦接於電容 C_{B1} 與開關 SW_{B1} 之間，緩衝器 BF_m 耦接於電容 C_{Bm} 與開關 SW_{Bm} 之間。在其它實施例中，緩衝器 $BF_1 \sim BF_m$ 可省略。在此例中，電容 $C_{B1} \sim C_{Bm}$ 直接耦接開關 $SW_{B1} \sim SW_{Bm}$ 。

【0013】 切換電路150耦接共同節點ND，並根據控制信號 S_{C150} 提供一電壓 $dvdd$ 予共同節點ND。在一可能實施例中，電壓 $dvdd$ 等於電壓 V_1 。

【0014】 比較電路160具有一非反相輸入端161以及一反相

輸入端162。在本實施例中，比較電路160的非反相輸入端161耦接共同節點ND，比較電路160的反相輸入端162接收一接地電壓gnd。比較電路160比較非反相輸入端161及反相輸入端162的電壓，用以產生一比較結果CP。在本實施例中，比較電路160的操作電壓係為電壓VDD_L及gnd，其中電壓VDD_L高於電壓gnd。在比較電路160接收到電壓VDD_L及gnd後，比較電路160開始比較非反相輸入端161及反相輸入端162的電壓。在一可能實施例中，電壓dvdd與V₁等於電壓VDD_L，電壓V₂等於接地電壓gnd。在另一可能實施例中，電壓dvdd與V₁等於電壓VDD_L，電壓V₂等於一數位接地電壓。在一可能實施例中，電壓V₂係為一負電壓。

【0015】 邏輯電路170根據比較結果CP，產生數位信號Dout以及控制信號S_{CA1}~S_{CAn}、S_{CB1}~S_{CBm}、S_{C150}。控制信號S_{CA1}~S_{CAn}用以控制開關SW_{A1}~SW_{An}。控制信號S_{CB1}~S_{CBm}用以控制開關SW_{B1}~SW_{Bm}。控制信號S_{C150}用以控制切換電路150。在一可能實施例中，邏輯電路170與切換電路130、140、150構成一控制電路180，用以決定提供予電容群組110及120的電壓。

【0016】 舉例而言，當控制電路180操作在一取樣模式下時，在一第一期間，控制電路180提供類比信號Vin1予電容群組110的電容C_{A1}~C_{An}，並提供電壓dvdd予共同節點ND。在第一期間，控制電路180也提供電壓V₁予電容群組120的電容C_{B1}~C_{Bm}。

【0017】 本發明並不限制控制電路180如何提供電壓予電容群組110及120。在一可能實施例中，邏輯電路170根據本身所儲存的一程式碼，產生控制信號S_{CA1}~S_{CAn}、S_{CB1}~S_{CBm}、S_{C150}。

舉例而言，邏輯電路 170 透過控制信號 $S_{CA1} \sim S_{CAN}$ 命令開關 $SW_{A1} \sim SW_{An}$ 傳送類比信號 V_{in1} 予電容 $C_{A1} \sim C_{An}$ 。在此例中，邏輯電路 170 透過控制信號 $S_{CB1} \sim S_{CBm}$ 命令開關 $SW_{B1} \sim SW_{Bm}$ 傳送電壓 V_1 予電容 $C_{B1} \sim C_{Bm}$ ，並透過控制信號 S_{C150} 命令切換電路 150 傳送電壓 $dvdd$ 予共同節點 ND。

【0018】 在取樣模式的一第二期間，控制電路 180 停止提供電壓 $dvdd$ 予共同節點 ND，並提供電壓 V_2 予電容群組 120 裡的所有電容 $C_{B1} \sim C_{Bm}$ 。此時，控制電路 180 繼續提供類比信號 V_{in1} 予電容群組 110 的電容 $C_{A1} \sim C_{An}$ 。

【0019】 在一可能實施例中，邏輯電路 170 執行本身所儲存的程式碼，用以透過控制信號 $S_{CB1} \sim S_{CBm}$ 命令開關 $SW_{B1} \sim SW_{Bm}$ 傳送電壓 V_2 予電容 $C_{B1} \sim C_{Bm}$ ，並透過控制信號 S_{C150} 命令切換電路 150 停止傳送電壓 $dvdd$ 予共同節點 ND。在此例中，邏輯電路 170 維持控制信號 $S_{CA1} \sim S_{CAN}$ ，用以命令開關 $SW_{A1} \sim SW_{An}$ 繼續傳送類比信號 V_{in1} 予電容 $C_{A1} \sim C_{An}$ 。

【0020】 由於電容群組 120 耦接共同節點 ND，並且切換電路 140 在不同期間提供不同的電壓予電容群組 120，故可調整共同節點 ND 的電壓。舉例而言，假設電容群組 120 的總容值等於電容群組 110 的總容值。在此例中，當切換電路 140 的輸出電壓由電壓 V_1 改變至電壓 V_2 時，電容模組 110 與 120 串聯於類比信號 V_{in1} 與電壓 V_2 之間。如果電壓 V_2 係為一接地電壓 gnd ，則共同節點 ND 的電壓約為電壓 $dvdd$ 的一半。

【0021】 由於共同節點 ND 的電壓被拉低，故比較電路 160 的非反相輸入端 161 的電壓較低。因此，比較電路 160 不需使用

高壓元件，故可減少元件成本。再者，藉由調整電容模組120裡的電容 $C_{B1} \sim C_{Bm}$ 的容值，便可調整共同節點ND的電壓。因此，不需額外設置一電壓產生電路。

【0022】 當控制電路180離開取樣模式並進入一資料轉換模式時，控制電路180依序讀取電容群組110的電容 $C_{A1} \sim C_{An}$ 的電壓值。每當控制電路180讀取電容群組110的至少一特定電容的電壓值時，控制電路180電性浮接電容群組120的一電容。本發明並不限定控制電路180如何讀取電容 $C_{A1} \sim C_{An}$ 的電壓值。稍後以下將透過FIG. 5A~5E圖說明控制電路180如何讀取電容 $C_{A1} \sim C_{An}$ 的電壓值。

【0023】 第2圖為本發明之連續漸近式類比數位轉換器的另一示意圖。第2圖相似第1圖，不同之處在於第2圖的連續漸近式類比數位轉換器200多了一額外電容 C_c 以及一開關 SW_{Cc} 。額外電容 C_c 耦接共同節點ND。在一可能實施例中，電容群組110的總容值與額外電容 C_c 的容值的總合等於電容群組120的總容值。在其它實施例中，藉由調整電容模組120裡的電容 $C_{B1} \sim C_{Bm}$ 以及額外電容 C_c 的容值，便可調整共同節點ND的電壓。舉例而言，共同節點ND的電壓可能是電壓 v_{dd} 的三分之一或四分之一。

【0024】 開關 SW_{Cc} 耦接額外電容 C_c ，並根據控制信號 S_{Cc} 提供電壓 V_3 予額外電容 C_c 。在一可能實施例中，控制信號 S_{Cc} 係由邏輯電路170所產生。在取樣模式下，開關 SW_{Cc} 提供電壓 V_3 予額外電容 C_c 。在資料轉換模式下，當控制電路180讀取電容群組110的一特定電容的電壓值時，開關 SW_{Cc} 停止提供電壓 V_3 。

予額外電容 C_c 。此時，額外電容 C_c 為電性浮接。

【0025】 在一可能實施例中，電壓 V_3 係為一接地電壓 gnd 。在另一可能實施例中，電壓 V_3 等於電壓 V_2 。在其它實施例中，開關 SW_{Cc} 可省略。當開關 SW_{Cc} 省略時，電容 C_c 直接接收電壓 V_3 。在此例中，不論控制電路 180 操作在取樣模式或資料轉換模式，額外電容 C_c 持續接收電壓 V_3 。

【0026】 第 3 圖為本發明之連續漸近式類比數位轉換器的另一示意圖。在本實施例中，連續漸近式類比數位轉換器 300 包括，電容群組 310A、320A、310B 及 320B、切換電路 330A、340A、330B、340B、350A 及 350B、一比較電路 360 以及一邏輯電路 370。

【0027】 電容群組 310A 具有電容 $C_{A1} \sim C_{An}$ 。電容 $C_{A1} \sim C_{An}$ 耦接共電節點 $ND1$ 。由於電容群組 310A 的電容 $C_{A1} \sim C_{An}$ 的特性與第 1 圖的電容群組 110 的電容 $C_{A1} \sim C_{An}$ 的特性相同，故不再贅述。另外，電容群組 320A 具有電容 $C_{B1} \sim C_{Bm}$ 。電容 $C_{B1} \sim C_{Bm}$ 耦接共電節點 ND_1 。由於電容群組 320A 的電容 $C_{B1} \sim C_{Bm}$ 的特性與第 1 圖的電容群組 120 的電容 $C_{B1} \sim C_{Bm}$ 的特性相同，故不再贅述。

【0028】 切換模組 330A 具有開關 $SW_{A1} \sim SW_{An}$ 。由於切換模組 330A 的開關 $SW_{A1} \sim SW_{An}$ 的特性與第 1 圖的切換模組 130 的開關 $SW_{A1} \sim SW_{An}$ 的特性相似，故不再贅述。切換模組 340A 具有開關 $SW_{B1} \sim SW_{Bm}$ 。開關 $SW_{B1} \sim SW_{Bm}$ 分別耦接電容 $C_{B1} \sim C_{Bm}$ 。由於切換模組 340A 的開關 $SW_{B1} \sim SW_{Bm}$ 的特性與第 1 圖的切換模組 140 的開關 $SW_{B1} \sim SW_{Bm}$ 的特性相同，故不再贅述。在其它實施例中，切換模組 340A 更具有複數緩衝器(未顯示)。在此例中，

每一緩衝器耦接在一電容與一開關之間。由於切換模組340A的特性與第1圖的切換模組140的特性相同，故不再贅述。

【0029】 切換模組350A根據控制信號 S_{C350A} 提供電壓 $dvdd$ 予共同節點 ND_1 。由於切換模組350A的特性與第1圖的切換模組150的特性相似，故不再贅述。

【0030】 電容群組310B具有電容 $C_{D1} \sim C_{Dn}$ 。電容 $C_{D1} \sim C_{Dn}$ 均耦接共同節點 ND_2 。由於電容群組310B的電容 $C_{D1} \sim C_{Dn}$ 的特性與電容群組310A的電容 $C_{A1} \sim C_{An}$ 的特性相似，故不再贅述。在一可能實施例中，電容群組310B的電容數量相同於電容群組310A的電容數量。在另一可能實施例中，電容群組310A的總容值相同於電容群組310B的總容值。

【0031】 切換模組330B具有開關 $SW_{D1} \sim SW_{Dn}$ 。開關 $SW_{D1} \sim SW_{Dn}$ 分別根據控制信號 $S_{CD1} \sim S_{CDn}$ 提供類比信號 $Vin2$ 、參考電壓 $Vrefp$ 或 $Vrefm$ 予電容模組310B的電容 $C_{D1} \sim C_{Dn}$ 。在一可能實施例中，類比信號 $Vin1$ 與 $Vin2$ 係為一差動信號對(Differential Signal Pair)。由於切換模組330B的開關 $SW_{D1} \sim SW_{Dn}$ 特性與切換模組330A的開關 $SW_{A1} \sim SW_{An}$ 相似，故不再贅述。

【0032】 電容群組320B具有電容 $C_{E1} \sim C_{Em}$ 。電容 $C_{E1} \sim C_{Em}$ 均耦接共同節點 ND_2 。由於電容群組320B的電容 $C_{E1} \sim C_{Em}$ 的特性與電容群組320A的電容 $C_{B1} \sim C_{Bm}$ 的特性相同，故不再贅述。在一可能實施例中，電容群組320B的電容數量相同或不同於電容群組320A的電容數量。在另一可能實施例中，電容群組320B的總容值相同於電容群組320A的總容值。

【0033】 切 換 模 組 340B 具 有 開 關 $SW_{E1} \sim SW_{Em}$ 。開 關 $SW_{E1} \sim SW_{Em}$ 分 別 耦 接 電 容 $C_{E1} \sim C_{Em}$ 。開 關 $SW_{E1} \sim SW_{Em}$ 根 據 控 制 信 號 $S_{CE1} \sim S_{CEm}$ 提 供 電 壓 V_1 或 V_2 予 電 容 $C_{E1} \sim C_{Em}$ 。在 其 它 實 施 例 中，切 換 模 組 340B 更 具 有 複 數 緩 衝 器 (未 顯 示)。在 此 例 中，每 一 緩 衝 器 耦 接 一 電 容 與 一 開 關 之 間。由 於 切 換 模 組 340B 的 開 關 $SW_{E1} \sim SW_{Em}$ 的 特 性 與 切 換 模 組 340A 的 開 關 $SW_{B1} \sim SW_{Bm}$ 的 特 性 相 同，故 不 再 贅 述。

【0034】 切 換 模 組 350B 根 據 控 制 信 號 S_{C350B} 提 供 電 壓 $dvdd$ 予 共 同 節 點 ND_2 。由 於 切 換 模 組 350B 的 特 性 與 切 換 模 組 350A 的 特 性 相 似，故 不 再 贅 述。

【0035】 比 較 電 路 360 的 非 反 相 輸 入 端 361 耦 接 共 同 節 點 ND_1 。比 較 電 路 360 的 反 相 輸 入 端 362 耦 接 共 同 節 點 ND_2 。比 較 電 路 360 比 較 非 反 相 輸 入 端 361 與 反 相 輸 入 端 362 的 電 壓，用 以 產 生 一 比 較 結 果 CP 。邏 輯 電 路 370 根 據 比 較 結 果 CP 產 生 數 位 信 號 $Dout$ 以 及 控 制 信 號 $S_{CA1} \sim S_{CAN}$ 、 $S_{CB1} \sim S_{CBm}$ 、 $S_{CD1} \sim S_{CDn}$ 、 $S_{CE1} \sim S_{CEm}$ 、 S_{C350A} 以 及 S_{C350B} 。在 本 實 施 例 中，切 換 電 路 330A、330B、340A、340B、350A、350B 與 邏 輯 電 路 370 構 成 一 控 制 電 路。

【0036】 在 一 取 樣 模 式 的 第 一 期 間，該 控 制 電 路 提 供 類 比 信 號 $Vin1$ 予 電 容 群 組 310A 的 電 容 $C_{A1} \sim C_{An}$ ，並 提 供 類 比 信 號 $Vin2$ 予 電 容 群 組 310B 的 電 容 $C_{D1} \sim C_{Dn}$ 。此 時，該 控 制 電 路 提 供 電 壓 $dvdd$ 予 共 同 節 點 ND_1 以 及 ND_2 。在 此 期 間，該 控 制 電 路 提 供 電 壓 V_1 予 電 容 群 組 320A 的 電 容 $C_{B1} \sim C_{Bm}$ 以 及 電 容 群 組 320B 的 電 容 $C_{E1} \sim C_{Em}$ 。

【0037】 在取樣模式的一第二期間，該控制電路停止提供電壓 v_{dd} 予共同節點 ND_1 及 ND_2 ，並改提供電壓 V_2 予電容群組 320A 的電容 $C_{B1} \sim C_{Bm}$ 以及電容群組 320B 的電容 $C_{E1} \sim C_{Em}$ 。假設，電容群組 310A、310B、320A 及 320B 的總容值均相同。在此例中，共同節點 ND_1 及 ND_2 的電壓均約略等於電壓 v_{dd} 的一半。

【0038】 在一資料轉換模式下，該控制電路依序讀取電容群組 310A 以及 310B 的所有電容的電壓值。在本實施例中，每當該控制電路讀取電容群組 310A 的至少一特定電容的電壓值，該控制電路電性浮接電容群組 320A 的一電容。同樣地，每當該控制電路讀取電容群組 310B 的至少一特定電容的電壓值時，該控制電路電性浮接電容群組 320B 的一電容。

【0039】 以電容群組 310A 為例，在該控制電路讀取電容群組 310A 的一電容的電壓值後，該控制電路電性浮接電容群組 320A 的一電容。因此，在該控制電路讀取電容群組 310A 的所有電容的電壓值後，電容群組 320A 的所有電容均為浮接狀態。

【0040】 第 4 圖為本發明之連續漸近式類比數位轉換器的另一示意圖。第 4 圖相似第 3 圖，不同之處在於第 4 圖多了額外電容 C_C 、 C_F 、開關 SW_{Cc} 及 SW_{Cf} 。如圖所示，額外電容 C_C 耦接共同節點 ND_1 。在一可能實施例中，電容群組 310A 的總容值與額外電容 C_C 的容值的總合等於電容群組 320A 的總容值。在其它實施例中，藉由調整電容模組 320A 裡的電容 $C_{B1} \sim C_{Bm}$ 以及額外電容 C_C 的容值，便可調整共同節點 ND_1 的電壓。舉例而言，共同節點 ND_1 的電壓可能是電壓 v_{dd} 的三分之一或四分之一。

【0041】 開關 SW_{Cc} 耦接額外電容 C_C ，並根據控制信號 S_{Cc} 提

供電壓 V_3 予額外電容 C_C 。在一可能實施例中，控制信號 S_{Cc} 係由邏輯電路 370 所產生。在取樣模式下，開關 SW_{Cc} 提供電壓 V_3 予額外電容 C_C 。在資料轉換模式下，當電容群組 310A 的一特定電容的電壓值被讀取時，開關 SW_{Cc} 停止提供電壓 V_3 予額外電容 C_C 。此時，額外電容 C_C 為電性浮接。

【0042】 額外電容 C_F 耦接共同節點 ND_2 。在一可能實施例中，電容群組 310B 的總容值與額外電容 C_F 的容值的總合等於電容群組 320B 的總容值。由於額外電容 C_F 的特性與額外電容 C_C 的特性相同，故不再贅述。開關 SW_{Cf} 耦接額外電容 C_F ，並根據控制信號 S_{Cf} 提供電壓 V_3 予額外電容 C_F 。由於開關 SW_{Cf} 的特性與開關 SW_{Cc} 的特性相同，故不再贅述。

【0043】 在一可能實施例中，電壓 V_3 係為一接地電壓 gnd 。在另一可能實施例中，電壓 V_3 等於電壓 V_2 。在其它實施例中，開關 SW_{Cc} 與 SW_{Cf} 之至少一者可省略。以開關 SW_{Cc} 為例，當開關 SW_{Cc} 省略時，電容 C_C 直接接收電壓 V_3 。在此例中，不論控制電路 180 操作在取樣模式或資料轉換模式，額外電容 C_C 持續接收電壓 V_3 。

【0044】 第 5A~5E 圖為本發明之連續漸近式類比數位轉換器的動作示意圖。為方便說明，第 5A~5E 圖僅顯示開關 511~515、電容群組 520 及 530、緩衝器 551 及 552 以及一比較電路 540，但並非用以限制本發明。在其它實施例中，連續漸近式類比數位轉換器 500 具有其它數量的開關及緩衝器。在一些實施例中，連續漸近式類比數位轉換器 500 更具有一邏輯電路(如第 1 圖的符號 170)。

【0045】 在本實施例中，電容群組520及530的特性相似第1圖的電容群組110及120。為方便說明，電容群組520僅具有電容511及512，並且電容群組530僅具有電容531及532。在本實施例中，電容511的容值大於電容512的容值。另外，電容531及532的容值分別等於電容521與522的容值。在其它實施例中，電容群組520及530具有其它數量的電容。另外，開關511~515分別根據相對應的控制信號傳送相對應的電壓予相對應的電容。為方便說明，第5A~5E圖未顯示控制信號。

【0046】 第5A及5B圖所顯示的連續漸近式類比數位轉換器500係操作在取樣模式。在第一期間(請參考第5A圖)，開關511及512提供類比信號 V_{in1} 予電容521及522，並且開關513及514提供電壓 V_1 予電容531及532。此時，開關515提供電壓 d_{vdd} 予比較電路540的非反相輸入端541。在其它實施例中，連續漸近式類比數位轉換器500更具有一額外電容525以及一開關516。在此例中，在第一期間，開關516提供電壓 V_3 予電容525。

【0047】 在第二期間(請參考第5B圖)，開關513及514提供電壓 V_2 予電容531及532，並且開關515停止提供電壓 d_{vdd} 予比較電路540的非反相輸入端541。此時，開關511及512繼續提供類比信號 V_{in1} 予電容521及522。另外，開關516繼續提供電壓 V_3 予電容525。

【0048】 第5C~5D圖所顯示的連續漸近式類比數位轉換器500係操作在一資料轉換模式。在此模式下(如稱第三期間)，連續漸近式類比數位轉換器500先讀取電容521的電壓。在一可能實施例中，開關511提供參考電壓 V_{refp} 予電容521，並且開關

512提供參考電壓 V_{refm} 予電容 522。比較電路 540比較非反相輸入端 541及反相輸入端 542的電壓，用以產生比較結果 CP 。一邏輯電路(未顯示)根據比較結果 CP ，得知電容 521的電壓。舉例而言，如果電容 521的電壓大於一第一預設值，開關 511固定提供參考電壓 V_{refp} 予電容 521。如果電容 521的電壓小於第一預設值，開關 511固定提供參考電壓 V_{refm} 予電容 521。

【0049】 假設，電容 521的電壓小於第一預設值。因此，在一第四期間(如第 5D圖所示)，開關 511提供參考電壓 V_{refm} 予電容 521。在此期間，連續漸近式類比數位轉換器 500讀取電容 522的電壓。因此，開關 512提供參考電壓 V_{refp} 予電容 522。在一可能實施例中，在第四期間，開關 513停止提供電壓 V_2 予電容 531。因此，電容 531的一端為浮動位準。

【0050】 在第四期間，比較電路 540根據非反相輸入端 541及反相輸入端 542的電壓，產生比較結果 CP 。邏輯電路(未顯示)根據比較結果 CP ，得知電容 522的電壓。同樣地，如果電容 521的電壓大於一第二預設值，開關 512固定提供參考電壓 V_{refp} 予電容 522。如果電容 522的電壓小於第二預設值，開關 512固定提供參考電壓 V_{refm} 予電容 522。

【0051】 假設，電容 522的電壓大於第二預設值。因此，在第 5E圖中，開關 512提供參考電壓 V_{refp} 予電容 522。在一可能實施例中，在得知電容 522的電壓後，開關 514停止提供電壓 V_2 予電容 532。因此，電容 532的一端為浮動位準。在其它實施例中，當電容群組 520及 530具有更多的電容時，每當電容群組 520的一特定電容的電壓被讀取時，電容群組 530的一電容便會被

浮接。

【0052】 本發明並不限定開關513及514何時停止傳送電壓予電容531及532。在一可能實施例中，在得知電容521的電壓後，開關513停止提供電壓 V_2 予電容531。在此例中，在得知電容522的電壓後，開關514停止提供電壓 V_2 予電容532。在其它實施例中，在得知電容521的電壓後，開關513繼續提供電壓 V_2 予電容531，在得知電容522的電壓後，開關513才停止提供電壓 V_2 予電容531。

【0053】 由於電容群組530裡的電容逐漸電性浮接，故可避免影響連續漸近式類比數位轉換器500的解析度。再者，在取樣模式的第二期間，停止提供電壓 v_{dd} 予比較電路540的非反相輸入端，並提供電壓 V_2 予電容531及532，故可避免比較電路540的輸入電壓超出範圍(如大於比較電路540的操作電壓 V_{DD_L})。

【0054】 第6圖為本發明之控制方法的流程示意圖。本發明的控制方法適用於一連續漸近式類比數位轉換器。連續漸近式類比數位轉換器具有一第一電容群組、一第二電容群組以及一比較電路。第一及第二電容群組耦接比較電路的一輸入端。為方便說明，以第1圖的連續漸近式類比數位轉換器100為例。

【0055】 在一第一期間，提供一類比信號(V_{in1})予第一電容群組(如110)，並提供一第一電壓(如 V_1)予第二電容群組(如120)及比較電路的輸入端(如161)(步驟S611)。在一可能實施例中，第一電壓約略等於比較電路的高操作電壓。

【0056】 在一第二期間，停止提供第一電壓予比較電路的

輸入端(如 161)，並提供一第二電壓(如 V_2)予第二電容群組(如 120)(步驟 S612)。在此期間，第一電容群組(如 110)繼續接收類比信號(V_{in1})。在一可能實施例中，第二電壓約略等於比較電路的低操作電壓。

【0057】 在一第三期間，依序讀取第一電容群組(如 110)的每一電容的電壓值(步驟 S613)。由於電容的電壓值的讀取方式已敘述於第 5C~5E 圖，故不再贅述。在本實施例中，每當第一電容群組(如 110)的至少一特定電容的電壓值被讀取後，電性浮接第二電容群組(如 120)的一電容。舉例而言，當電容 C_{An} 的電壓值被讀取後，電性浮接電容 C_{Bm} ；當電容 C_{An-1} 的電壓值被讀取後，電性浮接電容 C_{Bm-1} 。

【0058】 在其它實施例中，連續漸近式類比數位轉換器可能更具有一額外電容，如第 2 圖的 C_c 。在此例中，在第一至第三期間，提供一第三電壓(如 V_3)予額外電容 C_c 。在另一可能實施例中，當第一電容群組(如 110)的一特定電容(如 C_{A1})的電壓值被讀取後，電性浮接額外電容 C_c 。

【0059】 本發明之控制方法，或特定型態或其部份，可以以程式碼的型態存在。程式碼可儲存於實體媒體，如軟碟、光碟片、硬碟、或是任何其他機器可讀取(如電腦可讀取)儲存媒體，亦或不限於外在形式之電腦程式產品，其中，當程式碼被機器，如電腦載入且執行時，此機器變成用以參與本發明之裝置。程式碼也可透過一些傳送媒體，如電線或電纜、光纖、或是任何傳輸型態進行傳送，其中，當程式碼被機器，如電腦接收、載入且執行時，此機器變成用以參與本發明之裝置。當在

一般用途處理單元實作時，程式碼結合處理單元提供一操作類似於應用特定邏輯電路之獨特裝置。

【0060】 除非另作定義，在此所有詞彙(包含技術與科學詞彙)均屬本發明所屬技術領域中具有通常知識者之一般理解。此外，除非明白表示，詞彙於一般字典中之定義應解釋為與其相關技術領域之文章中意義一致，而不應解釋為理想狀態或過分正式之語態。

【0061】 雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾。舉例來，本發明實施例所系統、裝置或是方法可以硬體、軟體或硬體以及軟體的組合的實體實施例加以實現。因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0062】

100、200、300、500：連續漸近式類比數位轉換器；

110、120、310A、310B、320A、320B、520、530：電容群組；

130、140、150、330A、330B、340A、340B、350A、350B：切換電路；

160、360、540：比較電路；

170、370：邏輯電路；

180：控制電路；

ND、ND₁、ND₂：共同節點；

V_{in1} 、 V_{in2} ：類比信號；

D_{out} ：數位信號；

$D_0 \sim D_N$ ：位元；

$C_{A1} \sim C_{An}$ 、 $C_{B1} \sim C_{Bm}$ 、 $C_{D1} \sim C_{Dn}$ 、 $C_{E1} \sim C_{Em}$ 、511、512、531、532：電容；

V_{refp} 、 V_{refm} ：參考電壓；

$SW_{A1} \sim SW_{An}$ 、 $SW_{B1} \sim SW_{Bm}$ 、 SW_{Cc} 、 $SW_{D1} \sim SW_{Dn}$ 、 $SW_{E1} \sim SW_{Em}$ 、 SW_{Cf} 、511~516：開關；

$BF_1 \sim BF_m$ 、551、552：緩衝器；

$dvdd$ 、 gnd 、 VDD_L 、 $V_1 \sim V_3$ ：電壓；

161、361、541：非反相輸入端；

162、362、542：反相輸入端；

CP：比較結果；

$S_{CA1} \sim S_{CAn}$ 、 $S_{CB1} \sim S_{CBm}$ 、 S_{C150} 、 S_{Cc} 、 $S_{CD1} \sim S_{CDn}$ 、 $S_{CE1} \sim S_{CEm}$ 、 S_{C350A} 、 S_{C350B} 、 S_{Cf} ：控制信號；

C_C 、 C_F 、525：額外電容；

S611~S613：步驟。

I672006

發明摘要

【發明名稱】 連續漸近式類比數位轉換器及控制方法

SUCCESSIVE APPROXIMATION REGISTER

ANALOG-TO-DIGITAL CONVERTER AND

CONTROL METHOD THEREOF

【中文】

一種連續漸近式類比數位轉換器，包括一第一電容群組、一第二電容群組以及一控制電路。第一及第二電容群組均具有複數電容，並耦接一共同節點。在一取樣模式的一第一期間，控制電路提供一類比信號予第一電容群組，並提供一第一電壓予共同節點以及第二電容群組。在取樣模式的一第二期間，控制電路停止提供第一電壓予共同節點並提供一第二電壓予第二電容群組。在一資料轉換模式下，控制電路依序讀取第一電容群組的所有電容的電壓值。每當控制電路讀取第一電容群組的至少一特定電容的電壓值後，控制電路電性浮接第二電容群組的一電容。

【英文】

A successive approximation register analog-to-digital converter including a first capacitor group, a second capacitor group and a control circuit is provided. Each of the first and second capacitor groups includes a plurality of capacitor coupling to a common node. In a first period of a sampling mode, the control circuit provides an analog signal to the first

capacitor group and provides a first voltage to the common node and the second capacitor group. In a second period of a sampling mode, the control circuit stops providing the first voltage to the common node and provides a second voltage to the second capacitor group. In a data transfer mode, the control circuit reads the voltages stored in the capacitors of the first capacitor group in sequence. Each when the voltage of at least one specific capacitor in the first capacitor group has been read by the control circuit, one capacitor of the second capacitor group is floating.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

100：連續漸近式類比數位轉換器；

110、120：電容群組；

130、140、150：切換電路；

160：比較電路；

170：邏輯電路；

180：控制電路；

ND：共同節點；

Vin1：類比信號；

Dout：數位信號；

D₀~D_N：位元；

$C_{A1} \sim C_{An}$ 、 $C_{B1} \sim C_{Bm}$ ：電容；

V_{refp} 、 V_{refm} ：參考電壓；

$SW_{A1} \sim SW_{An}$ 、 $SW_{B1} \sim SW_{Bm}$ ：開關；

$BF_1 \sim BF_m$ ：緩衝器；

$dvdd$ 、 gnd 、 VDD_L 、 V_1 、 V_2 ：電壓；

161：非反相輸入端；

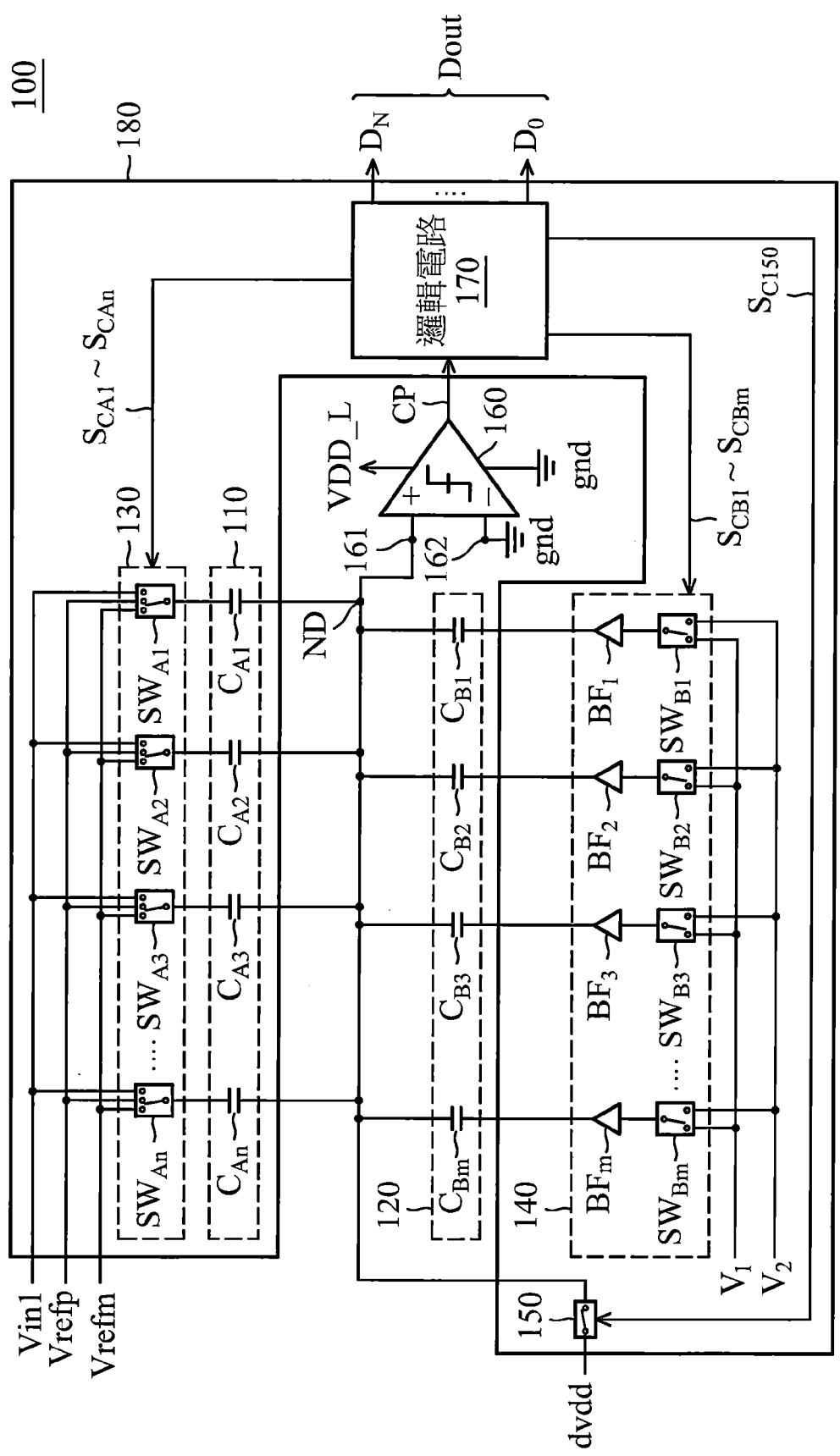
162：反相輸入端；

CP：比較結果；

$S_{CA1} \sim S_{CAN}$ 、 $S_{CB1} \sim S_{CBm}$ 、 S_{C150} ：控制信號。

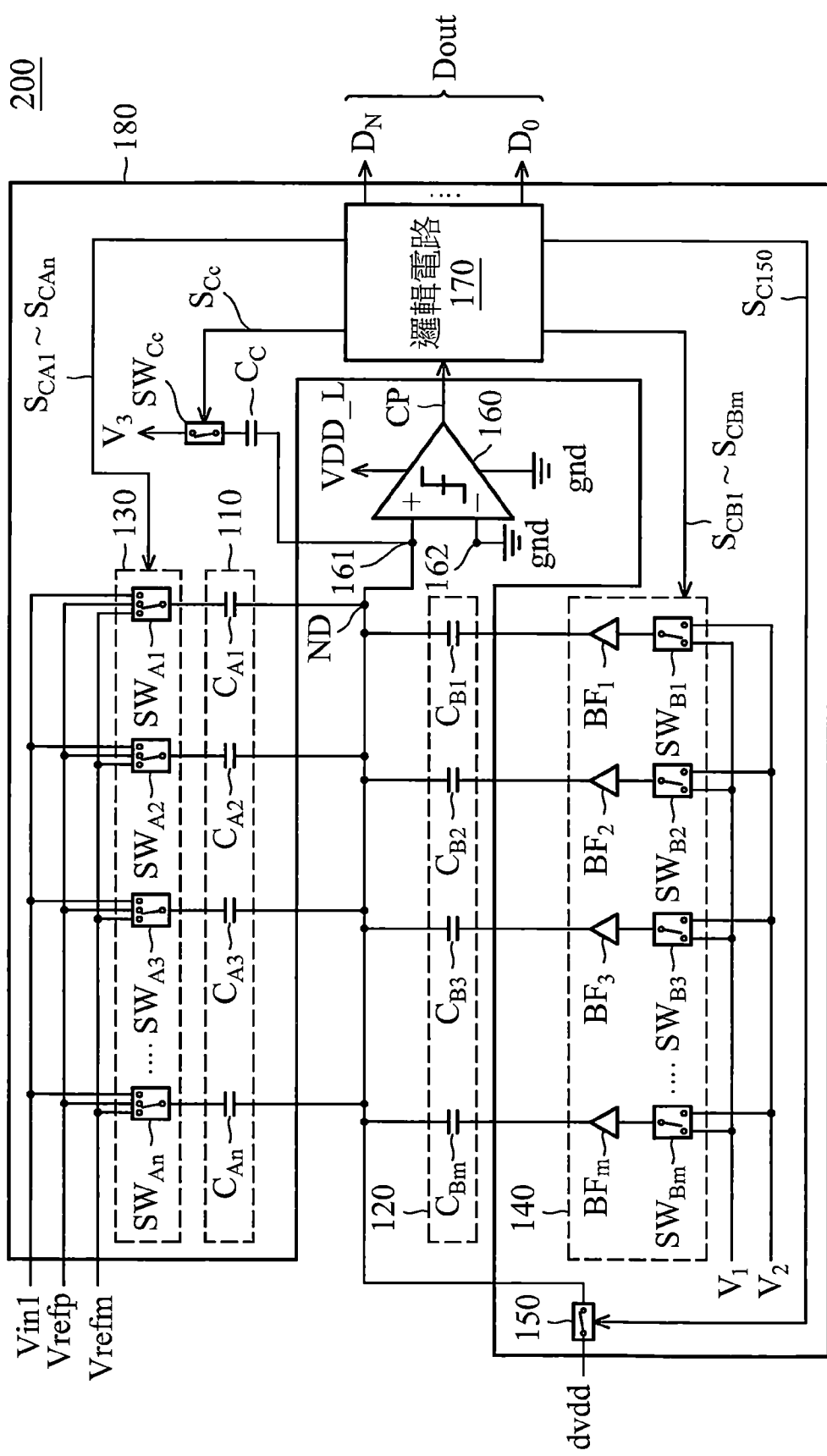
【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。



圖式

第 1 圖



第 2 圖

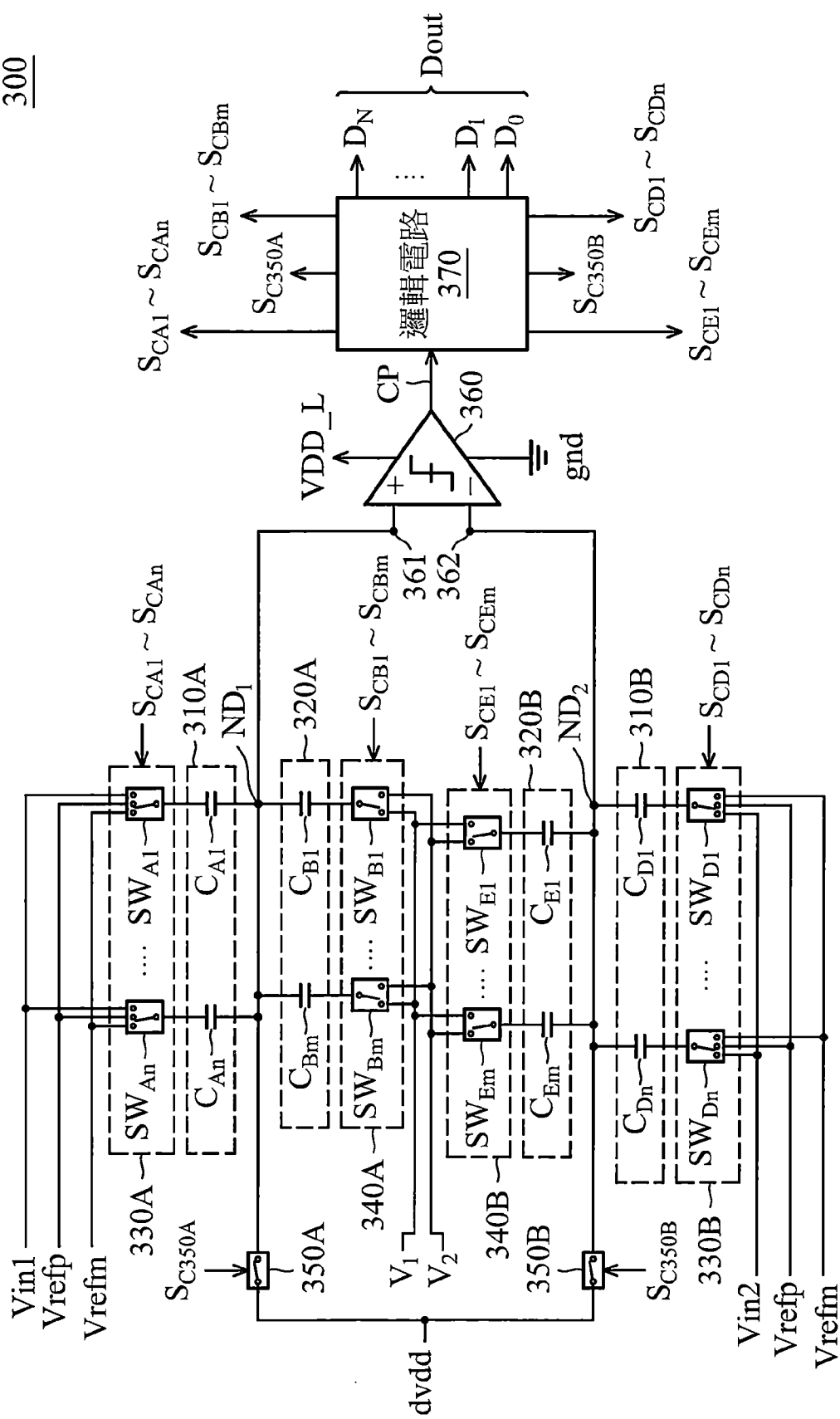
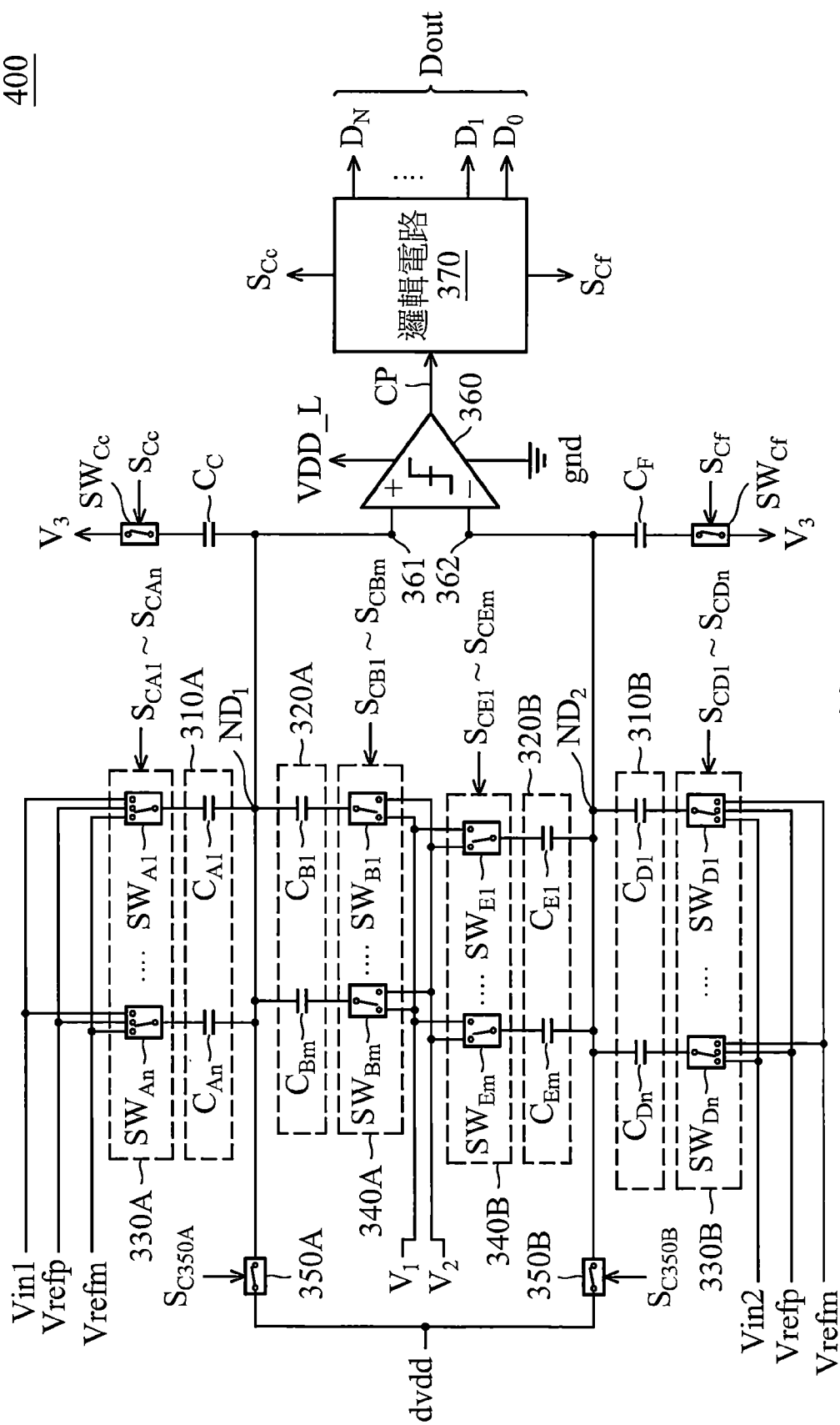


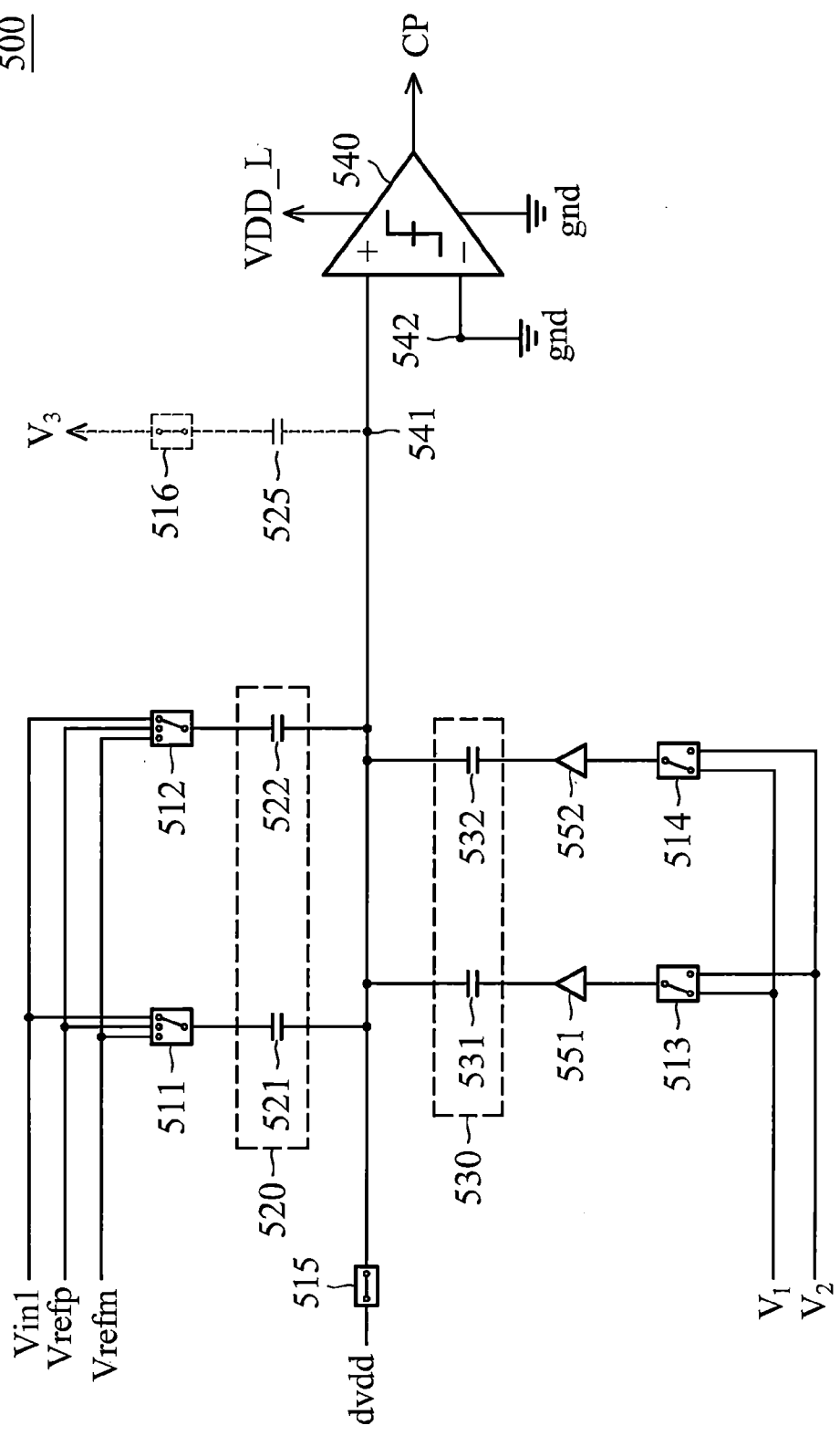
圖
3
架

400

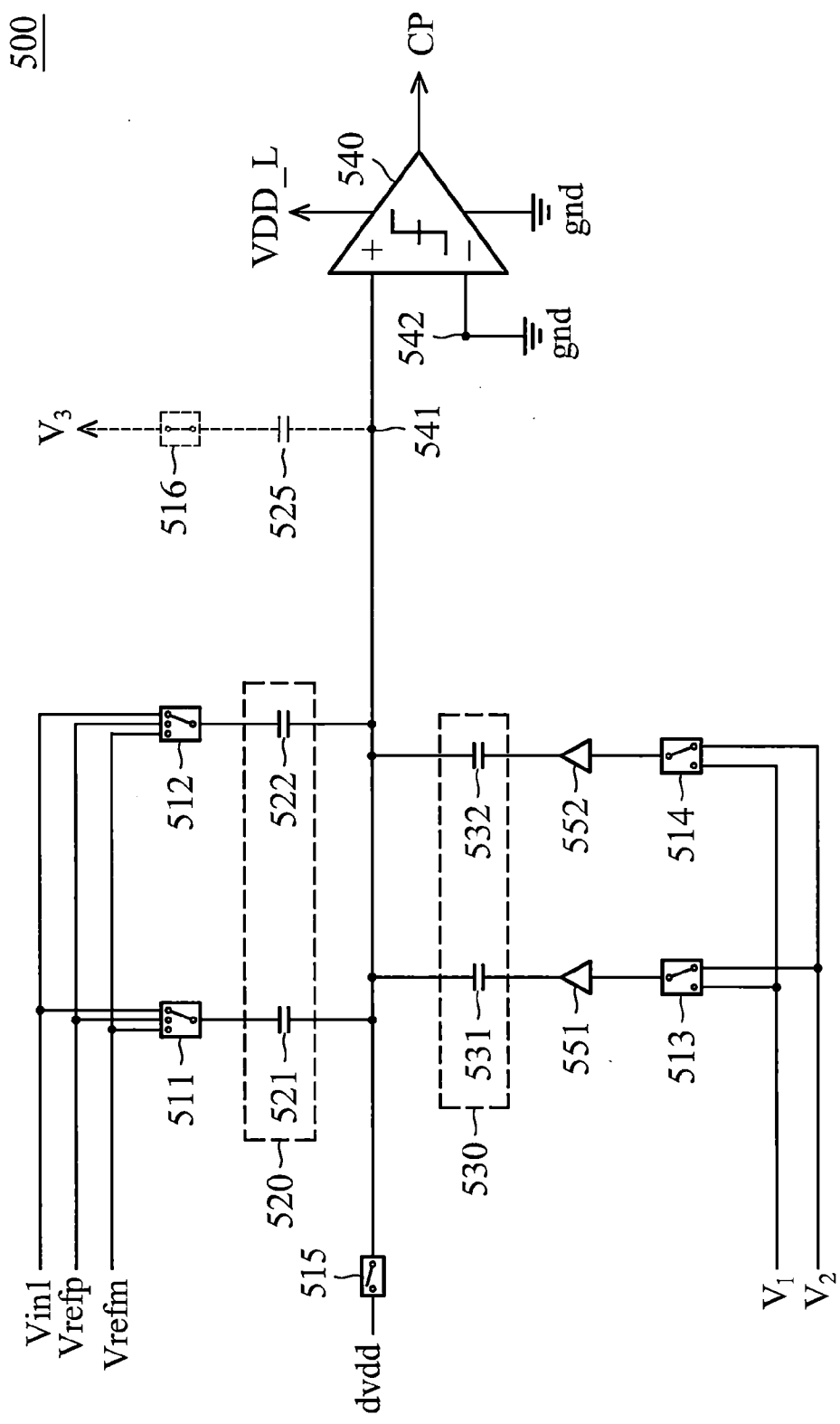


第4圖

500

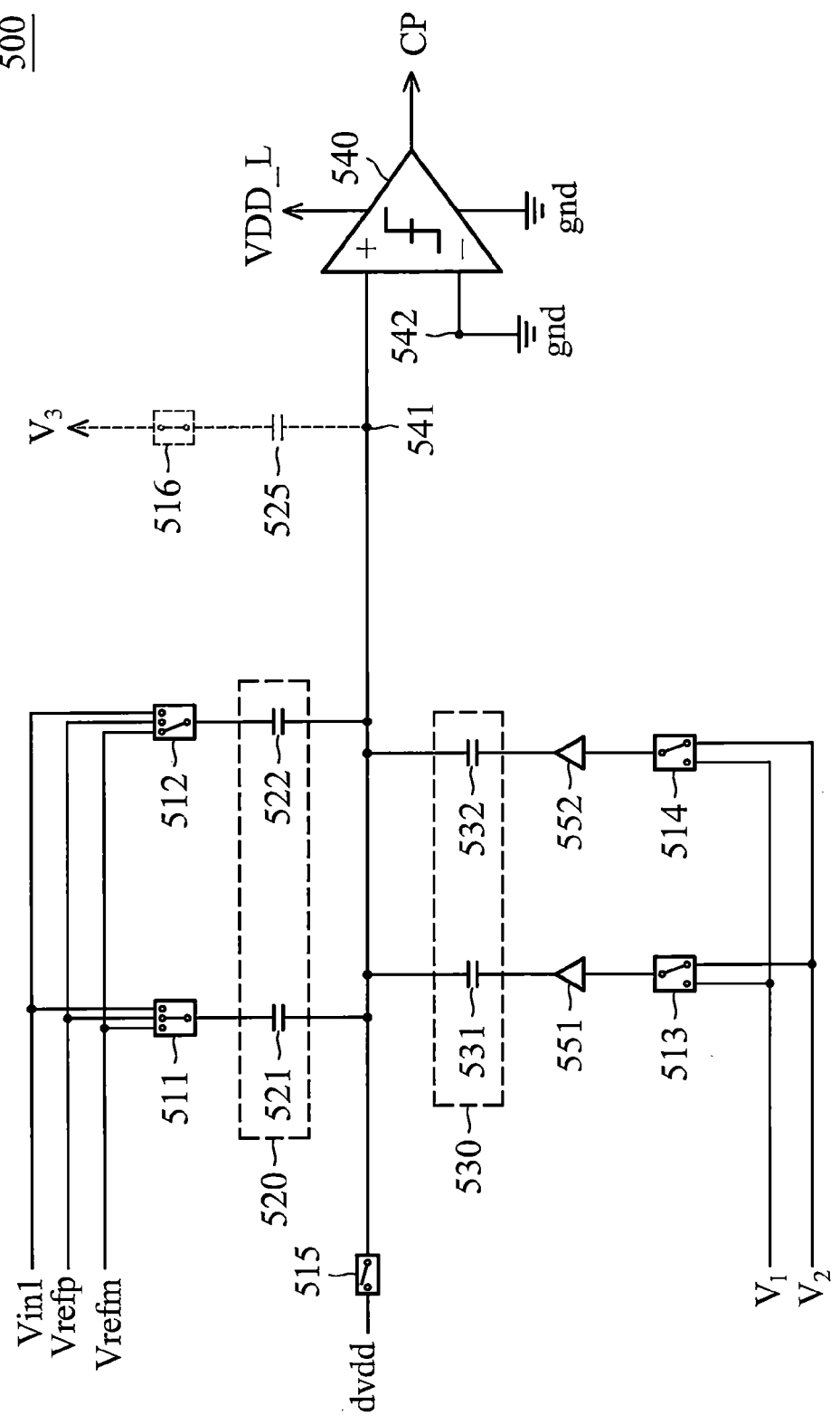


第 5A 圖



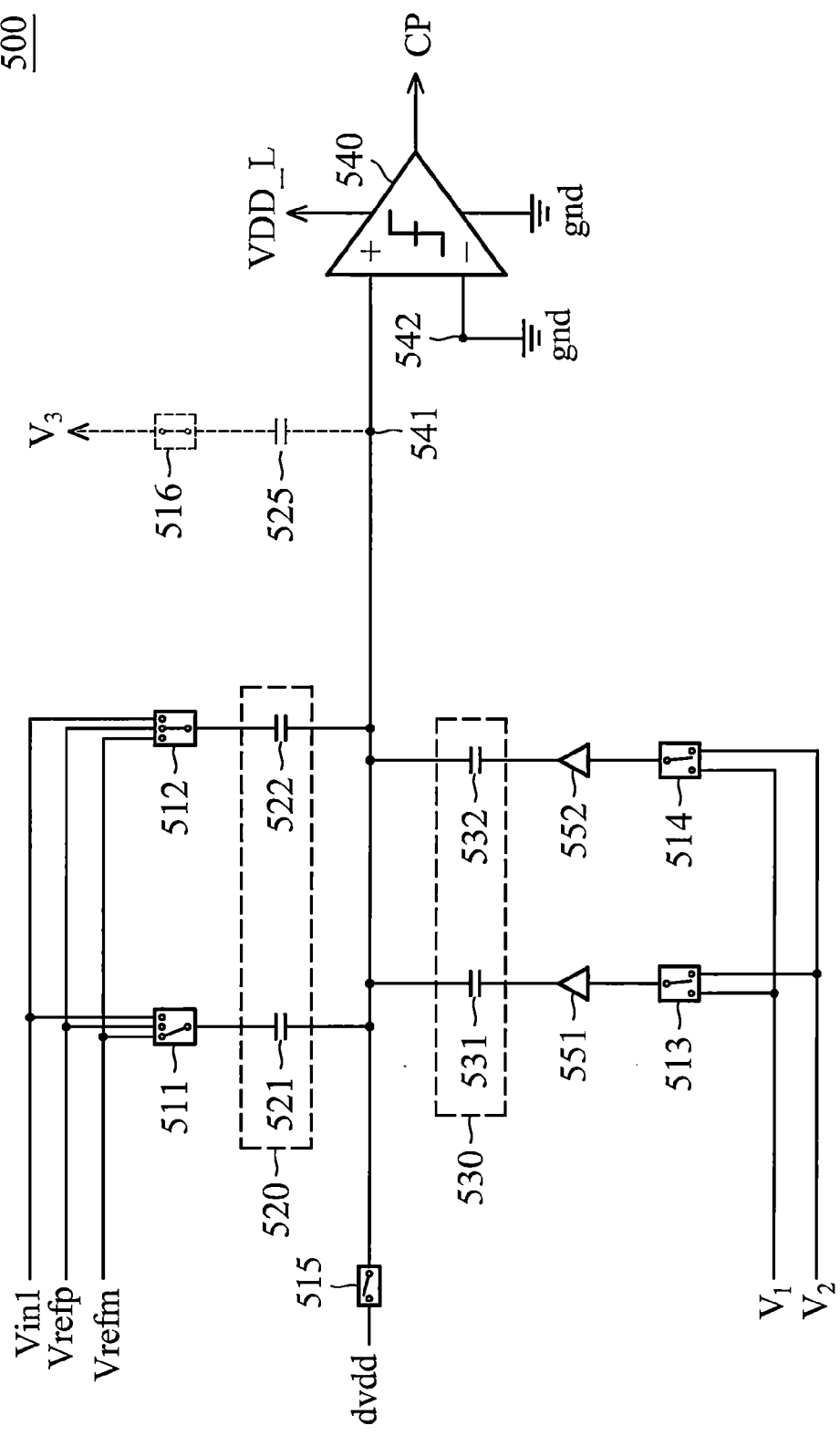
第5B圖

500

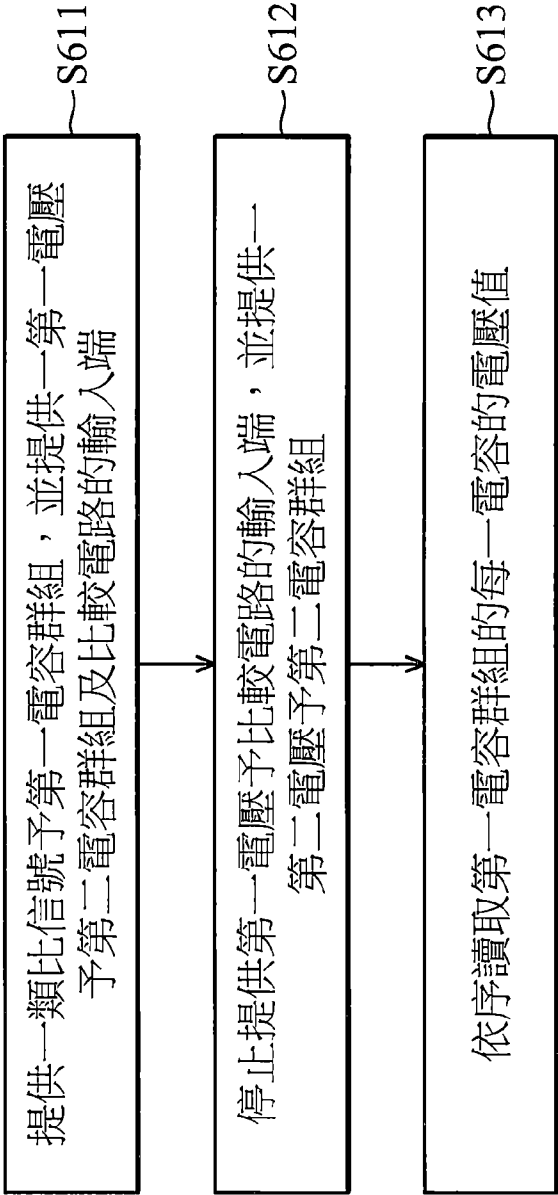


第5C圖

500



第5E圖



第 6 圖

申請專利範圍

1. 一種連續漸近式類比數位轉換器，用以將一第一類比信號轉換成一數位信號，包括：
 - 一第一電容群組，具有複數電容，該等電容均耦接一共同節點；
 - 一第二電容群組，具有複數電容，該第二電容群組的所有電容均耦接該共同節點；
 - 一比較電路，具有一第一輸入端以及一第二輸入端，並根據該第一及第二輸入端的電壓產生一比較結果，其中該第一輸入端耦接該共同節點；
 - 一控制電路，根據該比較結果產生該數位信號，並包括一第一開關；其中，當該控制電路操作在一取樣模式下時，在一第一期間，該控制電路提供該第一類比信號予該第一電容群組的所有電容，並提供一第一電壓予該第二電容群組裡的所有電容，在一第二期間，該控制電路提供一第二電壓予該第二電容群組裡的所有電容；
- 其中，當該控制電路操作在一資料轉換模式下時，該控制電路依序讀取該第一電容群組的所有電容的電壓值，每當該控制電路讀取該第一電容群組的至少一特定電容的電壓值，該控制電路電性浮接該第二電容群組的一電容；
- 其中在該第一期間，該第一開關提供一第三電壓予該共同節點，在該第二期間，該第一開關停止提供該第三電壓予該共同節點。

- 2.如申請專利範圍第1項所述之連續漸近式類比數位轉換器，其中該控制電路包括：
- 一第二開關，根據一第一控制信號，輸出一第一參考電壓、一第二參考電壓或是該第一類比信號予該第一電容群組的一第一電容；
 - 一第三開關，根據一第二控制信號，輸出該第一參考電壓、該第二參考電壓或是該第一類比信號予該第一電容群組的一第二電容；
 - 一第四開關，根據一第三控制信號，輸出該第一或是第二電壓予該第二電容群組的一第三電容，其中該第一開關根據一第四控制信號提供該第三電壓予該共同節點；以及
 - 一邏輯電路，根據該比較信號產生該數位信號以及該第一、第二、第三及第四控制信號。
- 3.如申請專利範圍第2項所述之連續漸近式類比數位轉換器，其中該第三電容具有一第一端以及一第二端，該第一端用以耦接該第四開關，該第二端耦接該共同節點，在該控制電路讀取該第一電容群組的一第一特定電容的電壓值後，該第四開關不提供該第一及第二電壓予該第一端。
- 4.如申請專利範圍第2項所述之連續漸近式類比數位轉換器，其中在該控制電路讀取該第一電容群組的一第二特定電容的電壓值後，該控制電路電性浮接該第二電容群組裡的一第四電容。
- 5.如申請專利範圍第4項所述之連續漸近式類比數位轉換器，其中該第四電容具有一第三端以及一第四端，該第三端用以

耦接一第五開關，該第四端耦接該共同節點，在該第一期間，該第五開關提供該第一電壓予該第三端，在該第二期間，該第五開關提供該第二電壓予該第三端，在該控制電路讀取該第二特定電容的電壓值後，該第五開關不提供該第一及第二電壓予該第三端。

6.如申請專利範圍第1項所述之連續漸近式類比數位轉換器，更包括：

一第一額外電容，耦接該共同節點，當該控制電路操作在該取樣模式及該資料轉換模式下，該第一額外電容接收一第四電壓。

7.如申請專利範圍第6項所述之連續漸近式類比數位轉換器，其中該第一電容群組的總容值與該第一額外電容的容值的總合等於該第二電容群組的總容值。

8.如申請專利範圍第1項所述之連續漸近式類比數位轉換器，其中該比較電路接收一第一操作電壓以及一第二操作電壓，該第一電壓等於該第一操作電壓，該第二電壓等於該第二操作電壓。

9.一種控制方法，適用於一連續漸近式類比數位轉換器，該連續漸近式類比數位轉換器具有一第一電容群組、一第二電容群組以及一比較電路，該第一及第二電容群組耦接該比較電路的一輸入端，該控制方法包括：

在一第一期間：

提供一類比信號予該第一電容群組；

提供一第一電壓予該第二電容群組；

在一第二期間：

提供一第二電壓予該第二電容群組；

在一第三期間：

依序讀取該第一電容群組的每一電容的電壓值；

每當該第一電容群組的至少一特定電容的電壓值被讀取後，

電性浮接該第二電容群組的一電容；

其中在該第一期間，提供一第三電壓予該比較電路的該輸入端，在該第二期間，停止提供該第三電壓予該比較電路的該輸入端。

10.如申請專利範圍第9項所述之控制方法，更包括：

在該第一、第二及第三期間，提供一第四電壓予一額外電容，該額外電容耦接該比較電路的該輸入端。