

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/00

H01L 27/12



[12] 发明专利说明书

[21] ZL 专利号 98109689.1

[45] 授权公告日 2004 年 2 月 25 日

[11] 授权公告号 CN 1139969C

[22] 申请日 1998.3.26 [21] 申请号 98109689.1

[30] 优先权

[32] 1997. 3.26 [33] JP [31] 073518/1997

[71] 专利权人 佳能株式会社

地址 日本东京都

[72] 发明人 坂口清文 佐藤信彦

审查员 朱芳芳

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

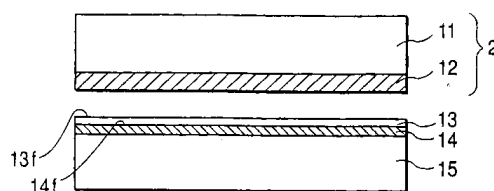
代理人 龙传红

权利要求书 3 页 说明书 28 页 附图 6 页

[54] 发明名称 半导体基片及其制备方法

[57] 摘要

提供一种制备高质量的 SOI 晶片且具有极好的可控性和生产率、经济的方法、以及用该方法制备的晶片。在利用键合晶片制备基片的方法中,相互键合第一基片部件和第二基片部件,然后在形成于第一基片部件主表面的第一层和第二层的界面分离第二基片部件与第一基片部件,由此第二层转移到第二基片部件。在分离过程中,通过改变多孔 Si 层的孔隙率的方法、使多孔 Si 的孔聚集形成容易分离面的方法、在界面进行离子注入的方法、或利用异质外延界面的方法来确保分离位置在第一第二层的界面。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种制备基片的方法, 包括以步骤:
制备第一基片部件, 它有第一层和设于第一层上且邻接第一层的第二层,
5 将第一基片部件键合到第二基片部件,
分离第一基片部件与第二基片部件, 将第二层转移到第二基片部件上,
其中, 在第一层与第二层的界面进行第一基片部件与第二基片部件的分离。
2. 如权利要求1的方法, 其特征在于: 在第一基片部件的表面上形成多孔区
后, 使多孔区的表面部分的表面侧部分成为无孔状态, 以形成无孔状态的第二层,
10 第一层为多孔状态。
3. 如权利要求1的方法, 其特征在于: 不使用选择腐蚀或选择抛光, 通过
在无氧气氛下热处理使分离第一层所暴露的第二层的表面光滑。
4. 如权利要求1的方法, 其特征在于: 在第一基片部件的表面形成第一多孔
层和孔隙率高于第一多孔层的第二多孔层,
15 使第一多孔层制备为无孔状态, 以形成无孔状态的第二层, 所以第二层形成
在第一层上且邻接第一层, 所述第一层由第二多孔层组成。
5. 如权利要求1的方法, 其特征在于: 多孔层形成在第一基片的表面上, 用
外延生长形成包括无孔层的第二层, 不氧化多孔层的孔的壁表面。
6. 如权利要求1的方法, 其特征在于: 在第一层和第二层的界面进行离子注
20 入。
7. 如权利要求1的方法, 其特征在于:
多孔层形成在第一基片部件的表面, 然后氧化多孔层的孔的壁表面, 及
去除多孔层表面侧上的氧化膜, 然后将多孔层的表面侧在无氧气氛下进行热
处理。
8. 如权利要求1的方法, 其特征在于:
25 第一多孔层、其孔隙率高于第一多孔层的第二多孔层、和其孔隙率低于第二
多孔层的第三多孔层形成在第一基片部件的表面,
第一多孔层制备为无孔状态以形成第二层, 从而使处于无孔状态第二层与第
二多孔层邻接。
9. 如权利要求8的方法, 其特征在于: 使第一多孔层为无孔状态后, 进行外
30

延生长。

10. 如权利要求1的方法, 其特征在于:
多孔层形成在第一基片部件的表面, 然后氧化多孔层的孔的壁表面,
在还原气氛中对有氧化了的孔壁的多孔层进行热处理
- 5 11. 如权利要求10的方法, 其特征在于: 在通过热处理制备成无孔状态的表面上进行外延生长。
12. 如权利要求1的方法, 其特征在于:
在第一基片部件的表面形成多孔层后, 不氧化多孔层, 将多孔层在无氧气氛下
10 下进行热处理, 使多孔层表面成为无孔状态,
在制备为无孔状态的表面进行外延生长。
13. 如权利要求1的方法, 其特征在于: 第一基片部件包括硅。
14. 如权利要求1的方法, 其特征在于: 第一层包括多孔材料。
15. 如权利要求1的方法, 其特征在于: 第二层包括无孔材料。
16. 如权利要求1的方法, 其特征在于: 第二层包括无孔半导体层和提供在
15 其上的氧化层。
17. 如权利要求1的方法, 其特征在于: 第二层包括导电类型或杂质浓度不同的多个层。
18. 如权利要求1的方法, 其特征在于: 在形成第二层之前, 在低温下氧化
为多孔层的第一层的孔的壁表面, 从而在所述壁表面上形成氧化物膜, 然后去除
20 为多孔层的第一层的表面附近的氧化膜。
19. 如权利要求1的方法, 其特征在于: 第二层包括通过热处理使为多孔层
的第一层的至少表面侧部分成为无孔状态形成的层、和形成在制成无孔状态的层
表面上的氧化膜。
20. 如权利要求19的方法, 其特征在于: 在氢气中进行热处理。
- 25 21. 如权利要求1的方法, 其特征在于: 分离后的第一基片可以重新使用。
22. 如权利要求1的方法, 其特征在于: 用压力、拉力、剪切力、插入楔形物、热处理、氧化、振动或金属丝切割进行分离。
23. 如权利要求1的方法, 其特征在于: 至少第二基片要键合的一个表面包括氧化硅或硅。
- 30 24. 如权利要求1的方法, 其特征在于: 第二基片部件包括透光部件。

25. 如权利要求4的方法, 其特征在于: 第一多孔层的厚度小于第二多孔层的厚度。

半导体基片及其制备方法

5 本发明涉及制备半导体基片的方法，特别涉及制备适于在电介隔离层或绝缘体上的单晶半导体层中、或 Si 基片上的单晶化合物半导体上形成电器件或集成电路的半导体基片。

众所周知，在绝缘体上形成单晶 Si 半导体层为绝缘体上半导体 (SOI) 技术，由于利用 SOI 技术的器件有很多优点，这些优点是利用常规 Si 集成电路制备所利用的体 Si 基片得不到的，所以已经择这种技术进行了很多研究。更具体地，利用 SOI 技术有下面优点：

1. 很容易进行介质隔离以得到高的集成度；
2. 极好的抗辐射性能；
3. 可以降低杂散电容以得到更高的速度；
- 15 4. 可以去掉形成阱的步骤；
5. 可以防止门锁；
6. 可以用薄膜来制备完全耗尽场效应晶体管。

这些优点具体见如 G. W. Cullen 编辑的〈晶体生长学报〉1983 年 63 卷第三期 429 到 590 页的文章“非单晶绝缘体上的单晶硅”。

20 另外，最近几年，有很多用 SOI 基片实现高速和低功耗 MOSFET (1994 年 IEEE SOI 会议) 的报道。和在体 Si 晶片上形成器件的情况相比，由于器件下面的绝缘层简化了器件隔离工艺，所以使用 SOI 基片可以缩短器件工艺步骤。这样，和形成在体 Si 上的 MOSFET 或 IC 相比，可以降低晶片的成本和工艺成本，同时具有较高的性能。

25 具体地，通过改进驱动电源，完全耗尽 MOSFET 可以实现高速和低功耗。MOSFET 的阈值电压 (V_{th}) 通常由沟道区的杂质浓度来决定，而在利用 SOI 结构的完全耗尽 MOSFET 中，SOI 薄膜的厚度也影响耗尽层的厚度。由此为了以高的成品率生产大面积集成电路，强烈希望 SOI 薄膜厚度均匀性好。

形成在化合物半导体上的器件有硅基片上不可能实现的极好的性能，如高速和发光。目前这些器件通过在 GaAs 等化合物半导体基片上外延生长来形成。但是

这些化合物半导体基片有一些缺点，如昂贵、机械性能低、很难制备大面积晶片等。

从这点看来，尝试异质外延在硅晶片上生长化合物半导体，这样很便宜、机械性能好、容易大面积制备。

- 5 形成 SOI 基片的研究在 70 年代就已开始。在最初阶段，有对在绝缘兰宝石基片上异质外延生长单晶硅的方法（SOS：兰宝石上硅）、和利用氧化多孔硅进行介质隔离来形成 SOI 结构的方法（FIPOS：用多孔氧化硅完全隔离）的研究。

FIPOS 方法包括用质子注入在 P 型单晶硅基片的表面形成 N 型硅层的岛（Imai 等，《晶体生长》，1983 年 63 卷 547 页），或外延生长并成图，然后在 HF 溶液
10 中阳极氧化只让 P 型 Si 基片多孔化，使多孔硅从表面包围 Si 岛，通过加速氧化实现 N 型硅岛的介质隔离。由于在该方法中，隔离的硅岛在器件制备之前确定，限制了器件设计的自由度。

氧离子注入方法称为 SIMOX 方法，最早由 K. Izumi 报道。以 10^{17} 到 $10^{18}/\text{cm}^2$ 的浓度将氧离子注入到 Si 晶片中，在氧-氧的气氛下在约 1320°C 退火，由此在
15 离子注入的射程(R_p)对应的深度附近，注入的氧离子与硅原子结合形成氧化硅层。在此操作中，Si 层存在于氧化的硅层之上，使由于氧离子注入形成非晶的 Si 层重结晶以形成单晶硅层。表面 Si 层的缺陷数目高达 $10^5/\text{cm}^2$ ，但在氧离子注入量为 $4 \times 10^{17}/\text{cm}^2$ 时缺陷降低到约 $10^2/\text{cm}^2$ 。但是为了保持 Si 氧化层有所需的薄膜质量和表面 Si 层有所需的结晶度，注入能量和注入剂量限制在很小范围，所以表面硅层的
20 厚度和掩埋氧化（BOX：掩埋氧化）硅层的厚度已经限制在具体值。因此，为了得到需要厚度的表面 Si 层，必需进行牺牲氧化或外延生长。此时，问题是由于在原始薄膜厚度分布上加上由该工艺导致薄膜厚度均匀性的退化，薄膜厚度的均匀性不可避免地降低。

另外，据报道，BOX 层包含称为“管道”的由 Si 氧化物的缺陷形成的区域。
25 导致缺陷形成的一个原因是注入过程中的杂质如灰尘。在这种管道区域，有源层和支撑基片之间漏电，退化了器件性能。

与常规半导体工艺相比，SIMOX 方法的离子注入要注入大量的离子，即使采用专用于本目的的先进设备，也需要很长的注入时间。由于进行离子注入时，用预定电流的离子束或扩展离子束重复扫描，所以随着基片面积的增加，就需要更
30 长的时间。另外，由于晶片内温度的分布产生如滑移位错等问题，大面积晶片的

高温处理也更困难。由于 SIMOX 方法需要在 1300℃ 以上进行热处理, 这是 Si 半导体工艺中通常不采用的, 涉及设备研制、金属沾污、和滑移位错等的问题的增多。

在上述常规 SOI 形成方法的基础上, 最近有一种通过热处理或用粘结剂将单晶 Si 基片键合到另一热氧化单晶 Si 基片上得到 SOI 结构的方法。在该方法中, 形成器件的有源层必须形成成为均匀厚度的薄膜。换句话说, 几百微米的单晶硅基片必须形成成为微米或更薄的薄膜。可以用下面三种方法形成这种薄膜:

1. 抛光形成薄膜的方法
2. 局部等离子体腐蚀形成薄膜的方法
3. 选择腐蚀形成薄膜的方法

用上述方法 1, 很难通过抛光得到均匀薄膜。具体地, 在形成亚微米厚度的薄膜时, 厚度波动高达百分之几十, 所以形成均匀薄膜很困难。且随着晶片直径的增加, 形成薄膜的困难更大。

按上述方法 2, 用方法 1 研磨形成约 1 至 3 μm 的薄膜后, 在整个表面上的很多点测量厚度分布, 然后进行等离子体腐蚀, 同时用几 mm 直径的等离子体束扫描, 例如用 SF_6 等离子体扫描来校正测量的厚度分布基础上的厚度分布, 由此形成所需厚度的薄膜。据报道该方法形成的薄膜厚度分布约为 $\pm 10\text{nm}$ 。但是, 如果在等离子体腐蚀时表面有颗粒存在, 这些颗粒起腐蚀掩模的作用, 所以在基片上形成了凸起物。

由于等离子体腐蚀后表面很粗糙, 所以在等离子体腐蚀后需要接触抛光, 但是由于用抛光时间来控制抛光量, 通过抛光操作最终薄膜厚度的控制很难, 薄膜厚度分布退化。除此之外, 由于在抛光过程中, 抛光材料如硅胶直接接触有源层的表面, 形成皱状层, 并由于抛光产生加工应力。而且, 由于晶片面积变大, 等离子体腐蚀时间随晶片面积而成比例地增加, 可能导致产量的急剧降低。

上述方法 3 包括预先提供可以被选择腐蚀的、要成为薄膜结构的基片。例如在 P 型基片上用如外延生长等堆叠含 $10^{19}/\text{cm}^3$ 或以上硼原子的薄 P^+Si 层、和薄 P 型 Si 层, 以得到第一基片。该基片粘结到第二基片上, 其间有如氧化薄膜等绝缘层, 用研磨和抛光从背面将第一基片减薄。然后选择腐蚀 P 型层以暴露 P^+ 层, 然后选择腐蚀 P^+ 层以暴露 P 型层, 由此完成 SOI 结构。Maszara (W. P. Maszara, J. Electrochem. Soc., 1991 年 138 卷 341 页) 详细报道了该方法。

选择腐蚀方法能有效得到均匀薄膜, 但是有下面问题:

(1) 选择率约为 10^2 , 不够大;

(2) 由于腐蚀后表面很粗糙, 所以腐蚀后需要接触抛光。因此薄膜厚度均匀性随着薄膜厚度的减小而退化。而且抛光量由抛光时间控制, 但是由于抛光速率的波动难以进行控制。这在形成超薄如 100nm 的 SOI 层时成为突出的问题;

(3) 由于离子注入, 使 SOI 层的结晶度不够, 需要在掺硼浓度高的 Si 层上进行外延或异质外延。而且要键合的表面的特性比原始 Si 晶片差。

上述各点在下面文章中都报道过, 如 C. Harendt 等在 1991 年 20 卷 267 页的 J. Elect. Mater 中、H. Baumgart 等在《半导体晶片键合第一次国际会议文集》的“科学、技术和应用(电化学学会)”的 92-7 卷 375 页中、C. E. Hunt 等在《半导体晶片键合第一次国际会议文集》的“科学、技术和应用(电化学学会)”的 92-7 卷 165 页中都报道过。

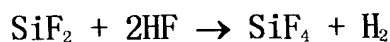
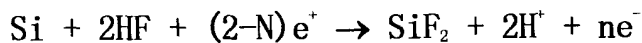
选择腐蚀的选择性很大程度上取决于如硼等杂质的浓度差、和深度方向杂质分布的陡峭度。因此, 如果进行高温键合退火以增加键合强度或者进行高温外延生长以改进结晶度时, 杂质浓度的分布将在深度方向扩散, 因此腐蚀选择性退化。即腐蚀选择性的改进和结晶度及键合强度的改进很难兼顾。

最近 Yonehara 等报道了没有上述问题的、薄膜厚度均匀性和结晶度极好的键合 SOI 的方法, 并能批量生产(T. Yonehara 等, 1994 年 Appl. Phys. Letter 64 卷 2108 页)。该方法在第一 Si 基片 31 上使用多孔层 32 作为选择腐蚀材料。非多孔单晶 Si 层 33 外延生长多孔层上之后, 通过 Si 氧化层(绝缘层) 35 将它键合到第二基片 34(图 5A)。例如用研磨方法从背面将第一基片减薄, 以暴露基片整个面积上的多孔 Si 层(图 5B)。用 KOH 或 $\text{HF}+\text{H}_2\text{O}_2$ 等选择腐蚀液进行腐蚀去除暴露的多孔 Si(图 5C)。在该操作中, 腐蚀多孔 Si 和体 Si(非多孔单晶 Si) 的选择率可以高达 100,000 倍, 因此将预先生长多孔层上的非多孔单晶 Si 层留在第二基片上, 而基本不改变薄膜的厚度, 从而可以形成 SOI 结构。因此 SOI 薄膜厚度均匀性基本由外延生长过程决定。由于外延生长可以在常规半导体工艺所使用的 CVD 装置中进行, 已经获得好的均匀性, 如 Sato 等报道的 $100\pm 2\%$ (SSDM 95)。还有报道说外延 Si 层的结晶度为 $3.5\times 10^2/\text{cm}^2$, 比较令人满意。

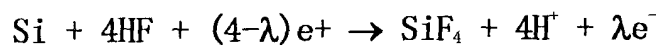
多孔 Si 是 Uhler 等在 1956 年研究半导体的电抛光时发现的(A. Uhler, Bell Syst. Tech. J., 1956 年 35 卷 333 页)。可以在 HF 溶液中阳极氧化 Si 基片来

形成多孔 Si, 多孔硅为含小孔的海绵形状, 小孔是电解腐蚀体 Si 形成的。孔的直径约为几纳米, 密度例如为 $10^{11}/\text{cm}^2$, 这些都随阳极氧化条件和 Si 的电阻率不同可变。

Unagami 等已经研究了阳极氧化中 Si 的溶解反应, 并报道: 在 HF 溶液中 Si 的阳极氧化反应需要正空穴。反应如下 (T. Unagami, J. Electrochem. Soc., 1980 年 127 卷 476 页):



或者



这里 e^+ 和 e^- 分别代表正空穴和电子。n 和 λ 为溶解一个 Si 原子所需的正空穴数目, 已经报道在 $n>2$ 或 $\lambda>4$ 的条件下形成多孔 Si。

根据该报道, 含正空穴的 P 型 Si 可以制备为多孔硅, 但 N 型 Si 不能制备为多孔硅。Nagano 等和 Imai 已经证明了形成多孔结构的选择性 (Nagano, Nakajima, Yasuno, Ohnaka 和 Kajiwara, Technical Research Report of Electronic Communications Society, 1979 年 79 卷 SSD79 - 9549: 和 K. Imai, Solid-state Electronics, 1981 年 24 卷 159 页)。

在常规方法中, 腐蚀选择性取决于杂质浓度以及其深度方向分布的差异, 所以使浓度分布变宽的热处理 (键合、外延生长、氧化等) 的温度限制在约 800°C 以下。另一方面, 在该方法中, 由于腐蚀速率取决于多孔结构和体结构之间的差异, 所以热处理的温度没有太大限制, 已报道可以在约 1180°C 。例如键合后的热处理可以增加键合晶片的键合强度, 降低键合界面处产生空位的数目和大小。基于这种结构差异的腐蚀, 即使有颗粒掉在多孔 Si 层上也不影响薄膜厚度的均匀性。

另外, 在晶体结构很差的透光基片情况下, 如玻璃, 在其上淀积的薄膜 Si 通常变为非晶或者最好时为多晶, 反应出基片的结晶不完整, 所以在这些基片上不能制备高性能器件。这基于这样一个事实: 基片为非晶时, 仅在其上淀积 Si 层不能得到满意的单晶层。

另一方面, 使用键合方法的半导体基片总需要两个晶片, 其中一个要用抛光

或腐蚀来去掉, 这样导致成本的增加, 最终导致地球有限资源的浪费。

为此, 为了利用使用键合工艺的 SOI 的特性, 需要一种如通过晶片的再利用能重复提供有满意质量的 SOI 的方法, 同时能节约资源、降低成本。

最近 Sakaguchi 等报道了重新使用在键合步骤使用过的第一基片的方法(日本专利申请特许公开 07-302889)。

在上述使用多孔 Si 进行键合和背面腐蚀的方法中, 他们采用下面方法来代替从背面抛光或腐蚀第一基片来暴露多孔 Si 的步骤。

在第一 Si 基片 41 的表面区域制备成多孔状以形成多孔层 42 之后, 在其上形成单晶 Si 层 43, 将该单晶 Si 层 43 通过绝缘层 45 粘结到第二 Si 基片 44 的主表面(图 6A), 第二基片 44 与第一基片 41 本来是分开的。然后通过多孔层将键合的晶片分开(图 6B), 通过腐蚀选择去掉留在第二 Si 基片表面的多孔 Si 层以得到 SOI 结构(图 6C)。用下面方法毁坏多孔 Si 来实现键合晶片的分离:

在垂直于键合晶片内表面的方向, 给整个晶片施加足够的均匀的张力或压力; 施加振动能量, 如超声波;

在晶片的边缘暴露多孔层, 将多孔 Si 层的暴露部分腐蚀掉一定的量, 然后在腐蚀过的部分插入刀片等;

在晶片的边缘暴露多孔层, 向多孔 Si 层中注入液体如水, 加热或冷却整个键合的晶片使液体膨胀; 或

按平行于第二(第一)基片的方向给第一(第二)晶片加力。

这些方法基于这样的事实, 即多孔 Si 的机械强度取决于它的孔隙率, 且认为它的机械强度比体 Si 的强度低得多。例如, 如果孔隙率为 50%, 认为多孔层的机械强度约为体 Si 的一半。因此如果给键合晶片加压力、张力或剪切力, 多孔 Si 层首先破裂。通过增加其孔隙率, 可以用弱的力使多孔层破裂。

孔隙率定义为孔的体积占多孔层表观体积的百分比, 表观体积即构成多孔层的材料的体积和孔的体积的和。

但是在日本专利申请特许公开 07-302889 公开的方法中, 在厚度方向多孔层的厚度之内, 不能限定分离的位置, 所以由于每个晶片中分离位置的变化, 使有些情况下晶片的成品率变差。除此之外, 晶片分离后多孔 Si 层剩下的厚度有很大的波动。因此即使用很高选择性的选择腐蚀, 为了满足 SOI 的高厚度均匀性需要, 有些情况下也会降低晶片的成品率。

日本专利申请特许公开 8-213645 也说明了用多孔层来分离的方法,但是没有说明多孔层的结构。另外在 1996 年应用物理学会秋季会议文集的 673 页中, Sony 公司的 Tanakaya 等报道了通过改变处理过程中的电流来进行多孔 Si 层的分离。

- 5 日本专利申请特许公开 8-213645 公开了在分离层的任何位置发生分离,即分离位置不能限定。这种情况下,整个晶片上的残留多孔 Si 层的厚度会有波动,且当通过腐蚀来去除多孔 Si 时,只要由非多孔单晶构成的有源层的腐蚀速率不为零,就会或多或少地腐蚀有源层(器件形成层),导致晶片平面厚度有波动。即使不去除残留的多孔 Si,由于分离位置波动会在晶片上留下表面台阶覆盖物。上述在 1996 年应用物理学会秋季会议文集的 673 页中说明的方法还说明了分离发生在多孔 Si 的中央部分,所以必须去除残留在两个晶片上的多孔 Si 层。

为了制备有满意质量的键合 SOI 基片,认为多孔层的腐蚀步骤是最重要的。腐蚀步骤需要输送基片进出腐蚀装置、控制腐蚀装置和腐蚀剂、腐蚀后漂洗基片等。如果能省略腐蚀步骤,将大大缩短 SOI 基片的制备时间。

- 15 因此本发明的目的是提供制备基片的方法,它能省略多孔层的选择腐蚀步骤。本发明的另一目的是提供廉价制备具有满意质量的半导体基片、如 SOI 基片的方法。

本发明提供的制备基片的方法包括以下步骤:

- 20 制备第一基片部件,第一基片部件上有第一层和与第一层上邻接的第二层;
将第一基片部件键合到第二基片部件;
将第一基片部件与第二基片部件分离,使第二层转移到第二基片部件上,其中,在第一层和第二层之间的界面进行第一基片部件与第二基片部件的分离。

图 1A、1B、1C 和 1D 是表示根据本发明制备基片的方法的一个例子的示意剖面图;

- 25 图 2A、2B、2C、2D、2E 和 2F 是表示根据本发明制备基片的方法的另一个例子的示意剖面图;

图 3A、3B、3C 和 3D 是表示根据本发明制备基片的方法的再一个例子的示意剖面图;

- 30 图 4A、4B、4C 和 4D 是表示根据本发明制备基片的方法的又一个例子的示意剖面图;

图 5A、5B 和 5C 是表示第一常规方法的示意剖面图;

图 6A、6B 和 6C 是表示第二常规方法的示意剖面图;

图 1A 到 1D 表示根据本发明制备基片的方法的一个基本例子。

如图 1A 所示, 制备第一基片部件 2, 其上有第一层 12 和在第一层上且与第一层邻接的第二层 13。

然后如图 1B 所示, 键合第一基片部件 2 和第二基片部件 15。数字 14 表示绝缘薄膜。

然后如图 1C 所示, 分离第一基片部件 2 和第二基片部件 15, 由此将第二层 13 转移到第二基片部件 15 的绝缘表面 14f 上。

由于分离发生在第一层 12 与第二层 13 之间的界面处, 所以第一层不留在转移到第二基片部件 15 上的第二层 13 的暴露表面 (分离表面) 13f 上。

因此, 如图 1D 所示, 不需对第二层 13 的暴露表面 13f 进行选择腐蚀或选择抛光, 就可以得到有光滑表面的基片 3。如果需要, 可以对基片 3 的第二层 13 的表面 13f 进行光滑处理, 如在不氧气氛下进行热处理。

本发明使用的第一基片部件包括: 至少第一层和第二层, 它们由不同材料形成或有不同的机械强度。

对于第二层, 使用无孔层。构成第二层的材料的具体例子包括: Si、如 GaAs、InP 等化合物半导体、金属和碳, 但不限于此。而且该层不需要形成在整个表面上, 可以用构图处理进行部分腐蚀。在该无孔层上, 可以形成如氧化膜等绝缘层。

第二基片部件可以是 Si 部件, 表面上形成有 Si 氧化膜的 Si 部件, 如石英、熔化石英、兰宝石或硅玻璃等透光部件, 或金属部件。但是构成第二基片部件的材料不限于此。

第一基片部件和第二基片部件最好为碟形或盘形。

在键合时, 最好至少在第一基片部件和第二基片部件之一的要键合的表面上提供如氧化膜等绝缘层, 由此通过绝缘层键合两个基片部件。图 1A 到 1D 表示在第二基片部件 15 的表面上提供绝缘层 14 的例子。

为了在第一层和第二层之间的界面处进行分离, 可以在该界面处使用多孔层或在该界面进行离子注入来形成机械强度弱的分离层。或者在该界面引入缺陷来形成机械强度弱的分离层。

例如可以加如压力、张力、剪切力或插入楔形物等外部压力、施加超声波或

热、通过氧化多孔 Si 给多孔 Si 加内压力使其从外围膨胀、通过脉冲加热产生的热应力或软化等来实现分离，但不限于此。

下面说明形成分离层的方法。

我们已经知道，在异质外延中使用不同材料，其晶格常数的不同会在不同材料之间的界面或外延层中引入缺陷。在形成两个异质结的双异质外延情况下，由于两个外延层厚度的关系，缺陷容易进入超薄薄膜中。因此，当在超薄外延层上外延生长不同材料时，缺陷引入该超薄外延层。由于晶格常数的不同和缺陷的引入可以使界面的机械强度变弱，可以在此界面实现分离。

另一方面，可以不用异质外延来形成分离层。例如使用多孔材料。

如可以在 HF 溶液中阳极氧化 Si 基片部件来形成多孔层。多孔层为海绵状结构，其中孔的直径为 10^{-1} 到 10nm、距离为 10^{-1} 到 10nm。和单晶 Si 的 2.33g/cm^3 的密度不同，随着 HF 溶液的浓度在 50 到 20% 范围变化、或阳极氧化中使用的电流的变化，多孔层的密度在 2.1 到 0.6g/cm^3 范围内变化。这样孔隙率可以变化。尽管其密度可以降低到单晶 Si 的一半以下，多孔 Si 仍保持单晶状态，所以可以在多孔层上外延生长单晶 Si。但是，高于 1000°C 时，内部的孔开始重新排列，因此使其加速腐蚀特性退化。为此，最好用如分子束外延生长、等离子体 CVD、低压 CVD、光 CVD、偏置溅射或液相外延等低温生长方法来进行 Si 层的外延生长。但是如果先用如低温氧化等在多孔材料的孔的内壁形成保护膜，则可以用高温生长。

由于多孔层中包含大量的空间，与其体积相比，其表面积更大。为此和常规单晶层相比，其化学腐蚀速率大大增加。

尽管其强度取决于孔隙率，多孔层的机械强度也比体 Si 弱。因此，如果给包括多孔层的 Si 基片的局部施加压力、拉力或剪切力，多孔层首先破裂。提高多孔层的孔隙率时，便可以用较弱的力使多孔层破裂。

在多孔 Si 上外延生长时，为了通过填充多孔 Si 表面孔提高外延层的质量，使用在 H_2 中焙烧的焙烧步骤作为第一步骤非常重要 (N. Sato 等 1995 年 J. Electrochem. Soc. 第 142 卷第 9 期 3116 页)。在该 H_2 焙烧步骤中，消耗掉多孔 Si 的最外层以填充孔。因此可以通过形成两个或多个多孔层，来刚好在外延层下实现分离，形成的超薄最外多孔层有低的孔隙率，用无孔结构形成处理和/或外延生长在这种外延层下形成的多孔 Si 层有大的孔隙率。

上述在 H_2 焙烧的热处理过程中，用 HF 从其上去除氧化膜的多孔 Si 层、或没

有氧化膜的多孔 Si 层出现孔的聚集, 因此其机械强度变弱, 在孔的内壁上没有氧化膜的情况下很容易分离。也可以用这样的处理来实现第一层与第二层界面的分离。

或者, 将阳极氧化后的多孔 Si 层不进行低温氧化, 而进行如外延生长、氧化键合等高温处理, 将导致其中由阳极氧化得到的小孔聚集的多孔 Si 的结构变化, 导致孔的膨胀。由于外延层下孔的膨胀在其间产生的应力, 使分离发生在多孔 Si 层和无孔 Si 层之间的界面处。因此, 通过这种处理可以在第一层和第二层之间的界面实现分离。

大家也知道, 离子注入层中会产生气泡, 这种结构就好像其中形成有多孔材料。因此该层的机械强度变弱, 使它和阳极氧化得到的多孔层一样, 能够加速氧化或加速腐蚀。因此也可以在该界面进行离子注入, 以在第一层与第二层的界面实现分离。

该方法中使用的离子没有特别的限制, 可以是能产生注入损伤层、注入元素的高浓度层(应变层)、含气泡层的任何离子。

本发明所述的界面是指实质上包含界面邻近区域的界面。

对于离子注入, 有下面参考文献。

日本专利申请特许公开 5-211128 提出了用离子注入形成气泡层、通过热处理使晶格重排和气泡聚集、并用气泡层进行分离的方法。

另外, 据报道将氮或氢离子注入到体 Si, 接着进行热处理, 在注入区域产生直径为几 nm 到几十 nm、密度约为 $10^{16} \sim 10^{17}/\text{cm}^3$ 的微腔(例如, A. Van Veen, C. C. Griffioen 和 J. H. Evans 在 1988 年 Pittsburgh, Pennsylvania 举办的 Material Res. Soc. 会议的会议文集 107 期 449 页)。最近的研究是利用该微腔作为金属杂质的吸收点。

V. Raineri 和 S. U. Campisano 报道了向体 Si 注入氮离子、接着热处理以得到微腔的方法, 然后在基片上形成沟槽, 以暴露微腔的侧面并进行氧化处理, 由此选择氧化微腔以得到掩埋氧化 Si 层, 即 SOI 结构(V. Raineri 和 S. U. Campisano, 1995 年 Appl. Phys. Lett. 第 66 卷 3654 页)。

另外, 在本发明的制备基片的方法中, 在去除残留于分离面上的第一层后, 或如果不需要也可以不去除, 如果表面平整度不够可以进行表面平整化, 在此之后, 上述方法分离出来的第一基片部件可以再利用, 重新作为第一基片部件、或

第二基片部件、或作为其他用途的基片。

可以在含氢无氧气氛中热处理，不依靠常规半导体工艺中的抛光或腐蚀，对有转移的第二层的第二基片部件的分离表面进行平面化。在合适的选择条件下，通过热处理进行平面化，可以实现仅局部暴露原子台阶的表面平整度。

5 如前面说明的，在本发明中，可能在整个基片上于第一层和第二层的界面处进行分离，由此可以简化或省略平面化第二基片部件的分离表面的平面化步骤，该步骤在常规方法中被认为是不可缺的。由于腐蚀或抛光可能使转移到第二基片部件上的第二层的厚度均匀性变差，如果省略该腐蚀或抛光步骤，则可以改善第二层的均匀性。因此即使需要非常高的均匀性，也可以以高的成品率来制备基片。

10 还可以在第二基片的两边同时键合两个第二基片部件，并进行键合、分离和层的转移以得到两个基片。

通过形成第二层作为淀积层，特别是外延薄膜，可以排除体 Si 中所具有的缺陷，由此提高器件成品率。甚至在最新技术中，使用有这种薄膜的外延晶片来制备如 CPU 等高性能器件。随着晶片尺寸的增加，高质量的晶体的制备更加困难，
15 所以体晶片的质量不可避免地要降低。因此，提高了键合 SOI 中外延 Si 薄膜和外延生长薄膜的需要。

SOI 基片的半导体层的导电类型和杂质浓度可以通过控制外延薄膜的导电类型和浓度来任意确定。因此可能从相同的第一基片部件制备有不同导电类型和杂质浓度的半导体层的 SOI 结构，所以外延薄膜的使用扩展了应用范围。

20 而且还可以容易地得到具有高浓度掩埋层的 SOI 基片。这种优点是日本专利申请特许公开 5-211128 公开的通过离子注入分离体晶片最外层的方法所不具备的。

当第一层和第二层都由外延薄膜构成时，形成第一层和第二层并不消耗基片部件，所以第一基片基本可以半永久地重新应用而没有厚度损耗。

25 如前面所述，本发明可以将有极好结晶度的 Si 层或无孔单晶化合物半导体层转移到大面积便宜的基片的绝缘表面，同时可以充分抑制晶格常数或热膨胀系数差异导致的龟裂，这些在常规方法中都是难题，由此可以在基片部件的绝缘表面上形成有满意质量的半导体层。

参照图 2A 到 2F，在本发明的基片制备方法中，下面先说明用多孔层进行分
30 离的方法的例子。如图 2A 所示，制备第一单晶基片部件 11，如 Si 晶片，在其主

表面上至少形成第一层 12。然后如图 2B 所示, 至少在第一层 12 上形成第二层 13。第二层 13 可以任意选自单晶 Si 层、多晶 Si 层、非晶 Si 层、其多孔表面层为由无孔层制备的层、金属薄膜、化合物半导体膜、超导薄膜等。可以在这些层或膜中形成如 MOSFET 等器件结构。第二层有多层结构时, 可以得到有掩埋层的 SOI 结构。为了使将来的键合界面远离有源层, 在第二层 13 的最外层上形成 SiO_2 等绝缘层 14。然后, 如图 2C 所示, 在室温下将第二基片部件的表面键合到第一基片部件 15 的表面层 14。

当淀积单晶 Si 作为第二层时, 例如最好在通过热氧化等在这种单晶 Si 的表面形成氧化 Si 之后进行键合。第二基片可以选自如 Si 基片、其上有氧化 Si 薄膜的 Si 基片、石英等透光基片、兰宝石基片等, 但是基片并不限于这些, 可以使用任何具有足够光滑的键合表面的基片。图 2C 表示的状态是: 第二基片部件通过形成在第一基片部件表面上的绝缘层 14 键合到第一基片部件。但是当第二层 13 不是 Si 构成时、或第二基片部件不是 Si 构成时, 可以省略绝缘层 14。

可以用三个部件来进行键合, 即在第一基片部件 11 与第二基片部件 15 之间插入绝缘部件。

为了增加键合强度进行热处理。

然后, 如图 2D 所示, 在第一层 12 和第二层 13 之间界面分离两个基片部件。在第一层和第二层的界面或其附近, 先形成构成分离层的潜在因素, 该分离层在第一层 12 和第二层 13 的界面或其附近。如前面所述, 限定分离层的因素的例子包括: 阳极氧化条件或随后的热处理导致的孔隙率或孔尺寸的变化, 两种不同材料之间热膨胀系数的差异, 和用离子注入引入一种元素、缺陷层或气泡层。如前面所述, 可以施加如压力、拉力、剪切力或插入楔形物等外力, 施加超声波或热, 或者利用氧化多孔 Si 导致的多孔 Si 外围的膨胀给多孔 Si 层施加内压力, 或者通过脉冲加热处理施加热应力, 或软化等等实现分离, 但是分离方法也不限于这些。

如图 2E 所示, 所得到的半导体基片中, 第二层 13 的分离表面上不残留第一层 12。在第二基片部件 15 上, 在基片的整个区域上形成平坦均匀薄膜状第二层。这样, 通过绝缘层 14 将第二基片部件 15 与第一基片部件 11 键合而得到的半导体基片, 构成适于制备隔离电子元件的 SOI 基片。

如果分离后第二基片部件 15 的表面即第二层的分离表面有不能容许的表面不平, 则进行表面光滑处理, 如在不氧气氛下热处理。

如果需要,在去除残留在第一基片部件上的第一层 12、并进行表面光滑后(图 2F),重新使用第一基片 11,作为制备 SOI 基片的第一基片部件 11 或第二基片部件 15。

如图 3A 到 3D 所示,还可以同时用两个半导体基片部件,使用图 1A 到 1D 的步骤、或图 2A 到 2F 的步骤,将两个半导体基片部件键合到第一基片部件的两边。

如果需要,在去除残留在第一基片部件上的第一层 22 或 23 后、或当表面有不能容许的不平时进行表面光滑后,重新使用第一基片 21,作为制备 SOI 基片的第一基片部件 21 或第二基片部件 28 (或 29)。

基片部件 28 和 29 无需是同样的材料。另外无孔薄膜 24、25 也无需为同样材料,且绝缘层 26 和 27 可以省略。

图 4A 到 4D 示出了本发明的基片制备方法中用多个多孔层进行分离的方法。

如图 4A 所示,在第一基片 101 的表面上,形成由第一多孔层 102 和第二多孔层 103 构成的多孔区域 104,和第一多孔层 102 相比,第二多孔层 103 有高的孔隙率。可以使无孔基片部件的表面部分多孔化、或在无孔基片部件的表面形成多孔区来得到多孔区域。最好使第二多孔层 103 制备得比第一多孔层 102 厚。

然后如图 4B 所示,将第一多孔层 102 转化为无孔层 102'。如可以在无氧气氛中对多孔层 102 进行热处理来实现这种转化。如上所述,希望无氧气氛为含氢气氛,且热处理的温度低于构成多孔层材料的熔点,具体地在 600℃到 1400℃,最好在 900℃到 1200℃。根据第一多孔层的孔隙率和厚度来合适确定热处理时间,以将第一多孔层全部转化为无孔层。在该操作中,第二多孔层 103 不转化为无孔层。

然后如图 4C 所示,将第一基片 101 键合到第二基片 106,使无孔层 102'的表面与第二基片 106 的表面接触,如果需要则通过另一层 105。

由不同于构成层 102'的材料来构成另一层 105,也可以在键合前于层 102'和第二基片部件 106 的任一表面或两个表面预先形成该层 105。

当层 102'与第二基片 106 为不同材料时,可以省略层 105。

然后,如图 4D 所示,通过施加外力或产生内压力来分离键合的基片部件 101 和 106,由此基片部件最终在第二多孔层 103 与无孔层 102'之间的界面相互分开,该界面不同于键合界面。在该操作中,该分离界面附近的部分第二多孔层 103 可能会破裂和损失。

由于可以使层 102' 的分离表面上不残留多孔层 103 来实现分离, 所以其上有层 102' 的第二基片 106 不需进行选择腐蚀或选择抛光。

如果需要, 为了使层 102' 的分离表面变平, 可以对有层 102' 的第二基片 106 进行热处理。

- 5 可以在第二多孔层 103 上外延生长单晶半导体层来形成层 102'。也可以使多孔层 102 变为无孔层然后在其上外延生长单晶半导体层来形成层 102'。

当层 102' 包括硅时, 层 105 包括例如氧化 102' 的表面形成的氧化硅层。当层 102' 不包括上述外延生长形成的单晶半导体层时, 最好将氧化硅层形成为非常薄的层。

- 10 而且在多孔层 103 与基片部件 101 之间, 可以形成孔隙率小于第二多孔层 103 的第三多孔层。

[例 1]

在下面条件下, 浸于 HF 溶液中, 阳极氧化第一单晶 Si 基片部件的表面。

首先形成最外第一多孔层, 条件如下:

- 15 电流密度: $1\text{mA} \cdot \text{cm}^{-2}$
 阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
 时间: 0.1 分钟
 多孔 Si 的厚度: $0.02\mu\text{m}$

接着形成第二多孔层, 条件如下:

- 20 电流密度: $50\text{mA} \cdot \text{cm}^{-2}$
 阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
 时间: 5 秒
 多孔 Si 的厚度: $0.1\mu\text{m}$

最后形成第三多孔层, 条件如下:

- 25 电流密度: $7\text{mA} \cdot \text{cm}^{-2}$
 阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
 时间: 1 分钟
 多孔 Si 的厚度: $1\mu\text{m}$

- 30 在这些阳极氧化条件下, 用 $50\text{mA} \cdot \text{cm}^{-2}$ 电流密度形成的、厚度比第一多孔层厚的第二多孔 Si 层有更大的孔隙率, 和其他多孔 Si 层相比, 其结构更脆弱。

然后在氧气气氛下将基片部件在 400℃ 下氧化 1 小时, 由此多孔 Si 的孔的内表面被热氧化膜所覆盖。将作为第一基片部件的晶片放入氢气气氛下的外延设备中, 然后在 1040℃ 下焙烧 5 分钟, 由此填充多孔 Si 表面区域的孔, 且用 $1\text{mA} \cdot \text{cm}^{-2}$ 电流密度形成的最外层第一多孔 Si 层通过 Si 原子的迁移转化为无孔状态。

- 5 随后, 在其表面成为无孔层的多孔 Si 上, 用 CVD (化学汽相淀积) 外延生长 0.3 μm 厚的单晶 Si, 生长条件如下:

源气体:	$\text{SiH}_2\text{Cl}_2/\text{H}_2$
气体流速:	0.5/180 1/分钟
气压:	80 Torr
10 温度:	950℃
生长速率:	0.3 μm /分钟。

然后用热氧化在外延生长的 Si 层的表面区域形成 200nm 厚的 SiO_2 层。

第一基片部件的 SiO_2 层的表面朝上, 并与另一 Si 基片部件 (第二基片部件) 的表面接触, 在 1180℃ 热处理 5 分钟, 由此得到强键合。

- 15 施加外力使键合的基片部件分离, 有较大孔隙率的第二多孔层破裂, 分离发生在无孔层和多孔层的界面。

因此, 可以得到有 0.2 μm 厚单晶 Si 层的 SOI 基片, 该单晶硅层在形成于第二基片部件的 Si 氧化膜上。多孔 Si 不残留在单晶 Si 层的表面 (分离表面)。在其整个区域 100 个点测量这样形成的单晶 Si 层的厚度, 其均匀性为 $201 \pm 4\text{nm}$ 。

- 20 SOI 表面很粗糙, 但是这种状态的基片最好用于表面孔隙率不重要的应用中, 如制备太阳能电池或微机械等。但是在对表面孔隙率很敏感的应用中, 如制备薄膜晶体管, 需要通过有效的热处理如在 1100℃ 无氧气氛如氢气中热处理使所得到的基片的表面光滑。用原子相显微镜评估热处理后的表面粗糙度, 在 50 μm 见方的区域其均方根约为 0.2nm, 与市售 Si 晶片相同。

- 25 用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

在搅拌下, 在 49% 的氢氟酸与 30% 的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀, 腐蚀掉残留在其上的多孔 Si, 然后在氢气气氛中退火, 然后将之重新用作第一或第二基片部件。第三多孔层也可以省略。

- 30 [例 2]

在下面条件下, 浸于 HF 溶液中, 阳极氧化第一单晶 Si 基片部件的表面。由此使表面多孔化:

电流密度: $7\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1

5 时间: 5 分钟

多孔 Si 的厚度: $5\mu\text{m}$

接着, 在不氧化的情况下, 在这样形成的多孔 Si 上, 用 CVD 外延生长 $0.3\mu\text{m}$ 厚的单晶 Si, 生长条件如下:

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

10 气体流速: 0.5/180 1/分钟

气压: 80 Torr

温度: 950°C

生长速率: $0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长的 Si 层的表面形成 200nm 厚的 SiO_2 层。

15 第一基片部件的 SiO_2 层的表面朝上, 并与另一 Si 基片部件 (第二基片部件) 的表面接触, 在 1180°C 对键合的基片部件热处理 5 分钟, 由此得到强键合。

施加外力使键合的基片部件分离, 分离发生在外延层的下面。

如前面所述, 阳极氧化后对多孔 Si 层进行外延生长、氧化、键合和无低温氧化的高温热处理时, 其结构将发生变化, 由此阳极氧化得到的小孔最终相互聚集膨胀了孔的尺寸。由于外延层下这种孔的膨胀在多孔 Si 层和外延 Si 层之间产生应力, 分离发生在应力产生的界面处。

因此, 可以在第二基片部件的 Si 氧化膜上得到 $0.2\mu\text{m}$ 厚的单晶 Si 层。单晶 Si 层的分离表面上不残留多孔 Si。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 $201 \pm 4\text{nm}$ 。

25 SOI 表面很粗糙, 但是这种状态的基片最好用于表面特性不重要的应用中, 如制备太阳能电池或微机械等。但是在本例中, 在 1100°C 氢气气氛中热处理。用原子相显微镜评估表面粗糙度, 在 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

30 用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

在搅拌下,于49%的氢氟酸与30%的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀,腐蚀残留在其上的多孔Si,因此去掉多孔Si,然后表面抛光,由此得到可以重新用作第一或第二基片部件的基片部件。

[例3]

- 5 在下面条件下,浸于HF溶液中,阳极氧化第一单晶Si基片部件的表面。由此使表面多孔化:

电流密度: $7\text{mA} \cdot \text{cm}^{-2}$
 阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
 时间: 3 分钟
 10 多孔Si的厚度: $3\mu\text{m}$

接着,在氧气气氛中 400°C 下对基片部件氧化1小时,由此多孔Si的孔的内表面被热氧化膜覆盖。然后在多孔Si上,用CVD外延生长 $0.15\mu\text{m}$ 厚的单晶Si,生长条件如下:

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$
 15 气体流速: 0.5/180 1/分钟
 气压: 80 Torr
 温度: 950°C
 生长速率: $0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长Si层的表面形成100nm厚的 SiO_2 层。

- 20 从作为第一基片部件的晶片表面进行氢离子注入,使其射程到达多孔Si/外延Si的界面。要注入的离子没有具体限制,可以是任何能产生分离层的元素,分离层可以是界面处的如离子注入损伤层、注入元素的高浓度层(应变层)、或气泡层。

- 25 第一基片部件的 SiO_2 层的表面朝上,并与另一Si基片部件(第二基片部件)的表面接触,退火5分钟,由此得到强键合。在这样的条件下进行退火:使离子注入损伤层、注入元素的高浓度层(应变层)、或气泡层不扩散,这些层构成分离层。

施加外力使键合的基片部件分离,分离发生在多孔Si层和外延层的界面。

- 30 因此,可以在第二基片部件的Si氧化膜上得到 $0.1\mu\text{m}$ 厚的单晶Si层。单晶Si层的分离表面上不残留多孔Si。在其整个区域的100个点测量所形成的单晶

Si 层的厚度, 均匀性为 $101\pm 2\text{nm}$ 。

在 1100°C 氢气气氛中热处理 1 小时。用原子相显微镜评估表面粗糙度, 在 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

在搅拌下, 于 49% 的氢氟酸与 30% 的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀, 腐蚀残留在其上的多孔 Si, 因此去掉多孔 Si, 然后进行表面抛光, 由此得到可以重新用作第一或第二基片部件的基片部件。

[例 4]

在下面条件下, 浸于 HF 溶液中, 阳极氧化第一单晶 Si 基片部件的表面。由此使表面多孔化:

电流密度: $7\text{mA}\cdot\text{cm}^{-2}$

阳极氧化溶液: $\text{HF}:\text{H}_2\text{O}:\text{C}_2\text{H}_5\text{OH} = 1: 1: 1$

时间: 5 分钟

多孔 Si 的厚度: $5\mu\text{m}$

接着, 在氧气气氛中 400°C 下对基片部件氧化 1 小时, 由此多孔 Si 的孔的内表面被热氧化膜覆盖。然后用 HF 去除多孔 Si 层表面部分的氧化膜。使多孔 Si 层的表面部分的孔的内壁不覆盖氧化膜, 但是下面部分多孔 Si 层的孔的内壁用氧化膜覆盖。然后在氢气中 1040°C 下将基片部件焙烧 5 分钟, 由此填充多孔 Si 的表面孔。接着在有填充了的孔的多孔 Si 的表面, 用 CVD 外延生长 $0.5\mu\text{m}$ 厚的单晶 Si P-外延层和 $1.0\mu\text{m}$ 厚的单晶 Si n+外延层, 生长条件如下:

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: $0.5/180$ 1/分钟

气压: 80 Torr

温度: 950°C

生长速率: $0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长 Si 层的表面形成 200nm 厚的 SiO_2 层。

第一基片部件的 SiO_2 层的表面朝上, 并与另一 Si 基片部件 (第二基片部件) 的表面接触, 1180°C 下退火 5 分钟, 由此得到强键合。

施加外力使键合的基片部件分离, 分离发生在 P-外延层的下面。

由于对孔的内壁进行了氧化, 在多孔 Si 上外延生长之前, 去除形成的氧化膜并在氢气中焙烧, 通过 HF 去除使多孔 Si 的表面层的孔壁没有氧化膜, 所以该表面层中孔聚集, 由此形成有较低机械强度的表面侧层, 作为无孔层下的分离层。

因此, 可以在第二基片部件的 Si 氧化膜上得到带有 n+掩埋层的 $1.4\mu\text{m}$ 厚的单晶 Si 层。这样形成的单晶 Si 层的表面上不保留多孔 Si。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 $1.4\pm 0.02\mu\text{m}$ 。

在 1100°C 氢气气氛中对基片部件热处理 1 小时。用原子相显微镜评估表面粗糙度, 在 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

对第一基片部件上残留的多孔 Si 进行表面抛光, 重新用作第一或第二基片部件。

[例 5]

在下面条件下, 浸于 HF 溶液中, 阳极氧化第一单晶 Si 基片部件的表面。由此使表面多孔化:

电流密度: $7\text{mA}\cdot\text{cm}^{-2}$

阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1

时间: 5 分钟

多孔 Si 的厚度: $5\mu\text{m}$

接着, 在氧气气氛中 400°C 下对基片部件氧化 1 小时, 由此多孔 Si 的孔的内表面被热氧化膜覆盖。然后用 HF 去除多孔 Si 层表面部分的热氧化膜。将作为第一基片部件的晶片放入外延设备, 于氢气中 1040°C 下焙烧 5 分钟, 填充多孔 Si 层的表面部分的孔。接着在有填充了的孔的多孔 Si 的表面, 用 MOCVD (金属有机物化学汽相淀积) 外延生长 $0.5\mu\text{m}$ 厚的单晶 GaAs, 生长条件如下:

源气体: TMG/ AsH_3 / H_2

气压: 80Torr

温度: 700°C

第一基片部件的 GaAs 层的表面朝上, 并与另一 Si 基片部件 (第二基片部件) 的表面接触, 700°C 下退火 1 小时, 由此得到强键合。

施加外力使键合的基片部件分离, 分离发生在 GaAs 外延层的下面。

由于在外延生长之前、氢气焙烧过程中, 用 HF 去除多孔 Si 的表面层的孔壁上的氧化膜, 孔壁没有氧化膜的表面层表现出孔的聚集, 并有较低机械强度, 由此形成分离层。

因此, 可以在第二 Si 基片部件上得到 $0.5\mu\text{m}$ 厚的单晶 GaAs 层。在其整个区域的 100 个点测量所形成的单晶 GaAs 层的厚度, 均匀性为 $0.5\pm 0.01\mu\text{m}$ 。

由于 GaAs 表面很粗糙、且可能有 Si 残余物, 所以进行表面接触抛光。这样抛光后的表面粗糙度与商用 GaAs 晶片相同。

用透射电镜观察其剖面, 发现外延生长的单晶 GaAs 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

10 对于第二基片部件, 可以用表面氧化 Si 基片部件代替 Si 基片部件。也可以在 Si 基片部件或 GaAs 薄膜上形成淀积的 SiO_2 膜后进行键合。这种情况下, 最后得到的基片可以作为绝缘基片部件上的 GaAs。

在搅拌下, 于 49% 的氢氟酸与 30% 的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀, 去掉残留在其上的多孔 Si, 重新用作第一或第二基片部件。

15 [例 6]

在单晶 Si 基片部件上, 用 CVD 外延生长 $0.02\mu\text{m}$ 厚的单晶 Ge, 生长条件如下:

源气体: GeH_4/H_2

气体流速: 0.1/180 1/分钟

20 气压: 80Torr

温度: 700°C

生长速率: $0.05\mu\text{m}/\text{分钟}$ 。

然后在外延 Ge 层上面, 用 CVD 外延生长 $0.5\mu\text{m}$ 厚的单晶 Si, 生长条件如下:

源气体: $\text{SiH}_4\text{Cl}_2/\text{H}_2$

25 气体流速: 0.5/180 1/分钟

气压: 80Torr

温度: 950°C

生长速率: $0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长 Si 层的表面形成 200nm 厚的 SiO_2 层。

30 SiO_2 层的表面朝上, 并与另一 Si 基片部件(第二基片部件)的表面接触, 1180

℃下退火 5 分钟，由此得到强键合。

施加外力使键合的基片部件分离，分离发生在外延 Si/Ge 的界面。

已经知道，由于 Si 和 Ge 之间晶格常数的不同，在界面引入缺陷。而且如果有一层很薄，缺陷容易引入到该超薄层中。因此，在本例中，缺陷引入到 Ge 薄膜
5 中。由于这种晶格常数的差异以及缺陷的引入，Si/Ge 界面强度变弱，导致劈裂。

因此，可以在 Si 氧化膜上得到 0.5μm 厚的单晶 Si 层。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度，均匀性为 501±10nm。

此外，在 1100℃ 氢气气氛中热处理 1 小时。用原子相显微镜评估表面粗糙度，在 50μm 见方的区域其均方根约为 0.2nm，与市售 Si 晶片相同。

10 用透射电镜观察其剖面，发现外延生长的单晶 Si 层没有产生任何新的具体缺陷，而保持极好的结晶度。

用表面抛光去除残留在第一基片部件上的 Ge 层，并将之重新用作第一或第二基片部件。

[例 7]

15 在下面条件下，浸于 HF 溶液中，阳极氧化第一单晶 Si 基片部件的表面。

首先形成第一多孔层，条件如下：

电流密度： $1\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液：HF: H₂O: C₂H₅OH = 1: 1: 1

时间：0.1 分钟

20 多孔 Si 的厚度：0.02μm

形成第二多孔层，条件如下：

电流密度： $50\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液：HF: H₂O: C₂H₅OH = 1: 1: 1

时间：5 秒

25 多孔 Si 的厚度：0.1μm

形成第三多孔层，条件如下：

电流密度： $7\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液：HF: H₂O: C₂H₅OH = 1: 1: 1

时间：1 分钟

30 多孔 Si 的厚度：1μm

在这些阳极氧化条件下, 用 $50\text{mA} \cdot \text{cm}^{-2}$ 电流密度形成的、比第一多孔层厚的第二多孔 Si 层有最大的孔隙率, 成为结构更脆弱的层。

接着, 在氧气气氛中 400°C 下对基片部件氧化 1 小时, 由此多孔 Si 的孔的内表面被热氧化膜覆盖。然后将作为基片部件的晶片放入外延设备, 在氢气中 1040°C 下焙烧 5 分钟, 由此填充多孔 Si 的表面侧的孔。因此, 用 $1\text{mA} \cdot \text{cm}^{-2}$ 电流密度形成的最外第一多孔 Si 层转化为无孔状态。随后在转化为无孔状态的层上, 用 CVD 外延生长 $0.3\mu\text{m}$ 的单晶 Si, 生长条件如下:

源气体:	$\text{SiH}_2\text{Cl}_2/\text{H}_2$
气体流速:	0.5/180 1/分钟
气压:	80 Torr
温度:	950°C
生长速率:	$0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长 Si 层的表面形成 200nm 厚的 SiO_2 层。

用 N_2 等离子体对另外的石英基片部件 (第二基片部件) 进行表面处理, 并用水清洗。然后第一基片部件的 SiO_2 层的表面朝上, 并与石英基片部件的等离子体处理表面接触, 400°C 下热处理 60 分钟, 由此得到强键合。

施加外力使键合的基片部件分离, 即让无孔 Si 层下面的有大的孔隙率的层被破坏, 以分离成两个基片部件。

由于, 在多孔 Si 上外延生长之前, 在氢气中焙烧使第一多孔 Si 层成为无孔层, 用 $50\text{mA} \cdot \text{cm}^{-2}$ 电流密度形成的、提供在无孔 Si 层下面的多孔 Si 层就成为具有最大孔隙率的层。

因此, 可以在第二基片部件的 Si 氧化膜上得到 $0.2\mu\text{m}$ 厚的无孔单晶 Si 层。单晶 Si 层的表面上不保留多孔 Si。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 $201 \pm 4\text{nm}$ 。

在 1000°C 或较低温度的氢气气氛中进行热处理 3 小时。用原子相显微镜评估表面粗糙度, 在 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

在搅拌下, 于 49% 的氢氟酸与 30% 的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀, 去掉残留在其上的多孔 Si。然后, 在氢气气氛中对第一基片部件

进行退火,然后将之重新用作第一或第二基片部件。可以省略第三多孔层。

[例 8]

在下面条件下,浸于 HF 溶液中,阳极氧化第一单晶 Si 基片部件的表面。

首先形成第一多孔层,条件如下:

- 5 电流密度: $1\text{mA} \cdot \text{cm}^{-2}$
阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
时间: 0.25 分钟
多孔 Si 的厚度: $0.05\mu\text{m}$

形成第二多孔层,条件如下:

- 10 电流密度: $50\text{mA} \cdot \text{cm}^{-2}$
阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
时间: 5 秒
多孔 Si 的厚度: $0.1\mu\text{m}$

形成第三多孔层,条件如下:

- 15 电流密度: $7\text{mA} \cdot \text{cm}^{-2}$
阳极氧化溶液: HF: H_2O : $\text{C}_2\text{H}_5\text{OH}$ = 1: 1: 1
时间: 1 分钟
多孔 Si 的厚度: $1\mu\text{m}$

- 20 在这些阳极氧化条件下,用 $50\text{mA} \cdot \text{cm}^{-2}$ 的电流密度形成的、比第一多孔层厚的第二多孔 Si 层有最大的孔隙率,成为结构更脆弱的层。

- 接着,在氧气气氛中 400°C 下对基片部件氧化 1 小时,由此多孔 Si 的孔的内表面被热氧化膜覆盖。然后将作为基片部件的晶片放入氢气焙烧装置,在氢气中 1040°C 下焙烧 5 分钟,由此填充多孔 Si 的表面侧的孔。因此,用 $1\text{mA} \cdot \text{cm}^{-2}$ 的电流密度形成的最外第一多孔 Si 层转化为无孔状态。所得无孔层为极好质量的单晶层。
- 25

然后不进行汽相外延生长,采用热氧化在外延生长 Si 层的表面形成 20nm 厚的 SiO_2 层。

SiO_2 层的表面朝上,并与另一 Si 基片部件(第二基片部件)的表面接触,在 1180°C 下热处理 5 分钟,由此得到强键合。

- 30 施加外力使键合的基片部件分离,即让有最大孔隙率的层被破坏,以分离成

两个基片部件。

多孔 Si 表面的热处理有移动 Si 原子的功能, 由此在表面侧填充孔。另外 H_2 可以去除表面氧化膜并防止它再形成(N. Sato 等, 1996 年 J. Electrochem. Soc., 第 142 卷第 9 期 3116 页)。在 H_2 焙烧中, 消耗构成第一多孔 Si 层的 Si 原子来
5 填充孔, 由此, 用 $50\text{mA} \cdot \text{cm}^{-2}$ 的电流密度形成的、提供在最外无孔单晶 Si 层下面的第二多孔 Si 层就成为具有最大孔隙率的层。

因此, 可以在第二基片部件的 Si 氧化膜上得到 40nm 厚的单晶 Si 层。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 $40 \pm 0.8\text{nm}$ 。

在 1000°C 氢气气氛中热处理 1 小时。用原子相显微镜评估表面粗糙度, 在
10 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

在搅拌下, 于 49% 的氢氟酸与 30% 的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀, 去掉残留在其上的多孔 Si。然后, 在氢气气氛中对第一基片部件
15 进行退火, 然后将之重新用作第一或第二基片部件。可以省略第三多孔层。

[例 9]

在下面条件下, 浸于 HF 溶液中, 阳极氧化第一单晶 Si 基片部件的表面, 使表面多孔化:

20	电流密度:	$1\text{mA} \cdot \text{cm}^{-2}$
	阳极氧化溶液:	$\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$
	时间:	0.5 分钟
	多孔 Si 的厚度:	$0.1\mu\text{m}$

接着, 在氧气气氛中 400°C 下对基片部件氧化 1 小时, 由此多孔 Si 的孔的内表面被热氧化膜覆盖。然后将作为第一基片部件的晶片放入外延设备, 于氢气气
25 氛中 1040°C 下焙烧 5 分钟, 填充多孔 Si 层的表面部分的孔。接着在所形成的多孔 Si 的表面, 用 CVD 外延生长 $0.3\mu\text{m}$ 厚的单晶硅, 生长条件如下:

	源气体:	$\text{SiH}_2\text{Cl}_2/\text{H}_2$
	气体流速:	0.5/180 1/分钟
	气压:	80Torr
30	温度:	950°C

生长速率: $0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长 Si 层的表面形成 200nm 厚的 SiO_2 层。

SiO_2 层的表面朝上, 并与另一 Si 基片部件(第二基片部件)的表面接触, 1180°C 下热处理 5 分钟, 由此得到强键合。

5 施加外力使键合的基片部件分离, 由薄多孔层进行分离。

因此, 可以在第二基片部件的 Si 氧化膜上得到 $0.2\mu\text{m}$ 厚的单晶 Si 层。分离后剩下的未转化成无孔状态的多孔层不再是一层, 而仅作为单晶 Si 层上的表面粗糙物。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 $201\pm 4\text{nm}$ 。

10 对于对表面特性非常敏感的应用, 如制备薄膜晶体管, 还要在 1100°C 氢气气氛中进行热处理 1 小时。用原子相显微镜评估表面粗糙度, 在 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

15 用氢气退火而不用腐蚀或抛光, 对有粗糙表面的第一基片部件进行表面光滑处理, 然后将之重新用作第一或第二基片部件。

[例 10]

在下面条件下, 浸于 HF 溶液中, 阳极氧化第一单晶 Si 基片部件的表面, 使表面多孔化:

20 电流密度: $1\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液: $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1 : 1$

时间: 1 分钟

多孔 Si 的厚度: $0.2\mu\text{m}$

25 将基片部件放入外延设备, 不进行多孔层孔的内壁氧化, 于氢气中 1040°C 下焙烧 5 分钟, 填充多孔 Si 层的表面部分的孔。接着在所形成的多孔 Si 上, 用 CVD 外延生长 $0.3\mu\text{m}$ 的单晶硅, 生长条件如下:

源气体: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: $0.5/180$ 1/分钟

气压: 80Torr

30 温度: 950°C

生长速率: $0.3\mu\text{m}/\text{分钟}$ 。

然后用热氧化在外延生长 Si 层的表面形成 200nm 厚的 SiO_2 层。

SiO_2 层的表面朝上, 并与另一 Si 基片部件(第二基片部件)的表面接触, 1180°C 下热处理 5 分钟, 由此得到强键合。

- 5 施加外力使键合的基片部件分离, 用残留的未转化成无孔态的薄多孔层进行分离。

因此, 可以在第二基片部件的 Si 氧化膜上得到 $0.2\mu\text{m}$ 厚的单晶 Si 层。由于外延生长前多孔 Si 层的孔的内壁没有氧化, 外延层下面的多孔 Si 变得脆弱。而且由于变脆弱的多孔层非常薄, 分离后它不再是一层, 而仅作为单晶 Si 层上的表面粗糙物。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 $201\pm 4\text{nm}$ 。

还在 1100°C 氢气气氛中热处理 1 小时。用原子相显微镜评估表面粗糙度, 在 $50\mu\text{m}$ 见方的区域其均方根约为 0.2nm , 与市售 Si 晶片相同。

- 15 用透射电镜观察其剖面, 发现外延生长的单晶 Si 层没有产生任何新的具体缺陷, 而保持极好的结晶度。

在搅拌下, 用 49% 的氢氟酸与 30% 的过氧化氢的混合溶液轻腐蚀第一基片部件, 去掉其上的表面粗糙物。然后, 对第一基片部件进行氢退火, 然后将之重新用作第一或第二基片部件。

[例 11]

- 20 在下面条件下, 浸于 HF 溶液中, 阳极氧化由第一单晶 Si 晶片构成的基片部件的表面, 使表面多孔化。

首先形成第一多孔层, 条件如下:

电流密度: $1\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液: $\text{HF}: \text{H}_2\text{O}: \text{C}_2\text{H}_5\text{OH} = 1: 1: 1$

- 25 时间: 0.1 分钟

多孔 Si 的厚度: $0.02\mu\text{m}$

形成第二多孔层, 条件如下:

电流密度: $50\text{mA} \cdot \text{cm}^{-2}$

阳极氧化溶液: $\text{HF}: \text{H}_2\text{O}: \text{C}_2\text{H}_5\text{OH} = 1: 1: 1$

- 30 时间: 5 秒

多孔 Si 的厚度: 0.1 μ m

在这些阳极氧化条件下, 用 50mA $\cdot$ cm⁻² 的电流密度形成的、比第一多孔层厚的第二多孔 Si 层有最大的孔隙率, 成为结构更脆弱的层。

接着, 在氧气气氛中 400℃ 下对基片部件氧化 1 小时, 由此多孔 Si 的孔的内表面被热氧化膜覆盖。然后将晶片放入外延设备, 在氢气中 1040℃ 下焙烧 5 分钟, 由此第一多孔层转化为无孔单晶 Si 层。第二多孔层提供在无孔单晶 Si 层的下面。

接着在所形成的无孔 Si 上, 用 CVD 外延生长 0.3 μ m 的单晶硅, 生长条件如下:

源气体: SiH₂Cl₂/H₂
10 气体流速: 0.5/180 1/分钟
气压: 80Torr
温度: 950℃
生长速率: 0.3 μ m/分钟。

采用热氧化在外延生长 Si 层的表面形成 20nm 厚的 SiO₂ 层。

15 另外制备单晶 Si 晶片作为第二基片部件。

第一基片上 SiO₂ 层的表面朝上, 并与第二基片部件的 Si 表面接触, 1180℃ 下热处理 5 分钟, 由此得到强键合。

施加外力使作为由两个基片部件键合构成的复合部件的键合晶片分离, 用有最大孔隙率的第二多孔层将他们分离。

20 如前面所述, 外延生长前在氢气中焙烧, 会使构成第一多孔 Si 的原子迁移以填充孔, 由此形成与外延层为一个整体的无孔层, 来形成无孔单晶 Si 层。

因此, 可以在 Si 氧化膜上得到 0.2 μ m 厚的单晶 Si 层。在其整个区域的 100 个点测量所形成的单晶 Si 层的厚度, 均匀性为 201 $\pm$ 4nm。由于第二基片部件上的无孔单晶 Si 的表面很粗糙, 所以在 1000℃ 氢气气氛中进行热处理 1 小时。用原子相显微镜评估表面粗糙度, 在 50 μ m 见方的区域其均方根约为 0.2nm。

25 在搅拌下, 于 49% 的氢氟酸与 30% 的过氧化氢的混合溶液中对第一基片部件进行选择腐蚀, 去掉残留在其上的表面粗糙物。然后, 在氢气气氛中对第一基片部件进行退火, 然后将之重新用作第一或第二基片部件。

在上述各例中, 通过用一个第一基片部件、在第一基片部件的两个表面形成上述各层, 将两个第二基片部件键合到第一基片的两个表面、从键合的部件分离

两个第二基片部件，可以同时制备两个SOI基片。

在上述各例中，为了去除分离键合的基片部件后残留在第一基片部件上的多孔Si层，使用抛光、热处理或腐蚀。在腐蚀过程中，可以使用下面选择腐蚀液作为腐蚀剂：

- 5 氢氟酸；
 氢氟酸+过氧化氢溶液；
 氢氟酸+乙醇；
 氢氟酸+乙醇+过氧化氢溶液；
 缓冲氢氟酸；
- 10 缓冲氢氟酸+过氧化氢溶液；
 缓冲氢氟酸+乙醇；
 缓冲氢氟酸+乙醇+过氧化氢溶液。

而且，由于多孔Si的非常大的表面积，即使用普通Si腐蚀液，也能实现有一定程度的选择腐蚀。

- 15 如前面所述，由于本发明第二基片部件分离表面上基本不存在残留的层，所以可以省略分离表面的选择腐蚀或选择抛光，可以廉价地制备基片。

图 1A

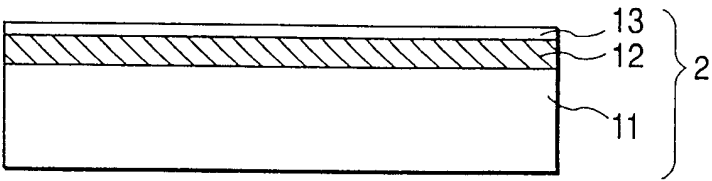


图 1B

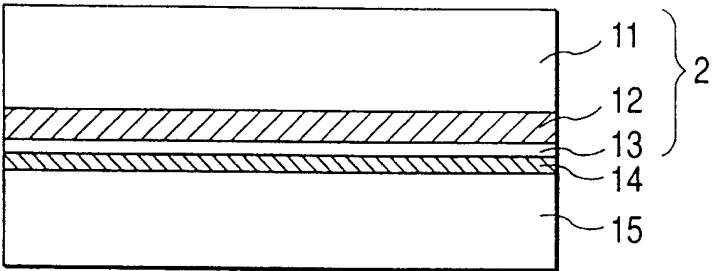


图 1C

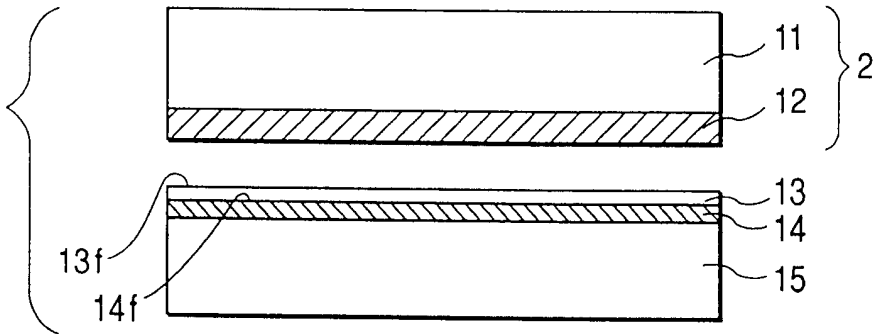


图 1D

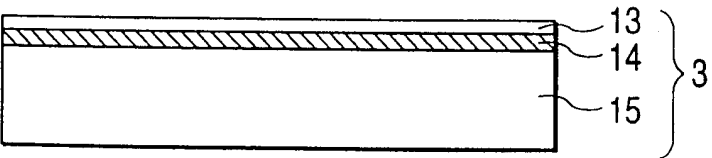


图 2A

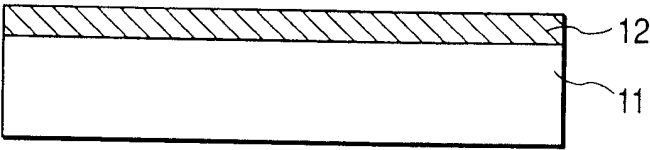


图 2B

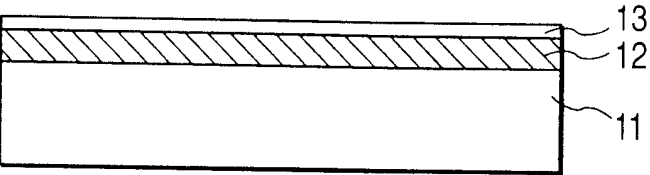


图 2C

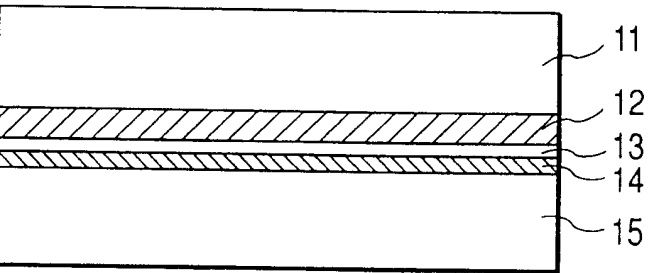


图 2D

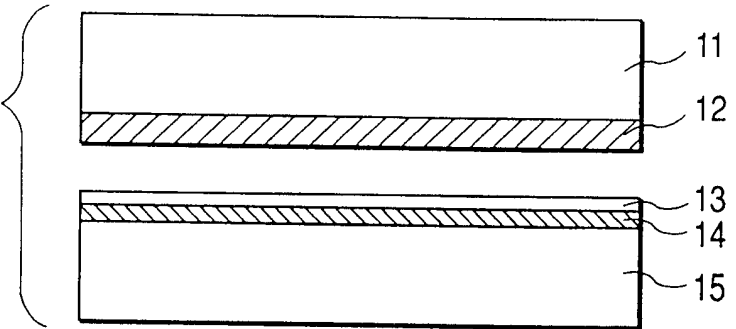


图 2E

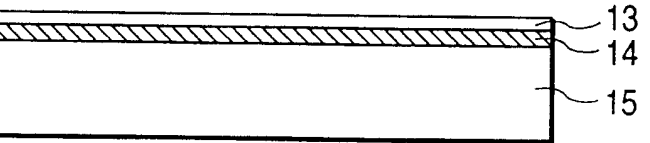


图 2F



图 3A

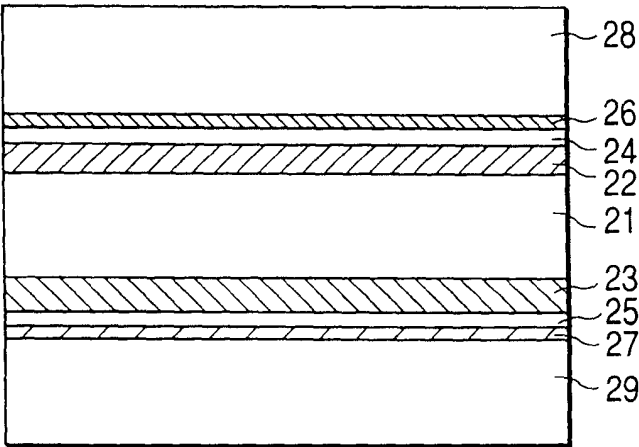


图 3B

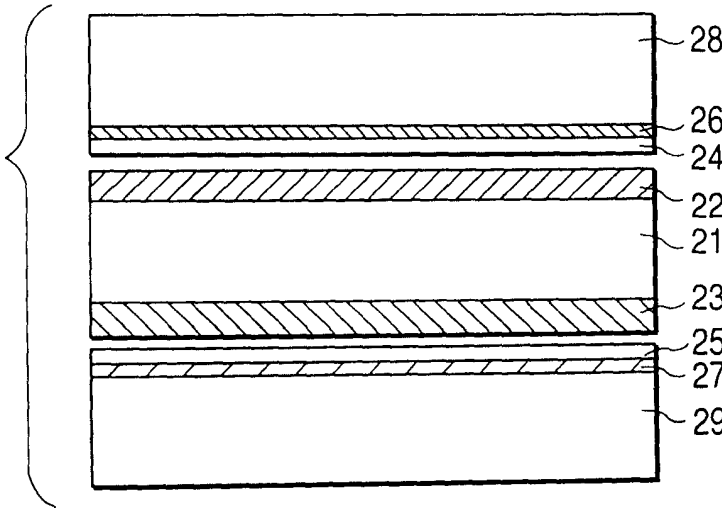


图 3C

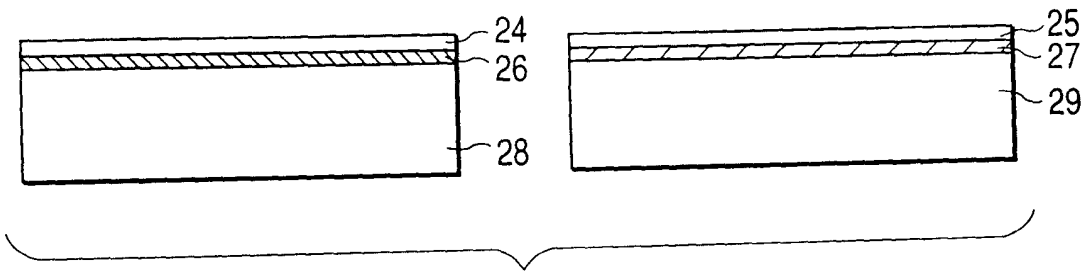


图 3D



图 4A

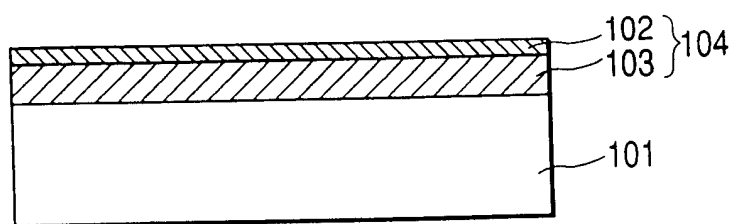


图 4B

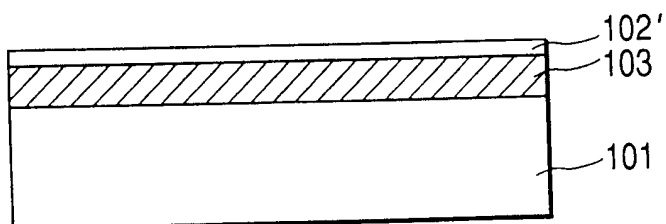


图 4C

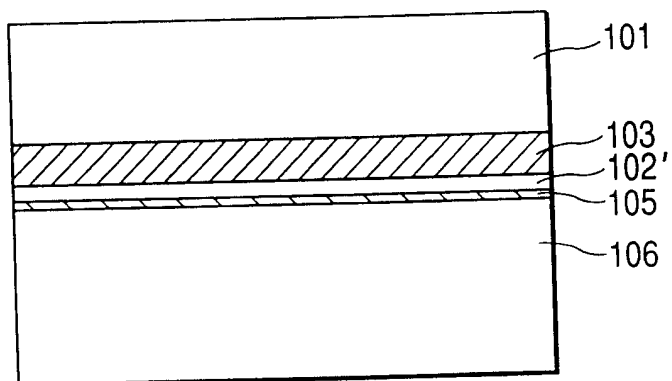


图 4D

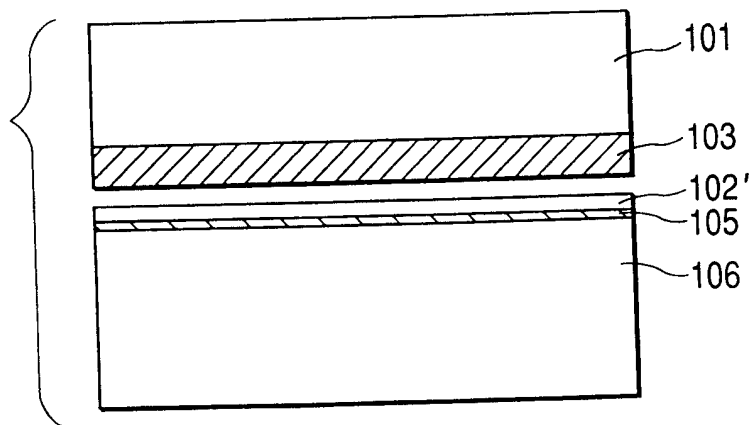


图 5A

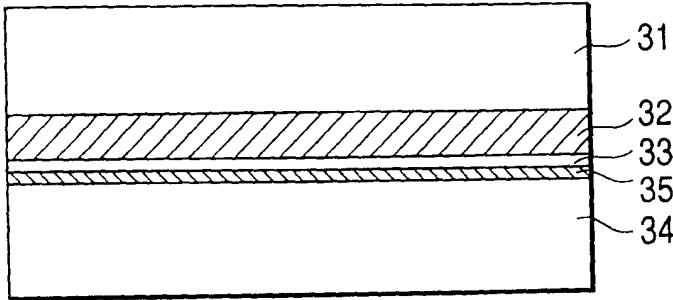


图 5B

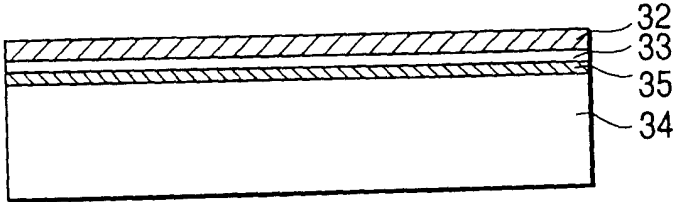


图 5C

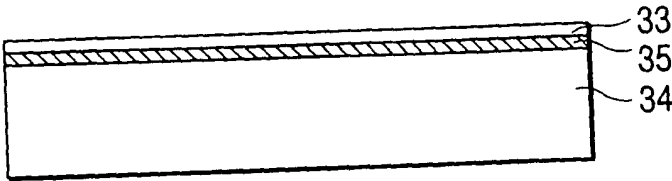


图 6A

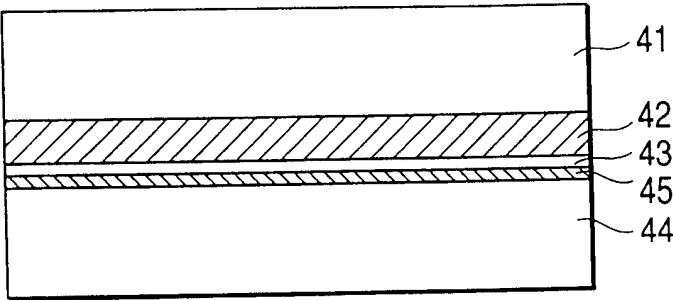


图 6B

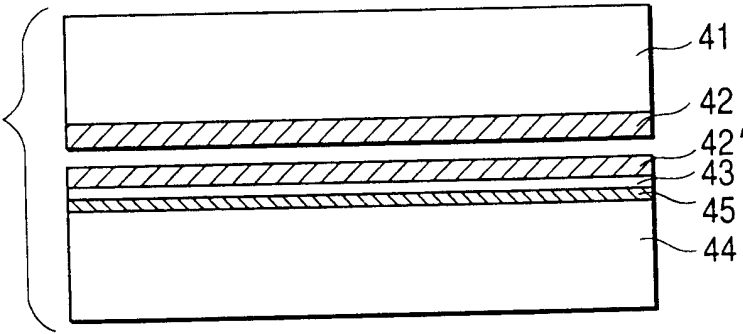


图 6C

