



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 99800351.4

[45] 授权公告日 2004 年 1 月 14 日

[11] 授权公告号 CN 1134896C

[22] 申请日 1999.2.22 [21] 申请号 99800351.4

[30] 优先权

[32] 1998. 3. 23 [33] EP [31] 98200914.4

[86] 国际申请 PCT/IB99/00310 1999.2.22

[87] 国际公布 WO99/49579 英 1999.9.30

[85] 进入国家阶段日期 1999.11.22

[71] 专利权人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 R·J·范德弗勒登

审查员 王艳坤

[74] 专利代理机构 中国专利代理(香港)有限公司

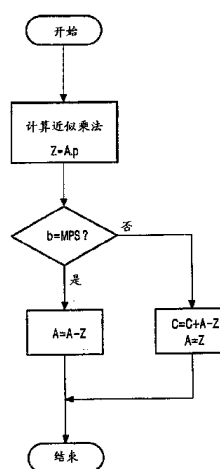
代理人 程天正 王忠忠

权利要求书 5 页 说明书 11 页 附图 9 页

[54] 发明名称 对信息信号的算术编码与解码

[57] 摘要

本发明涉及到对算术编码器和相应的算术解码器进行改进的方法。具体地说,提出了在进行乘法 $A \cdot p$ 之前截断 A 参数。此外,提出了在编码器的重新规范化步骤中进行进位控制。



1. 对数字信息信号进行算术编码的方法, 所述信息信号包括一 n 位符号序列, n 为整数且 $n \geq 1$, 分别用有限长度的第一和第二寄存器去存储 A 参数和 C 参数, C 参数与值区间的边界有关, A 参数与所述区间的长度有关,
- 5 所述方法包括下列步骤:
- (a) 输入信息信号的符号及用于编码的相关符号的至少一个相应的概率值;
- (b) 从所述第一和第二寄存器中分别检索出用于 A 与 C 参数的值;
- 10 (c) 将与从所述第一寄存器中检索出来的值相对应的值区间分解成与所述至少一个概率值相对应的子区间, 并且, 根据所述符号而选定前述子区间中的一个;
- (d) 至少更新 A 参数以使其值符合选定子区间的长度, 从而使其值成为用来对信息信号中下一个符号进行编码的区间的新长度;
- 15 (e) 将 A 参数的更新值存储在所述第一寄存器中;
- (f) 继续步骤 (a) 中的方法, 以便对下一个符号进行编码;
- 所述方法的特征在于, 步骤 (b) 还包括将 A 参数的值 $0.b_0b_1 \dots b_{i-1}b_i \dots$ 截成 b_{i-1} 位的子步骤, 和对所述 b_{i-1} 位进行操作的子步骤。
2. 如权利要求 1 的方法, 其特征在于, 所述对 b_{i-1} 位进行操作的子步骤包括若 b_i 等于 '1', 则在 b_{i-1} 位处将 '1' 加至 A 的截断值的步骤。
- 20 3. 如权利要求 1 的方法, 其特征在于, 所述对 b_{i-1} 位进行操作的子步骤包括若 $b_{i-1} = '0'$ 且 $b_i = '1'$, 则将 A 的截断值的 b_{i-1} 升为 '1' 的步骤。
4. 如权利要求 1 的方法, 其特征在于, 所述对 b_{i-1} 位进行操作的子步骤包括使 A 的截断值的 b_{i-1} 位等于 '1' 的步骤。
- 25 5. 如权利要求 1、2、3 或 4 的方法, 其特征在于, 所述更新步骤还包括更新 C 的值, 以使得 C 参数与选定的子区间的边界有相应的关系, 从而使之成为用于对所述信息信号中的下一个符号进行编码的新的 C 参数, 所述存储步骤还包括将更新后的 C 参数的值存储在所述第二寄存器内。

6. 如权利要求 1、2、3 或 4 的方法, 所述更新步骤还包括这样的子步骤: 在将重新规范化的 A 和 C 参数的值分别存储在所述第一和第二寄存器内之前对 A 和 C 参数的值进行重新规范化, 其特征在于, 所述重新规范化子步骤包括:

5 (g1) 将 A 的值与第一个二进制值作比较, 若 A 的值不小于该二进制值, 就脱离所述重新规范化步骤, 若 A 的值小于该二进制值, 则

 (g2) 用一个第一个整数值乘 A 的值;

 (g3) 返回 (g1)。

10 7. 如权利要求 6 的方法, 其特征在于, 若在 (g1) 中 A 小于所述第一个二进制值, 则

 (g4) 将 C 的值与第二个和第三个二进制值作比较, 所述第二个二进制值大于所述第三个二进制值, 并且, 如果 C 的值小于所述第二个二进制值且大于或等于所述第三个二进制值, 则

 (g4) 从 C 的值中减去第四个二进制值, 以便获得 C 的中间值;

15 (g5) 用一个第二整数值乘所述 C 的中间值。

8. 如权利要求 6 的方法, 其特征在于, 所述第一个二进制值等于 0.100...0。

9. 如权利要求 7 的方法, 其特征在于, 所述第二个二进制值等于 1.000...0。

10. 如权利要求 6 的方法, 其特征在于, 所述第一个整数值等于 2。

11. 如权利要求 7 的方法, 其特征在于, 所述第三个二进制值等于 0.100...0。

20 12. 如权利要求 7 的方法, 其特征在于, 所述第四个二进制值等于 0.1000...0。

13. 如权利要求 7 的方法, 其特征在于, 所述第二个整数值等于 2。

14. 如权利要求 1、2、3 或 4 的方法, 其特征在于, 该方法还包括下列步骤: 将所述编码后的信息信号信道编码成经过信道编码的信号。

25 15. 如权利要求 14 的方法, 其特征在于, 该方法还包括下列步骤: 将所述信道信号记录在记录载体上。

16. 用于执行前述任何一个权利要求的方法的设备, 以对数字信息信号进行算术编码, 所述信息信号包括一 n 位符号序列, n 为整数且 $n \geq 1$, 所述设备包括:

- 有限长度的第一和第二寄存器, 它们用于分别存储 A 参数和 C 参数, 所述 C 参数与值区间的边界有关, 所述 A 参数与所述区间的长度有关;
- 输入装置, 它用于接收信息信号的符号及用于编码的相关符号的至少一个相应的概率值;
- 5 - 检索装置, 它用于从所述第一和第二寄存器中分别检索出用于 A 与 C 参数的值;
- 用于将与从第一寄存器中检索出来的值相对应的值区间分解成与所述至少一个概率值相对应的子区间并根据所述符号而选定前述子区间中的一个的装置;
- 10 - 用于至少更新 A 参数以使其值符合选定子区间的长度从而使其值成为用来对信息信号中下一个符号进行编码的区间的新长度的装置;
- 用于将 A 参数的更新值存储在所述第一寄存器中的装置, 其特征在于, 所述检索装置还包括这样的装置, 它用于将 A 参数的值 $0.b_0b_1\dots b_{i-1}b_i\dots$ 截成 b_{i-1} 位, 和用于对所述 b_{i-1} 位进行操作。
- 15 17. 如权利要求 16 的设备, 其特征在于, 所述检索装置还适用于若 b_i 等于 '1', 则在 b_{i-1} 位处将 '1' 加至 A 的截断值。
- 18. 如权利要求 16 的设备, 其特征在于, 所述检索装置还适用于若 $b_{i-1} = '0'$ 且 $b_i = '1'$, 则将 A 的截断值的 b_{i-1} 升为 '1'。
- 19. 如权利要求 16 的设备, 其特征在于, 所述检索装置还适用于使 A 的截断值的 b_{i-1} 位等于 '1'。
- 20 20. 如权利要求 17、18 或 19 的设备, 还包括用于在将重新规范化的 A 和 C 参数的值分别存储在所述第一和第二寄存器内之前对 A 和 C 参数的值进行重新规范化的装置, 其特征在于, 所述重新规范化装置用于:
 - (g1) 将 A 的值与第一个二进制值作比较, 若 A 的值不小于该二进制值, 就脱离所述重新规范化步骤, 若 A 的值小于该二进制值, 则
 - 25 (g2) 用一个第一个整数值乘 A 的值。
- 21. 如权利要求 20 的设备, 其特征在于, 所述重新规范化装置还包括用于以下操作的装置:
 - (g4) 将 C 的值与第二个和第三个二进制值作比较, 所述第二个二进

制值大于所述第三个二进制值，并且，如果 C 的值小于所述第二个二进制值且大于或等于所述第三个二进制值，则

(g4) 从 C 的值中减去第四个二进制值，以便获得 C 的中间值;

(g5) 用一个第二整数值乘所述 C 的中间值。

5 22. 如权利要求 16、17、18 或 19 的设备，其特征在于，还包括用于将所述编码后的信息信号信道编码成经过信道编码的信号的设备。

23. 如权利要求 22 的设备，其特征在于，还包括用于将所述信道信号记录在记录载体上的装置。

10 24. 用于将经过算术编码的信息信号以算术方式解码成信息信号的设备，所述信息信号包括一个 n 位符号序列，n 为的整数且 $n \geq 1$ ，所述设备包括:

- 输入装置，它用于接收经过算术编码的信息信号;

15 - 有限长度的第一和第二寄存器，第一寄存器用于存储 A 参数，所述 A 参数与值区间的长度有关，第二寄存器用于存储 C 参数，所述第二寄存器在解码步骤之前的内容是通过将经过算术编码的信息信号的 m 位移进该第二寄存器而从前一解码步骤内得到的第二寄存器内容中获得的，其中，m 是整数变量且 $m \geq 0$;

- 生成器装置，它用于生成要加以解码的相关符号的至少一个概率值;

20 - 检索装置，它用于从所述第一和第二寄存器中分别检索出用于 A 与 C 参数;

- 导出装置，它用于根据所述至少一个概率值并根据 A 的值和 C 的值而导出符号;

- 用于至少更新 A 参数以使其值成为用来对信息信号中下一个符号进行解码的区间的新长度的装置;

25 - 用于输出所导出的符号的装置;

- 用于将 A 参数的更新值存储在所述第一寄存器中的装置，

其特征在于，所述检索装置还包括这样的装置，它用于将 A 参数的值 $0.b_0b_1...b_i-1b_i...$ 截成 b_i-1 位，和用于对所述 b_i-1 位进行操作。

25. 如权利要求 24 的设备，其特征在于，所述检索装置还被设置为用于若

b_i 等于 '1'，则在 b_{i-1} 位处将 '1' 加至 A 的截断值。

26. 如权利要求 24 的设备，其特征在于，所述检索装置还被设置为用于若 $b_{i-1} = '0'$ 且 $b_i = '1'$ ，则将 A 的截断值的 b_{i-1} 升为 '1'。

27. 如权利要求 24 的设备，其特征在于，所述检索装置还被设置为用于使
5 A 的截断值的 b_{i-1} 位等于 '1' 的步骤。

28. 如权利要求 25、26 或 27 的设备，其特征在于，还包括信道解码装置，它用于在进行算术解码之前对经过算术编码的信息信号进行信道解码。

29. 如权利要求 28 的设备，其特征在于，还包括读出装置，它用于从记录载体中读出经信道编码的算术编码信息信号。

对信息信号的算术编码与解码

5 技术领域

本发明涉及到对信息信号进行算术编码的方法、对信息信号进行算术编码的设备以及对算术编码后的信息信号进行解码的设备。

背景技术

10 算术编码是一种用于无损失编码的周知技术，这在目前的编码原始资料中有所介绍。为了能完全理解与当前工作最为相关的算术编码的实现方法，读者请参阅 [LAng84]。该文献的附录中很好地说明了算术编码的历史。此外，[HoWARD94] 也给出了对算术编码的详细说明。

15 作为本发明主题的算术编码的实现方法，使用了两个有限长度的寄存器，它们称为 C 和 A。图 1 示出了编码器操作的流程图。C 寄存器指向数线上的区间的底部，区间的长度存诸在 A 中，见例如 [LAng81] 和 [Penn88]。将所述区间分成子区间，每个子区间均对应于要加以编码的符号，每个子区间的长度均对应于相关符号的概率。就对符号进行实际编码而言，将 C 寄存器调整成指向与该符号相对应的子区间的底部，并将 A 寄存器设置成所选定的子区间的长度。然后，在对下一个符号进行编码之前，使 A 寄存器（和 C）规范化（左移）。一般地说，在重新规范化之后，A 的值位于值 k 与 2k 之间， $k \leq A < 2k$ 。在本例中，将使用 $k=1/2$ 。

25 例如，在二进制的情况下，根据要编码的位是最有可能的符号（MPS）还是最没可能的符号（LPS）而存在有两个子区间，从而有可能两次更新 C 和 A 寄存器。假定将 MPS 赋给了较小区间。示出了将图 1 中的“更新 A 和 C”框用于图 2 中的二进制情况。用 P 来表示输入位是 LPS 的概率（注意， $P \leq 1/2$ ，因为 MPS 的概率 $\geq 1/2$ ）。用 b 表示要加以编码的输入位。b 和 P 的值由“读取……”框提供。现在，如果要对 MPS 进行编码，C 就没有变化，这是因为，选定了较小区间，且 C 已指向了该区间。但是，A 会改变，A 的更新值是 $A = A - AP$ （应用了 MPS 的概率为 $1-P$ 这一事实）。如果要对 LPS 进行编码，则 C

30

和 A 都改变: C 被更新为 $C = C + A - A \cdot P$, 新的区间长度是 $A = A \cdot P$ 。还应注意, 通过预处理和后处理, 可以确保 MPS 总例如是“0”位, LPS 总是“1”位。最后, 图 2 示出了“近似乘法”框, 因为, 业已证明, 可仅在小的性能损失的情况下用低精度来执行乘法 $A \cdot P$, 从而降低了硬件的复杂性。以下将说明执行该近似乘法的技术。

就非二进制情况而言, 图 3 中示出了图 1 的“更新 A 和 C”框。现在“读取……”框提供了要加以编码的符号 S 以及两个概率值: 符号 S 的概率 p_s 以及排在符号 S 之后的所有符号的累积概率 p_t 。正如从图 3 中看到的那样, 与其余符号不同的方式处理符号 M, 以便精确地“填写”A。从 [RiSS89] 中可以看出, 最好将 MPS 赋给符号 M。

为了能进行解码, 解码器必须要知道 C 的值, 因为, 该值决定了已被编码的符号。所以, 传给解码器的是 C 寄存器的值。实际上, 每次在规范化过程中使 A 寄存器左移时, 对 C 的 MSB (也称为“进位标志位”) 进行处理以便传送给解码器。对 C 而言, 使用有限长度寄存器时的问题是以后必须通过因 C 增加而导致的进位来调整已被移出 C 的位。为了处理好这一点, 需要进行进位控制。当前技术完全解决了编码器的上述问题, 所以, 该问题不会对解码器产生影响。以下将说明将解码器的复杂性减至最小的方案。

图 4 中示出了解码器的流程图。就二进制而言, 图 5 中示出了“输出符号……”框。就非二进制情况而言, 解码器较复杂, 这是因为, 在不知道 S 值的情况下, 解码器必须要找到“ $C = C + D$ ”的逆量。

发明内容

本发明的目的是对上述算术编码器进行改进。

根据本发明的对数字信息信号进行算术编码的方法, 所述信息信号包括一 n 位符号序列, n 为整数且 $n \geq 1$, 分别用有限长度的第一和第二寄存器去存储 A 参数和 C 参数, C 参数与值区间的边界有关, A 参数与所述区间的长度有关,

所述方法包括下列步骤:

a) 输入信息信号的符号及用于编码的相关符号的至少一个相应的概率值;

(b) 从所述第一和第二寄存器中分别检索出用于 A 与 C 参数的值;

(c) 将与从所述第一寄存器中检索出来的值相对应的值区间分解成与所述至少一个概率值相对应的子区间, 并且, 根据所述符号而选定前述子区间中的一个;

5 (d) 至少更新 A 参数以使其值符合选定子区间的长度, 从而使其值成为用来对信息信号中下一个符号进行编码的区间的新长度;

(e) 将 A 参数的更新值存储在所述第一寄存器中;

(f) 继续步骤 (a) 中的方法, 以便对下一个符号进行编码;

10 所述方法的特征在于, 步骤 (b) 还包括将 A 参数的值 $0.b_0b_1\dots b_{i-1}b_i\dots$ 截成 b_{i-1} 位的子步骤, 和对所述 b_{i-1} 位进行操作的子步骤。

根据本发明的用于执行上述方法的设备, 以对数字信息信号进行算术编码, 所述信息信号包括一 n 位符号序列, n 为整数且 $n \geq 1$, 所述设备包括:

- 有限长度的第一和第二寄存器, 它们用于分别存储 A 参数和 C 参数, 所述 C 参数与值区间的边界有关, 所述 A 参数与所述区间的长度有关;

15 - 输入装置, 它用于接收信息信号的符号及用于编码的相关符号的至少一个相应的概率值;

- 检索装置, 它用于从所述第一和第二寄存器中分别检索出用于 A 与 C 参数的值;

20 - 用于将与从第一寄存器中检索出来的值相对应的值区间分解成与所述至少一个概率值相对应的子区间并根据所述符号而选定前述子区间中的一个的装置;

- 用于至少更新 A 参数以使其值符合选定子区间的长度从而使其值成为用来对信息信号中下一个符号进行编码的区间的新长度的装置;

25 - 用于将 A 参数的更新值存储在所述第一寄存器中的装置, 其特征在于, 所述检索装置还包括这样的装置, 它用于将 A 参数的值 $0.b_0b_1\dots b_{i-1}b_i\dots$ 截成 b_{i-1} 位, 和用于对所述 b_{i-1} 位进行操作。

根据本发明的用于将经过算术编码的信息信号以算术方式解码成信息信号的设备, 所述信息信号包括一个 n 位符号序列, n 为的整数且 $n \geq 1$, 所述设备包括:

- 输入装置，它用于接收经过算术编码的信息信号；
 - 有限长度的第一和第二寄存器，第一寄存器用于存储 A 参数，所述 A 参数与值区间的长度有关，第二寄存器用于存储 C 参数，所述第二寄存器在解码步骤之前的内容是通过将经过算术编码的信息信号的 m 位移进该第二寄存器而从前一解码步骤内得到的第二寄存器内容中获得的，其中， m 是整数变量且 $m \geq 0$ ；
 - 生成器装置，它用于生成要加以解码的相关符号的至少一个概率值；
 - 检索装置，它用于从所述第一和第二寄存器中分别检索出用于 A 与 C 参数；
 - 导出装置，它用于根据所述至少一个概率值并根据 A 的值和 C 的值而导出符号；
 - 用于至少更新 A 参数以使其值成为用来对信息信号中下一个符号进行解码的区间的新长度的装置；
 - 用于输出所导出的符号的装置；
 - 用于将 A 参数的更新值存储在所述第一寄存器中的装置，其特征在在于，所述检索装置还包括这样的装置，它用于将 A 参数的值 $0.b_0b_1\dots b_{i-1}b_i\dots$ 截成 b_i-1 位，和用于对所述 b_i-1 位进行操作。
- 本发明所提出的改进形式涉及到近似乘法框（该框在编码器和解码器中都使用）以及进位控制，进位控制仅在编码器的“重新规范化……”框内进行。
- 以下更详细地说明本发明的上述及其它其方面。

附图说明

- 图 1 示出了算术编码器的流程图；
- 图 2 就二进制的情况示出了图 1 中编码器框“更新 A 和 C”的流程图。
- LPS 的概率为 P ，该位的要加以编码的值放在 b 中；
- 图 3 就非二进制的情况示出了图 1 中编码器框“更新 A 和 C”的流程图。
- 所述符号的要加以编码的值放在 S 中，其概率放在 p_s 中。将 $M+1$ 个符号编号为 $0, \dots, M$ 。 $P_t = p_0 + p_1 + \dots + p_{s-1}$ 为排在符号 s 之后的所有符号的累积

概率。

图 4 示出了解码器的流程图;

图 5 就二进制的情况示出了图 1 中解码器框“输出符号...”的流程图。

LPS 的概率为 P , 该位的要加以编码的值放在 b 中;

5 图 6 示出了图 1 中“重新规范化...”所代表的编码器框的流程图;

图 7 示出了图 1 中“初始化”所代表的编码器框的流程图;

图 8 示出了图 1 中“终止”所代表的编码器框的流程图;

图 9 示出了图 4 中“初始化”所代表的解码器框的流程图;

图 10 示出了图 4 中“重新规范化...”所代表的解码器框的流程图;

10 图 11 示出了编码器设备的实施例; 以及

图 12 示出了解码器设备的实施例。

具体实施方式

就对前述乘法的改进而言, 可提及以下方面。在 [Lang81] 中用 $2^{\exp\{-Q\}}$ 来近似 P 从而解决了“避免”乘法 $A \cdot P$ 问题, 其中, Q 为整数。然后, 用 P 来相乘仅对应于向右位移 Q 位。 Q 称为偏移数。再后, 诸如在 [RiSS89] 中那样, 将 A 寄存器规范成 $0.75 \leq A < 1.5$, 然后, 假定 $A \approx 1$, 因此 $A \cdot P \approx P$ 。

在 [Chev91A] 和 [Chev91b] 中获得了更佳效率。他们提出了通过删除所有的低于预定的二进制数 1 的二进制数来近似 A , 并且, 他们的最佳实施例使用了第二个最高有效二进制数 1。因此, 在该最佳实施例中, 用包含有两个非零位的二进制数来近似 A 的值, 这就意味着可用单次位移和加法操作来执行所说的乘法。最后, [Feyg93] 说明了经过改进的 A 的近似法, 这种近似法也可以用单次位移和加法操作来加以实现。

本发明中实际使用的用来近似上述乘法的方法如下。用 NP 位来描述概率 (P)。例如, 若 $NP = 8$, 则总是用二进制 01000000 来表示 $P = 1/4 = 2^{\exp\{-2\}} = 0.01$ (二进制), 也就是说不包括“0.”, 因为, 它对所有的概率值都是相同的。将 A 寄存器的长度选定为 $NA = NP + NX$ 位, 其中, NX 表示用于近似供所述乘法使用的 A 值的位数。例如, 使 $NX = 3$ 且 $A = 3/4 = 0.11$, 则 A 总是为 $8 + 3 = 11$ 位寄存器, 它包含有 11000000000 (注意, 仍然略去了“0.”, 由于我们将 A 规范成总是小于 1)。就上述乘法而言, 我们用 3 位数来近似 A , 在这

种情况下,很清楚,最佳的近似值是 110。近似乘法 $A \cdot P$ 的结果总是 00110000000,也就是说,也是一个 11 位数。[Feyg93] 除其它内容之外提出实现近似乘法的上述方式。

以下讨论应如何用 NX 位来近似 NA 位数 A 。

5 近似 A 的第一种方式(方法 P1)包括这样的方法:将 A 化整成 NX 位而不是截断 A 。化整是指若 A 的第 $(NX+1)$ 位为 0 则将 A 截成 NX 位,并且若第 $(NX+1)$ 位为 1 则将 1 加至截断后的数中。例如,若 $A=1101\dots$, 则 3 位近似数总是为 111。所使用的这种化整方法增加了复杂性,因为,在约一半的情况下都必须将 1 加到截断后的数中,这就意味着必须要做加法操作或进行查表。

10

作为另一种方案(方法 P2),提出了使用称为“部分化整”的方法。利用部分化整,仅在第 $(NX+1)$ 位为‘1’且第 NX 位为‘0’的情况下将 1 加到截断后表示 A 的数中。在这种方法中,这意味着 A 的近似值的第 NX 位等于原来的 A 的第 NX 位和第 $(NX+1)$ 位的逻辑 OR (或)。例如,用 101 来近似 $A=1011\dots$, 用 101 来近似 $A=1001\dots$, 用 100 来近似 $A=1000\dots$ 。请注意,在约有 75% 的情况下,所说的部分化整与“完全化整”有相同的近似值。

15

在又一种方案(方法 P3)中,提出了通过将 A 截成 NX 位并总是将近似值的第 NX 位置成 1 来近似 A , 目的是进一步减少硬件实现的复杂性,因为,这种方法消除掉了一半的用于 A 的可能的近似值。

20

业已将某些周知方法的性能与上述三种新方法作了比较。图 I 中列出了各种方法的性能,除上述三种近似方法(P1、P2 和 P3)以外,表中所示方法还有用“reference(参考)”表示的参照方法、[Moff 95]的方法、[Chev91a]的方法、用 Feyg93(1)表示的 Feyg93 第三段所述的方法以及用 Feyg93(2)表示的 Feyg93 第四段所述的方法,所述参照方法作整个 $NA \times NP$ 位的乘法计算,然后仅将 A 截成 NA 位。

25

方法	$NX = 2$	$NX = 3$	$NX = 4$
reference	100	100	100
Moff95	101.25	100.33	100.09
Chev91a	101.24	100.57	100.45
Feyg93(1)	101.22	100.32	100.19

Feyg93 (2)	100.52	100.12	100.04
P1	100.33	100.12	100.03
P2	100.57	100.19	100.05
P3	101.66	100.44	100.10

表中所列数字是压缩文件的相对长度，其中，由于是上述乘法的不完全近似值，所以 100 对应于“无损失”。例如，数字 100.57 意味着由于是近似乘法因而压缩文件的长度增加了 0.57%。

5 正如所预料的那样，方法 P2 的性能好于方法 Moff95 的性能但不如方法 P1 的性能。

方法 P2 是一种好的折衷方案。具体地说，就 $NX = 3$ 和 $NX = 4$ 而言，方法 P2 在性能与复杂性之间有较好的折衷，因为，在有较低复杂性的情况下，方法 P2 的性能实际上与方法 P1 的性能相同（见上表）。就 $NX = 2$ 而言，方法 P1
10 是一种最佳的方法，而方法 P3 则可用于 $NX = 5$ 和更大的值。

就非二进制而言，用化整来近似 A 的值的方法具有潜在的问题即：当符号表 (alphabet) 长度增加时，不会有留给 MPS 的“空间” [Feyg93]。就方法 Feyg93 (2) 而言，对符号表长度的最坏情况限制是 11 [Feyg93]。本文所提出的新的近似方法的优点是，当 NX 增加时，可以减少因化整而使 A 增加的量。
15 所以，如果存在有这样的应用，在该应用中，概率分布成符号表的长度是有限的（并且，仅能截断或化整的方法的性能不高），那么，就可通过增加 NX 来处理较大的符号表。

称为“位填充”的技术原本已解决了编码器的重新规范化步骤中的进位控制问题 [Lang81]。在遇到一系列 1 位的情况下，这种技术通过将 0 填充位
20 插进编码后的数据流中来“捕捉”进位。这种技术的缺点是，由于有额外的填充位，该技术会减低压缩效率，并且，这种技术需要在解码器中作特殊的处理。

[Witt87] 中说明了一种在不影响压缩性能的情况下阻止进位的方法。这种方法的缺点是会略微增加解码器的复杂性。[ChAM90] 中采用了 [Witt87]
25 的思想，因此，可在不增加解码器复杂性的情况下使用上述方法。

本文中提供了一种也不会增加解码器复杂性的不同方案。图 6 中示出了本发明的编码器的重新规范化过程的框图。主要的改进是有 $C < 1.10\dots\dots?$ 的框。就这个框而言,先有技术使用了 $C + A \leq 1.0\dots\dots?$,从而,与本发明的提案相比需要额外的加法操作。

5 为了完整地说明编码器,图 7 和图 8 中分别示出了初始化和终止框。计数器变量与图 6 所示的编码器重新规范化框中使用的计数器变量相同。由于(在编码器中)C 的长度为 $(N_A + 1)$ 位,所以,该长度具有 N_A 个小数位(“小数点之后的位”),这些位在终止时输出,如图 8 所示。

10 图 9 中示出了解码器的初始化。通过从数据流中读出 $(N_A + 1)$ 位来填充 C 寄存器。所读出的第一位是“空”(dummy),因为,该位总是“0”。解码器中的 C 寄存器的长度仅为 N_A 位,而在编码器中要少 1。在解码器中没有特定的终止(图 4 中的“终止”框为空)。图 10 中示出了解码器中的重新规范化(图 4 中的“重新规范……”框)。

15 图 11 示出了本发明的编码器设备的一个实施例。该设备包括输入终端 100 和 102,它们分别用于接收信息信号和概率信号。所述信息信号包括 n 位符号序列, n 为整数且 $n \geq 1$ 。赋给输入终端 102 的概率信号包括用于上述信息信号中各符号的一个或多个概率。就二进制符号而言,所述概率信号包括用于各个符号的一个概率值。分别提供了有限长度的第一和第二寄存器 104 和 106,它们用于存储 A 参数和 C 参数。

20 可用处理器 108 对信息信号进行算术编码。应该认识到,在对处理器 108 不作非常详细的说明的情况下,该处理器包括用于从第一和第二寄存器中检索出 A 和 C 参数的值的电路、以及用于在对符号进行了编码之后分别将 A 和 C 的经过更新和重新规范的值存储进第一和第二寄存器 104 和 106 中的电路。此外,处理器 108 还包括用于将与从第一寄存器 104 检索出的值相对应的值区间分解成与上述赋给输入终端 102 的至少一个概率值相对应的子区间的电路、以及用于响应上述赋给输入终端 100 的符号而选定上述子区间中的一个的电路。

25 还提供了用于更新 A 和 C 参数的电路,其中,需要这一电路以便使 A 值符合选定子区间的长度并使 C 值符合上述子区间的边界。

30 可使用输出终端 110 以便响应编码后的符号而输出编码后的位。

用于从相应寄存器中检索出A和C参数的检索装置还包括在计算A·P之前截断A参数的值的装置。具体地说,可按如下方式进行截断:假定将A的值表示为 $0.b_0b_1\dots b_{i-1}b_i\dots$,那么,就可将该值截断成 b_{i-1} 位,并且,若 b_i 等于‘1’,则在位 b_{i-1} 的位置处将‘1’加到截断后的A值中。

- 5 在另一个方案中,将A参数的值截断成 b_{i-1} 位,并且,若 $b_{i-1} = '0'$ 且 $b_i = '1'$,则使 b_{i-1} 变为‘0’。在又一个方案中,将A参数截断成 b_{i-1} 位并使位 b_{i-1} 等于‘1’。

应该注意,处理器108可执行上述方法,如图1、2、3、6、7和8所述。

- 10 最佳的是,所述编码器设备还配备有本技术中周知的信道编码器112,它用于将所编码的信息信号信道编码(并且如果需要的话,纠错编码)成经过信道编码后的信息信号;写入器104,它用于将经过信道编码后的信号写到诸如磁性记录载体116或光学记录载体118之类的记录载体上。

- 15 图12示出了本发明解码器设备的一个实施例。该解码器设备包括输入终端120,它用于接收编码后的信息信号。提供了有限长度的第一和第二寄存器122和124,用于分别存储A参数和C参数。

- 20 可使用处理器126来响应通过输入装置134提供给处理器126的概率信号从而对通过输入终端120所接收的编码后信息信号进行算术解码。可用周知的方法获得上述概率信号。[BRuek97]中示出了导出用于1位音频信号的概率的实例。在这一实例中,所说的概率是从提供给输出装置128的经解码后的输出信号中导出的,也就是说,在预测过滤器136中对解码后的输出信号进行预测过滤,并响应预测过滤器136的输出信号而在概率确定器138中生成所说的概率信号。应该认识到,在不对处理器126作非常详细说明的情况,处理器126包括用于从第一和第二寄存器中检索出A和C参数的值的电路、以及用于在对符号进行了解码之后分别将A和C的经过更新和重新规范的值存储进第一
25 和第二寄存器122和124中的电路。此外,处理器126还包括用于执行图4、5、9和10所示的步骤的电路。

用于从寄存器122中检索出A参数的值的电路还包括在计算A·P之前截断A参数的值的装置。按与以上就编码器所述的相同的方式来进行上述截断,因此,不再作进一步的说明。

- 30 最佳的是,所述解码器设备还配备有本技术中周知的信道编码器132,它

用于将经过信道编码的信息信号信道解码（并且如果需要的话，纠错）成用于算术解码器 126 的经过算术编码后的信息信号；写出器 130，它用于从诸如磁性记录载体 116 或光学记录载体 118 之类的记录载体中读出经过信道编码后的信号。

5 可在用于视频和音频的大多数现代无损失和有损失编码方案中使用算术编码。也可以在压缩计算机数据（例如文本文件）过程中使用算术编码。本文所想象出的应用是对 1 位音频信号进行无损失编码。这方面请参照对应于 EP 专利申请书第 97201680.2 号（PHN16405）的 US 第 08/966375 号、和对应于国际专利申请书第 IB97/01156（PHN16452）号的 US 第 08/937435 号。

10 尽管参照最佳实施例说明了本发明，但是，应该认识到，这些实施例都是非限制性的实例。因此，在不脱离权利要求所限定的本发明范围的情况下，各种改进形式对本技术的专家来说是明显的。

此外，本发明还在于各个新颖的特征或特征的组合。

15 参考文献

[Lang81] G. G. Langdon 等，“Compression on black-white images with arithmetic coding（对具有算术编码的黑白图象进行压缩）”，IEEE Trans. On Com., Vol. COM-29, pp. 858-67, June 1981.

20

[Witt87] L. H. Witten 等，“Arithmetic coding for data compression（用于数据压缩的算术编码）”，Communications ACM, Vol. 30, pp520-540, June 1987.

25

[Lang84] G. G. Langdon, “An introduction to arithmetic coding（算术编码入门）”，IBM J. Res. Develop., Vol. 28, pp. 135-149, March 1984.

30

[Penn88] W. b. Pennebaker 等，“An overview of the basic principles of the Q-coder adaptive binary arithmetic coder（Q 编码器自适应二进制算术编码器的基本原理概述）”，IBM J. Res. Develop., Vol. 32, pp717

-26, Nov. 1988.

[Riss89] J.Rissanen 等, "A multiplication-free multialphabet arithmetic code (不使用乘法的多符号表算术编码)", IEEE Trans on Com,
5 Vol 37, pp93-8, Febr. 1989.

[Cham90] USP 4973961

[Chev91a] D.Chevion 等, "High efficiency, multiplication free
10 approximation of arithmetic coding (对算术编码的高效率的、不使用乘法的近似法)" 见 Data Compression Conference (DCC'91), pp. 43-52, 1991
[Chev91b] USP 4989000.

[Feyg93] G.Feygin 等, "Minimizing error and VLSI complexity in the
15 multiplication free approximation of arithmetic coding (使算术编码的不使用乘法的近似法的差错和 VLSI 复杂性最小化)" in Data Compression Conference (DCC'93), pp. 118-127, mar. 30-Apr.1, 1993.

[Howard94] P.G. Howard 等, "Arithmetic coding for data
20 compression (用于数据压缩的算术编码)", Proc. IEEE, Vol. 82, no. 6, pp. 857-65, June 1994.

[Moff95] A. Moffat 等, "Arithmetic coding revisited (算术编码回顾)" 见 Data Compression Conference (DCC'95), pp. 202-11, , 1995.

25

[Bruek97] F.Bruekera 等, "Improved lossless coding of 1-bit audio signal (改进对1比特音频信号的无损编码)", 见 103rd convention of the AES, Sept., 26-29, 1997, preprint 4563(I-6).

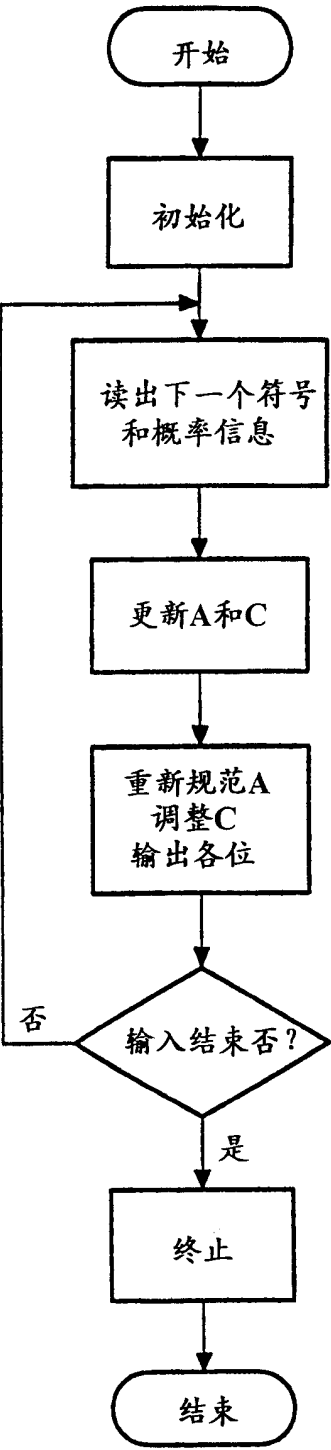


图 1

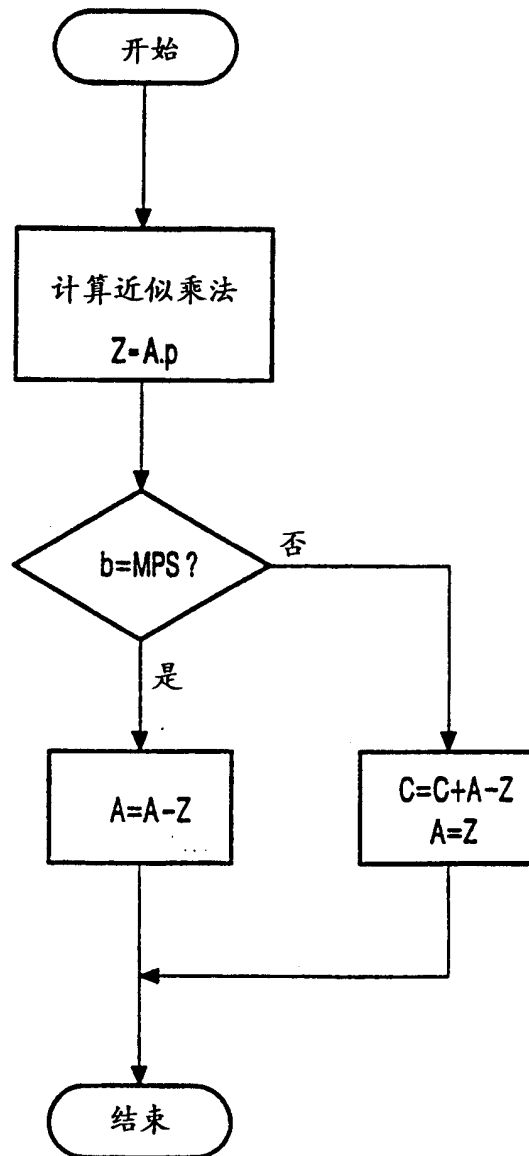


图 2

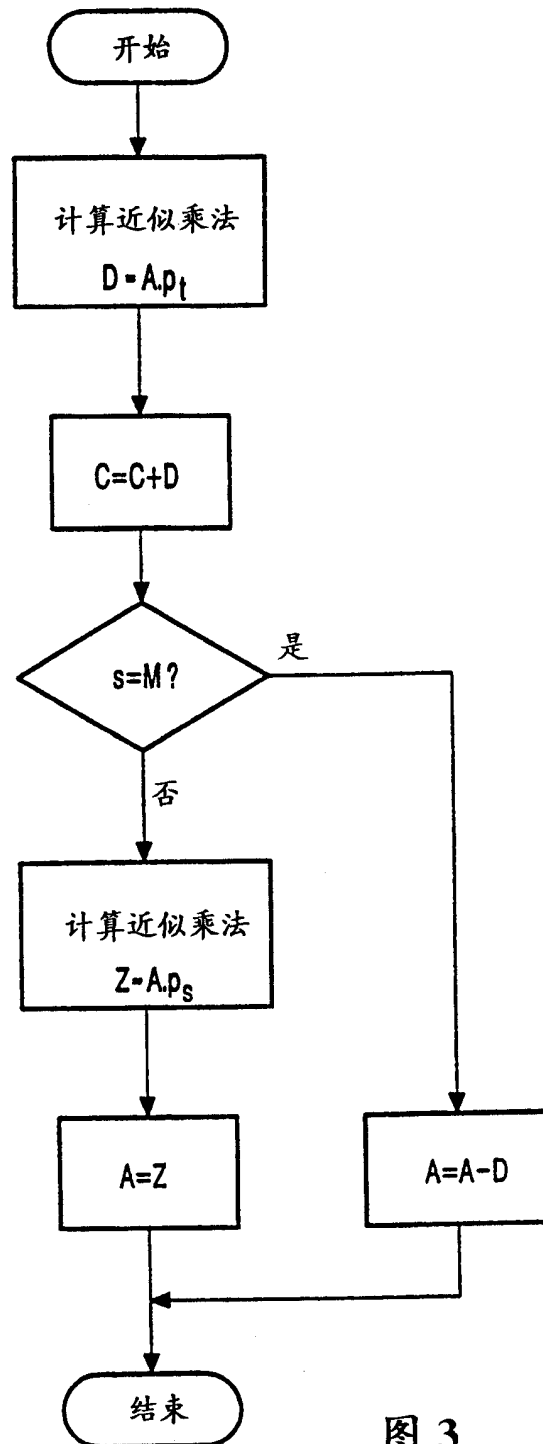


图 3

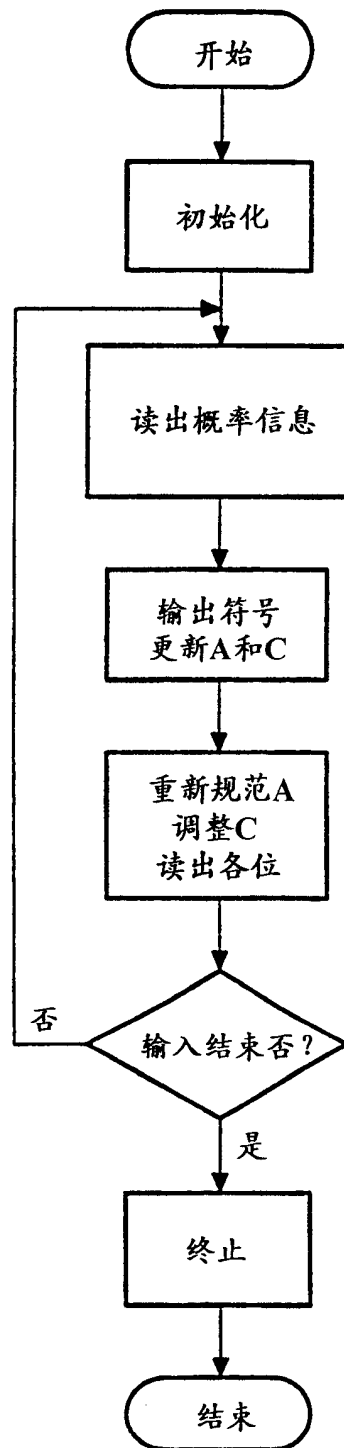


图 4

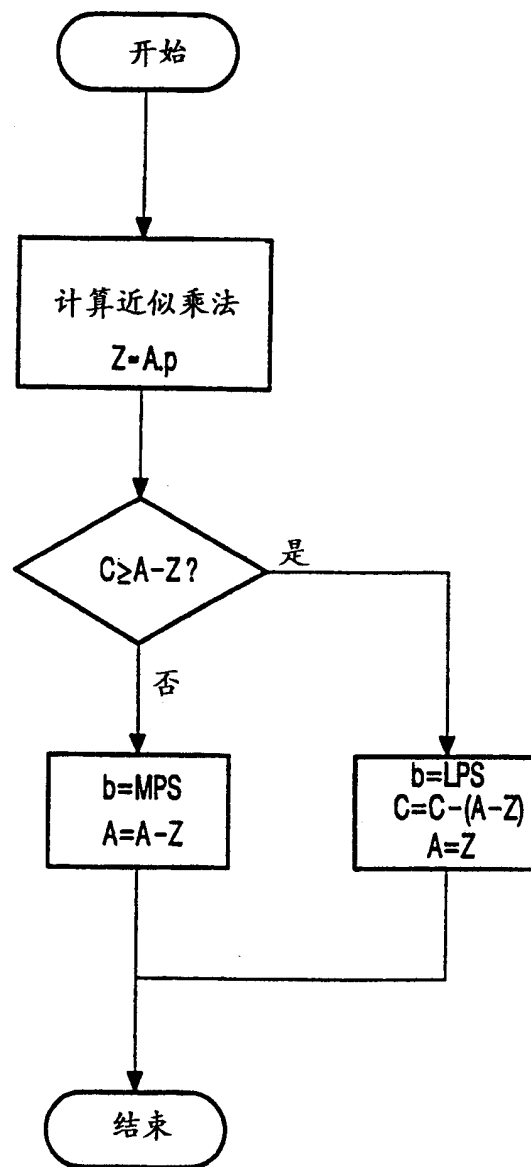


图 5

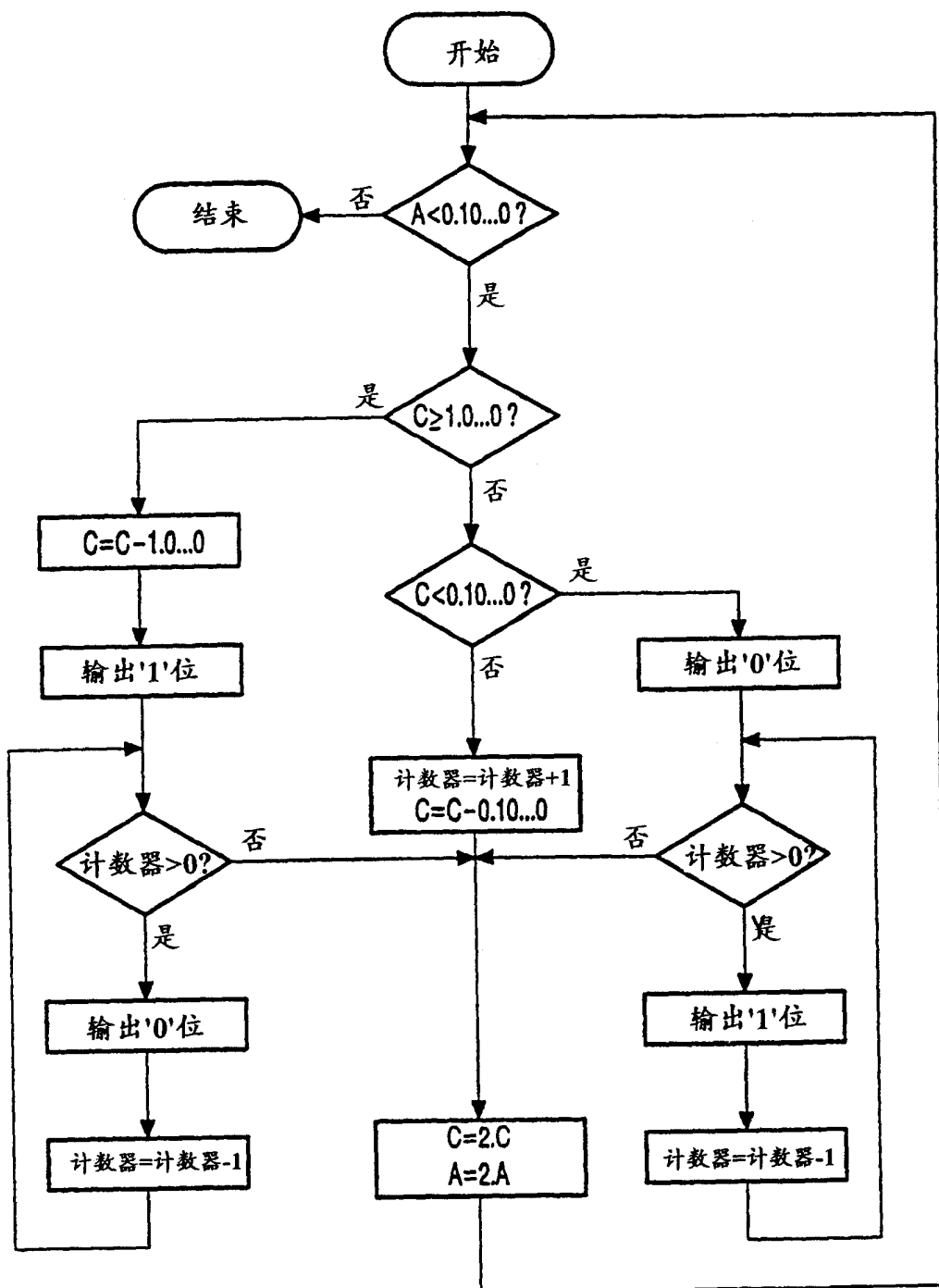


图 6

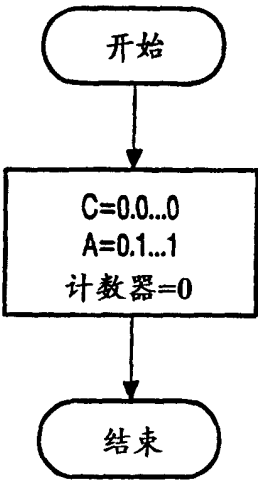


图 7

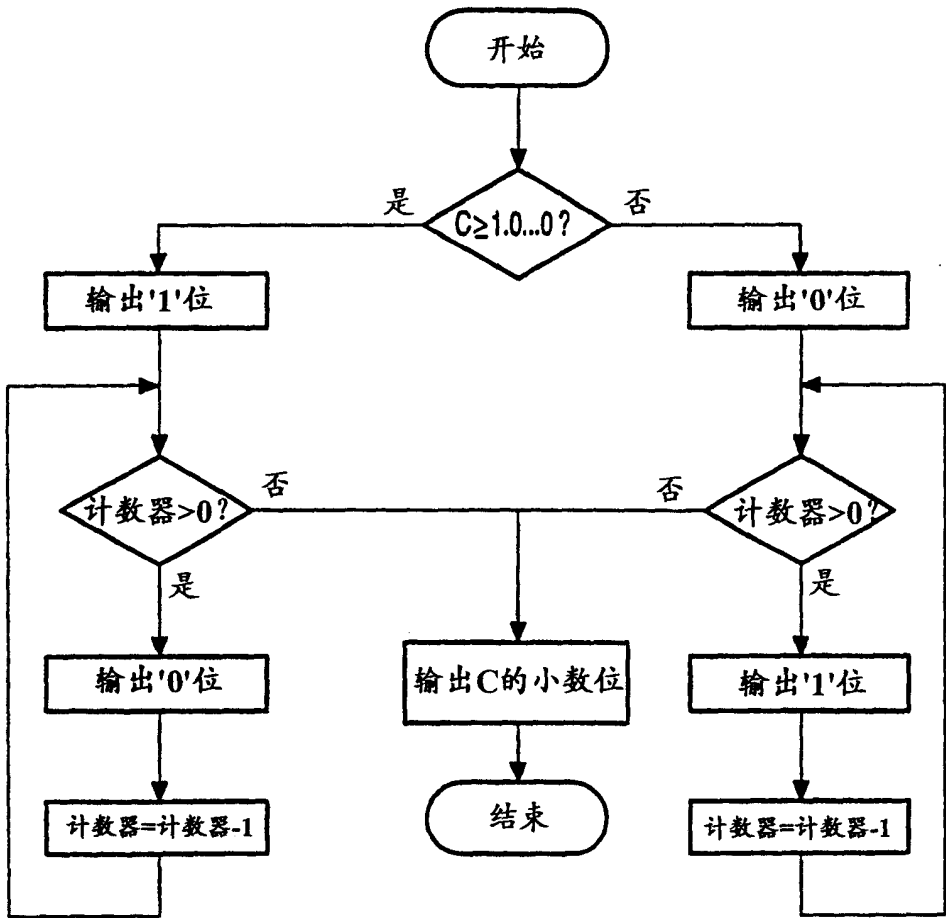


图 8

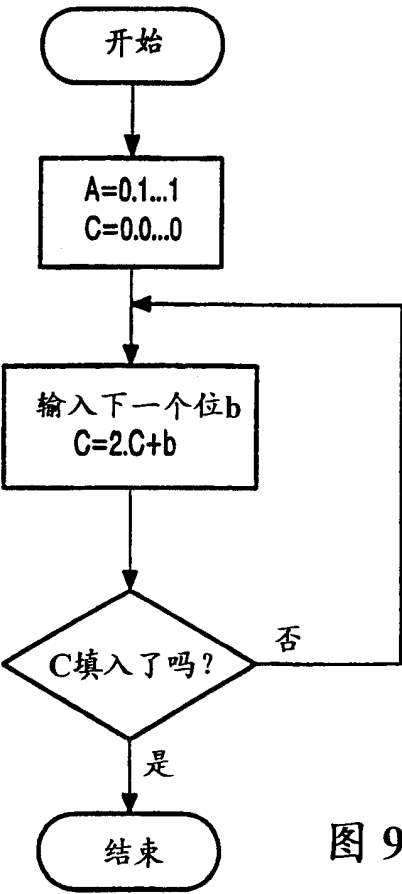


图 9

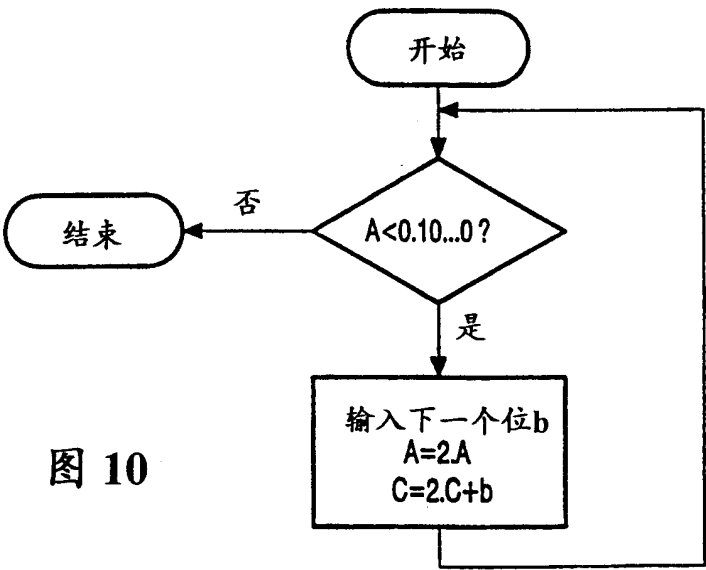


图 10

